

## Trabalho 4

### Driver PS/2 - Mouse

#### Entrega:

Entrega
05/06

#### Objeto do Estudo:

1. Circuitos Lógicos Combinacionais;
2. Circuitos Lógicos Sequenciais;
3. Máquina de Estados Finitos (FSM);
4. Protocolos de Comunicação;
5. Codificadores / Decodificadores;
6. VHDL Hierárquico;
7. Síntese Lógica;
8. Constraints.

#### Especificação:

1. Projete um circuito lógico síncrono e sintetizável, com característica de Máquina de Estados Finitos (FSM), que seja capaz de ler a movimentação de um mouse via protocolo PS/2;
2. A Figura 1 apresenta o diagrama de referência para a criação da entidade de projeto cujo nome obrigatoriamente deverá ser "ps2\_mouse".

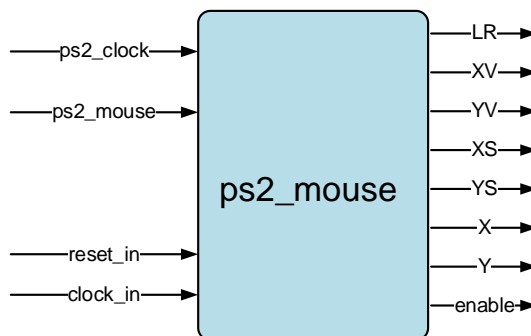


Figura 1 – Diagrama de Referência.

3. A Tabela 1 apresenta o nome, os tipos e as características funcionais das interfaces da entidade do circuito lógico "ps2\_mouse".

Função	Porta	Sentido	Tipo
clock_in	Referência de relógio máster	Entrada	std_logic
reset_in	Reset Síncrono	Entrada	std_logic
ps2_clock	Referência de Clock do Mouse	Entrada	std_logic
ps2_data	Dado Serial do Mouse	Entrada	std_logic
LR	Pressionamento dos Botões Esquerda/Direita	Saída	std_logic_vector(1 downto 0)
XV	Overflow de Movimento Horizontal	Saída	std_logic
YV	Overflow de Movimento Vertical	Saída	std_logic
XS	Indicação de movimento horizontal negativo	Saída	std_logic
YS	Indicação de movimento vertical negativo	Saída	std_logic
X	Movimento Horizontal	Saída	std_logic_vector(7 downto 0)
Y	Movimento Vertical	Saída	std_logic_vector(7 downto 0)
enable	Indicação de um novo dado válido	Saída	std_logic

Tabela 1 – Interface do Bloco.

4. O sinal de relógio máster (clock\_in) deverá operar em uma frequência de 100 MHz.
5. As estruturas lógicas internas do circuito deverão ser sensíveis a borda de subida do sinal de relógio máster (clock\_in).
6. A sinal de reset (reset\_in) deverá ser síncrono, e ativo em nível lógico alto.
7. O sinal de relógio do protocolo PS/2 (ps2\_clock) deverá ter uma frequência máxima de 30kHz. Este sinal só é gerado quando o mouse está em movimento. Caso o mouse esteja parado, o sinal fica em nível lógico alto.
8. Cada vez que o mouse é movido, três palavras de 11 bits são enviadas do mouse para o dispositivo host, conforme mostrado na Figura 2.
9. Cada uma das palavras de 11 bits contém um bit inicial '0' (*start bit*), seguido por 8 bits de dados (LSB primeiro), seguido por um bit de paridade ímpar e terminado com um bit de parada '1' (*stop bit*). Assim, cada transmissão de dados contém 33 bits.
10. O mouse assume um sistema de coordenadas relativas, em que mover o mouse para a direita gera um número positivo no campo X e mover para a esquerda gera um número negativo. Da mesma forma, mover o mouse para cima gera um número positivo no campo Y, e mover para baixo representa um número negativo (os bits XS e YS no *byte de status* são os bits de sinal – um '1' indica um número negativo).
11. A magnitude dos números X e Y representa a taxa de movimento do mouse; quanto maior o número, mais rápido o mouse se move
12. Os *bits* XV e YV no *byte de status* são indicadores de estouro de movimento. Um '1' significa que ocorreu um estouro).
13. Se o mouse se mover continuamente, as transmissões de 33 bits serão repetidas a cada 50ms ou mais.
14. Os campos L e R no byte de status indicam os pressionamentos dos botões Esquerdo e Direito (um '1' indica que o botão está sendo pressionado).
15. A porta de saída LR deverá representar, respectivamente os sinais L e R do frame.
16. As portas de saída X e Y deverão estar associadas a direção do movimento do mouse, sendo os bits 7 referentes aos respectivos bits 7 do frame.
17. O sinal "enable" deverá ficar em nível lógico alto durante um ciclo de clock, do sinal de relógio máster (clock\_in), para indicar que existe um dado válido novo nos pinos de saída.
18. Os bits de paridade 'P' do protocolo PS/2 deverão ser calculados seguindo o conceito de paridade ímpar, caso algum bit de paridade for inconsistente o frame todo deverá ser desconsiderado e nenhum enable gerado.
19. Você deve utilizar o protocolo apresentado na Figura 2 como referência para a sua implementação.

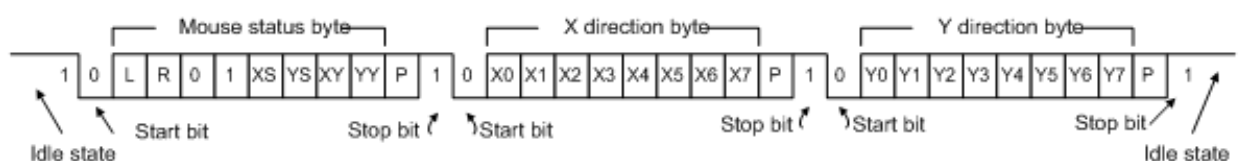


Figura 2 - Protocolo de Leitura do PS/2.

**Critérios de Avaliação:**

A Avaliação desta experiência seguirá os critérios indicados abaixo:

- 1) Códigos Fontes / Correção Funcional (70%);
- 2) Scripts de Síntese Lógica (10%)
- 3) Constraints - \*.sdc (10%)
- 4) Relatórios (10%);
  - i) Relatório de Timing;
  - ii) Relatório de Área;
  - iii) Relatório de Potência;