

---

Pontifícia Universidade Católica de Minas Gerais  
Instituto de Ciências Exatas e Informática  
Departamento de Engenharia de Computação

# Relatório do Laboratório 5

**Fonte Regulada com Diodo Zener**

**Professor:** Bruno Luiz Dias Alves de Castro

Bruno Luiz Dias Alves de Castro  
Bruno Luiz Dias Alves de Castro  
Bruno Luiz Dias Alves de Castro

Belo Horizonte  
Campus Coração Eucarístico

16 de outubro de 2024

**Conteúdo**

<b>1</b>	<b>Introdução</b>	<b>3</b>
1.1	TP1 . . . . .	3
<b>2</b>	<b>Experimental Setup</b>	<b>3</b>
<b>3</b>	<b>Results</b>	<b>3</b>
<b>4</b>	<b>Conclusion</b>	<b>3</b>

# 1 Introdução

Durante as aulas da disciplina de Sistemas Reconfiguráveis, fomos introduzidos à linguagem VHDL. VHDL (**V**HSIC **H**ardware **D**escription **L**anguage) é uma language de descrição de hardware. Com ela, podemos montar circuitos lógicos de maneira totalmente textual, o que dá à linguagem uma gigante vantagem ante às soluções visuais.

## 1.1 TP1

Como primeiro trabalho prático, são propostas montagens de dois circuitos:

- Um `addr_mux` (Secção 2)
- Uma ULA (Unidade Lógica Aritimética) (Secção 3)

## 2 Experimental Setup

Nam dui ligula, fringilla a, euismod sodales, sollicitudin vel, wisi. Morbi auctor lorem non justo. Nam lacus libero, pretium at, lobortis vitae, ultricies et, tellus. Donec aliquet, tortor sed accumsan bibendum, erat ligula aliquet magna, vitae ornare odio metus a mi. Morbi ac orci et nisl hendrerit mollis. Suspendisse ut massa. Cras nec ante. Pellentesque a nulla. Cum sociis natoque penatibus et magnis dis parturient montes, nascetur ridiculus mus. Aliquam tincidunt urna. Nulla ullamcorper vestibulum turpis. Pellentesque cursus luctus mauris.

## 3 Results

Nulla malesuada porttitor diam. Donec felis erat, congue non, volutpat at, tincidunt tristique, libero. Vivamus viverra fermentum felis. Donec nonummy pellentesque ante. Phasellus adipiscing semper elit. Proin fermentum massa ac quam. Sed diam turpis, molestie vitae, placerat a, molestie nec, leo. Maecenas lacinia. Nam ipsum ligula, eleifend at, accumsan nec, suscipit a, ipsum. Morbi blandit ligula feugiat magna. Nunc eleifend consequat lorem. Sed lacinia nulla vitae enim. Pellentesque tincidunt purus vel magna. Integer non enim. Praesent euismod nunc eu purus. Donec bibendum quam in tellus. Nullam cursus pulvinar lectus. Donec et mi. Nam vulputate metus eu enim. Vestibulum pellentesque felis eu massa.

## 4 Conclusion

Quisque ullamcorper placerat ipsum. Cras nibh. Morbi vel justo vitae lacus tincidunt ultrices. Lorem ipsum dolor sit amet, consectetur adipiscing elit. In

hac habitasse platea dictumst. Integer tempus convallis augue. Etiam facilisis. Nunc elementum fermentum wisi. Aenean placerat. Ut imperdiet, enim sed gravida sollicitudin, felis odio placerat quam, ac pulvinar elit purus eget enim. Nunc vitae tortor. Proin tempus nibh sit amet nisl. Vivamus quis tortor vitae risus porta vehicula.