

บทที่ 1 ทรานซิสเตอร์สนามไฟฟ้า (Field effect transistors , FET)

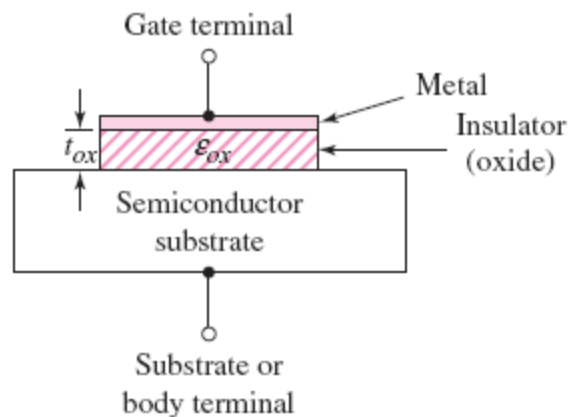
ในบทเรียน นี้เราจะได้กล่าวถึงทรานซิสเตอร์ในยุคที่สองที่เรียกว่า “ทรานซิสเตอร์สนามไฟฟ้า” (Field effect transistors , FET) และได้มีการพัฒนาต่อไปเป็น FET ในยุคที่สอง เรียกว่า “มอสเฟต” (MOSFET) ซึ่งเป็นสิ่งประดิษฐ์ที่นำไปสู่การสร้างวงจรรวมหรือไอซี (IC) ทำให้เกิดการปฏิวัติทางอิเล็กทรอนิกส์นำไปสู่การสร้างวงจรรวมขนาดใหญ่หรือ VLSI ซึ่งเป็นหัวใจสำคัญของไมโครโปรเซสเซอร์และหน่วยความจำ ในบทเรียนนี้จะได้อธิบายถึงคุณสมบัติและวงจรไบอัสไฟตรงของ MOSFET เพื่อนำไปสู่การสร้างเป็นวงจรขยาย MOSFET ในบทต่อไป

1.1. มอสเฟต (MOSFET)

“มอสเฟต” หรือ Metal oxide semiconductor field effect transistor เป็นทรานซิสเตอร์ที่สร้างขึ้นในช่วงทศวรรษ 1970s ซึ่งเป็นทรานซิสเตอร์ในยุคที่สองหลังจากที่ได้มีการสร้างทรานซิสเตอร์ไบโพลาร์ (BJT) มาก่อนหน้านี้ แล้ว MOSFET เป็นทรานซิสเตอร์ที่มีคุณสมบัติดีกว่าทรานซิสเตอร์ BJT ที่สามารถสร้างได้ง่ายกว่า BJT มาก และยังสามารถลดขนาดให้เล็กลงได้ จึงทำให้สามารถสร้างเป็นวงจรรวมได้ นอกจากนี้การสร้างวงจรโดยใช้ MOSFET ไม่จำเป็นต้องใช้ ตัวต้านทานหรือไดโอด ช่วยในการไบอัสวงจร เหมือนกับทรานซิสเตอร์ BJT เนื่องจาก MOSFET สามารถทำงานได้โดยใช้แรงดันไฟฟ้าในการไบอัส ซึ่งต่างจากทรานซิสเตอร์ BJT ที่ต้องใช้กระแส(การป้อนกระแส I_B ซึ่งจะทำให้เกิดกระแส I_C และ I_E ตามลำดับ)ทำให้วงจร MOSFET มีขนาดเล็กกว่าวงจรของ BJT ในการทำงานของมอสเฟต กระแสจะถูกควบคุมโดยการป้อนสนามไฟฟ้าเข้าที่บริเวณพื้นผิวของสารกึ่งตัวนำทั้งสองฝั่ง ปรากฏการณ์นี้ที่เคยมาใช้ในการมอดูเลตตัวเก็บประจุของสารกึ่งตัวนำ หรือการควบคุมกระแสในสารกึ่งตัวนำ โดยในการที่ป้อนสนามไฟฟ้าตั้งฉากกับพื้นผิวนี้จะถูกระบุว่า field effect

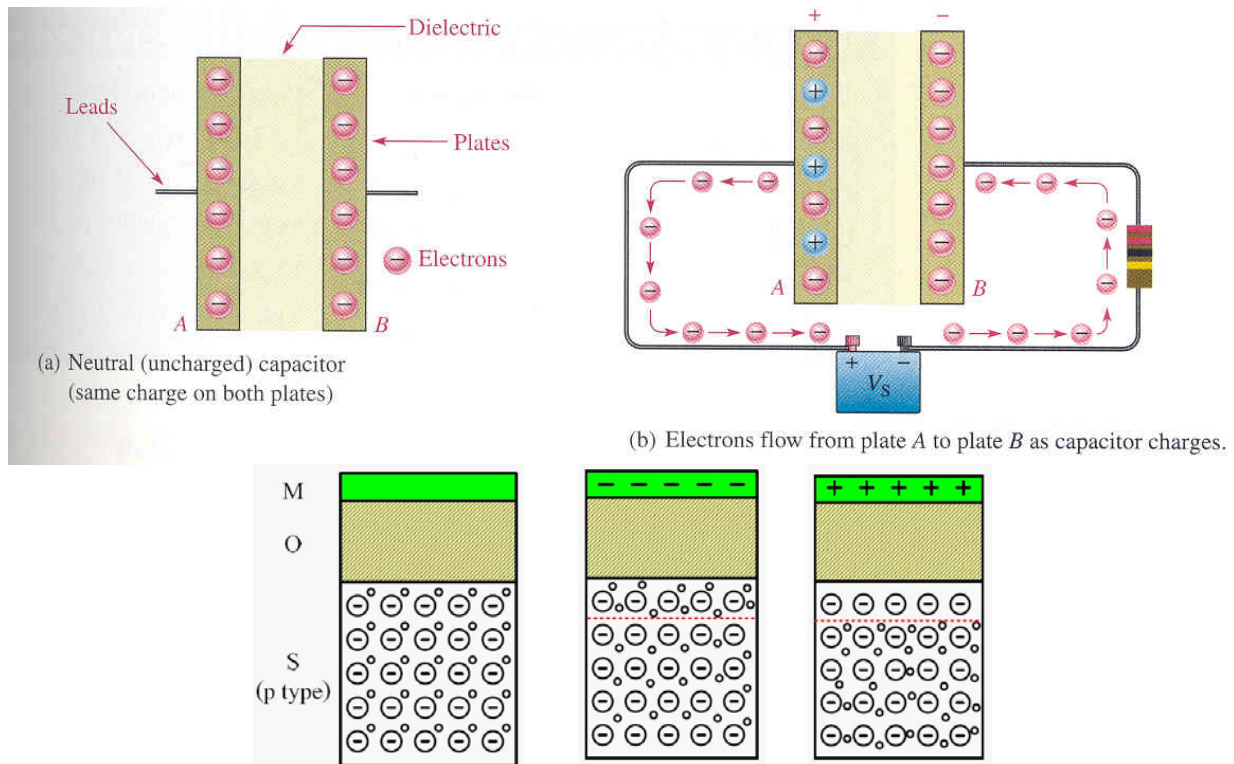
1.1 โครงสร้างของมอสเฟต (MOS structure)

หัวใจสำคัญของ MOSFET ก็คือการสร้างตัวเก็บประจุจากสารกึ่งตัวนำที่เป็นออกไซด์ของโลหะ (Metal oxide semiconductor capacitor) แสดงดังรูป 5-1 โลหะที่กล่าวถึงนี้อาจเป็น อลูมิเนียม หรือสารบางอย่างที่มีความนำไฟฟ้าสูงเช่น polycrystalline silicon ก็ได้ โดย t_{ox} เป็นค่าเป็นความหนาของออกไซด์โลหะ และ ϵ_{ox} คือค่าความขั้วซึมได้ของออกไซด์ (oxide permittivity)



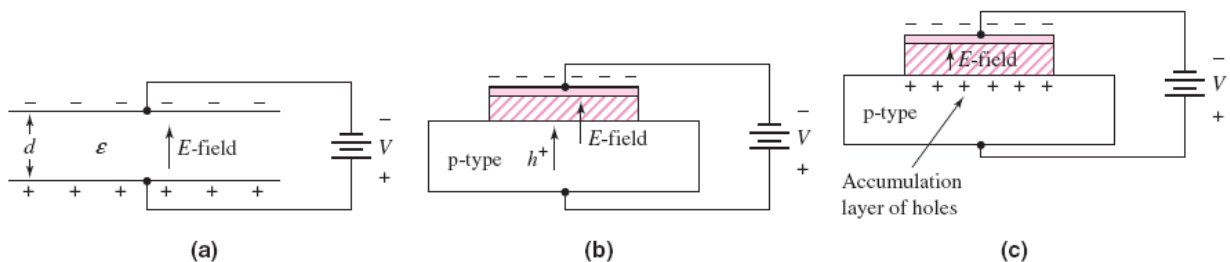
รูปที่ 1 โครงสร้างพื้นฐานของตัวเก็บประจุมอส (MOS capacitor)

โครงสร้างทางฟิสิกส์ของมอส สามารถอธิบายอย่างง่ายได้ก็คือว่ามันจะมีโครงสร้างคล้ายกับตัวเก็บประจุ (มีแผ่นตัวนำที่ขนานกันและมีฉนวนคั่นระหว่างตัวนำทั้งสอง)



รูปที่ 1 โครงสร้างของ MOS capacitor ซึ่งจำลองแบบมากจากการทำงานของตัวเก็บประจุ

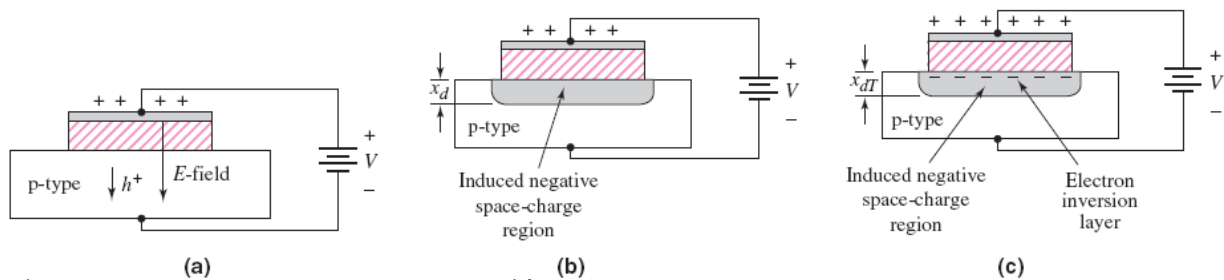
จากรูปที่ 1 ฐานรองของสารกึ่งตัวนำ (semiconductor substrate) ซึ่งอาจจะเป็นสาร n หรือ p ก็ได้ อย่างใดอย่างหนึ่ง และจากรูปก็สามารถสร้างให้เป็นตัวเก็บประจุได้ ในรูปที่ 2 เป็นภาพการเกิดสนามไฟฟ้า (Electric field) ภายในตัวเก็บประจุแบบแผ่นขนาน โดยให้แผ่นด้านบนได้รับแรงดันไฟลบเมื่อเทียบกับแผ่นด้านล่างได้รับแรงดันไฟบวก โดยตรงกลางระหว่างแผ่นทั้งสองเป็นฉนวน (Insulator ในที่นี้คือ Oxide นั้นเอง) ซึ่งการต่อแบบนี้ก็จะทำให้เกิดสนามไฟฟ้าขึ้นระหว่างแผ่นทั้งสอง



รูปที่ 2 (a) แสดงการเกิดสนามไฟฟ้าบนแผ่นตัวเก็บประจุแบบขนาน

(b) แสดงการเกิดสนามไฟฟ้าบน MOS capacitor (c) แสดงการเกิดสะสมประจุบวกหรือโฮล ใน MOS capacitor

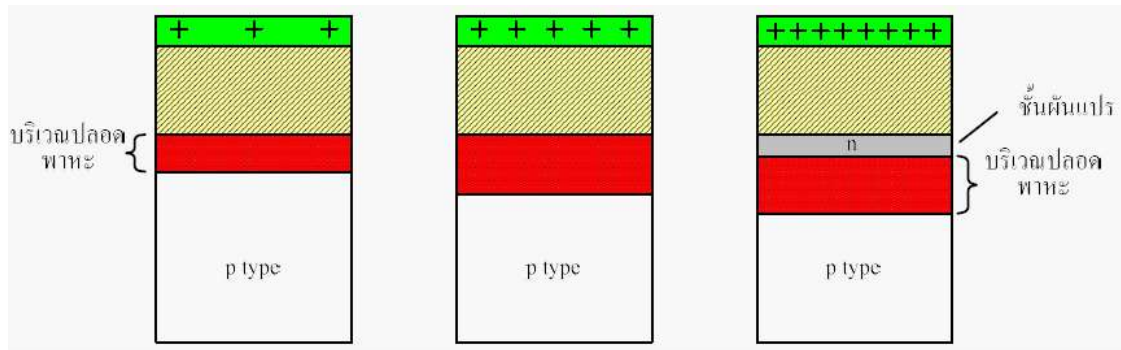
จากรูป 2(a) โครงสร้างของตัวเก็บประจุ MOS ที่มีสารกึ่งตัวนำชนิด P เป็นส่วนประกอบของฐานรอง (substrate) เราจะเรียกขั้วต่อทางด้านบนที่ติดกับโลหะว่า “เกต” (gate) ซึ่งจะได้รับแรงดันไฟลบเมื่อเทียบกับฐานรองที่เป็นสารกึ่งตัวนำ และในรูป 2(b) เป็นการแสดงการเกิดสนามไฟฟ้าที่ MOS capacitor ซึ่งเมื่อได้รับแรงดันไฟลบที่ขาเกต ก็จะทำให้มีอิเล็กตรอนสะสมอยู่ในบริเวณโลหะด้านบน และจะทำให้ประจุบวกหรือโฮลถูกผลักมาอยู่ที่ฐานรองของ MOS capacitor แสดงดังรูป 2(c) เกิดการสะสมโฮลที่ฐานรอง ส่วนบริเวณตรงกลางหรือออกไซด์จะเกิดสนามไฟฟ้า



รูปที่ 3 (a) แสดงผลของการไบอัสศักดาบวกที่ขั้วเกต และทิศทางของสนามไฟฟ้า

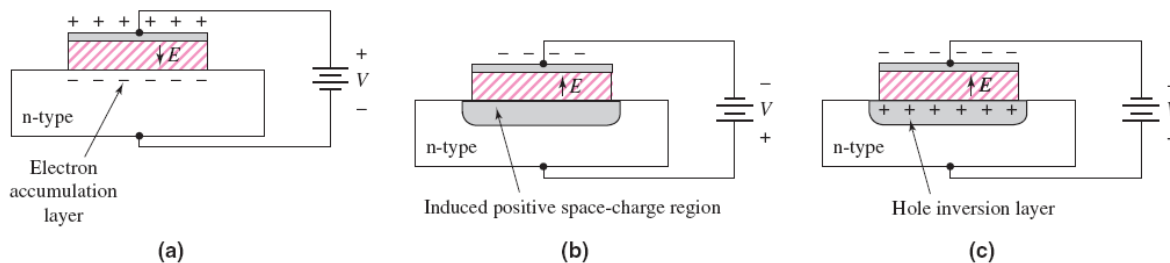
(b) แสดงการเกิดย่านปลดประจุ (space charge region) ในตัว MOS capacitor เมื่อได้รับแรงดันไบอัสบวกค่าหนึ่ง (c) แสดงการเกิด space charge region และ electron inversion layer ในตัว MOS capacitor ในรูปที่ 3 ก็เช่นกันเมื่อมีการจ่ายไฟลบกับรูปที่ 2 ในที่นี้จะเกิดสนามไฟฟ้า (Electric field) ภายในตัวเก็บประจุแบบแผ่นขนานเหมือนกับรูปที่ 2 แต่ให้แผ่นด้านบนได้รับศักย์ไฟฟ้าบวก และสารกึ่งตัวนำ P (ฐานรองเป็นสารชนิด p) ด้านล่างได้รับศักย์ไฟฟ้าลบแทน ในรูป 3(a) แสดงให้เห็นว่าถ้าขั้วเกตได้รับศักดาบวก ก็จะทำให้ประจุบวกไปสะสมอยู่ที่แผ่นโลหะด้านบน และเกิดสนามไฟฟ้าในทิศทางตรงกันข้ามกับรูปที่ 2 แต่ในกรณีนี้ถ้าสนามไฟฟ้าสามารถแพร่กระจายเข้าไปในเนื้อสารกึ่งตัวนำ

นำได้ ก็จะทำให้โฮลที่อยู่ในสารชนิด p ถูกผลัก (เนื่องจากสนามไฟฟ้าจากศักย์ไฟฟ้าบวกจะผลักโฮลซึ่งเป็นพาหะข้างน้อย (minority carrier) ที่อยู่ในสารกึ่งตัวนำชนิด P) ให้ออกไปจากสาร p ในบริเวณรอยต่อระหว่างออกไซด์และฐานรองก็จะเกิดย่านปลดประจุลบ (negative space-charge region) ขึ้นเนื่องจากจำนวนอะตอมสารเจือผู้รับมีจำนวนจำกัด ดังรูปที่ 3(b) ทำให้มีแต่ประจุลบแทนในบริเวณนั้น ประจุลบบริเวณรอยต่อระหว่างสาร p กับออกไซด์จะมีจำนวนมากยิ่งขึ้นถ้ามีการป้อนแรงดันไฟบวกมากยิ่งขึ้นซึ่งย่านของอิเล็กตรอนซึ่งเป็นพาหะข้างน้อยนี้จะถูกเรียกว่าย่านผืนแปรอิเล็กตรอน (electron inversion layer)



รูปที่ 4 บริเวณปลอดพาหะใต้ชั้นออกไซด์ก็จะเปลี่ยนเป็นสาร n เมื่อแรงดันไฟฟ้าเพิ่มขึ้นจนถึงจุดเริ่มเปลี่ยน

เมื่อเพิ่มแรงดันตกคร่อม MOS Capacitor มากขึ้น สนามไฟฟ้าที่คร่อมชั้น oxide จะแรงขึ้นทำให้โฮลถูกผลักลงไปด้วยด้านล่างมากขึ้น ส่งผลให้บริเวณปลอดพาหะ ที่ใต้ชั้น oxide มีความหนามากขึ้นเรื่อยๆ เมื่อเพิ่มแรงดันไฟฟ้าจนถึงจุดเริ่มเปลี่ยน (threshold) บริเวณปลอดพาหะใต้ชั้นออกไซด์ก็จะเปลี่ยนเป็นสาร n เรียกว่าชั้นผิวนแปร (inversion layer) แสดงดังรูปที่ 4 ในทำนองเดียวกัน ถ้าเราเปลี่ยนฐานรองให้เป็นสารชนิด n ก็จะมีลักษณะคล้ายกัน แสดงดังรูปที่ 5 โดยในรูปที่ 5(a) เป็นโครงสร้างของ MOS capacitor ที่มีฐานรองเป็นสารชนิด n ที่ถูกไบอัสด้วยแรงดันไฟฟ้าบวกที่ขั้วเกต ก็ทำให้เกิดประจุบวกที่ขั้วโลหะ และเกิดสนามไฟฟ้าขึ้นในออกไซด์เช่นกัน ในกรณีนี้ในบริเวณของสาร n ก็จะมีอิเล็กตรอนสะสมอยู่เป็นจำนวนมาก



รูปที่ 5 (a) แสดงผลของการไบอัสศักดาบวกที่ขั้วเกต ของ MOS capacitor ที่ฐานรองเป็นสารชนิด n
(b) แสดงการเกิดย่านปลอดประจุ (space charge region) ในตัว MOS capacitor เมื่อได้รับแรงดันไบอัสลบค่าหนึ่ง

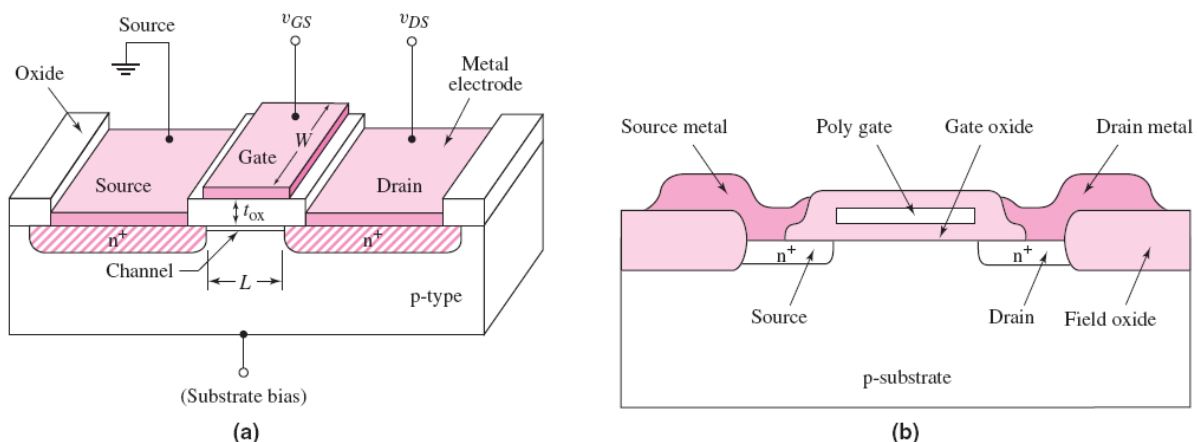
(c) แสดงการเกิด space charge region และ hole inversion layer ในตัว MOS capacitor

ในรูปที่ 5 (b) เป็นการไบอัสแรงดันไฟฟ้ลบที่ขั้วเกต ซึ่งสนามไฟฟ้าก็จะผลักให้ประจุลบอยู่ในสารชนิด n ถูกผลักให้ออกไปจากสาร n ในบริเวณรอยต่อระหว่างออกไซด์และฐานรองก็จะเกิดย่านปลอดประจุลบขึ้น ดังรูปที่ 5(b) ทำให้มีแต่ประจุบวกแทน ในบริเวณนั้น เราเรียกบริเวณนี้ว่า “hole inversion layer” ซึ่งปริมาณของย่าน inversion นี้ก็ขึ้นอยู่กับค่าแรงดัน V อีกเช่นกัน จะเห็นว่า ในรูปที่ 3 และ 5 ถ้าต้องการให้ MOS capacitor เกิดย่านปลอดประจุขึ้น ไม่ว่าจะเป็นโฮลหรืออิเล็กตรอนก็ตาม ก็ต้องมีการไบอัสแรงดันไฟฟ้าจากภายนอกมาทำให้เกิดสนามไฟฟ้าก่อนเสมอ เราเรียกลักษณะการทำงานแบบนี้ว่า “Enhancement mode” (โหมดเพิ่มขึ้น) ซึ่ง

จะได้อธิบายลักษณะของทรานซิสเตอร์ MOSFET แบบ Enhancement ในหัวข้อต่อไป โดยสรุปก็คือว่า Mos capacitor โดยมีฐานรองเป็นสารกึ่งตัวนำชนิดสาร P แรงดันไฟฟ้าบวกจะต้องป้อนเข้าที่ขาคาทเพื่อสร้าง electron inversion layer แต่ในทางกลับกัน Mos capacitor โดยมีฐานรองเป็นสารกึ่งตัวนำชนิดสาร n แรงดันไฟฟ้าลบจะต้องป้อนเข้าที่ขาคาทเพื่อสร้าง hole inversion layer

1.2. n-Channel Enhancement-Mode MOSFET

จากหลักการของ MOS capacitor เราสามารถสร้างทรานซิสเตอร์ MOSFET ได้ดังรูปที่ 6

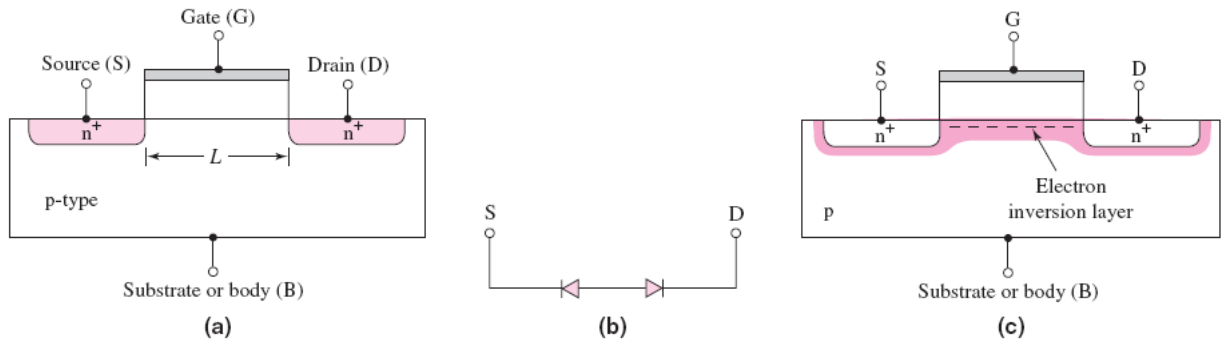


รูปที่ 6 แผนผังโครงสร้างของ n-channel enhancement-mode MOSFET (b) n-channel MOSFET แสดงโลหะออกไซด์และ polysilicon gate

แชนแนล (Channel) ในรูปที่ 6 ถูกกำหนดให้มีความยาว L และมีความกว้าง W โดยทั่วไปความยาวของแชนแนลในวงจรรวมมอสเฟตจะมีความยาวน้อยกว่า $1\mu m$ ($10^{-6}m$) ซึ่งหมายความว่ามอสเฟตจะเป็นอุปกรณ์ที่มีขนาดเล็ก ความหนาของออกไซด์ t_{ox} จะมีขนาด 400 อังสตรอม (angstrom, 1 อังสตรอม (\AA) = 10^{-10} เมตร = 0.1 นาโนเมตร (nm)) หรือน้อยกว่านั้น ไดอะแกรมในรูปที่ 6(a) แสดงถึงภาพอย่างง่ายของโครงสร้างพื้นฐานของทรานซิสเตอร์ ในรูปที่ 6(b) แสดงรูปตัดขวางของโครงสร้างของมอสเฟตในการประดิษฐ์โครงสร้างของวงจรรวม ความหนาของออกไซด์จะถูกเรียกว่า field oxide ซึ่งเป็นส่วนประกอบอยู่นอกพื้นของการเชื่อมต่อกันในส่วนของโลหะ วัสดุที่ขาคาทโดยส่วนมากจะโดปอย่างมากด้วย polysilicon ถึงแม้ว่าโครงสร้างของมอสเฟตจะมีความยุ่งยากก็ตาม แผนผังอย่างง่ายนี้จะเป็นส่วนที่นำมาใช้เพื่อพัฒนาคุณสมบัติพื้นฐานของทรานซิสเตอร์ต่อไป

1.3. การทำงานของทรานซิสเตอร์เบื้องต้น

หากไม่มีการป้อนแรงดันใดๆ ที่ขาคู่ของมอสเฟต (zero bias) ขาซอร์สและเดรนจะถูกแยกออกจากกันโดยส่วนของสาร P ดังในรูปที่ 7(a)



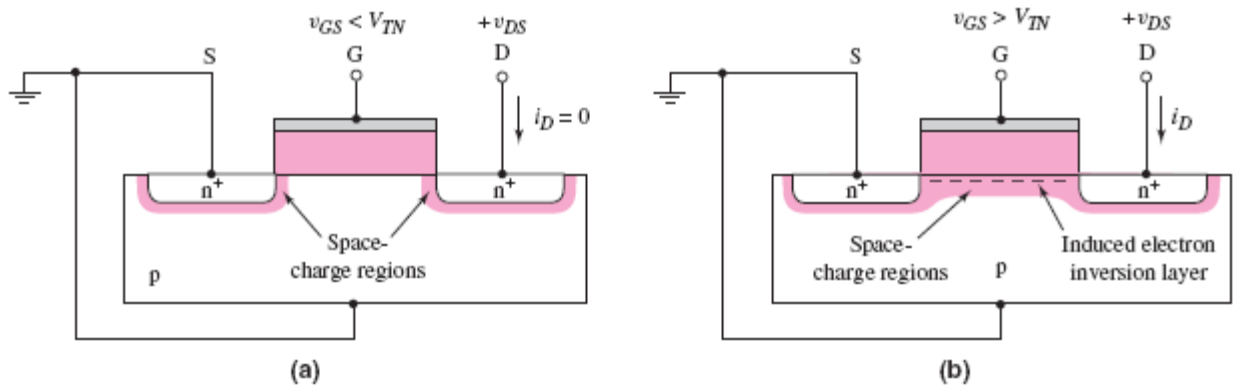
รูปที่ 7 (a) ภาพตัดขวางของ n-channel MOSFET ก่อนที่จะมีการสร้างชั้นผิวนแปร (inversion layer), (b) วงจรสมมูลของ n-channel MOSFET ที่ประกอบไปด้วยไดโอดสองตัวต่อกันหลังชนกันระหว่างขาคู่กับขาเดรนเมื่อมอสเฟตหยุดทำงาน (cutoff) และ(c) ภาพตัดขวางหลังจากที่มีการป้อนแรงดันไฟฟ้าให้กับมอสเฟตและมีการสร้างชั้นผิวนแปรขึ้น

กระแสที่ถูกสร้างขึ้นในรูปที่ 7 (c) เกิดขึ้นระหว่างขั้วของขาคู่และขั้วของขาเดรน เนื่องจากว่ามักจะมีการป้อนเข้าสู่ขาคู่เพื่อสร้างประจุผิวนแปร (inversion charge) ทรานซิสเตอร์นี้ก็มักจะถูกเรียกว่า enhancement-mode MOSFET เนื่องจากว่าในชั้นผิวนแปรมีอิเล็กตรอนปรากฏอยู่ อุปกรณ์ดังกล่าวนี้ก็มักจะถูกเรียกกันว่า n-channel MOSFET (NMOS) ขั้วของขาซอร์สจะเป็นส่วนที่ป้อนให้พาหะซึ่งจะไหลผ่านแชนแนล และพาหะเหล่านี้ไหลออกจากแชนแนลผ่านขาเดรน สำหรับ n-channel MOSFET นั้น อิเล็กตรอนจะไหลจากขาซอร์สไปยังขาเดรนโดยที่มีการป้อนแรงดันไฟฟ้าที่ขาเดรนและขาซอร์ส ซึ่งหมายความว่ากระแสไฟฟ้าจะมีทิศทางตรงกันข้ามกับกระแสอิเล็กตรอน (conventional current) จะไหลเข้าสู่ขาเดรนและออกไปทางขาซอร์ส ขนาดของกระแสไฟฟ้าเป็นฟังก์ชันของจำนวนของประจุในชั้นผิวนแปร ซึ่งเป็นฟังก์ชันของการป้อนแรงดันที่ขาคู่ เนื่องจากขาคู่เป็นขาที่ถูกคั่นด้วยออกไซด์หรือฉนวน (ซึ่งแยกออกจากแชนแนล) จึงทำให้ไม่มีกระแสที่ขาคู่ และเช่นเดียวกันแชนแนลและฐานรองจะถูกแยกออกจากกันโดยย่านปลอดประจุพาหะ (space charge region) และนี่ก็คือส่วนสำคัญที่ทำให้ไม่มีกระแสไหลผ่านฐานรองเช่นกัน

1.4. Ideal MOSFET Current–Voltage Characteristics–NMOS Device

แรงดันจุดเริ่มเปลี่ยนของ n-channel MOSFET แสดงด้วย V_{TN} ถูกกำหนดโดยการป้อนแรงดันที่ขาเกตซึ่งต้องการในการสร้างประจุผันแปร โดยที่ความหนาแน่นประจุยังคงเท่ากับการกระจุกตัวของพาหะข้างมากในฐานรอง ในเบื้องต้นแรงดันจุดเริ่มเปลี่ยนนี้จะเป็แรงดันที่ขาเกตต้องการใช้ในการทำให้ทรานซิสเตอร์ทำงาน (turn on) นั่นเอง สำหรับ n-channel enhancement-mode MOSFET แรงดันจุดเริ่มเปลี่ยนจะเป็นแรงดันไฟฟ้าบวกเพราะว่าแรงดันที่ขาเกตต้องการที่เป็นไฟบวกนั้นใช้เพื่อสร้างประจุผันแปร ถ้าแรงดันที่เกตนั้นน้อยกว่าแรงดันจุดเริ่มเปลี่ยน กระแสในอุปกรณ์นี้จะเปลี่ยนศูนย์อย่างแน่นอน ถ้าแรงดันที่ขาเกตนี้มากกว่าแรงดันจุดเริ่มเปลี่ยน กระแสที่ไหลจากชาเดรนไปยังชาซอร์สจะถูกสร้างขึ้นมาเช่นเดียวกันกับที่ป้อนแรงดันเข้าที่ชาเดรน-ซอร์ส แรงดันที่เกตและเดรนจะถูกวัดค่าโดยเทียบกับแรงดันที่ชาซอร์ส

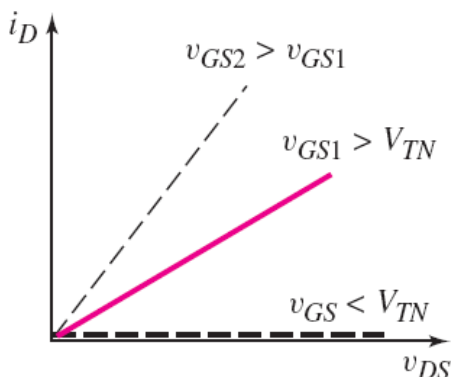
ในรูปที่ 8(a) แสดงรูปของ n-channel enhancement-mode MOSFET โดยที่ชาซอร์สและเกตต่อกับกราวนด์ แรงดันระหว่างขาเกตกับซอร์สจะมีค่าน้อยกว่าแรงดันจุดเริ่มเปลี่ยน และทำให้แรงดันที่ชาเดรนไปยังชาซอร์ส ด้วยการไบอัสดังกล่าวนี้จะทำให้ไม่เกิด electron inversion layer ขึ้นรอยต่อ pn จากชาเดรนระหว่างฐานรองจะเป็นไบอัสกลับ (reverse bias) และกระแสที่ชาเดรนจะเป็นศูนย์ (โดยคิดว่าไม่มีกระแสรั่วไหลที่รอยต่อ) ในรูปที่ 8(b) แสดงรูปของมอสเฟตชนิดเดียวกันโดยที่มีการป้อนแรงดันที่ขาเกตให้มากกว่าแรงดันจุดเริ่มเปลี่ยน ในสถานะเช่นนี้จะทำให้เกิด electron inversion layer เมื่อมีแรงดันป้อนให้กับชาเดรนเล็กน้อย อิเล็กตรอนในชั้นผันแปรจะไหลจากชาซอร์สไปยังชาเดรน แต่ถ้าหากพิจารณาแบบ conventional แล้วละก็ กระแสก็จะไหลจากชาเดรนไปยังชาซอร์ส ในที่นี้แรงดันไฟบวกที่ชาเดรนจะสร้างไบอัสกลับให้รอยต่อระหว่างเดรนกับฐานรอง ดังนั้นจะทำให้กระแสไหลผ่านแซนแนลและไม่ได้ไหลผ่านรอยต่อ pn



รูปที่ 8 The n-channel enhancement-mode MOSFET (a) with an applied gate voltage $v_{GS} < v_{TN}$ and (b) with an applied gate voltage $v_{GS} > v_{TN}$

คุณสมบัติระหว่างกระแส i_D กับ v_{DS} ในกรณีที่ v_{DS} มีค่าน้อยดังแสดงในรูปที่ 9 เมื่อ $v_{GS} < v_{TN}$ กระแสที่ชาเดรนจะเป็นศูนย์ เมื่อ $v_{GS} > v_{TN}$ แซนแนลของประจุผันแปรจะถูกสร้างขึ้นและ

กระแสที่ชาเดรนจะเพิ่มขึ้นโดย v_{DS} ด้วยค่าแรงดันที่ชาเกตที่สูงมากกว่า ความหนาแน่นของประจุผันแปร ก็จะมีจำนวนมากขึ้นด้วย และกระแสเดรนนี้อีกจะมีจำนวนมากตามค่าแรงดัน v_{DS} ที่ป้อนนี้



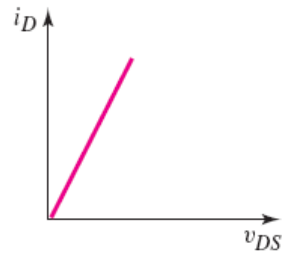
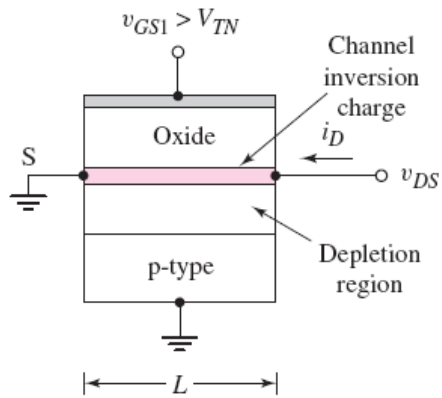
รูปที่ 9 Plot of i_D versus v_{DS} characteristic for small values of v_{DS} at three v_{GS} Voltages

ในรูปที่ 10(a) แสดงโครงสร้างพื้นฐานของ MOS เมื่อ $v_{GS} > v_{TN}$ (และให้แรงดัน v_{DS} มีค่าน้อยๆ) พบว่าค่าความกว้างของชั้น inversion channel layer จะเป็นตัวกำหนดความหนาแน่นของประจุไฟฟ้า ซึ่งค่าความกว้างนี้จะมีค่าคงที่ตลอดทั้งเนื้อสาร ถ้า v_{DS} และ i_D แปรผันตามกันเป็นเส้นตรง และในรูป 10(b) แสดงถึงค่า v_{DS} ที่มากขึ้น เนื่องจากแรงดันที่ชาเดรนมีค่ามากขึ้น ทำให้แรงดันที่ตกคร่อมที่ออกไซด์ใกล้กับชาเดรนมีค่าลดลง ซึ่งทำให้ inversion channel density มีค่า น้อยลง สภาพความนำไฟฟ้าของแชนแนลมีค่าลดลง ทำให้ความชันของกราฟระหว่าง v_{DS} กับ i_D มีค่าลดลงและเมื่อ v_{DS} มีค่าลดลงจนความค่าศักย์ที่ชาเดรน มีค่าเท่ากับ v_{TN} จะทำให้ความหนาแน่นของประจุที่ชาเดรนหมดไป ความชันของกราฟ v_{DS} กับ i_D มีค่าเป็นศูนย์ แสดงดังรูป 10(c) ซึ่งเราเขียนสมการความสัมพันธ์นี้ได้เป็น

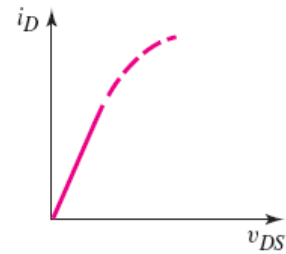
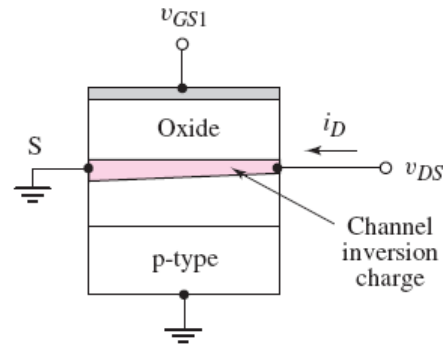
$$v_{GS} - v_{DS(sat)} = V_{TN} \quad (1)$$

$$v_{DS(sat)} = v_{GS} - V_{TN} \quad (2)$$

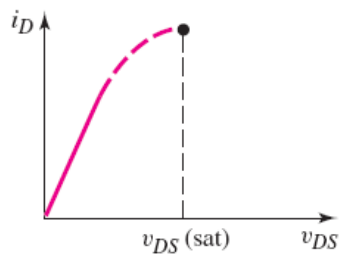
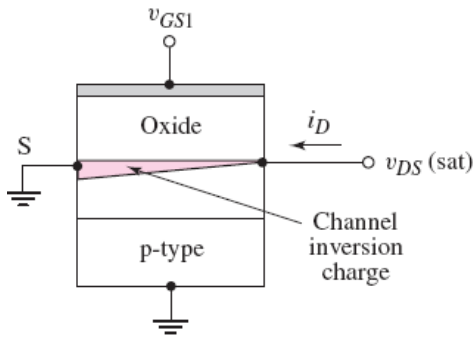
เมื่อ $v_{DS(sat)}$ คือแรงดันระหว่างชาเดรนกับซอร์สที่ทำให้ความหนาแน่นของประจุที่ชาเดรนเป็นศูนย์ ถ้าเมื่อป้อนให้ v_{DS} มีค่ามากกว่า $v_{DS(sat)}$ ในกรณีนี้อิเล็กตรอนจะเข้าสู่แชนแนลที่ชาซอร์ส และเดินทางผ่านแชนแนลไปยังชาเดรน (ณ จุดที่ประจุกลายเป็นศูนย์) โดยที่อิเล็กตรอนจะถูกกวาดไปด้วยสนามไฟฟ้า E ไปยังชาเดรน ในกรณีมอสเฟตอุดมคตินั้น กระแสเดรนจะมีค่าคงที่เมื่อ $v_{DS} > v_{DS(sat)}$ ย่านนี้ของคุณสมบัติระหว่าง i_D กับ v_{DS} เรียกว่า”ย่านอิ่มตัว” (saturation region) แสดงดังรูป 10(d)



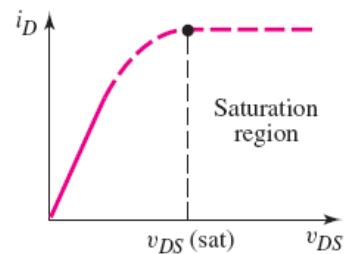
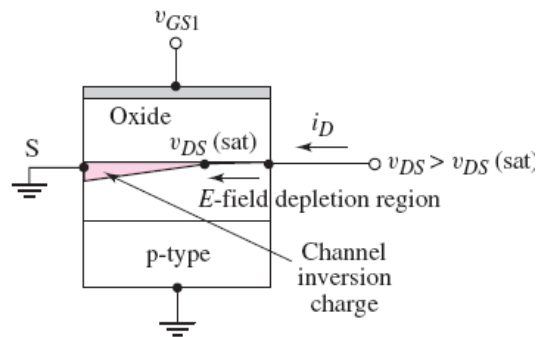
(a)



(b)



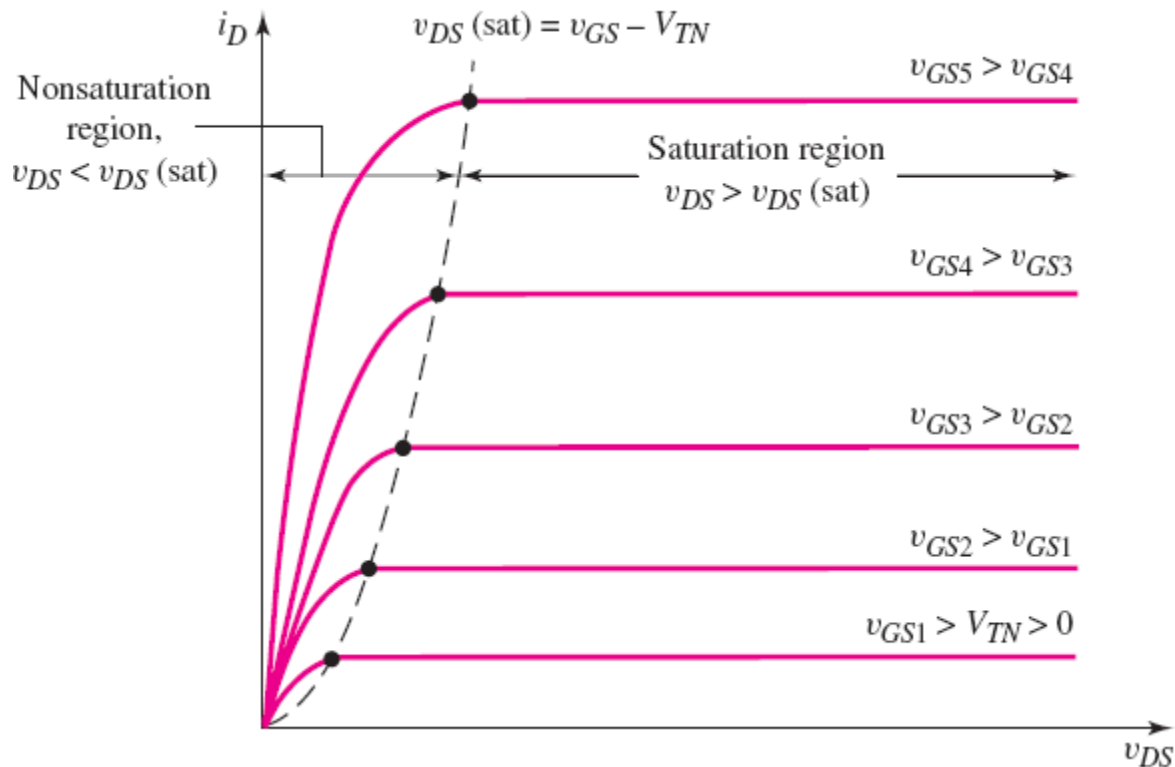
(c)



(d)

รูปที่ 10 Cross section and i_D versus v_{DS} curve for an n-channel enhancement-mode MOSFET when $v_{GS} > V_{TN}$ for (a) a small v_{DS} value, (b) a larger v_{DS} value but for $v_{DS} < v_{DS}(\text{sat})$, (c) $v_{DS} = v_{DS}(\text{sat})$, and (d) $v_{DS} > v_{DS}(\text{sat})$

เมื่อเปลี่ยนค่าแรงดันระหว่างขาเกตกับขาซอร์ส ก็จะทำให้เส้นกราฟของ i_D กับ v_{DS} เปลี่ยนแปลงไปด้วยดังในรูปที่ 9 เราจะเห็นว่าเส้นกราฟในตอนแรกๆ ของ i_D กับ v_{DS} จะค่อยๆ เพิ่มขึ้นเมื่อเพิ่มแรงดัน v_{GS} และเช่นเดียวกันในสมการที่ 1 แสดงให้เห็นว่า $v_{DS(sat)}$ เป็นฟังก์ชันของ v_{GS} ดังนั้น เราสามารถสร้างความสัมพันธ์ของกราฟสำหรับ n-channel enhancement mode MOSFET แสดงได้ดังรูปที่ 11



รูปที่ 11 Family of i_D versus v_{DS} curves for an n-channel enhancement-mode MOSFET.

Note that the $v_{DS(sat)}$ voltage is a single point on each of the curves. This point denotes the transition between the nonsaturation region and the saturation region

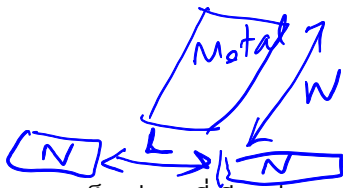
ในย่านอิมิตัว คุณสมบัติระหว่างกระแสและแรงดันเมื่อ $v_{GS} > v_{TN}$ ได้ถูกอธิบายโดยสมการดังนี้

$$i_D = K_n (v_{GS} - V_{TN})^2 \quad (3)$$

ในย่านอิมิตัวเนื่องจากว่ากระแสเดรนในอุดมคติไม่ได้ขึ้นอยู่กับค่าของแรงดันระหว่างเดรนกับซอร์ส เราเห็นว่า

$$r_0 = \Delta v_{DS} / i_D |_{v_{GS} = \text{const.}} = \infty \quad (4)$$

พารามิเตอร์ K_n จะถูกเรียกว่าพารามิเตอร์ transconduction สำหรับอุปกรณ์ n-channel เพื่อความสะดวก เราจะอ้างถึงพารามิเตอร์นี้เป็นเหมือนกับ conduction parameter โดยที่



$$K_n = \frac{W \mu_n C_{ox}}{2L} \quad (5)$$

ความกว้าง ความยาวของ oxide

โดย μ_n เป็นค่าคงที่เรียกว่า “ความคล่องตัวของอิเล็กตรอน” C_{ox} เป็นค่าความจุไฟฟ้าของสารออกไซด์ ต่อ 1 หน่วยพื้นที่ ซึ่งมาจากสมการเดิมคือ $C_{ox} = \epsilon_{ox} / t_{ox}$ โดยที่ t_{ox} เป็นความหนาของออกไซด์ และ ϵ_{ox} ค่าความขั้วซึมได้ของสนามไฟฟ้าหรือ ค่าความสามารถเก็บประจุซึ่งสำหรับสุญญากาศแล้ว

$\epsilon_0 = (3.9)(8.85 \times 10^{-14})$ ฟารัดต่อเมตร พารามิเตอร์ μ_n นี้คือความคล่องตัวของอิเล็กตรอนในชั้นผิวนำ

แปร ส่วนค่าของ W และ L คือความกว้างและความยาวของแชนแนลตามลำดับดังแสดงในรูปที่ 6(a) พารามิเตอร์การนำ (conduction parameter) เป็นฟังก์ชันของพารามิเตอร์ทางไฟฟ้าและทางรูปทรงเลขาคณิต แสดงในสมการที่ (5) ตัวเก็บประจุออกไซด์ (oxide capacitor) และการเคลื่อนที่ของพาหะเป็นค่าคงที่ที่สำคัญยิ่งสำหรับเทคโนโลยีการประดิษฐ์ชิพ แต่อย่างไรก็ตามรูปทรงหรืออัตราส่วนระหว่างความกว้างต่อความยาว W/L เป็นตัวแปรหนึ่งในการออกแบบมอสเฟต ซึ่งเคยใช้ในการสร้างคุณสมบัติระหว่างกระแสและแรงดันในวงจรมอสเฟต เราสามารถเขียนสมการของพารามิเตอร์การนำได้ใหม่ในรูปแบบของ

$$K_n = \frac{k'_n}{2} \cdot \frac{W}{L} \quad (6)$$

โดยที่ $k'_n = \mu_n C_{ox}$ และถูกเรียกว่า Process conduction parameter โดยปกติแล้วค่าของ k'_n จะถูกพิจารณาเป็นค่าคงที่สำหรับแต่ละเทคโนโลยีการผลิตไอซี ดังนั้นสมการที่ 6 จะแสดงถึงว่าอัตราส่วนของความกว้างต่อความยาวเป็นตัวแปรที่ใช้สำหรับการออกแบบทรานซิสเตอร์ได้

ตัวอย่างที่ 1 จงคำนวณหากระแสที่ไหลในแชนแนลของ n-channel MOSFET

ถ้าอุปกรณ์มอสเฟตแบบเอนฮานซ์โหมด n-channel ตัวหนึ่งมีพารามิเตอร์ดังต่อไปนี้
 $V_{TN} = 0.4 \text{ V}$, $W = 20 \mu\text{m}$, $L = 0.8 \mu\text{m}$, $\mu_n = 650 \text{ cm}^2/\text{V} \cdot \text{s}$, $t_{ox} = 200 \text{ \AA}$ และ $\epsilon_{ox} = (3.9)(8.85 \times 10^{-14}) \text{ F/cm}$ จงหาค่าของกระแสเมื่อทรานซิสเตอร์ถูกจัดไบอัสให้อยู่ในย่านอิ่มตัว (saturation region) โดยที่ (a) $V_{GS} = 0.8 \text{ V}$ และ $V_{DS} = 1.6 \text{ V}$
 $0.8 - 0.4 = 0.4$ $< V_{DS}(\text{sat}) = (V_{GS} - V_{TN})$

คำตอบ พารามิเตอร์การนำแสดงดังสมการที่ (5) อันดับแรกควรพิจารณาหน่วยที่เกี่ยวข้องในสมการดังกล่าวดังนี้

$$K_n = \frac{W(\text{cm}) \mu_n \left(\frac{\text{cm}^2}{\text{V} \cdot \text{s}} \right) \epsilon_{ox} \left(\frac{\text{F}}{\text{cm}} \right)}{2L(\text{cm}) t_{ox}(\text{cm})} = \frac{F}{V \cdot \text{s}} = \frac{(C/V)}{V \cdot \text{s}} = \frac{A}{V^2}$$

ดังนั้นค่าของ conduction parameter ก็คือ

$$K_n = \frac{W \mu_n C_{ox}}{2L} = \frac{(20 \times 10^{-4})(650)(3.9)(8.85 \times 10^{-14})}{2(0.8 \times 10^{-4})(200 \times 10^{-8})} \text{ หรือ } K_n = 1.4 \frac{mA}{V^2}$$

จากสมการที่ (3) สามารถหาค่าของ i_D ได้ดังต่อไปนี้

(a) เมื่อ $V_{GS} = 0.8 \text{ V}$

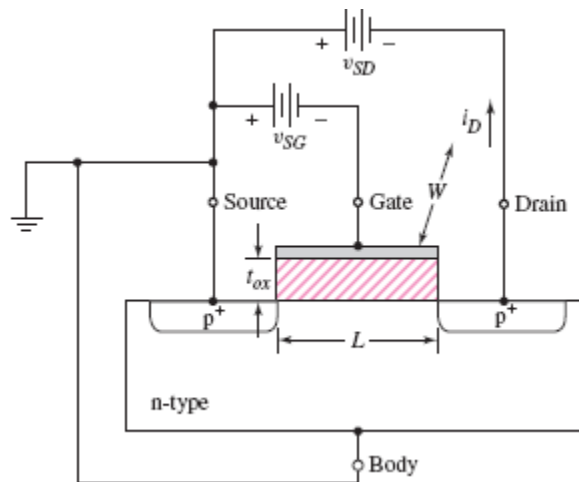
$$i_D = K_n (V_{GS} - V_{TN})^2 = (1.40)(0.8 - 0.4)^2 = 0.224 \text{ mA}$$

(b) เมื่อ $V_{GS} = 1.6 \text{ V}$

$$i_D = K_n (V_{GS} - V_{TN})^2 = (1.40)(1.6 - 0.4)^2 = 2.02 \text{ mA}$$

1.5.

A P-Channel Enhancement-Mode MOSFET



รูปที่ 12 รูปตัดขวางของ p-channel enhancement-mode MOSFET

Ideal MOSFET Current-Voltage Characteristics PMOS Device

ในกรณีของแรงดัน V_{SD} ในกรณีของ PMOS ก็จะถูกกำหนดด้วย V_{SD}

จุดอิ่มตัวสามารถหาได้จาก $V_{SD(sat)} = V_{SG} + V_{TP}$ และในกรณี

ที่ p-channel จะไม่อยู่ในสภาวะอิ่มตัว (nonsat.)

จ. ความหนาแน่นกระแส i_D ได้จาก

$$i_D = k_p [2(V_{SD} + V_{TP})V_{SD} - V_{SD}^2] \quad (7)$$

เมื่อใส่ค่าที่ $V_{SD} = V_{SDsat}$ ในสมการข้างต้นจะได้ค่าความหนาแน่น i_D ได้จาก

$$i_D = k_p (V_{SD} + V_{TP})^2 \quad (8)$$

ค่าพารามิเตอร์ k_p เป็นพารามิเตอร์ความนำของ p-channel

สามารถหาได้จาก $k_p = \frac{W \mu_p C_{ox}}{2L} \quad (9)$

โดยที่ W = ความกว้างของทรานซิสเตอร์

L = ความยาว

C_{ox} = ค่าคงที่ประจุของไดอิเล็กตริกชั้นฉนวน

μ_p = ความเคลื่อนที่ของโฮลในชั้นแผ่นพรีพอส

โดยทั่วไปค่าความเคลื่อนที่ของโฮลในชั้นแผ่นพรีพอสจะมีค่า

ต่ำกว่าค่าความเคลื่อนที่ของอิเล็กตรอนในชั้นแผ่นพรีพอส

จึงสามารถประมาณค่า k_p ได้จากสมการ

$$K_p = \frac{k_p' W}{2L} \quad (10)$$

$$\text{นั่นคือ } k_p' = \mu_p C_{ox}$$

สำหรับ p-channel MOSFET เมื่อทำงานอยู่ใน region อิ่มตัว
 เราจะได้ว่า

$$V_{SD} > V_{SD(sat)} = V_{SG} + V_{TP} \quad (11)$$

Ex. 1) อนุพัทธ์สมการ source-to-drain current สำหรับ p-channel
 Enhancement-mode MOSFET ที่ทำงานอยู่ใน region saturation
 region ที่ I_D ให้อ่านค่าตัวแปรในสมการตามความเหมาะสมไว้ด้วย

$$I_D = K_p (V_{SG} + V_{TP})^2 \quad \text{เมื่อ } 0.5 = 0.2 (V_{SG} - 0.5)^2$$

$$\text{ซึ่งจะได้ } V_{SG} = 2.08 \text{ V}$$

เมื่อ I_D ให้อ่านค่าตัวแปรในสมการตามความเหมาะสมไว้ด้วย

$$V_{SD} > V_{SD(sat)} = V_{SG} + V_{TP} = 2.08 - 0.5 = 1.58 \text{ V}$$

สัญลักษณ์ของ MOSFET

สัญลักษณ์ของ MOSFET แบบ Enhancement มีหลายรูปแบบ 3.12

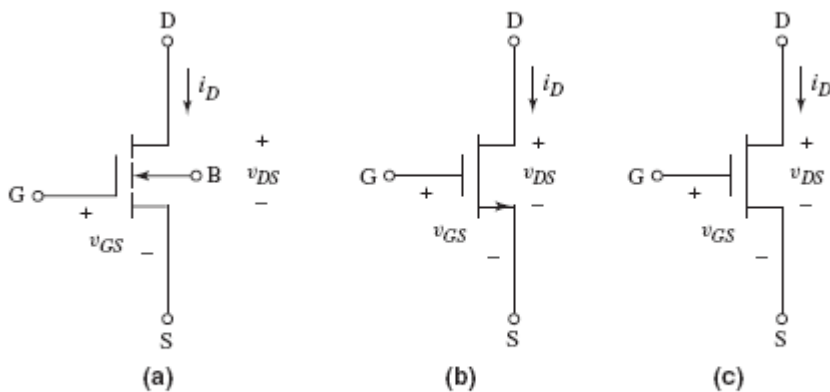


Figure 3.12 The n-channel enhancement-mode MOSFET: (a) conventional circuit symbol, (b) circuit symbol that will be used in this text, and (c) a simplified circuit symbol used in more advanced texts .

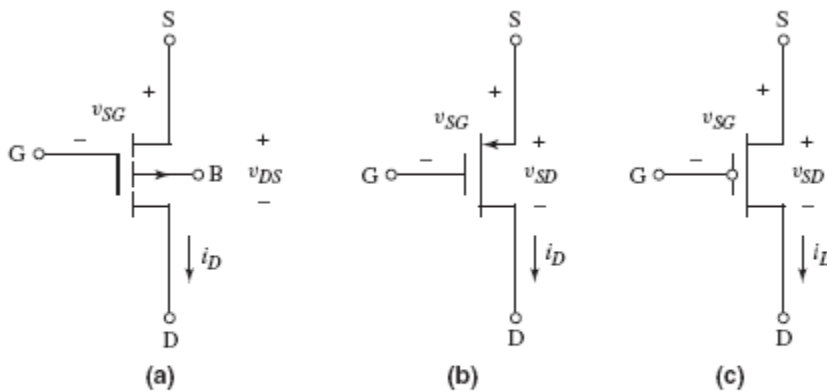


Figure 3.13 The p-channel enhancement-mode MOSFET: (a) conventional circuit symbol, (b) circuit symbol that will be used in this text, and (c) a simplified circuit symbol used in more advanced texts

สัญลักษณ์ของ MOSFET แบบ Enhancement มีหลายรูปแบบ 3.12(6) และ 3.13(6)

สัญลักษณ์ n-channel และ p-channel MOSFET

ตารางที่ 5-1 สรุปคุณสมบัติ
และสมการกระแส-แรงดัน
ของ MOSFET

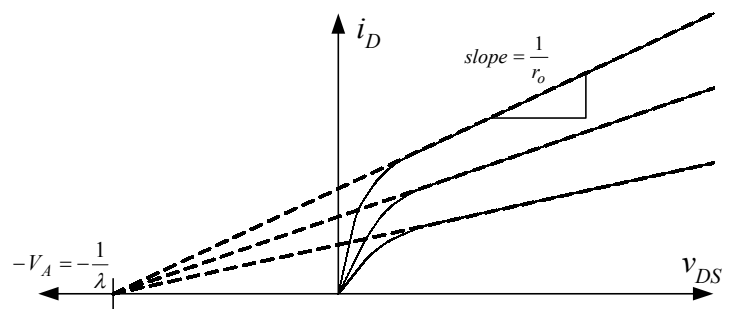
Table 5.1 Summary of the MOSFET current–voltage relationships	
NMOS	PMOS
Nonsaturation region ($v_{DS} < v_{DS}(\text{sat})$) $i_D = K_n[2(v_{GS} - V_{TN})v_{DS} - v_{DS}^2]$	Nonsaturation region ($v_{SD} < v_{SD}(\text{sat})$) $i_D = K_p[2(v_{SG} + V_{TP})v_{SD} - v_{SD}^2]$
Saturation region ($v_{DS} > v_{DS}(\text{sat})$) $i_D = K_n(v_{GS} - V_{TN})^2$	Saturation region ($v_{SD} > v_{SD}(\text{sat})$) $i_D = K_p(v_{SG} + V_{TP})^2$
Transition point $v_{DS}(\text{sat}) = v_{GS} - V_{TN}$	Transition point $v_{SD}(\text{sat}) = v_{SG} + V_{TP}$
Enhancement mode $V_{TN} > 0$	Enhancement mode $V_{TP} < 0$
Depletion mode $V_{TN} < 0$	Depletion mode $V_{TP} > 0$

5.5 การเกิด Early Effect และ Early voltage ของ MOSFET

จากบทที่ 4 เราได้อธิบายถึงการเกิด Early effect ของ bipolar transistor ซึ่งเกิดจากการที่ขั้วคอลเลกเตอร์และอีมีเตอร์มีค่าความต้านทานแฝงเกิดขึ้น เนื่องจากคุณสมบัติของสารกึ่งตัวนำที่นำมาสร้างทรานซิสเตอร์ ทำให้กระแสคอลเลกเตอร์ในย่านอิ่มตัว [$i_c(\text{sat})$] มีค่าขึ้นอยู่กับ v_{CE} ของวงจร

สำหรับทรานซิสเตอร์ MOSFET ก็เช่นเดียวกัน มีการเกิด Early effect ที่ย่านอิ่มตัวเช่นกัน ทำให้กระแส drain i_D มีค่าขึ้นอยู่กับแรงดัน v_{DS} ซึ่งจะทำให้สมการ (5.4) และ (5.8) มีค่าไม่ถูกต้อง

จากรูปที่ 5-17 เป็นแสดงกราฟคุณสมบัติกระแสแรงดันของทรานซิสเตอร์ที่เกิดปรากฏการณ์ Early effect โดยมีค่า V_A เป็นค่า Early voltage ซึ่งจะเกิดขึ้นเฉพาะในย่านอิ่มตัวเท่านั้น และทำให้สมการกระแสเปลี่ยนเป็น



$$i_D = K_n [(v_{GS} - V_{TN})^2 (1 + \lambda v_{DS})] \quad (5.11)$$

สำหรับค่าความต้านทานเอาต์พุต r_o หาได้จาก

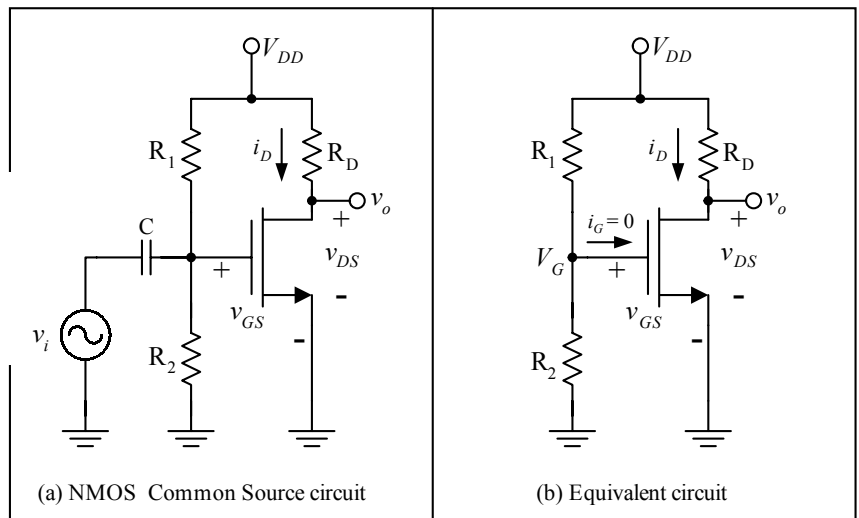
$$r_o = \left(\frac{\partial i_D}{\partial v_{DS}} \right)^{-1} \bigg|_{v_{GS}=\text{const.}} = \frac{V_A}{I_{DQ}} \quad (5.12)$$

5.6 วงจรไบอัสไฟตรงของ MOSFET (MOSFET DC Circuits)

เนื่องจาก MOSFET เป็นทรานซิสเตอร์ที่ต้องใช้ไฟกระแสตรงในการไบอัสให้ทำงานเช่นเดียวกันกับทรานซิสเตอร์ไบโพลาร์ ดังนั้นเราจึงควรศึกษาวงจรไบอัสไฟตรงของ MOSFET เพื่อที่จะได้นำไปสู่การวิเคราะห์วงจรขยาย MOSFET ต่อไป

5.5.1 วงจรซอร์สร่วม (Common source circuit) วงจรขยายแบบซอร์สร่วมมีลักษณะคล้ายกับวงจร common emitter ของทรานซิสเตอร์ไบโพลาร์อย่างมาก นั่นก็คือเป็นวงจรที่นำขั้ว source เป็นขา common หรือขากราวด์ มีขา gate เป็นอินพุต และขา drain เป็นเอาต์พุต แสดงดังรูป 5-18

รูปที่ 5-18 แสดงวงจร NMOS
common source และวงจร
เทียบเท่า



ในการวิเคราะห์ห้วงจรไฟตรงของ MOSFET เนื่องจากที่ขั้ว gate ของ MOSFET ไม่ว่าจะเป็น NMOS หรือ PMOS จะมีชั้นซิลิกอนไดออกไซด์ขวางอยู่ ซึ่งมีคุณสมบัติเป็นฉนวน ไม่นำไฟฟ้า ดังนั้น กระแสที่ขั้วเกต (i_G) ของ MOSFET จึงมีค่าน้อยมากจนประมาณให้เป็นศูนย์ได้ นั่นคือ

$$i_G = 0 \quad (5.13)$$

สมการที่ (5.13) นี้สามารถใช้ได้ทั้ง enhancement mode และ depletion mode

ในรูป 5-18 ถ้ากำหนดให้กระแส $i_G = 0$ แล้ว ค่าแรงดันที่ขา gate, v_G ก็สามารถหาได้จากกฎการแบ่งแรงดัน นั่นคือ

$$v_G = \left(\frac{R_2}{R_1 + R_2} \right) V_{DD} \quad (5.14)$$

จากรูปถ้า $v_{DS} > v_{DS}(\text{sat}) = v_{GS} - V_{TN}$ [จากสมการ 5.1(b)] แสดงว่า MOSFET ทำงานในย่านอิ่มตัว สามารถหากระแสเดรนโดยใช้สมการ (5.4) แต่ถ้า $v_{DS} < v_{DS}(\text{sat})$ แสดงว่า MOSFET ทำงานในย่านไม่อิ่มตัว สามารถหากระแส drain โดยใช้สมการ (5.3)

สำหรับค่าแรงดัน v_{DS} หาได้จากสมการ KVL

$$v_{DS} = V_{DD} - i_D R_D \quad (5.15)$$

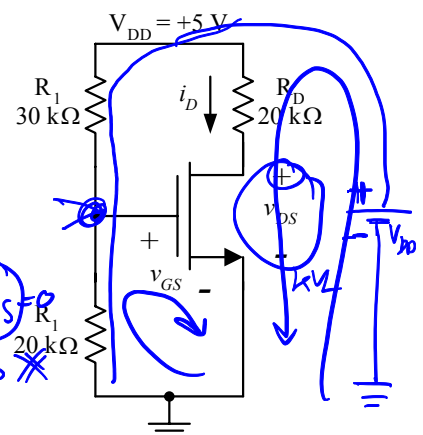
ตัวอย่าง 5-2 จงคำนวณหาค่ากระแส I_D และแรงดัน V_{DS} ของวงจรต่อไปนี้

รวมที่ใช้ NMOS enhancement-mode โดยมีค่า $K_n = 0.1 \text{ mA/V}^2$

$V_{TN} = 1 \text{ V}$, $V_{DD} = 5 \text{ V}$, $R_1 = 30 \text{ k}\Omega$ และ $R_2 = 20 \text{ k}\Omega$

จากวงจรในรูปด้านซ้าย เราสามารถหาค่า V_{GS} ได้ทันทีโดยใช้สมการ (5.14) นั่นคือ

$$v_{GS} = V_G = \left(\frac{R_2}{R_1 + R_2} \right) V_{DD} = \left(\frac{20}{20 + 30} \right) 5 = 2 \text{ V}$$



เนื่องจากโจทย์ไม่ได้ระบุว่า ทรานซิสเตอร์ทำงานในย่านอะไร จึงต้องสมมุติว่าทรานซิสเตอร์ทำงานในย่านอิ่มตัวไปก่อน เนื่องจากเป็นย่านการทำงานที่มีช่วงแรงดัน V_{DS} กว้างมากกว่าย่านอื่นๆ จากนั้นหาค่า I_D จากสมการ (5.4)

$$V_{GS} < V_{DS}(\text{sat}) \quad V_{GS} - V_{TN} = 2 \text{ V} - 1 \text{ V} = 1 \text{ V}$$

$$I_D = K_n (v_{GS} - V_{TN})^2 \text{ แทนค่าได้ } I_D = 0.1(2-1)^2 = 0.1 \text{ mA}$$

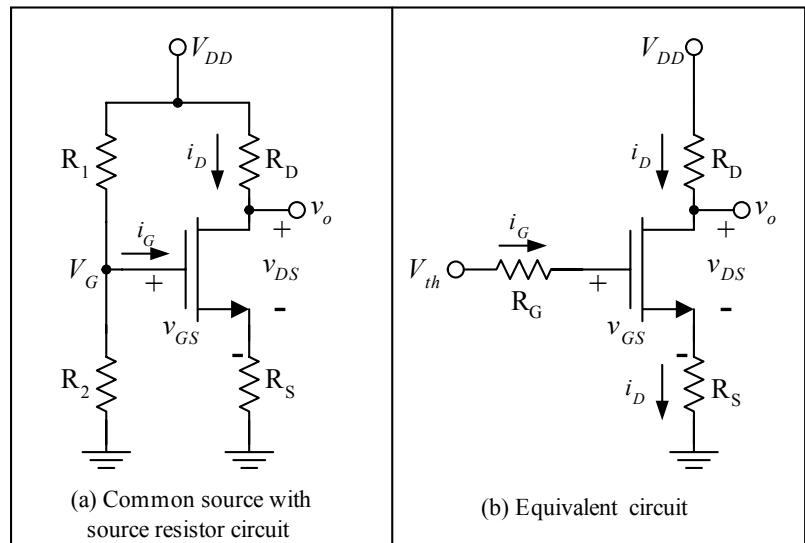
จากนั้นหาค่า V_{DS} ได้จากสมการ (5.15) $V_{DS} = V_{DD} - I_D R_D$ แทนค่าได้

$$V_{DS} = 5 - (0.1 \text{ m})(20 \text{ k}) = 3 \text{ V}$$

จากคำตอบที่ได้พบว่า V_{DS} (3 V) มีค่ามากกว่า $V_{GS} - V_{TN}$ ($2 - 1 = 1 \text{ V}$) ก็แสดงว่าทรานซิสเตอร์ตัวนี้ทำงานในย่านอิ่มตัวจริง

5.5.2 วงจรซอร์สรวมนที่มีความต้านทานที่ซอร์ส (Common source circuit with source resistor) เป็นวงจรขยายแบบซอร์สรวมนอีกชนิดหนึ่ง ที่แสดงดังรูป 5-19

รูปที่ 5-19 (a) แสดงวงจร NMOS common source with source resistor และ (b) วงจรเทียบเท่า



ในรูป 5-19(b) ค่าแรงดันเทียบเท่า V_{th} ก็สามารถหาได้จากกฎการแบ่งแรงดัน

$$V_{th} = \left(\frac{R_2}{R_1 + R_2} \right) V_{DD} \quad (5.16)$$

สำหรับ R_G หาได้จากสมการ

$$R_G = \left(\frac{R_1 R_2}{R_1 + R_2} \right) \quad (5.17)$$

พิจารณาจากรูปแล้วตั้งสมการ KVL ที่ Loop i_G ได้

$$V_{th} = i_G R_G + v_{GS} + i_D R_S$$

ถ้ากำหนดให้กระแส $i_G = 0$ แล้ว เขียนสมการข้างบนใหม่ได้เป็น

$$v_{GS} = V_{th} - i_D R_S \quad (5.18)$$

ถ้ากำหนดให้ทรานซิสเตอร์ทำงานในย่านอิ่มตัว ก็ให้นำสมการ (5.4) $i_D = K_n (v_{GS} - V_{TN})^2$ แทนค่าลงในสมการ (5.18) เพื่อหาค่า v_{GS} และหาค่า i_D ต่อไป

สำหรับค่าแรงดัน v_{DS} หาได้จากสมการ KVL ที่ loop i_D

$$v_{DS} = V_{DD} - i_D (R_D + R_S) \quad (5.19)$$

ตัวอย่าง 5-3 จงคำนวณหาค่าแรงดัน V_{GS} , กระแส I_D และแรงดัน V_{DS} ของวงจร
ซอร์สร่วมทางด้านขวา ที่ใช้ NMOS enhancement-mode โดยมีค่า $K_n = 0.5$
 mA/V^2 , $V_{TN} = 1 \text{ V}$

วิธีทำ จากวงจรในรูปแบบด้านซ้าย เราสามารถหาค่า V_{th} โดยใช้สมการ (5.16) นั่นคือ

$$V_{th} = \left(\frac{R_2}{R_1 + R_2} \right) V_{DD} - 5 = \left(\frac{40}{60 + 40} \right) 10 - 5 = -1 \text{ V}$$

แทนค่า V_{th} และ R_S ลงในสมการ (5.18) ที่ดัดแปลงเล็กน้อย จะได้

$$V_{th} + 5 = v_{GS} + i_D R_S$$

หรือ $v_{GS} = V_{th} - i_D R_S + 5$ ได้ $v_{GS} = 4 - i_D$ จากนั้นแทนค่า i_D จาก

สมการ (5.4) ลงไปก็จะได้ $v_{GS} = 4 - [0.5(v_{GS} - 1)^2]$ จัดสมการใหม่ได้ $v_{GS}^2 - 7 = 0$

แยกตัวประกอบเพื่อหาค่า v_{GS} ได้ $v_{GS} = \sqrt{7} = 2.65 \text{ V}$ (ค่า v_{GS} ต้องเป็นบวกเท่านั้น)

นำค่า v_{GS} ที่ได้แทนลงในสมการ (5.4) ใหม่เพื่อหาค่า i_D ได้ $i_D = 0.5(2.65 - 1)^2 = 1.36 \text{ mA}$

สำหรับค่าแรงดัน v_{DS} หาได้จากสมการ KVL ที่ loop i_D

$$V_{DS} = 10 - i_D (R_D + R_S) \text{ แทนค่าได้}$$

$$V_{DS} = 10 - (1.36)(1 + 2) = 5.92 \text{ V}$$

จากคำตอบที่ได้พบว่า V_{DS} (5.92 V) มีค่ามากกว่า $V_{GS} - V_{TN}$ ($2.65 - 1 = 1.65 \text{ V}$) ก็แสดงว่าทรานซิสเตอร์ตัวนี้ทำงาน
ในย่านอิ่มตัวจริง

วิธีการแก้ปัญหาโจทย์ การวิเคราะห์วงจรไบอัสไฟตรงของ MOSFET

ในการวิเคราะห์วงจรไบอัสไฟตรงของ MOSFET สิ่งแรกที่ต้องทราบก่อนคือ MOSFET นี้ทำงานในย่านอะไร
(อิ่มตัวหรือไม่อิ่มตัว) ซึ่งในบางครั้งอาจต้องคาดเดา ซึ่งมีเทคนิคในการวิเคราะห์คือ

- 1.) กำหนดให้ทรานซิสเตอร์ทำงานในย่านอิ่มตัว โดยต้องกำหนดให้ $v_{GS} > V_{TN}$, $I_D > 0$ และ $v_{DS} \geq v_{DS}(\text{sat})$.
- 2.) วิเคราะห์วงจรโดยใช้ความสัมพันธ์กระแส-แรงดัน ในย่านอิ่มตัว
- 3.) ตรวจสอบค่าที่ได้ ถ้า $v_{GS} > V_{TN}$ แสดงว่าทรานซิสเตอร์ทำงานถูกต้องตามที่กำหนดไว้ในข้อที่ 1 แต่ถ้า $v_{GS} < V_{TN}$ แสดงว่าทรานซิสเตอร์ไม่ทำงาน และถ้า $v_{DS} \leq v_{GS} - V_{TN}$ ก็แสดงว่าทรานซิสเตอร์ตัวนี้ทำงานในย่านไม่อิ่มตัว หรือ

ย่านเชิงเส้น

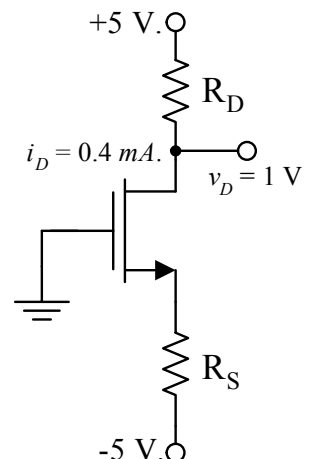
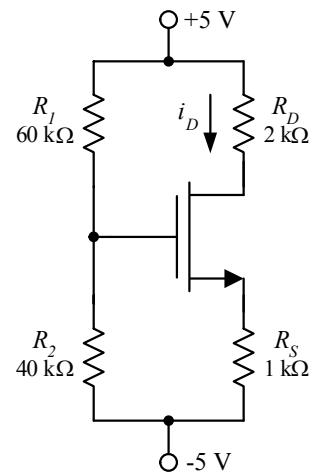
ตัวอย่างที่ 5-4 จากวงจร NMOS ในรูปทางด้านซ้าย จงออกแบบวงจร (หาค่า R_D และ R_S) โดยกำหนดให้ NMOS มีกระแสเดรน i_D เท่ากับ 0.4 mA , $v_D = 1 \text{ V}$ กำหนดให้ $V_{TN} = 2 \text{ V}$, $K_n = 0.4 \text{ mA/V}^2$ และ $\lambda = 0 \text{ V}^{-1}$ (ไม่คิดผลของ Early Effect)

วิธีทำ จากสมการ (5.4) $i_D = K_n (v_{GS} - V_{TN})^2$ แทนค่า K_n และ V_{TN} ลงไปได้

$$(0.4) = (0.4)(v_{GS} - 2)^2 \text{ จะได้}$$

$$v_{GS}^2 - 4v_{GS} + 3 = 0$$

หาค่ารากสมการได้ $(v_{GS} - 3)(v_{GS} - 1) = 0$, $v_{GS} = 3 \text{ V}$ และ 1 V



แต่ค่า $V_{GS} = 1 \text{ V}$. นำมาใช้ไม่ได้ เนื่องจากจะทำให้ $V_{GS} < V_T$ ($1 \text{ V.} < 2 \text{ V.}$) ทรานซิสเตอร์จะ cut-off และไม่ทำงาน ดังนั้นค่าที่ใช้ได้จริงก็คือ $v_{GS} = 3 \text{ V}$. เท่านั้น

จากรูปวงจร พบว่า $V_G = 0 \text{ V}$. ดังนั้น V_S จะมีค่าเท่ากับ $V_S = V_G - V_{GS} = 0 - 3 = -3 \text{ V}$.

ดังนั้น ค่า R_S ควรจะมีค่าเท่ากับ
$$R_S = \frac{V_S - (-V_{SS})}{i_D} = \frac{-3 + 5}{0.4 \times 10^{-3}} = 5 \text{ k}\Omega$$

และ ค่า R_D ควรจะมีค่าเท่ากับ
$$R_D = \frac{V_{DD} - V_D}{i_D} = \frac{5 - 1}{0.4 \times 10^{-3}} = 10 \text{ k}\Omega$$

ตัวอย่างที่ 5.5 จากวงจร PMOS ในรูปทางด้านขวา จงออกแบบวงจรให้ทำงานในย่านอิ่มตัว โดยกำหนดให้ PMOS มีกระแสเดรน i_D เท่ากับ 0.5 mA . $V_{TP} = -1 \text{ V.}$, $K_p = 0.5 \text{ mA/V}^2$ และให้ $\lambda = 0 \text{ V.}^{-1}$ และให้หาความต้านทาน R_D ที่มีค่ามากที่สุด ที่ยังคงทำให้ทรานซิสเตอร์ดังนีทำงานในย่านอิ่มตัว ถ้าให้ $V_D = 3 \text{ V}$.

วิธีทำ จากสมการ (5.8) $i_D = K_p (v_{SG} + V_{TP})^2$ แทนค่า i_D , K_p และ V_{TP} ลงไปได้ $0.5 = 0.5(v_{SG} - 1)^2$ จะได้

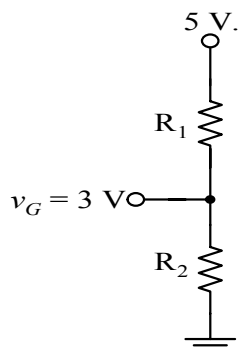
$$(v_{SG} - 1)^2 - 1 = 0 \text{ แยกตัวแปรได้ } v_{GS}(v_{GS} - 2) = 0, v_{SG} = 0 \text{ V. และ } +2 \text{ V.}$$

แต่ค่า $v_{SG} = 0 \text{ V}$. นำมาใช้ไม่ได้ เนื่องจาก E-PMOS ต้องมีค่า v_{SG} เป็นบวกเสมอ ดังนั้นค่าที่ใช้ได้จริงก็คือ $v_{SG} = +2 \text{ V}$. เท่านั้น

จากนิยามความต่างศักย์ที่ว่า $v_{SG} = v_S - v_G$ แต่จากวงจรพบว่า $v_S = 5 \text{ V}$. ก็จะหาค่า v_G ได้เท่ากับ

$$v_G = v_S - v_{SG} = 5 - 2 = +3 \text{ V.}$$

จากค่าแรงดันที่ตกคร่อม R_1 และ R_2 มีค่าเท่ากับ 5 V . และ 3 V . (เทียบกับ GND) เขียนเป็นสมการความสัมพันธ์



แบบ voltage divider ได้ว่า

$$\frac{5R_2}{R_1 + R_2} = 3 \text{ ก็จะได้ } \frac{R_1}{R_2} = \frac{2}{3} \text{ นั่นก็คือ } R_1 \text{ และ } R_2 \text{ สามารถมีค่า}$$

ได้มากมาย เช่น

$$R_1 = 2 \text{ k}\Omega \text{ และ } R_2 = 3 \text{ k}\Omega \text{ หรือ } R_1 = 4 \text{ k}\Omega \text{ และ } R_2 = 6 \text{ k}\Omega$$

$$\text{หรือ } R_1 = 20 \text{ k}\Omega \text{ และ } R_2 = 30 \text{ k}\Omega$$

แต่ในทางปฏิบัติ R_1 และ R_2 ควรมีค่าสูงๆ เพื่อให้เกิดการสูญเสียพลังงานน้อยที่สุด เช่น $R_1 = 2 \text{ M}\Omega$ และ $R_2 = 3 \text{ M}\Omega$

$$\text{ค่า } R_D \text{ หาได้จากสมการ } R_D = \frac{V_D}{i_D} = \frac{3 \text{ V.}}{0.5 \times 10^{-3} \text{ A.}} = 6 \text{ k}\Omega$$

เงื่อนไขต่ำสุดที่ PMOS จะทำงานในย่านอิ่มตัวก็คือ $V_D = v_G - V_{TP}$ แทนค่าลงไปได้ $V_D(\text{max}) = 3 - (-1) = 4 \text{ V}$.

$$\text{ดังนั้นค่า } R_D \text{ ที่สูงที่สุดเท่าที่จะเป็นไปได้คือ } R_D = \frac{4 \text{ V.}}{0.5 \text{ mA.}} = 8 \text{ k}\Omega$$

