

การทดลองที่ 4: การออกแบบ แบบ RTL

- วัตถุประสงค์**
1. เพื่อให้นักศึกษาฝึกเขียนภาษา VHDL เบื้องต้น
 2. เพื่อศึกษาการออกแบบวงจรแบบ RTL
 3. เพื่อศึกษาการออกแบบวงจรนาฬิกาเบื้องต้น

การทดลอง

1. ให้นักศึกษาออกแบบวงจร นาฬิกา ที่สามารถแสดงเวลาบนตัวแสดงผลเจ็ดส่วนทั้ง 4 หลักบนบอร์ดทดลองได้ โดยกำหนดให้
 - 1.1 ตัวแสดงผลหลักที่ 1 และ 2 แสดงชั่วโมง ตัวแสดงผลที่ 3 และ 4 แสดงนาฬิกา(นับจากซ้ายไปขวา)
 - 1.2 จุกระหว่างตัวแสดงผลที่ 2 และ 3 กระพริบทุกๆ วินาที เพื่อแสดงว่านาฬิกาเดินอยู่ (เนื่องจากไม่ได้แสดงเวลาเป็นวินาทีให้ดู) โดยให้ติด 500 มิลลิวินาทีและดับ 500 มิลลิวินาทีสลับกันไปเรื่อยๆ
 - 1.3 สามารถตั้งเวลาโดยใช้ปุ่มกดบนบอร์ดได้ โดยกำหนดให้ มีปุ่ม 2 ปุ่ม คือ H และ M
 - 1.3.1 ถ้าไม่กดปุ่มใดๆ นาฬิกาจะเดินตามปกติ
 - 1.3.2 ถ้ากดปุ่ม H ค้างไว้ เวลา ชั่วโมงจะเปลี่ยนค่านับขึ้นไปเรื่อยๆ จาก 00 – 23 และวนเป็น 00 ใหม่ ตราบเท่าที่ยังกดปุ่ม H ค้างไว้ โดยให้เปลี่ยนค่าครั้งละ 500 มิลลิวินาที
 - 1.3.3 ถ้ากดปุ่ม M ค้างไว้ เวลา นาฬิกาจะเปลี่ยนค่านับขึ้นไปเรื่อยๆ จาก 00 – 59 และวนเป็น 00 ใหม่ ตราบเท่าที่ยังกดปุ่ม M ค้างไว้ โดยให้เปลี่ยนค่าครั้งละ 500 มิลลิวินาที
 - 1.3.4 เมื่อกดปุ่ม H หรือ M แล้วมีการปล่อย ให้ถือเอาเวลาที่ตั้งไว้ เป็นเวลาของนาฬิกา แล้วเดินตามปกติ โดยให้ตั้งค่าวินาทีเป็น 00 ใหม่ เสมอ
 - 1.3.5 ตอนตั้งค่าเวลา (กดปุ่ม H หรือ M) ให้จุกระหว่างตัวแสดงผลที่ 2 และ 3 ติดตลอดเวลา เพื่อแสดงว่า เป็นการตั้งเวลา และ นาฬิกาไม่เดิน
 - 1.3.6 ถ้ากดปุ่ม H และ M ทั้งคู่ ให้ทำงานตามข้อ 1.3.2 และ 1.3.3 พร้อมกันโดยแยกกันอิสระไม่ขึ้นต่อกัน
2. ทำการออกแบบวงจรแบบ RTL หรือ Structural design โดยใช้เทคนิค Top-down design ในกระดาษให้ละเอียดทุกขั้นตอน ตั้งแต่ภาพรวมจนถึงระบบย่อยที่สุด
3. ส่งเอกสารการออกแบบให้ตรวจ หากการออกแบบในกระดาษได้รับความเห็นชอบจากอาจารย์ผู้คุมการทดลอง ให้เขียนโปรแกรมภาษา VHDL ตามที่ได้ออกแบบไว้
4. ทำการโปรแกรมวงจรที่ออกแบบลงบอร์ดทดลอง แล้วเรียกอาจารย์ผู้คุมการทดลองมาตรวจพร้อมส่งเอกสารการออกแบบนั้น