ชื่อ-นามสกุล	รหัส										
์ ชื่อ-นามสกุล			รหัส								
*	รอบ เช้า/บ่าย/										
คะแนนสูงสุดที่มีสิทธิ์ใค้	100%	90%	80%	70%	60%	50%	40%	30%	20%	10%	
							ภ	าควิชา	วิศวกร'	รมคอมพิ	วเตอร์
				สถา	บันเทค	โนโลยีา	พระจอ	มเกล้าเ	จ้าคุณท	หารถาด	กระบัง
010763	045 วิชา	A dwan	oo Digi	tal Cyre	tom Do	cian I	abarat	9 9 6 6 6 6 6 6 6 6 6 6 6 6 6 6 6 6 6 6	างเรียงเ	FCC-50	11 502

การทดลองที่ 8: การสร้าง ALU และ Accumulator

<u>วัตถุประสงค์</u>

- 1. เพื่อให้นักศึกษาฝึกเขียนภาษา VHDL เบื้องต้น
- 2. เพื่อศึกษาวิธีการออกแบบวงจร ALU และ Accumulator
- 3. เพื่อศึกษาการทคสอบวงจรที่ออกแบบโคยใช้ Serial EEPROM
- 4. เพื่อฝึกให้นักศึกษามีความละเอียดรอบคอบ

<u>การทดลอง</u>

- 1. ให้นักศึกษาออกแบบและสร้างวงจร ALU และ Accumulator โดยมีข้อกำหนดดังนี้
 - 1.1 เป็นวงจรคำนวณเลขจำนวนเต็ม 8 บิต ไม่คิดตัวทด ไม่กิดตัวยืม
 - 1.2 Accumulator มีขนาด 8 บิท
 - 1.3 ทำการประมวลข้อมูลใน Accumulator กับ ข้อมูลอินพุทจากสวิทซ์เลื่อน 8 บิท โดยให้ข้อมูลใน Accumulator เป็นตัวตั้ง และแสดงข้อมูลอินพุทจากสวิทซ์เลื่อนที่ LED ด้วย
 - 1.4 สามารถกระทำการทำงานได้ดังนี้
 - 1.4.1 ADD (บวก)
 - 1.4.2 SUB (ถบ)
 - 1.4.3 XOR (เอ๊กซ์คลูซีฟออร์)
 - 1.4.4 SHL (ลอจิกคอลชิฟ ซ้าย 1 ครั้ง จาก Accumulator)
 - 1.4.5 Load (นำค่าเข้าไปเก็บที่ Accumulator)
 - 1.5 เก็บผลลัพธ์การประมวลผลไว้ที่ Accumulator (เช่น Acc < - Acc + Input) และแสดงผลเป็น เลขฐาน 16 ที่ ตัวแสดงผลเจ็ดส่วน
 - 1.6 ให้ใช้สวิทซ์กดติดปล่อยดับทำหน้าที่สั่งการทำงาน ด้วยการกดแล้วปล่อย 1 ครั้ง คือการสั่งให้ ทำงาน 1 ครั้ง เช่นกัน
 - 1.7 ให้ใช้ ดิพสวิทซ์เลือก คำสั่งที่จะทำงาน (Add, Sub, Xor, Shl, Load)

- 1.8 สรุป อินพุททั้งหมดที่ต้องใช้
 - 1.8.1 สวิทซ์เลื่อนใช้ป้อนข้อมูลไบนารื่ขนาด 8 บิท โดยให้เลื่อนขึ้นเป็น 1 เลื่อนลงเป็น 0
 - 1.8.2 คิพสวิทซ์ใช้เลือกคำสั่งที่จะทำงาน (Add, Sub, Xor, Shl, Load)
 - 1.8.3 สวิทซ์กดติดปล่อยดับ สั่งให้ทำงานทุกๆ ครั้ง ที่กดแล้วปล่อย
- 1.9 สรุป เอ้าท์พุทที่ต้องใช้
 - 1.9.1 ตัวแสดงผลเจ็ดส่วน ใช้แสดงค่าใน Accumulator เป็นเลขฐาน 16
 - 1.9.2 LED แสดงค่าอินพุทจากสวิทซ์เลื่อน โดยให้สีแดงคือ 1 ดับคือ 0
 - 1.9.3 Buzzer ให้ดังปิ๊ป สั้นๆ ทุกครั้งที่มีการกดสวิทซ์กดติดปล่อยดับเพื่อสั่งให้ทำการประมวลผล
- 1.10 กรอกข้อมูล ชื่อ รหัส กลุ่ม รอบ ให้ครบก่อนเรียกอาจารย์ผู้คุมการทดลองมาตรวจ
- 2. ให้นักศึกษาทำการออกแบบเละเขียนวงจรดังกล่าวด้วยภาษา VHDL แล้วทำการโปรแกรมลงบอร์ด ทดลองบน Serial EEPROM แล้วเรียกอาจารย์ผู้คุมการทดลองมาตรวจ
- 3. ส่งเฉพาะเอกสารการทคลองหน้าแรกเท่านั้น

เงื่อนไขการส่ง

- 1. ส่ง Lab นี้ในเวลามีสิทธิ์ ได้เต็ม, ส่ง อาทิตย์ถัดๆ ไป หักเพิ่ม 50%
- 2. ส่งแต่ละครั้ง แล้วไม่ผ่าน ผิด หรือเงื่อนไขไม่ตรง ไม่ครบ หักเพิ่มครั้งละ 10%
- 3. คะแนนน้อยที่สุดที่ได้ไม่ต่ำกว่า 10%
- 4. ให้พิมพ์เอกสารสองหน้านี้บนกระดาษแผ่นเดียวกันเท่านั้น(หน้า-หลัง)