

**การทดลองที่ -1:** ทบทวนการออกแบบวงจรดิจิทัลโดยใช้พีชคณิตบูลีนและ K-Map

### วัตถุประสงค์

1. เพื่อให้นักศึกษาทบทวนการออกแบบวงจรดิจิทัล
2. เพื่อให้นักศึกษาทบทวนการต่อวงจรดิจิทัล
3. เพื่อให้นักศึกษาทบทวนความรู้เดิมที่เรียนมาได้

### หมายเหตุ

1. นักศึกษาที่จำเนื้อหาเดิมไม่ได้ ให้หาข้อมูลการออกแบบ Datasheet ที่ต้องใช้มาด้วย
2. นักศึกษาที่จำเนื้อหาเดิมได้หมด พิมพ์เอกสารการทดลองเฉพาะ หน้าแรกนี้ก็พอ

### การทดลอง

1. ให้นักศึกษาทำการออกแบบวงจรดิจิทัลตามที่โจทย์กำหนดให้ในกระดาษ แล้วนำเสนออาจารย์ผู้ควบคุมการทดลองตรวจ
2. เมื่ออาจารย์ผู้ควบคุมการทดลองตรวจเอกสารในข้อ 1 ผ่านแล้ว จึงต่อวงจรตามที่ออกแบบไว้แล้ว  
เรียกอาจารย์ผู้ควบคุมการทดลองเพื่อตรวจสอบความถูกต้องของวงจรต่อไป

### รายละเอียดการทดลอง

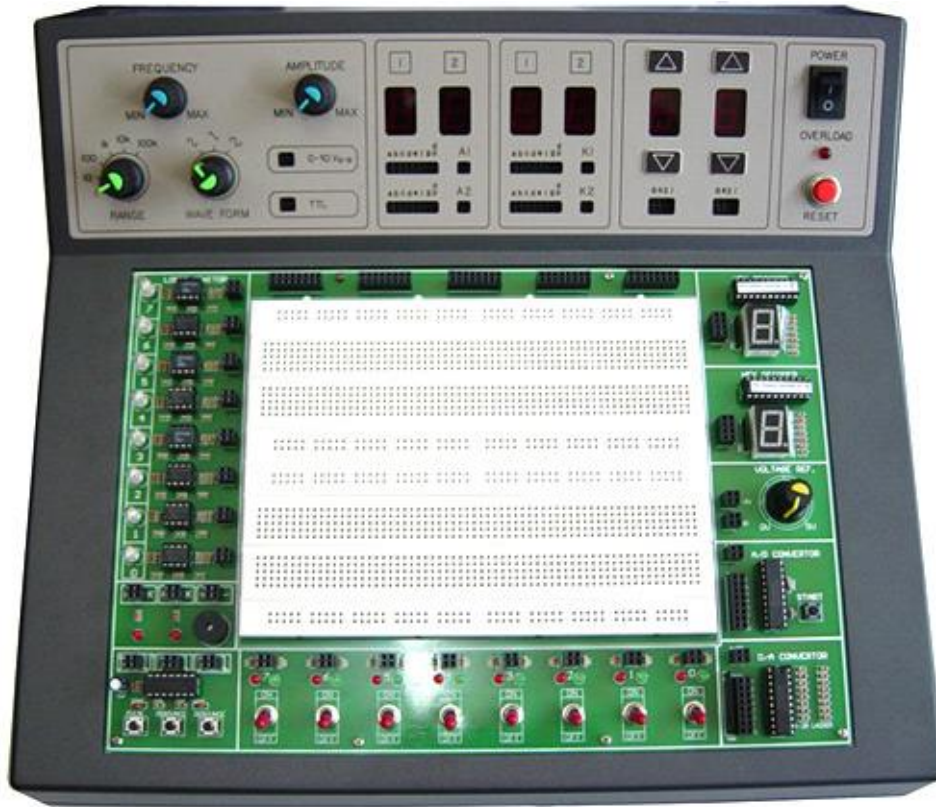
จงออกแบบวงจรดิจิทัลด้วยวิธีพีชคณิตบูลีนและ K-Map โดยให้วงจรมีขนาดเล็กที่สุด (Optimal)

$$F_{(D, C, B, A)} = \sum_m (0, 1, 2, 3, 4, 5, 7, 9, 10, 12, 14)$$

**หมายเหตุ** การต่อวงจร ให้ต่ออินพุตที่บิตจากสวิทช์โยก และต่อเอาต์พุตออกที่ลอจิกมิเตอร์

## บทนำ

ในการทดลองนี้นักศึกษาจะได้ฝึกการใช้งานเครื่องมือและรู้จักกับอุปกรณ์ไอซีลอจิกเกตเบื้องต้น โดยเครื่องมือที่ใช้คือ ลอจิกเทรนเนอร์ (Logic Trainer) และ ลอจิกโพรบ (Logic Probe) สำหรับไอซีลอจิกเกตที่ใช้ทดลองเป็นชนิด AND, OR, NOT (Inverter), XOR และ NAND

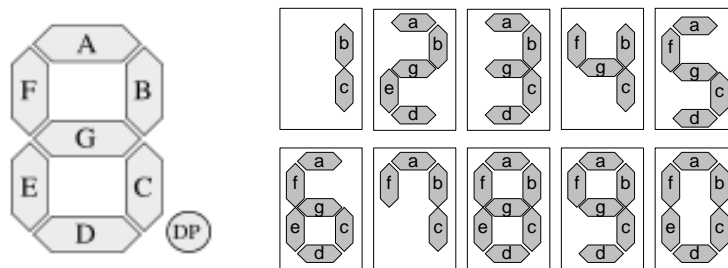


รูปที่ 1 ลอจิกเทรนเนอร์

## ลอจิกเทรนเนอร์

- **Power Supply** เป็นส่วนจ่ายแรงดันให้กับอุปกรณ์ที่ใช้ในการทดลอง แรงดันที่จ่ายมีสี่ระดับคือ +5V, -5V, +12V และ -12V ในการทดลองนี้เราใช้แรงดัน +5V เท่านั้น หากในวงจรที่นักศึกษาต่อเกิดการลัดวงจร วงจรป้องกันจะทำงาน ดวงไฟโอเวอร์โหลด (Overload) สว่างขึ้น นักศึกษาต้องรีบปลดสายจากวงจรที่เชื่อมต่อกับ Power Supply แล้วกดปุ่มรีเซ็ต (Reset) หรือปิดเครื่องแล้วเปิดใหม่
- **Logic Switch** เป็นส่วนที่ป้อนอินพุตให้กับวงจรลอจิก ประกอบด้วยสวิตช์ป้อนอินพุตมีทั้งหมด 8 หลัก เริ่มจาก 0 ถึง 7 วงจรลอจิกใช้ระดับแรงดันสองระดับคือ ลอจิก “0” แรงดัน 0V และ ลอจิก “1” แรงดัน 5V
- **Logic Monitor** เป็นส่วนแสดงผลระดับลอจิก แสดงเป็นหลอดไดโอดเปล่งแสง (LED) จำนวน 8 หลอด ตามจำนวนอินพุตทั้งหมด 8 หลัก การแสดงผลที่ LED สถานะ “0” ติดสว่างเป็นสีแดง สถานะ “1” ติดสว่างเป็นสีเขียว และหากไม่ป้อนแรงดัน หรือไม่ได้ต่อ สาย LED จะไม่ติด

- **Pulse Switch** ทำหน้าที่ป้อนสัญญาณพัลส์ด้วยการกดปุ่มแบบ “กดติด/ปล่อยดับ” สามารถป้อนสัญญาณได้สองแบบคือ 0->1->0 (ก่อนกดเป็น 0 เมื่อกดเป็น 1 แล้วตามด้วย 0 ในระยะเวลาอันสั้น) และ 1->0 (เมื่อกดเป็น 1 ปล่อยจึงจะเป็น 0)
- **Function Generator** เป็นส่วนกำเนิดสัญญาณพัลส์ได้ 4 แบบคือ Sine wave, Saw Tooth, Square wave และ TTL ช่วงความถี่ของสัญญาณกำหนดความถี่จาก ลูกบิด **Range** เป็นกำหนดตัวคูณความถี่ และลูกบิด **Frequency** ใช้ปรับความถี่อย่างละเอียด ส่วนลูกบิด **Amplitude** ใช้ในการปรับขนาดของสัญญาณ
- **7 Segment Display** เป็นส่วนรับค่าเพื่อใช้แสดงผลออกที่ตัวเลขเจ็ดส่วน (seven segment) จำนวน 4 หลัก คือ D2, D3, D4, D5 การควบคุมสามารถกำหนดจากจุดเชื่อมต่อ a, b, c, d, e, f, g, และ dp การให้ตัวเลขส่วนชุดใดชุดหนึ่งเชื่อมต่อแบบ common cathode การป้อนสัญญาณเพื่อให้ติดแสดงเป็นตัวเลขต้องป้อนสัญญาณให้แก่จุดเชื่อมต่อต่างๆ ดังรูปที่ 2 อาทิต้องการให้แสดงผลเป็นเลขห้าจะต้องป้อน “1” ให้จุดเชื่อมต่อ a, f, g, c และ d



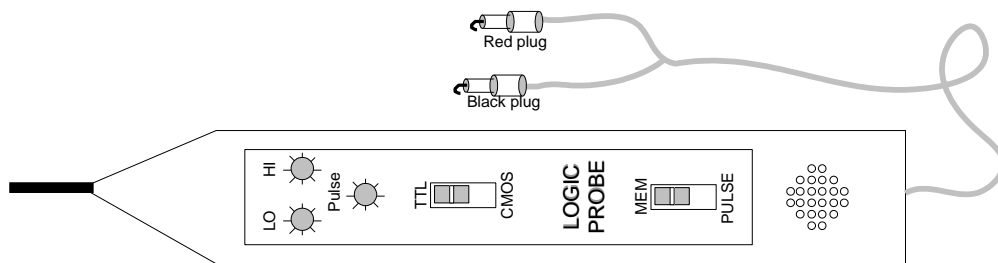
รูปที่ 2 แสดงส่วนประกอบของตัวเลขเจ็ดส่วน

- **BCD Input 7 Segment Display** เป็นส่วนแสดงผลเลขเจ็ดส่วน ลักษณะเช่นเดียวกับ 7 Segment display แต่แตกต่างในส่วนของอินพุต ที่ใช้การเข้ารหัส BCD (Binary Code Decimal) BCD เป็นรหัสที่แปลงเลขจากฐานสองเป็นฐานสิบ ตัวอย่างในรูปที่ 3 เลข 5 ตรงกับเลขฐานสอง 0101 หากต้องการให้แสดงผลตัวเลขดังกล่าว ต้องป้อน a = 1, b = 0, c = 1 และ d = 0 ซึ่งแตกต่างจาก 7 Segment ที่กำหนดการแสดงผลเฉพาะของหลอดไฟแต่ละดวงย่อย

D	C	B	A	ตัวเลข
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9

รูปที่ 3 Binary code decimal

- **BCD Output Preset Switch** ทำหน้าที่สร้างสัญญาณตามรหัส BCD โดยส่งสัญญาณลอจิกออกที่จุดเชื่อมต่อ A, B, C และ D สามารถกำหนดค่าได้จากการกดปุ่มกดขึ้น/ลงเพื่อหมุนตัวเลข ลอจิกที่ส่งออกมามีลักษณะดังรูปที่ 3




รูปที่ 4 Logic Probe

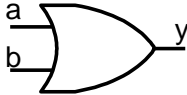
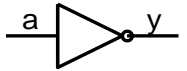

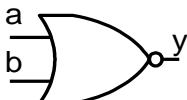
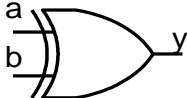
### ลอจิกโพรบ

- **Red & Black Plug** เป็นจุดป้อนแรงดันให้แก่ Logic Probe ใช้แรงดัน +5V โดยปลั๊กสีแดงต่อ +5V และปลั๊กสีดำต่อ 0V หากไม่ป้อน จะไม่สามารถใช้งานได้
- **ไฟสถานะ HI, LO และ Pulse** เป็นส่วนแสดงสถานะของระดับแรงดันในจุดที่นำ Logic Probe ไปจิ้มตรวจวัด โดย **HI** มีสถานะ “1” แรงดันประมาณ 5V **LO** มีสถานะ “0” แรงดันประมาณ 0V หากเป็นสัญญาณที่มีสถานะ “0” กับ “1” สลับกันไปมา **Pulse** จะติดสว่าง
- **TTL / CMOS** เป็นสวิตช์เลือกโหมดแรงดันของไอซีลอจิกที่เราตรวจสอบ ไอซีลอจิกเกตที่วัดได้มีสองชนิดคือ **CMOS** กับ **TTL** โดย **CMOS** ใช้กับไอซีลอจิกเกตตระกูล 74ACxx, 74HCxx, 74AHCxx, และ 74Cxx ส่วน **TTL** ใช้กับไอซีลอจิกเกตตระกูล 4Fxx, 74Sxx, 74ASxx, 74LSxx และ 74ALSxxx สำหรับการทดลองนี้เราจะใช้ **TTL** ตระกูล 74LSxxx
- **MEM / PULSE** เป็นโหมดที่ช่วยในการวิเคราะห์สัญญาณ โหมด **MEM** ใช้เมโมรีช่วยวิเคราะห์สัญญาณที่มีการเปลี่ยนแปลงในระยะเวลาสั้นๆ เช่นสัญญาณที่มีลักษณะ “0” หรือ “1” สลับกันไปมาอย่างรวดเร็วทำให้หลอดไฟ **Pulse** ติดสว่าง แต่ในโหมด **PULSE** จะไม่สามารถวิเคราะห์สัญญาณที่มีลักษณะดังกล่าวได้

### ทฤษฎีที่เกี่ยวข้อง

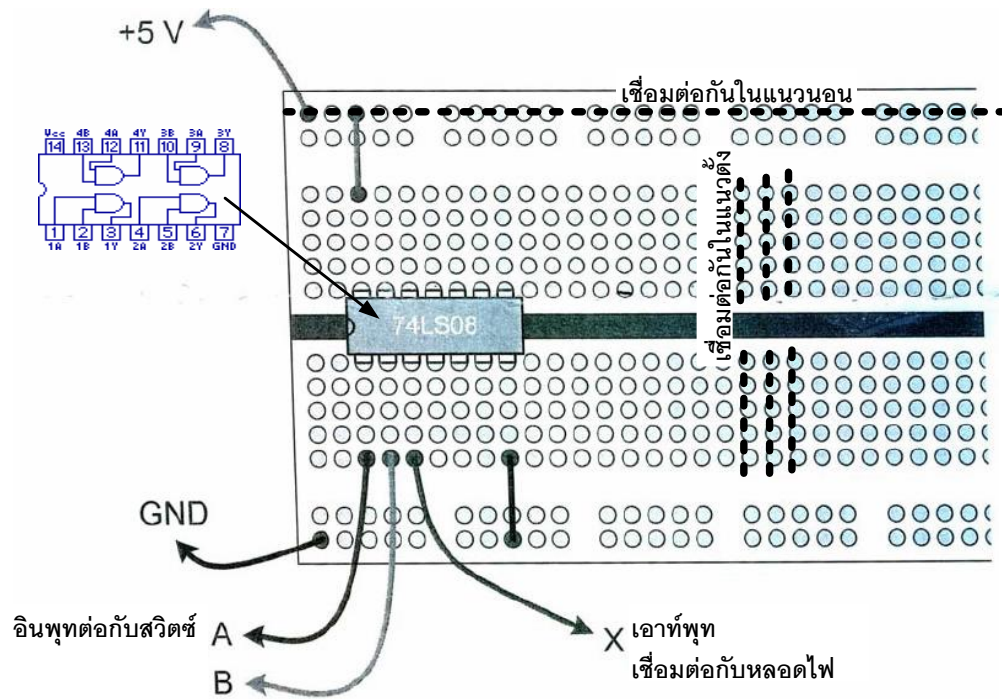
ไอซีลอจิกเกตเป็นวงจรรวมที่สร้างขึ้นให้มีลักษณะทางลอจิกคือ AND, OR, NOT, XOR ไอซีลอจิกเกตมีมากมายหลายชนิด หลากหลายแบบ ในการทดลองนี้จะให้นักศึกษารู้จักไอซีลอจิก 5 ชนิดคือ

สัญลักษณ์ / เบอร์ไอซี		รายละเอียด															
 7408	<table border="1"> <thead> <tr> <th>a</th><th>b</th><th>y</th></tr> </thead> <tbody> <tr> <td>0</td><td>0</td><td>0</td></tr> <tr> <td>0</td><td>1</td><td>0</td></tr> <tr> <td>1</td><td>0</td><td>0</td></tr> <tr> <td>1</td><td>1</td><td>1</td></tr> </tbody> </table>	a	b	y	0	0	0	0	1	0	1	0	0	1	1	1	<b>AND gate</b> จากรูปมีสองอินพุต หนึ่งเอาต์พุต ลักษณะของเอาต์พุตมีค่าเป็น “1” ก็ต่อเมื่ออินพุต <b>ทั้งหมด</b> เป็น “1” เท่านั้น กรณีอื่นๆ ค่าเอาต์พุตเป็น “0”
a	b	y															
0	0	0															
0	1	0															
1	0	0															
1	1	1															

 7432	<table><tr><th>a</th><th>b</th><th>y</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	a	b	y	0	0	0	0	1	1	1	0	1	1	1	1	<p><b>OR</b> gate จากรูปมีสองอินพุต หนึ่งเอาต์พุต ลักษณะของเอาต์พุตมีค่าเป็น “0” ก็ต่อเมื่ออินพุต<u>ทั้งหมด</u>เป็น “0” เท่านั้น กรณีอื่นๆ ค่าเอาต์พุตเป็น “1”</p>
a	b	y															
0	0	0															
0	1	1															
1	0	1															
1	1	1															
 7404	<table><tr><th>a</th><th>y</th></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table>	a	y	0	1	1	0	<p><b>NOT</b> gate หรือ Inverter มีหนึ่งอินพุต หนึ่งเอาต์พุต ผลลัพธ์ของเอาต์พุตเป็นส่วนกลับจากอินพุต</p>									
a	y																
0	1																
1	0																
 7400	<table><tr><th>a</th><th>b</th><th>y</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	a	b	y	0	0	1	0	1	1	1	0	1	1	1	0	<p><b>NAND</b> gate ลักษณะของสัญลักษณ์คล้ายกับ AND gate แต่ทางด้านเอาต์พุตเสมือนมี NOT gate เชื่อมต่ออยู่ภายใน ดังนั้นเอาต์พุตที่ได้มีลักษณะเป็นส่วนกลับของเป็น AND gate</p>
a	b	y															
0	0	1															
0	1	1															
1	0	1															
1	1	0															
 7402	<table><tr><th>a</th><th>b</th><th>y</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	a	b	y	0	0	1	0	1	0	1	0	0	1	1	0	<p><b>NOR</b> gate ลักษณะของสัญลักษณ์คล้ายกับ OR gate แต่ทางด้านเอาต์พุตเสมือนมี NOT gate เชื่อมต่ออยู่ภายใน ดังนั้นเอาต์พุตที่ได้มีลักษณะเป็นส่วนกลับของ OR gate</p>
a	b	y															
0	0	1															
0	1	0															
1	0	0															
1	1	0															
 7486	<table><tr><th>a</th><th>b</th><th>y</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	a	b	y	0	0	0	0	1	1	1	0	1	1	1	0	<p><b>XOR</b> gate ย่อมาจาก Exclusive-OR gate ในรูปมีสองอินพุต หนึ่งเอาต์พุต ลักษณะของเอาต์พุตมีค่าเป็น “1” ก็ต่อเมื่ออินพุตไม่เข้าพวก และค่าเอาต์พุตเป็น “0” เมื่ออินพุตทุกตัวเป็น “0” ทั้งหมด หรือ อินพุตทุกตัวเป็น “1” ทั้งหมด</p>
a	b	y															
0	0	0															
0	1	1															
1	0	1															
1	1	0															

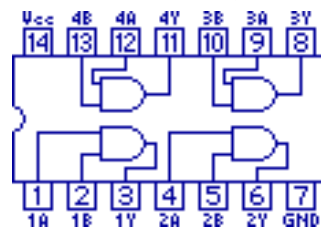
### ข้อควรทราบ

1. ก่อนลงมือทดลอง ต้องตรวจสอบความสมบูรณ์ด้านความปลอดภัยและการทำงานของอุปกรณ์และไอซีเสมอ!
2. VCC รับแรงดันป้อนให้แก่ไอซีที่ +5V ขา GND เป็นขากราวด์ต่อกับ 0V หากต่อสลับขั้วไอซีอาจพังเสียหาย
3. ระดับลอจิก “0” (Low) มีแรงดันช่วง 0 - 0.5 V และระดับลอจิก “1” (Hi) มีแรงดันช่วง 2.5 – 5 V
4. การเชื่อมต่อวงจรด้วยโปรโตบอร์ดมีแนวการเชื่อมต่อในแนวตั้งกับแนวนอน สังเกตจากรูปที่ 5
5. ก่อนการต่อสายต้องตรวจสอบให้แน่ใจว่า ไอซีลอจิกเกตที่ใช้เป็นชนิดใด ขาหนึ่งอยู่ที่ทิศทางใด โดยตรวจสอบได้จากรูปที่ 5 และรูปที่ 6
6. การถอดไอซีออกจากโปรโตบอร์ดให้ใช้ไขควงงัดด้านข้างของไอซีอย่างระมัดระวัง เพื่อป้องกันขาไอซีชำรุดและอุบัติเหตุบาดเจ็บจากขาไอซีที่ม้วน
7. เมื่อนักศึกษาทดลองข้อใดสำเร็จถูกต้อง จึงให้อาจารย์ตรวจสอบการทำงานวงจร และเซ็นใบตรวจซึ่งอยู่ท้ายเอกสารนี้

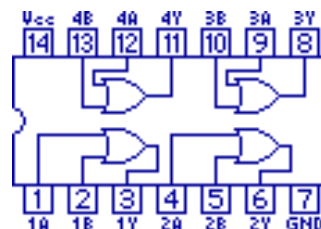


รูปที่ 5 ตัวอย่างการต่อวงจร

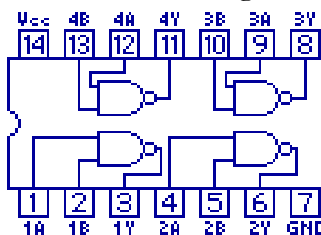
74LS08 AND gate



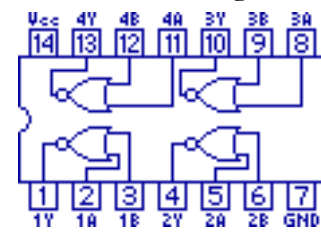
74LS32 OR gate



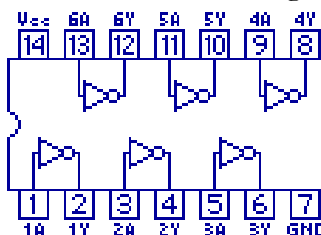
74LS00 NAND gate



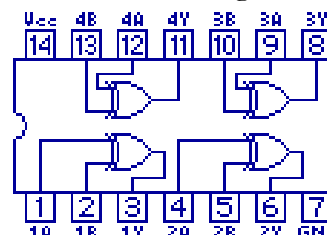
74LS02 NOR gate



74LS04 NOT (inverter) gate



74LS86 XOR gate



รูปที่ 6 โครงสร้างภายในของไอซีลอจิกเกต