

**การทดลองที่ 7:** การสร้าง ALU อย่างง่าย

**วัตถุประสงค์**

1. เพื่อให้นักศึกษาฝึกเขียนภาษา VHDL เบื้องต้น
2. เพื่อศึกษาวิธีการออกแบบวงจร ALU
3. เพื่อศึกษาการทดสอบวงจรที่ออกแบบ

**การทดลอง**

1. ให้นักศึกษาออกแบบและสร้างวงจร ALU โดยมีข้อกำหนดดังนี้
  - 1.1 เป็นวงจรคำนวณเลขจำนวนเต็ม 8 บิต ไม่กิดตัวทด ไม่กิดตัวยืม
  - 1.2 รับอินพุตขนาด 8 บิต จำนวน 2 ชุดจาก สวิตช์เลื่อน และ ดิพสวิตช์ โดยสวิตช์เลื่อนเป็นตัวตั้ง (ขึ้น 1 ลง 0)
  - 1.3 สามารถกระทำการงานได้ดังนี้
    - 1.3.1 ADD (บวก)
    - 1.3.2 SUB (ลบ)
    - 1.3.3 XOR (เอ็กซคลูซีฟออร์)
    - 1.3.4 SHL (ลอจิกคอลชิฟ ซ้าย 1 ครั้ง จากตัวตั้ง)
  - 1.4 แสดงผลลัพธ์เป็นเลขฐาน 16 ที่ ตัวแสดงผลเจ็ดส่วน
  - 1.5 ให้ใช้สวิตช์กดติดปล่อยดับทำหน้าที่เลือกการทำงาน
2. ให้นักศึกษาทำการออกแบบและเขียนวงจรดังกล่าวด้วยภาษา VHDL แล้วทำการโปรแกรมลงบอร์ดทดลอง แล้วเรียกอาจารย์ผู้คุมการทดลองมาตรวจ

**Hint** สร้างวงจรสำหรับการทำงานแต่ละอย่างแยกกัน แล้วใช้ DeMUX เพื่อเลือกส่งอินพุตไปยังวงจรต่างๆ ตามที่เลือก และใช้ MUX เลือกเอาท์พุตไปออกที่ตัวแสดงผลเจ็ดส่วน จากวงจรต่างๆ ที่ถูกเลือกให้ทำงานก่อนหน้านี้

**หมายเหตุ ส่ง Lab นี้ในเวลา ได้เต็ม, ส่ง อาทิตย์ถัดไป หัก 50%**