



**Universidade do Minho**  
Escola de Engenharia

MESTRADO INTEGRADO EM ENGENHARIA DE TELECOMUNICAÇÕES E  
INFORMÁTICA

# SISTEMAS DIGITAIS

Grupo 02 - Elementos:

Nome: Beatriz Ressurreição Alves

E-mail: a96003@alunos.uminho.pt

Nome: João Gomes

E-mail: a96826@alunos.uminho.pt

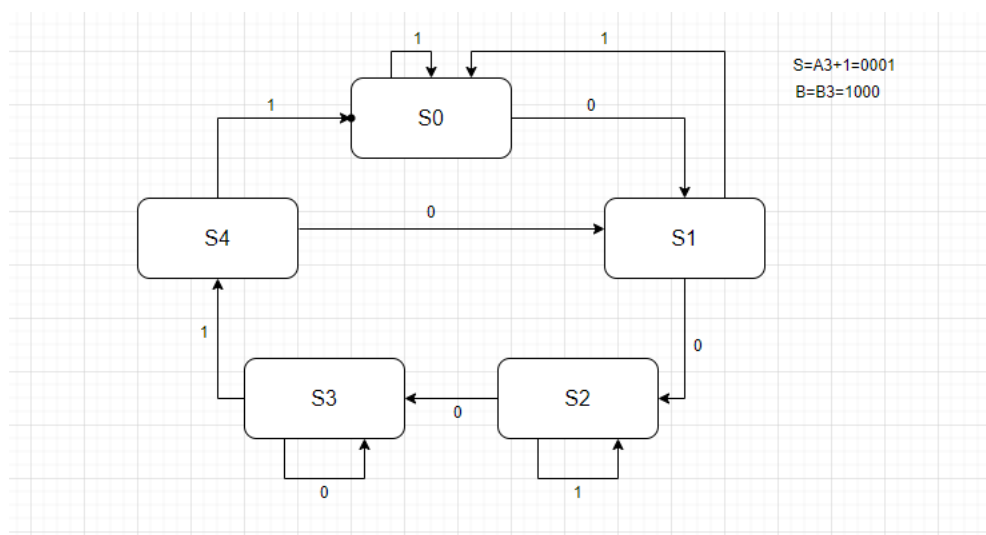
28 de maio de 2021

## PROPOSTA DE RESOLUÇÃO

4. Utilizando flip-flops D disponíveis em circuitos integrados 7474 e portas lógicas auxiliares, projete um circuito detetor de sequência que ative uma saída OPEN sempre que detetar a sequência de 4 bits desejada (S) na sua entrada BIT.

a) Construa o diagrama de estados para a sequência de 4 bits do seu grupo

B=96826 A=96003



b) Efetue a atribuição de estados tendo em consideração o valor do dígito B3

ATRIBUIÇÃO DE ESTADOS:

S0-000; S1-001; S2-010; S3-011; S4-100

Estado Atual	Estado Seguinte		Saída	
	B=0	B=1	B=0	B=1
S0	S1	S0	0	0
S1	S2	S0	0	0
S2	S3	S2	0	0
S3	S3	S4	0	1
S4	S1	S0	0	0

c) Apresente a tabela de transição/saída para o problema, relacionando como entradas: o estado atual ( $Q_2$ ,  $Q_1$  e  $Q_0$ ) e a entrada BIT; e como saídas: o estado seguinte ( $Q_2^*$ ,  $Q_1^*$  e  $Q_0^*$ ) e a saída da máquina de estados (OPEN).

Tabela de estados:

Estado Atual	Estado Seguinte		Saída	
	B=0	B=1	B=0	B=1
$Q_2Q_1Q_0$	$Q_2^*Q_1^*Q_0^*$	$Q_2^*Q_1^*Q_0^*$		
000	001	000	0	0
001	010	000	0	0
010	011	010	0	0
011	011	100	0	1
100	001	000	0	0

TABELA DE ESTADOS

	B	Estado Atual	Estado Seguinte	Estado Excitação	OPEN
		$Q_2Q_1Q_0$	$Q_2^*Q_1^*Q_0^*$	$D_2D_1D_0$	
<b>S0</b>	0	000	001	001	0
	1	000	000	000	0
<b>S1</b>	0	001	010	010	0
	1	001	000	000	0
<b>S2</b>	0	010	011	011	0
	1	010	010	010	0
<b>S3</b>	0	011	011	011	0
	1	011	100	100	1
<b>S4</b>	0	100	001	001	0
	1	100	000	000	0

d) Com base na tabela da alínea anterior, determine as equações de excitação dos flip-flops D e a equação de saída, com recurso a mapas de Karnaugh.

Q1Q0 \ BQ2	00	01	11	10
00	0	0	0	0
01	0	X	X	X
11	0	X	X	X
10	0	0	1	0

$$D2 = BQ1Q0$$

Q1Q0 \ BQ2	00	01	11	10
00	0	1	1	1
01	0	X	X	X
11	0	X	X	X
10	0	0	0	1

$$D1 = B'Q2'Q0 + Q2'Q1Q0'$$

Q1Q0 \ BQ2	00	01	11	10
00	1	0	1	1
01	1	X	X	X
11	0	X	X	X
10	0	0	0	0

$$D0 = B'Q1'Q0' + B'Q2'Q1$$

e) Determine os sinais a inserir nas entradas assíncronas **PRESET** e **CLEAR** dos flipflops para satisfazer os requisitos deste problema.

Entradas  $\overline{PRESET}$  ligada a 5V e  $\overline{CLEAR}$  ao interruptor R.

**f) Desenhe o diagrama esquemático do circuito.**

