



Universidade do Minho
Escola de Engenharia

MESTRADO INTEGRADO EM ENGENHARIA DE TELECOMUNICAÇÕES E
INFORMÁTICA

SISTEMAS DIGITAIS

Grupo 02 - Elementos:

Nome: Beatriz Ressurreição Alves

E-mail: a96003@alunos.uminho.pt

Nome: João Gomes

E-mail: a96826@alunos.uminho.pt

13 de março de 2021

PROPOSTA DE RESOLUÇÃO

1.

a) Indique quais são os inais de entrada e quais são os sinais de saída do problema

Sinais de entrada-A,B,C.

Sinais de saída-F.

b) Efetue a análise teórica a este projeto da seguinte forma: determine a tabela de verdade para o circuito da Figura 3 (entradas A, B e C, saída F). Compare os valores da saída F com os valores esperados (outra coluna, saída FE) tendo em consideração o enunciado do problema. Há concordância entre todos os valores de F e FE?

Link para visualizar os valores obtidos pela saída F: https://circuitverse.org/users/68862/projects/saida_f-valores-obtidos

O objetivo do circuito projetado era cada vez que as entradas fossem um número não primo entre 0 e 7 a saída devia ser 1. Entre 0 e 7 os números não primos são o 0, 4 e 6. Logo o esperado é que a saída seja 1 quando as entradas são 0, 4 e 6, ou seja $F_E = \sum(0, 4, 6)$.

Para obtermos os valores de F_E tivemos que fazer os devidos calculos. ($F_E = \overline{A}.\overline{B}.\overline{C} + A.\overline{B}.\overline{C} + A.B.\overline{C}$)

Tabela 1: Tabela de verdade

A	B	C	$A.\overline{B}$	$\overline{B}.\overline{C}$	F	F_E
0	0	0	0	1	1	1
0	0	1	0	0	0	0
0	1	0	0	0	0	0
0	1	1	0	0	0	0
1	0	0	1	1	1	1
1	0	1	1	0	1	0
1	1	0	0	0	0	1
1	1	1	0	0	0	0

Através da tabela observamos que F e F_E são diferentes, porque no circuito projetado quando a entrada é 5 a saída esta a ser 1 e isso não era o esperado como já tínhamos mencionado em cima a saída apenas pode ser 1 para as entradas 0, 4 e 6.

c) Desenhe o diagrama esquemático do circuito da Figura 3 e indique os níveis lógicos nas saídas de todas as portas lógicas do circuito para a entrada 011.

Link para verificar todas as saídas das portas lógicas do circuito:

<https://circuitverse.org/users/68862/projects/entrada-011>

Tabela 2: Entrada 011

A	B	C	$A.\overline{B}$	$\overline{B}.\overline{C}$	F
0	1	1	0	0	0

2.

Projete um circuito com base no enunciado do problema anterior utilizando somente portas lógicas OR e AND de 2 entradas e portas NOT

a) Apresente a tabela de verdade com os valores de entrada e saída.

Tabela 3: Tabela de verdade

A	B	C	$A.\overline{B}$	$\overline{B}.\overline{C}$	F
0	0	0	0	1	1
0	0	1	0	0	0
0	1	0	0	0	0
0	1	1	0	0	0
1	0	0	1	1	1
1	0	1	1	0	0
1	1	0	0	0	1
1	1	1	0	0	0

b) Apresente a função lógica na forma de soma canônica

$$F = \overline{A}.\overline{B}.\overline{C} + A.\overline{B}.\overline{C} + A.B.\overline{C}$$

$$F = \sum(0, 4, 6)$$

c) Minimize a função utilizando álgebra de Boole, representando-a na forma de soma de produtos. Quantas portas lógicas de cada tipo e quantos circuitos integrados são necessários?

$$F = \overline{A}.\overline{B}.\overline{C} + A.\overline{B}.\overline{C} + A.B.\overline{C} = \overline{B}.\overline{C}(A + \overline{A}) + A.B.\overline{C} = \overline{B}.\overline{C} + A.B.\overline{C}$$

CIS: 3 AND (9 portas lógicas)

3 NOT (6 portas lógicas)

1 OR (3 portas lógicas)

d) Consegue reduzir o número de portas necessárias pela manipulação da expressão lógica obtida na alínea anterior? Desenhe o diagrama esquemático resultante tendo em consideração as recomendações da página 2.

Sim, é possível, aproveitando a saída do CI-NOT para \overline{C}

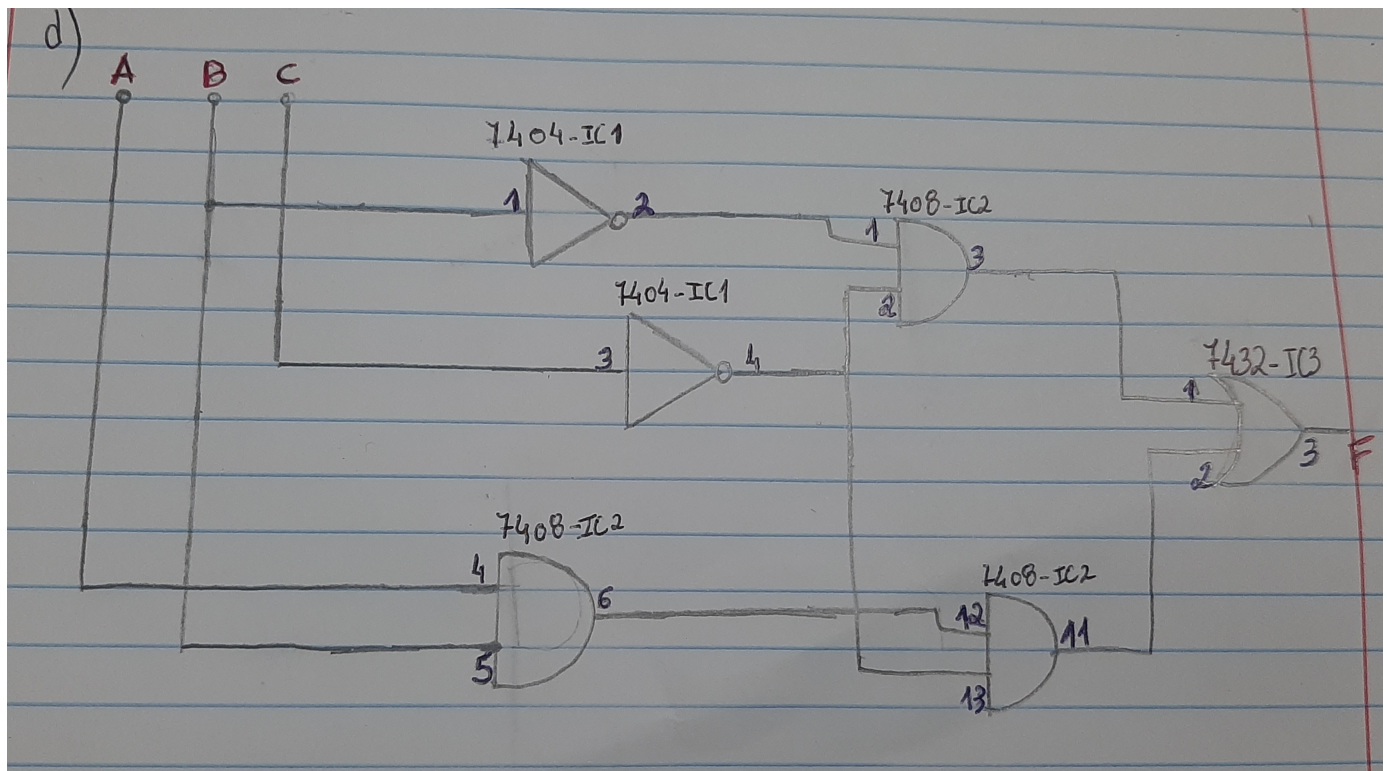


Figura 1: Circuito

e) Teste o novo circuito através do simulador CircuitVerse. Coloque no relatório o circuito desenvolvido bem como o link do projeto do circuito.

<https://circuitverse.org/users/68862/projects/tp1-circuito>