

UNIVERSIDADE DE ÉVORA CURSO DE ENGENHARIA INFORMÁTICA

Sistemas Digitais - Máquina de café

Enoque Massau nº 53235 Fidelis Silva nº 54761 Henrique Rosa nº 54597

Objetivo:

O objetivo deste trabalho é elaborar um circuito sequencial síncrono que possa resolver o problema descrito no enunciado, sendo este a máquina de café.

O problema é composto por duas partes que devem funcionar de maneira independente e em conjunto: o moedeiro e o módulo de servir café.

O Moedeiro:

O moedeiro verifica se a quantidade de moedas inserida é suficiente para iniciar o preparo do café. São aceitas somente moedas de \$0,20 e \$0,10 cêntimos, caso sejam colocadas outras moedas, o seu valor é ignorado. Este módulo é composto por:

- Um mecanismo (M) onde são inseridas as moedas, em que M1 e M2 correspondem às moedas de \$0,10 e \$0,20 cêntimos respectivamente. Estas são as entradas do nosso sistema.
- Um display de 7 segmentos (D), que mostra 0, 1, 2 ou 3 de acordo com a quantidade de moedas inseridas, que é uma das saídas do nosso sistema.
- E por fim, uma lâmpada (L) que está acesa quando a quantidade de dinheiro é suficiente. Esta também é uma saída do módulo.

Dito isto, construímos o seguinte modelo ASM para simular o funcionamento do sistema:

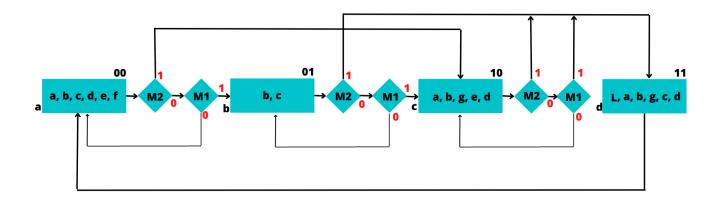


Imagem 1

No modelo ASM (imagem 1), foram usados 4 estados (a, b,c e d) sendo precisos somente 2 bits para codificá-los.

A letra "a" corresponde ao estado inicial, onde o moedeiro não identificou nenhuma moeda e a contagem é igual a 0. "b" e "c" correspondem a 0,10 e 0,20 cêntimos cada. E por fim, o estado em que a lâmpada é acesa, "d" corresponde a 0,30 cêntimos.

Abaixo pode-se observar a tabela de transição de estados do sistema:

M2	M1	Qn	Qn+1	Qn	Qn+1	L
				X1 X0	X1 X0	
1	-	а	С	0 0	1 0	0
0	1	а	b	0 0	0 1	0
0	0	а	а	0 0	0 0	0
1	-	b	d	0 1	1 1	0
0	1	b	С	0 1	1 0	0
0	0	b	b	0 1	0 1	0
1	-	С	d	1 0	1 1	0
0	1	С	d	1 0	1 1	0
0	0	С	С	1 0	1 0	0
-	-	d	a	1 1	0 0	1

Imagem 2

Optamos por usar o flip-flop D nesse módulo, já que é um flip-flop de fácil compreensão e uso. Com isso temos a seguinte tabela e equações:

M2	M1	Qn	Qn+1	G	۱n	Qr	1+1	[)	L
				X1	X0	X1	X0	D1	D0	
1	-	а	С	0	0	1	0	1	0	0
0	1	а	b	0	0	0	1	0	1	0
0	0	a	а	0	0	0	0	0	0	0
1	-	b	d	0	1	1	19	1	11	0
0	1	b	С	0	1	1	0	1	0	0
0	0	b	b	0	1	0	1	0	1	0
1	-	С	d	1	0	1	19	1	0	0
0	1	С	d	1	0	1	10	1	1	0
0	0	С	С	1	0	1	0	1	0	0
-	-	d	a	1	1 ^b	0	0	0	0	1

Imagem 3

No que diz respeito às saídas do display de 7 segmentos, podemos considerar a seguinte tabela (imagem 4), em que as saídas de a - g, correspondem a representação da figura 5:

M2	M1	Qn	Qn+1	Q	n	Qr	1+1	L	а	b	С	d	е	f	g
				X1	X0	X1	X0								
1	-	а	С	0	0	1	0	0	1	1	1	1	1	1	0
0	1	а	b	0	0	0	1	0	1	1	1	1	1	1	0
0	0	а	а	0	0	0	0	0	1	1	1	1	1	1	0
1	-	b	d	0	1	1	14	0	0	1	1	0	0	0	0
0	1	b	С	0	1	1	0	0	0	1	1	0	0	0	0
0	0	b	b	0	1	0	1	0	0	1	1	0	0	0	0
1	-	С	d	1	0	1	1"	0	1	1	1	1	1	0	1
0	1	С	d	1	0	1	19	0	1	1	1	1	1	0	1
0	0	С	С	1	0	1	0	0	1	1	1	1	1	0	1
-	-	d	а	1	15	0	0	1	1	1	1	1	0	0	1

imagem 4

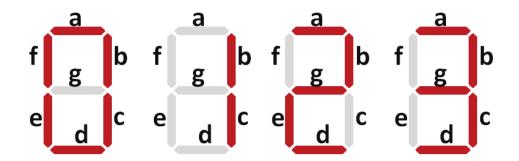


Imagem 5

Ao fazer o mapa de Karnaugh da saída L, foi possível encontrar a equação simplificada que representa L:

L =X1X0

	X1X0	00	01	11	10
M2M1					
00		0	0	1	0
01		0	0	1	0
11		0	0	1	0
10		0	0	1	0

Imagem 6

Também é possível encontrar as seguintes equações para os flip-flops D0 e D1:

D1=M2X1+X1XO+M1X0X1

_		_	
D0=M2X1X0+	M1M2X0+N	12X0X1+X	OM1X1
DO IIIIZITA		,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,	

X1X0 M2M1	00	01	11	10
00	0	0	0	1
01	0	1	0	1
11	1	1	0	1
10	1	1	0	1

X1X0 M2M1	00	01	11	10
00	0	1	0	0
01	1	0	0	1
11	0	1	0	1
10	0	1	0	1

E finalmente, podemos observar o circuito que representa o funcionamento do moedeiro:

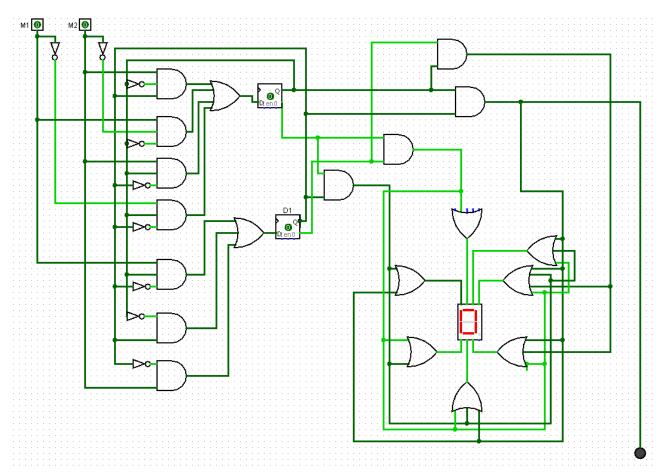
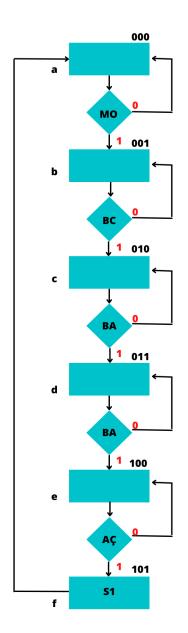


Imagem 7

O módulo de café:

O módulo para servir o café é o responsável por servir o café ao cliente sendo assim composto por:

- Um doseador de café (BC), uma das entradas do nosso sistema.
- Um doseador de açúcar (AÇ) que permanece ativo durante um ciclo do relógio, também é uma entrada do nosso sistema.
- Uma bomba de água (BA) que permanece ativa durante dois ciclos do relógio, também é uma entrada do módulo.
- Uma lâmpada que indica quando o café está pronto (S1), que é a saída do sistema.



No modelo ASM, foram usados 5 estados (a, b, c, d, e) sendo precisos 3 bits para codificá-los.

A letra "a" corresponde ao estado inicial onde ainda não foi introduzida a quantia equivalente ao preço do café.

A entrada Mo é o nosso moedeiro, logo, quando a saída L do módulo anterior é igual a 1, temos dinheiro suficiente para preparar o café.

"b" corresponde ao estado em que o cliente o cliente inseriu a quantia necessária, "c" corresponde ao estado após o doseador de café ser acionado e "d, e" são os estados onde a bomba de água e acionada durante 2 ciclos de relógio e por fim, "f" é o estado final onde após um ciclo de relógio o doseador de açúcar ser acionado chegamos no final do ciclo onde a lâmpada (S1) é acesa significando que o café está pronto.

Imagem 8

Na imagem a seguir, podemos verificar a tabela de transição de estados do modelo ASM conferido anteriormente:

Мо	ВС	BA	AÇ	Qn	Qn+1	Qn	Qn+1	D	S1
						X2 X1 X0	X2 X1 X0	D2 D1 D0	
1	-	-	-	a	b	0 0 0	0 0 1	0 0 1	0
0	-	-	-	a	а	0 0 0	0 0 0	0 0 0	0
-	1	-	-	b	С	0 0 1	0 1 0	0 1 0	0
-	0	-	-	b	b	0 0 1	0 0 1	0 0 1	0
-	-	1	-	С	d	0 1 0	0 10 11	0 1 0	0
-	-	0	-	С	С	0 1 0	0 1 0	1 0 0	0
-	-	1	-	d	е	0 1 1	1 0 0	0 1 1	0
-	-	0	-	d	d	0 1 1 1	0 1 1	1 0 1	0
-	-	-	1	е	f	1 0 0	1 0 1	1 0 1	0
-	-	-	0	e	е	1 0 0	1 0 0	1 0 0	0
-	-	-	-	f	а	1 0 1	0 0 0	0 0 0	1

Imagem 9

Novamente optamos por utilizar os flip-flops do tipo D, visto que são de fácil utilização. Em seguida temos os mapas de Karnaugh necessários para encontrar as equações simplificadas da saída S1(imagem 10) dos flip-flops D2 (imagens 11 e 12), D1 (imagens 13 e 14) e D0 (imagens 15 e 16):

S1 = X2 + X0

M0 = -				
BC = -				
BA = -				
X1 X0	00	01	11	10
AÇ X2				
00	0	0	0	0
01	0	1	-	-
11	0	1	-	-
10	0	0	0	0

Imagem 10

Como os mapas de S1 têm sempre a mesma configuração de zeros e uns, na imagem 10 só é representado um único mapa.

$\mathsf{D2} \!=\! (\mathsf{X2} \overline{\mathsf{X1}} \overline{\mathsf{X0}}) + (\mathsf{BAX1X0})$

M0=0				
BC=1				
BA=0				
X1 X0	00	01	11	10
AÇ X2				
00	0	0	0	0
01	1	0	-	-
11	1	0	-	-
10	0	0	0	0

M0=0				
BC=1				
BA=1				
X1 X0	00	01	11	10
AÇ X2				
00	0	0	1	0
01	1	0	-	-
11	1	0	-	-
10	0	0	1	0

M0=0				
BC=0				
BA=0				
X1 X0	00	01	11	10
AÇ X2				
00	0	0	0	0
01	1	0	-	-
11	1	0	-	-
10	0	0	0	0

M0=0				
BC=0				
BA=1				
X1 X0	00	01	11	10
AÇ X2 00				
00	0	0	1	0
01	1	0	-	-
11	1	0	-	-
10	0	0	1	0

Imagem 11

M0=1					
BC=1					
BA=0					
X1 X0	00	01	11	10	
AÇ X2					
00	0	0	0	0	
01	1	0	-	-	
11	1	0	-	-	
10	0	0	0	0	
M0=1					
BC=1					
BA=1					
X1 X0	00	01	11	10	
AÇ X2					
00	0	0	1	0	
01	1	0	-	-	
11	1	0	-	-	
10	0	0	1	0	
M0=1					
M0=1 BC=0					
BC=0 BA=0 X1 X0	00	01	11	10	
BC=0 BA=0 X1 X0 AÇ X2					
BC=0 BA=0 X1 X0 AÇ X2 00	0	0	0	0	
BC=0 BA=0 X1 X0 AÇ X2 00 01	0	0	0	0	
BC=0 BA=0 X1 X0 AÇ X2 00 01	0 1 1	0 0	0 -	0 -	
BC=0 BA=0 X1 X0 AÇ X2 00 01	0	0	0	0	
BC=0 BA=0 X1 X0 AÇ X2 00 01	0 1 1	0 0	0 -	0 -	
BC=0 BA=0 X1 X0 AÇ X2 00 01	0 1 1	0 0	0 -	0 -	
BC=0 BA=0 X1 X0 AÇ X2 00 01 11	0 1 1	0 0	0 -	0 -	
BC=0 BA=0 X1 X0 AÇ X2 00 01 11 10	0 1 1	0 0	0 -	0 -	
BC=0 BA=0 X1 X0 AÇ X2 00 01 11 10 M0=1 BC=0 BA=1 X1 X0	0 1 1	0 0	0 -	0 -	
BC=0 BA=0 X1 X0 AÇ X2 00 01 11 10 M0=1 BC=0 BA=1 X1 X0 AÇ X2	0 1 1 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0 0 0	0 0	0 0	
BC=0 BA=0 X1 X0 AÇ X2 00 01 11 10 M0=1 BC=0 BA=1 X1 X0 AÇ X2 00	0 1 1 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0 0 0	0 - - 0	0 - - 0 10	
BC=0 BA=0 X1 X0 AÇ X2 00 01 11 10 M0=1 BC=0 BA=1 X1 X0 AÇ X2 00 01	0 1 1 0 0 0 0 1	0 0 0 0 0	0 - - 0 11 1	0 - - 0 10 0 -	
BC=0 BA=0 X1 X0 AÇ X2 00 01 11 10 M0=1 BC=0 BA=1 X1 X0 AÇ X2 00	0 1 1 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0	0 0 0 0 0	0 - - 0	0 - - 0 10	

Imagem 12

$\mathsf{D1} \! = \! (\mathsf{X1} \overline{\mathsf{X0}}) + (\mathsf{BCX0} \bar{\mathsf{X1}} \bar{\mathsf{X2}}) + (\mathsf{X1} \bar{\mathsf{BA}})$

M0=0				
BC=1				
BA=0				
	00	01	11	10
AÇ X2				
00	0	1	1	1
01	0	0	-	-
11	0	0	-	-
10	0	1	1	1

M0=0				
BC=1				
BA=1				
X1 X0	00	01	11	10
AÇ X2 00				
00	0	1	0	1
01	0	0	-	-
11	0	0	-	-
10	0	1	0	1

M0=0				
BC=0				
BA=0				
	00	01	11	10
AÇ X2				
00	0	0	1	1
01	0	0	-	-
11	0	0	-	-
10	0	0	1	1

M0=0				
BC=0				
BA=1				
X1 X0	00	01	11	10
AÇ X2				
00	0	0	0	1
01	0	0	-	-
11	0	0	-	-
10	0	0	0	1

Imagem 13

M0=1					
BC=1					
BA=0					
X1 X0	00	01	11	10	
AÇ X2					
00	0	1	1	1	
01	0	0	-	-	
11	0	0	-	-	
10	0	1	1	1	
	-				
M0=1					
BC=1					
BA=1					
X1 X0	00	01	11	10	
AÇ X2					
00	0	1	0	1	
01	0	0	-	-	
11	0	0	-	-	
10	0	1	0	1	
M0=1					
M0=1 BC=0					
BC=0					
BC=0 BA=0	00	01	11	10	
BC=0 BA=0 X1 X0 AÇ X2	00	01	11	10	
BC=0 BA=0 X1 X0 AÇ X2 00	0	0	11	1	
BC=0 BA=0 X1 X0 AÇ X2 00 01					
BC=0 BA=0 X1 X0 AÇ X2 00 01	0 0	0 0	1	1	
BC=0 BA=0 X1 X0 AÇ X2 00 01	0	0	1 -	1 -	
BC=0 BA=0 X1 X0 AÇ X2 00 01	0 0	0 0	1	1	
BC=0 BA=0 X1 X0 AÇ X2 00 01 11	0 0	0 0	1	1	
BC=0 BA=0 X1 X0 AÇ X2 00 01 11 10	0 0	0 0	1	1	
BC=0 BA=0 X1 X0 AÇ X2 00 01 11 10 M0=1 BC=0	0 0	0 0	1	1	
BC=0 BA=0 X1 X0 AÇ X2 00 01 11 10 M0=1 BC=0 BA=1	0 0 0 0	0 0 0 0	1 1	1 1	
BC=0 BA=0 X1 X0 AÇ X2 00 01 11 10 M0=1 BC=0 BA=1 X1 X0	0 0	0 0	1	1	
BC=0 BA=0 X1 X0 AÇ X2 00 01 11 10 M0=1 BC=0 BA=1	0 0 0 0	0 0 0 0	1 1	1 1	
BC=0 BA=0 X1 X0 AÇ X2 00 01 11 10 M0=1 BC=0 BA=1 X1 X0 AÇ X2	0 0 0 0	0 0 0 0 0	1 1	1 1	
BC=0 BA=0 X1 X0 AÇ X2 00 01 11 10 M0=1 BC=0 BA=1 X1 X0 AÇ X2 00	0 0 0 0 0	0 0 0 0 0	1 1	1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1	

Imagem 14

$D0=(M0X\overline{2}X\overline{1}X\overline{0})+(BAX1\overline{X}\overline{0})+(ACX2\overline{X}\overline{1}X\overline{0})+(X1X0\overline{B}\overline{A})+(X0\overline{X}\overline{1}X\overline{2}\overline{B}\overline{C})$

M0=0				
BC=1				
BA=0				
X1 X0	00	01	11	10
AÇ X2				
00	0	0	1	0
01	0	0	-	-
11	1	0	-	-
10	0	0	1	0

M0=0				
BC=1				
BA=1				
X1 X0	00	01	11	10
AÇ X2				
00	0	0	0	1
01	0	0	-	-
11	1	0	-	-
10	0	0	0	1

M0=0				
BC=0				
BA=1				
X1 X0	00	01	11	10
AÇ X2				
00	0	1	0	1
01	0	0	-	-
11	1	0	-	-
10	0	1	0	1

M0=0				
BC=0				
BA=0				
X1 X0	00	01	11	10
AÇ X2				
00	0	1	1	0
01	0	0	-	-
11	1	0	-	-
10	0	1	1	0

Imagem 15

M0=1				
BC=1				
BA=0				
X1 X0	00	01	11	10
AÇ X2				
00	1	0	1	0
01	0	0	-	-
11	1	0	-	-
10	1	0	1	0
M0=1				
BC=1				
BA=1				
X1 X0	00	01	11	10
AÇ X2	-			
00	1	0	0	1
01	0	0	-	-
11	1	0	-	-
10	1	0	0	1
		•	•	
M0=1				
BC=0				
BA=0				
X1 X0	00	01	11	10
AÇIX2	00	01	11	10
00	1	1	1	0
01	0	0	-	-
11	1	0	-	-
10	1	1	1	0
		1	1	
M0=1				
BC=0				
BA=1				
X1 X0	00	01	11	10
AÇ X2 00	1	1	0	1
01	0	0	-	-
01		10	1-	1 - I

Imagem 16

Conclusão:

Como dito no enunciado, ambos os circuitos têm a possibilidade de funcionarem de maneira independente, contudo, foi possível fazer a implementação dos dois, como pode ser visto no circuito final.

Em geral, foi possível atender todos os requisitos pedidos no enunciado e apresentamos nossa linha de raciocínio, assim como os cálculos necessários para sintetizar o circuito.