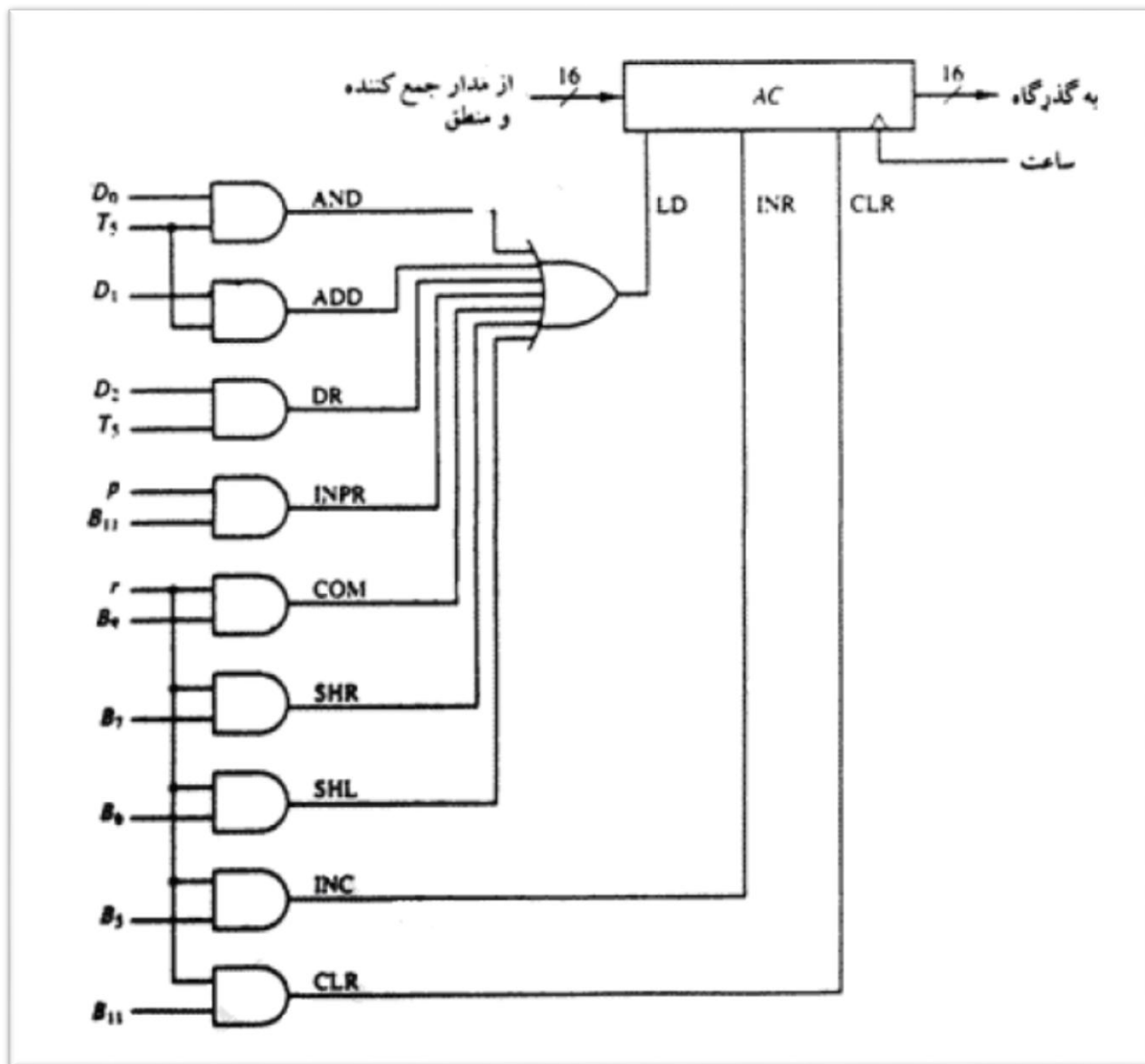


به نام خدا

توضیحات پروژه :



__ به طور کلی این مدار ساختار گیتی کنترل کننده و ورودی های AC یعنی LD, INC, CLR هستند.

گیت **AND**: این گیت تنها زمانی سیگنال **True** را خروجی می‌دهد که تمام ورودی‌های آن **True** باشند.

گیت **OR**: این گیت تنها زمانی سیگنال **True** را خروجی می‌دهد که حداقل یکی از ورودی‌های آن **True** باشند.

__ سیگنال‌های کنترلی:

- **LD** (بارگذاری): این سیگنال برای بارگذاری داده در یک رجیستر یا حافظه استفاده می‌شود.
- **INC** (افزایش): این سیگنال برای افزایش مقدار در یک رجیستر استفاده می‌شود.
- **CLR** (پاک کردن): این سیگنال برای پاک کردن یا ریست کردن مقدار در یک رجیستر استفاده می‌شود.

__ بلوک‌های عملکردی:

- **ADD** (جمع‌کننده): این بلوک عملیات جمع را انجام می‌دهد.
- **DR** (رجیستر داده): این بلوک داده را به طور موقت نگه می‌دارد.
- **INPR** (رجیستر ورودی): این بلوک ورودی داده را نگه می‌دارد.
- **SHR** (شیفت به راست): این بلوک بیت‌ها را به سمت راست شیفت می‌دهد.
- **SHL** (شیفت به چپ): این بلوک بیت‌ها را به سمت چپ شیفت می‌دهد.

__ سیگنال‌های کنترلی برای کنترل عملیات بلوک‌های عملکردی استفاده می‌شوند.

__ **AC** (انبار): انبار رجیستری است که نتایج میانی عملیات حسابی و منطقی را ذخیره می‌کند.

__ گیت‌های منطقی این ورودی‌ها را پردازش می‌کنند و سیگنال‌های کنترلی (**LD**، **INC**، **CLR**) را تولید می‌کنند.

__ سیگنال‌های کنترلی عملیات بلوک‌های عملکردی (**ADD**، **DR**، **INPR**، **COM**، **SHR**، **SHL**، **INC**، **CLR**) را کنترل می‌کنند.