

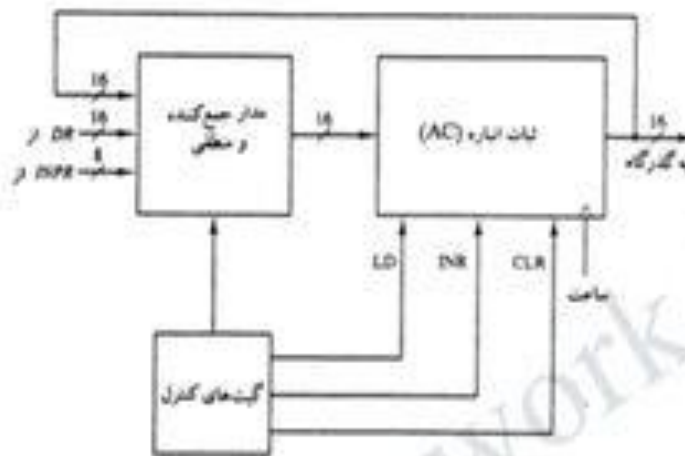
به نام خدا

نام اعضای گروه:

فاطمه مجیدی

مارال افشاری

آیناز خواجه حقوردی



## Accumulator(AC)

یک رجیستر رایج در (واحد پردازش مرکزی) است که برای ذخیره نتایج حسابی و منطقی متوسط استفاده میشود.

## Accumulator(AC)

بلوک مرکزی با برچسب AC نشان دهنده ی ثبت accumulator است. وظیفه ی اصلی آن ذخیره ی نتایج عملیات حسابی و منطقی انجام شده توسط واحد حساب و منطق (ALU) است .

توضیحات پروژه:

AC

یک ثبات 16 بیتی که میتواند بارگذاری شود (LD)، افزایش یاب (INR)، یا پاک شه (CLR).

### مدار محاسباتی و منطقی:

ورودی ها را از یک ثبت داده (DR) و یک ثبت ورودی INPR میگیرد، عملیات را انجام می دهد و به خروجی می دهد.

### دروازه های کنترل (Control gate):

سیگنالهای کنترلی را براساس ساعت و منطق دیگر به انباشته میدهد. سیگنالها را کنترل کرده و آنها را به ورودی های مناسب برای آکومولاتور توزیع میکند.

### ماژول اصلی:

ماژول سطح بالایی است که همه ی ماژول های فرعی را به هم متصل میکند.

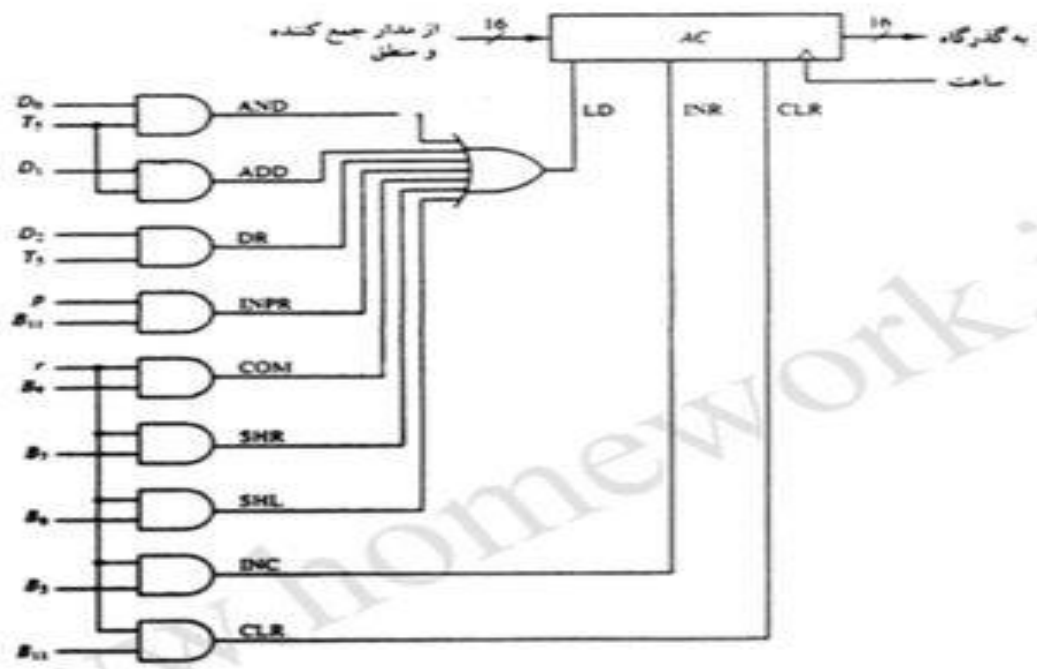
## طراحی مدار منطقی انباره:

جمع کننده و مدار منطقی دارای سه مجموعه ورودی است. یک مجموعه ی 16 ورودی از AC می آید. مجموعه ی 16 ورودی دیگری از DR میرسد. سومین مجموعه ی هشت ورودی از ثبات ورودی INPR گرفته شده است.

خروجی جمع کننده و مدار منطقی ورودی های داده را برای ثبات AC فراهم می آورند. بعلاوه مدار های منطقی لازم برای کنترل LD, INR, CLR, در ثبات و کنترل جمع کننده و مدار منطقی مربوطه نیز باید مد نظر باشند.

برای طراحی مدار منطقی مربوط به AC باید به عبارات انتقال ثبات مراجعه و تمام عباراتی که محتویات AC را تغییر میدهند استخراج شوند. از این لیست میتوانیم مدار منطقی جمع کننده و گیت های منطقی انرا بدست آوریم.

$D_0T_5:$	$AC \leftarrow AC \wedge DR$	DR با AND
$D_1T_5:$	$AC \leftarrow AC + DR$	DR با Add
$D_2T_5:$	$AC \leftarrow DR$	انتقال از DR
$pB_{11}:$	$AC(0-7) \leftarrow INPR$	انتقال از INPR
$rB_9:$	$AC \leftarrow \overline{AC}$	منع
$rB_7:$	$AC \leftarrow shr AC, AC(15) \leftarrow E$	شیفت به راست
$rB_6:$	$AC \leftarrow shl AC, AC(0) \leftarrow E$	شیفت به چپ
$rB_{11}:$	$AC \leftarrow 0$	پاک
$rB_5:$	$AC \leftarrow AC + 1$	افزایش



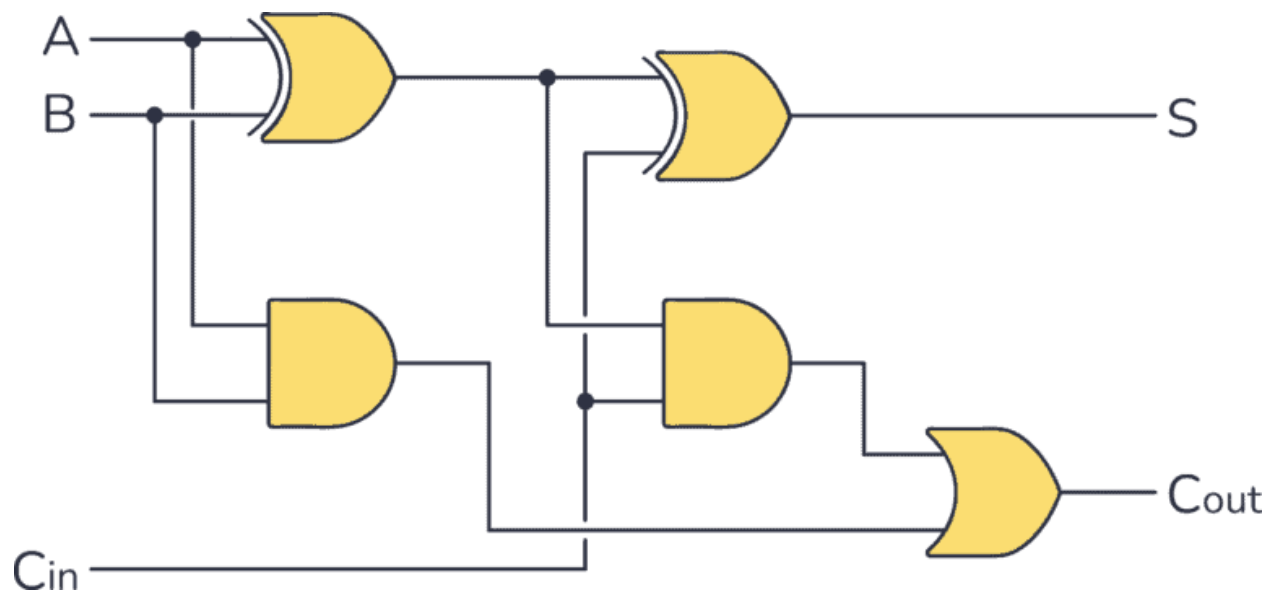
## کنترل ثبات AC:

ساختار گیتی کنترل کننده ورودی های AC یعنی LD, INR, CLR در این شکل نمایش داده شده است. پیکر بندی گیت ها از توابع کنترل در لیست فوق بدست آمده است.

خروجی گیت AND که این تابع کنترل را تولید میکند به ورودی CLR ثبات متصل است. بطور مشابه خروجی گیتی که ریز عمل افزایش را پیاده سازی مینماید به ورودی INR ثبات متصل است.

هفت ریز عمل دیگر در جمع کننده و مدار منطقی تولید و در زمان معینی به AC اعمال میشوند. خروجی های گیت ها برای هر تابع کنترل بایک نام

سمبلیک علامت گذاری شده است. این خروجی هادر طراحی جمع کننده و  
مدار منطقی بکار میرود.



	1	1	0	0
	$\begin{array}{r} +1 \\ 10 \end{array}$	$\begin{array}{r} +0 \\ 1 \end{array}$	$\begin{array}{r} +1 \\ 1 \end{array}$	$\begin{array}{r} +0 \\ 0 \end{array}$
Carry	↑			↑
			Sum	

## Full adder:

جمع کننده ها میتوانند نیم جمع کننده باشند یا جمع کننده های کامل. تفاوت این است که از Half Adder فقط برای اضافه کردن دو عدد باینری 1 بیتی استفاده می شود، بنابراین مجموع آن فقط میتواند بین 0 تا 2 باشد. برای بهبود این عملکرد، Full Adder توسعه داده شد. این می تواند سه عدد دودویی 1 بیتی را اضافه کند و به یکمحدوده

مجموع از 0 تا 3 دست یابد که میتواند با دوبیت خروجی 11 بیان شود.