

Análisis de Señales y Sistemas Digitales 2021

Trabajo Práctico N°1

Muestreo

Se pide implementar el esquema de la siguiente figura:

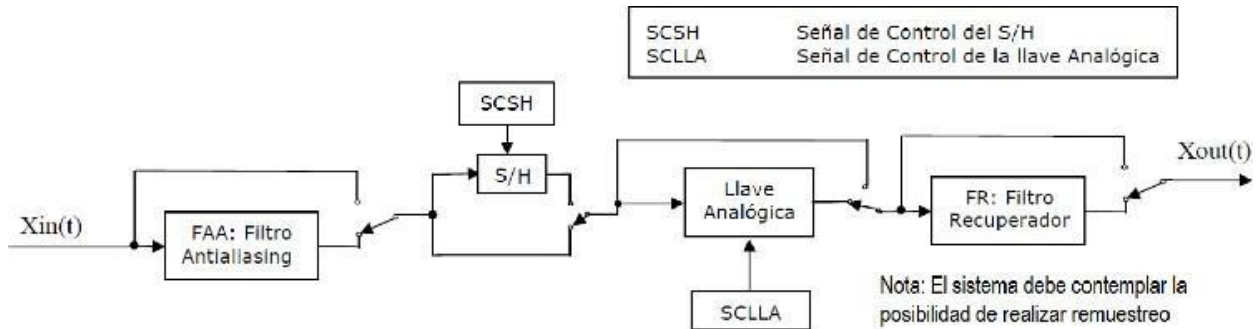


Figure 1: Esquema a implementar

El esquema propuesto permite realizar el muestreo natural e instantáneo de una señal $x_{in}(t)$, y su recuperación con un error acotado. Antes de comenzar, se recomienda la lectura de todo el trabajo práctico, pues el sistema que van a implementar debe ser capaz de manejar todas las instancias que se piden en el mismo.

Consideraciones:

a. Para el diseño del circuito se debe prever una única fuente de alimentación externa que puede ser bipolar. El diseño debe garantizar el máximo rango dinámico posible. Tenga en cuenta la mínima atenuación (Aa) exigida al filtro anti alias y al recuperador. Explícite claramente el criterio adoptado para definir las.

b. Todos los bloques que implementan al sistema deben ser montados en una misma placa impresa. La misma debe ser diseñada en Altium. Debe prestarse especial atención a las recomendaciones básicas que afectan la performance de circuitos analógicos y digitales. Para ello se recomienda investigar sobre el tema para que no atente contra la funcionalidad. Se penalizará la omisión de este análisis.

c. El sistema implementa:

1. Muestreo natural con y sin filtro antialiasing.
2. Sample & Hold con y sin filtro antialiasing. El integrado de S&H a utilizar es el LF398.
3. Generador de tren de pulsos variable en amplio rango de frecuencias y Duty Cycle ajustable, ambos en forma independiente.
4. Posibilidad de utilizar la llave analógica para anular la señal durante el tiempo de sample del S&H (conservar el tiempo de hold), generando un sistema de muestreo instantáneo (remuestreo).
5. Filtro recuperador

d. Oscilador:

Diseñar un oscilador que genere un tren de pulsos de Duty y frecuencia variables en forma independiente y que se ajuste a lo siguiente:

$$5\% < DC < 95\%$$

Las especificaciones del oscilador, que deben encontrarse a partir de los datos y de la aplicación dada, son determinadas en función exclusiva del requerimiento del sistema.

Justificar el circuito elegido. Establecer limitaciones y variaciones incorporadas. Simular el circuito.

e. Filtros:

Diseñar los filtros pasa bajos que cumplan con las especificaciones básicas de la siguiente tabla. Definir las restricciones adicionales que impone el sistema.

fa	Ap	Aa
1.5 fp	1dB	41dB

Recordar que las características del filtro indicarán el criterio a seguir respecto a los márgenes de error tolerables. A partir de esos datos se pide implementarlos, según se detalla:

- Definir criterios adecuados de diseño para la elección de f_p .
- Medir y graficar la respuesta en frecuencia de cada uno donde se ponga en evidencia la banda de paso, la banda de transición y la banda atenuada.

- Documentar el proceso de diseño.
- Simular los filtros y comparar los resultados con los modelos teóricos.
- Evaluar la necesidad de considerar las desviaciones en los valores de componentes, para lo cual se recomienda hacer un análisis estadístico de la respuesta en frecuencia para una variación en todos los componentes (Montecarlo).
- Indicar las consecuencias de la no idealidad de cada filtro en la aplicación actual.

Siendo que la placa tiene fines didácticos y no será utilizada con un ADC, es apropiado suponer para el diseño de filtros que se trabajará con una conversión analógica/digital de 8 bits.

f. Llave analógica:

Seleccionar la(s) llave(s) analógica(s) que deberán realizar el muestreo natural. Justificar la elección mediante hoja de datos.

g. Sample and Hold:

Investigar un integrado S&H alternativo e indicar ventajas y desventajas respecto al LF398.

Pruebas del Sample & Hold

Dadas las siguientes entradas, con $f_o = 10 (N\%3 + 1)$ kHz.

- $V_{in1} = V_{MAX} \sin(2\pi \frac{f_o}{12} t)$
- $V_{in2} = V_{MAX} \cos(2\pi 12 f_o t)$

Simular en LTSpice la señal a la salida del Sample & Hold para las frecuencias dadas cuando se emplean los siguientes capacitores:

I) $C_h \leq 150 \text{ pF}$,

II) $C_h \geq 47 \text{ nF}$.

a. Indicar las diferencias observadas entre las simulaciones con ambos capacitores. Graficar la señal presente en cada caso, **explicar** y sacar conclusiones.

b. Buscar información en las hojas de datos del LF398, determinar características y el valor del capacitor más apropiado para las simulaciones que se deben realizar, procurando utilizar el valor del tiempo de sample más conveniente. Se debe acotar el error total de la muestra en hold suponiendo que se hará una conversión analógico - digital de 8 bits, cuya máxima representación (255) corresponde a una señal de entrada de 5V. De ser necesario, indicar las limitaciones que introduce en el rango dinámico del sistema. Analizar, en base a las curvas más críticas de la hoja de datos, en qué condiciones óptimas trabajará el sistema.

c. Indicar algún circuito de corrección de offset, e incorporarlo a la placa si el sistema lo requiere.

A.Simulaciones en la Placa

Se empleará la siguiente configuración:

- Muestreo natural: FAA + Llave analógica + FR
- Muestreo con Sample and Hold: FAA + S&H + FR

En cada caso se ingresará al mismo con las siguientes señales de entrada:

- $X_A = A \cdot \cos(2\pi f_i \cdot t)$, $f_i = N \cdot 2 \text{ kHz} + 15 \text{ kHz}$
- X_B Ver Tabla
- X_D Señal de audio muestreada a 96kHz (o más). (Opcional)

Función	Grupo
$V_{max} \cdot \sin(2\pi \cdot \frac{f_i}{5} \cdot t)$, $[0, \frac{15}{2 \cdot f_i}]$	Todos
$V_{max} \cdot e^{- 5 f_i t }$, $[\frac{-1}{f_i}, \frac{1}{f_i}]$	1
$V_{max} \cdot (2f_i \cdot t)^2$, $[\frac{-1}{f_i}, \frac{1}{f_i}]$	2
Triangular simétrica, $T = \frac{2}{f_i}$	3
Diente de sierra, $T = \frac{2}{f_i}$	4
Cuadrada, duty = 0.75, $T = \frac{2}{f_i}$	5

V_{MAX} hace referencia a la tensión máxima admitida por el sistema.

Al emplear el sistema se intentarán obtener, cuando sea posible, los siguientes resultados:

- Salida proporcional a la entrada con la menor distorsión posible.
Buscar aquí el caso óptimo para las variables f_s (definir rango), A (definir rango) y Duty cycle del oscilador (no superar el 50%).
Hallar el porcentaje de potencia recuperada. Justificar los valores de las variables elegidas.
- Idem inciso (a) pero con:
 - $f_{in} \leq f_p/2$ con $f_s = f_a$
 - $f_{in} = f_a$, definir rango de f_s
- Sólo con la entrada X_A : ingresar con una frecuencia $f_{in} = f_s \leq f_p$ y justificar matemáticamente lo observado.
- Sólo con las entradas determinadas en X_B : Variar su frecuencia hasta que comiencen a

manifestarse problemas de alias a la salida del FAA. ¿Qué problemas se manifiestan?
¿Por qué?

B. Remuestreo

$$X_C = A_{MAX} \cdot \left[\frac{1}{2} \cdot \cos(2\pi (1.8f_{in}) t) + \cos(2\pi (2f_{in}) t) + \frac{1}{2} \cdot \cos(2\pi (2.2f_{in}) t) \right]$$

La señal modulada en AM X_c es muestreada por el S&H en las condiciones que considere óptimas y luego remuestreada por la llave analógica. Hallar el valor apropiado del tiempo de hold, C_h y tiempo de sample para esa señal. Buscar la relación de compromiso óptima entre las variables para este caso.

Realizar una simulación en cada punto relevante de la placa y analizar los resultados.

C. Muestreo Sub Nyquist

La señal X_c se emplea ahora en el sistema sin filtro antialias ni recuperador. Para los siguientes casos:

- Muestreo natural, para $f_{in} = 0.8f_p$, f_s óptimo, Duty Cycle 25%.
- Muestreo con S&H, para $f_{in} = 0.8f_p$, f_s óptimo, Duty Cycle 5%.

Hallar el rango de frecuencias Sub Nyquist con las cuales se puede realizar el muestreo.

D. Entorno de simulación

Desarrollar una GUI en Python que permita simular el comportamiento de las distintas partes de la placa de muestreo:

- FAA
- Sample and Hold
- Llave Analógica
- FR

Recuerde que al igual que la placa, se deberá utilizar exactamente la misma frecuencia para el muestreo natural que para el instantáneo. Se debe poder bypassar la etapa que se quiera y poder graficar en todos los nodos del sistema la señal en el tiempo y su espectro (pista: investigar qué hace la función “FFT”). Grafique los datos según considere necesario para dejar en evidencia el funcionamiento del sistema.