

INSTITUTO TECNOLÓGICO  
DE  
BUENOS AIRES  
INGENIERÍA ELECTRÓNICA

22.05 - ANÁLISIS DE SEÑALES Y SISTEMAS DIGITALES

---

**TRABAJO PRÁCTICO 1**  
**MUESTREO**

---

*Grupo 4:*

Díaz, Ian Cruz  
Álvarez, Lisandro  
Fogg, Matías  
Diéguez, Manuel  
Chiocci, Ramiro

*Legajos:*

57515  
57771  
56252  
56273  
45132

# Contenido

<b>1. Introducción</b>	<b>4</b>
<b>2. Oscilador</b>	<b>5</b>
2.1. Introducción . . . . .	5
2.2. Circuito 1 <i>Basic Free-Running Multivibrator</i> . . . . .	5
2.2.1. Funcionamiento . . . . .	6
2.2.2. Diseño . . . . .	7
2.2.3. Simulaciones . . . . .	9
2.2.4. Ventajas y Desventajas . . . . .	11
2.2.5. Conclusiones . . . . .	12
2.3. Circuito 2 <i>555 Timer</i> . . . . .	12
2.3.1. Funcionamiento . . . . .	13
2.3.2. Diseño . . . . .	17
2.3.3. Simulaciones . . . . .	18
2.3.4. Ventajas y Desventajas . . . . .	20
2.3.5. Conclusiones . . . . .	20
2.4. Conclusión . . . . .	21
<b>3. Filtro Antialias y Filtro Recuperador</b>	<b>22</b>
3.1. Introducción . . . . .	22
3.2. Estudio de señales analógicas como criterio de selección de la frecuencia de paso del filtro . . . . .	23
3.2.1. Tren de pulsos . . . . .	23
3.2.2. Señal periódica Cosenoidal . . . . .	24
3.2.3. Señal modulada en AM . . . . .	24
3.2.4. Señal 3/2 Senoidal . . . . .	25
3.2.5. Conclusión . . . . .	26
3.3. Aproximación . . . . .	26
3.3.1. Definición de la plantilla . . . . .	26
3.3.2. Comparación de aproximaciones . . . . .	27
3.3.3. Conclusión . . . . .	29
3.4. Síntesis de las celdas . . . . .	30
3.4.1. Celda Fleischer-Tow - Pasa bajos . . . . .	30
3.4.2. Celda Sallen-Key pasa bajos . . . . .	31
3.4.3. Celda Inversora . . . . .	32

---

3.5. Respuesta en frecuencia . . . . .	33
3.6. Análisis de Montecarlo sobre las capacidades del circuito . . . . .	34
3.7. Rango dinámico . . . . .	35
3.8. Conclusión . . . . .	36
<b>4. Sample and Hold</b>	<b>37</b>
4.1. Introducción . . . . .	37
4.2. Determinación del valor del capacitor . . . . .	37
4.2.1. Drop-Rate . . . . .	38
4.2.2. Tiempo de establecimiento . . . . .	38
4.2.3. Tiempo de adquisición . . . . .	41
4.2.4. Conclusión . . . . .	41
4.3. Circuito de protección de offset . . . . .	42
4.4. Modelo Teórico . . . . .	42
4.4.1. Modelo matemático . . . . .	42
4.4.2. Implementación . . . . .	44
4.5. Comparacion con el integrado AD585 . . . . .	44
<b>5. Mediciones Básicas</b>	<b>45</b>
5.1. Introducción . . . . .	45
5.2. Muestreo natural . . . . .	45
5.3. Muestreo instantáneo . . . . .	47
5.4. Simulación y medición con menor distorsión . . . . .	50
5.4.1. $x_a(t)$ . . . . .	50
5.4.2. $x_b(t)$ . . . . .	51
5.4.3. $x_c(t)$ . . . . .	53
5.5. Menor distorsión con restricciones . . . . .	54
5.5.1. $x_a(t)$ . . . . .	54
5.5.2. $x_b(t)$ . . . . .	56
5.5.3. $x_c(t)$ . . . . .	59
5.6. Señal senoidal $x_a(t)$ con restricciones . . . . .	61
5.7. Aliasing . . . . .	62
5.7.1. $x_b(t)$ . . . . .	62
5.7.2. $x_c(t)$ . . . . .	64
<b>6. Remuestreo</b>	<b>66</b>

<b>7. Muestreo Sub Nyquist</b>	<b>69</b>
7.1. Introducción . . . . .	69
7.2. Representación compleja de envolvente . . . . .	69
7.3. Teorema de muestreo pasabanda . . . . .	70
7.4. Muestreo natural y muestreo con S&H . . . . .	71
7.5. Obtención de las frecuencias . . . . .	73
7.6. Simulación Entorno de Simulación Python . . . . .	74
7.6.1. $f_s = 35.2[kHz]$ . . . . .	74
7.6.2. $f_s = 43.2[kHz]$ . . . . .	76
7.6.3. $f_s = 39.2[kHz]$ . . . . .	77
7.7. Simulación LTspice . . . . .	79
7.8. Conclusión . . . . .	82
<b>8. Consideraciones: Diseño del PCB</b>	<b>83</b>
<b>9. Conclusión</b>	<b>84</b>

## 1. Introducción

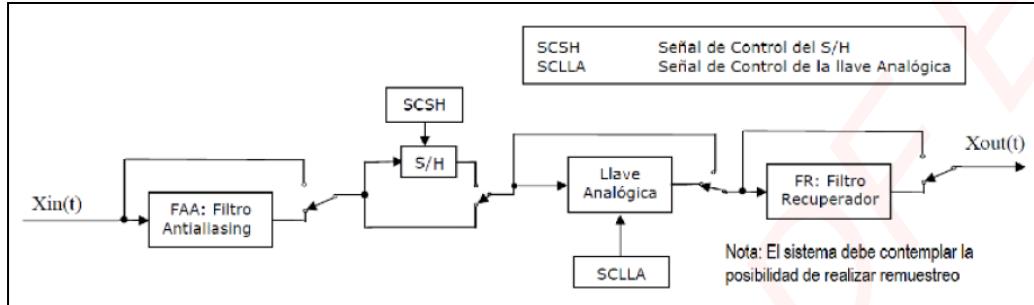


FIGURA 1: Esquema utilizado para el diseño

El presente informe tiene como objetivo documentar todos los pasos que involucran al diseño y simulación del circuito según el esquema presentado, con el objeto de estudiar los diferentes procesos de muestreo y como impactan sobre las señales a las cuales de los aplican.

Se abordarán aspectos de electrónica analógica como el estudio y diseño de los filtros antialias y recuperador. Aspectos digitales como la implementación de llaves analógicas y dispositivos "Sample&Hold" para el proceso con su correspondiente diseño de oscilador para obtener las respectivas señales de control.

Las simulaciones cuentan con una gran familia de señales entre las cuales se encuentran trigonométricas y de amplitud modulada para ver los efectos de los diferentes tipos de muestreo sobre las mismas.

Se diseñará una aplicación en lenguaje de programación "Python" para una mejor apreciación de los modelos teóricos que compararemos con modelos simulados por "LTSpice". Por último se realizará el diseño de la placa sobre el software "Altium Designer" para finalizar el proyecto.

## 2. Oscilador

### 2.1. Introducción

En esta sección se proponen, diseñan y simulan una serie de circuitos cuya función es la de conformar un oscilador para poder realizar un muestreo natural o instantáneo de una señal. Se analizarán las ventajas y desventajas de estos circuitos para luego determinar cuál es el óptimo para utilizar en una posible implementación del circuito final.

Aclaración importante al lector. Como se proponen dos circuitos y se realiza un análisis detallado de ambos, puede ser de utilidad ver directamente el circuito propuesto en la sección 2.3.

Antes de comenzar con el análisis de los circuitos se definen las especificaciones del oscilador. El oscilador debe presentar en su salida una señal cuadrada con frecuencia y *duty cycle* variables. Dichas características se deben poder modificar independientemente una de la otra. El *duty cycle* debe poder ser variado para poder tomar valores de entre 5 % y 95 %. En cuanto a la frecuencia, la misma depende de las señales que se quieren muestrear. Como se desea muestrear señales senoidales y cuadradas se toma como criterio de diseño que el oscilador pueda trabajar a una frecuencia de 50 kHz ya que de esta manera se pueden muestrear la mayoría de los armónicos y una potencia suficiente de la señal. Esto se detalla en la sección 3.2.

Antes de continuar con el análisis de los circuitos, se desarrollan conceptos básicos para el diseño de un oscilador. Como se menciona más adelante, muchos circuitos osciladores cuentan con capacitores para determinar su frecuencia de funcionamiento. La carga y descarga del capacitor mediante resistencias en serie  $R$  fijan la frecuencia de oscilación.

Luego, se necesita tener presente la siguiente ecuación:

$$\Delta t = \tau \ln \frac{V_\infty - V_O}{V_\infty - V_1} \quad (1)$$

Donde  $V_O$  es la tensión inicial,  $V_\infty$  es la tensión cuando  $t$  tiende a  $\infty$ ,  $\tau = RC$  y  $V_1$  es una tensión en un tiempo intermedio.

### 2.2. Circuito 1 *Basic Free-Running Multivibrator*

En primer lugar se propone el circuito 2. Como se puede ver, es un circuito básico que cuenta con resistencias, un capacitor y un comparador. Sin embargo, como se verá más adelante, es una solución fácil para implementar un multivibrador astable.

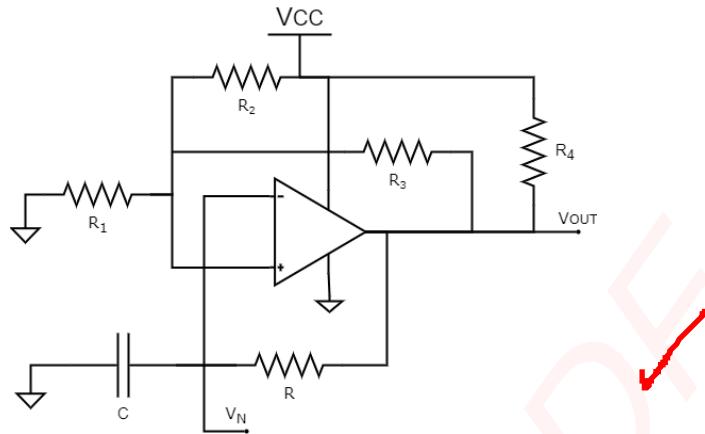


FIGURA 2: Basic Free-Running Multivibrator

### 2.2.1. Funcionamiento

El circuito cuenta con un *Schmitt trigger* formado por las resistencias  $R_1$ ,  $R_2$ ,  $R_4$  y  $R_3$  conectadas a la terminal no inversora del comparador.

Los umbrales del *trigger* se definen como  $V_{TH}$  y  $V_{TL}$  sus expresiones se pueden ver en las ecuaciones 3 y 2, respectivamente.

$$V_{TL} = \frac{R_1//R_3}{(R_1//R_3) + R_2} V_{CC} \quad (2)$$

$$V_{TH} = \frac{R_1}{(R_2//R_3) + R_1} V_{CC} \quad (3)$$

Nótese que  $R_4$  no figura en ninguna de las dos ecuaciones: esto se debe a que se tomó  $R_4$  de modo que  $R_4 \ll R_3 + (R_1//R_2)$ . Además, esta condición permite que la tensión máxima que adopta la salida sea  $V_{OH} = V_{CC}$ , donde  $V_{CC}$  es la tensión de alimentación del comparador.

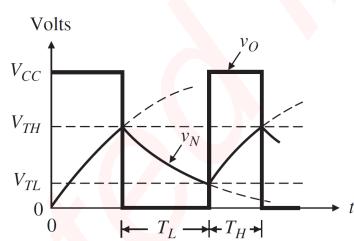


FIGURA 3: Schmitt trigger

La tensión mínima de la salida  $V_{OL}$  será nula, ya que la terminal de alimentación negativa del comparador está en cortocircuito. En la figura 3 se puede observar claramente el comportamiento del circuito. La curva  $V_N$  representa a la tensión del capacitor. Cuando  $V_N$  llega a  $V_P = V_{TH}$ ,  $V_O$  pasa a valer  $V_{OL}$ . Luego,  $V_N$  decae exponencialmente hacia  $V_P = V_{TL}$ . Al llegar,  $V_O$  pasa a valer  $V_{OH}$  y se repite el ciclo. Esto describe un comportamiento oscilatorio cuya frecuencia está dada por la siguiente ecuación:

$$f_0 = \frac{1}{T_L + T_H}$$

Para tener las expresiones de  $T_L$  y  $T_H$  se utiliza la ecuación 1. Al observar la figura ??, es fácil determinar lo siguiente: Si  $\Delta t = TH$ ,  $V_\infty = V_{CC}$ ,  $V_O = V_{TL}$  y  $V_1 = V_{TH}$ . En cambio, si  $\Delta t = TL$ ,  $V_\infty = 0$ ,  $V_O = V_{TH}$  y  $V_1 = V_{TL}$ . Luego, las expresiones de  $TH$  y  $TL$  son las siguientes:

$$TH = \tau \ln \frac{V_{CC} - V_{TL}}{V_{CC} - V_{TH}} \quad (4)$$

$$TL = \tau \ln \frac{V_{TH}}{V_{TL}} \quad (5)$$

Gracias a (4) y (5) es posible obtener la expresión de la frecuencia de oscilación. La misma se muestra a continuación:

$$f_0 = \frac{1}{\tau \ln \left( \frac{V_{TH}}{V_{TL}} \frac{V_{CC} - V_{TL}}{V_{CC} - V_{TH}} \right)} \quad (6)$$

Nótese que la frecuencia esta fuertemente determinada por  $\tau$ . Como  $\tau = RC$ , variar la resistencia  $R$  y el capacitor  $C$  permitirá controlar la frecuencia de oscilación. Para aumentar la frecuencia de oscilación, basta con disminuir  $R$ ; para disminuirla, se debe aumentar  $R$ . Como se verá en la sección de *Diseño* es mucho más práctico tener una resistencia variable que un capacitor variable.

Por otro lado, el *duty cycle* se define como:

$$D(\%) = \frac{100TH}{TL + TH} \quad (7)$$

La ecuación (7) no depende de  $\tau$ , depende de  $R_1$ ,  $R_2$ ,  $R_3$  y  $R_4$ . Esto permite una independencia de la frecuencia, posibilitando la configuración independiente del *duty cycle* y la frecuencia de oscilación.

A modo de resumen, para variar el *duty cycle* se deben modificar las resistencias  $R_1$ ,  $R_2$ ,  $R_3$  y  $R_4$ ; para variar la frecuencia, basta con modificar  $\tau = RC$ . Es de vital importancia tener en cuenta que todas las resistencias varían la frecuencia, pero no el *duty cycle*. Es por eso que siempre se debe fijar el *duty cycle* para luego fijar la frecuencia de oscilación.

### 2.2.2. Diseño

Como primer paso de diseño, se simplifican las expresiones de  $V_{TL}$  y  $V_{TH}$  al tomar  $R_1 = R_3$ . Las nuevas expresiones se muestran a continuación:

$$V_{TL} = \frac{V_{CC}}{1 + \frac{2R_2}{R_1}}$$

$$V_{TH} = \frac{V_{CC}}{1 + \frac{1}{\frac{R_1}{R_2} + 1}}$$

Notar que la relación  $M = \frac{R_2}{R_1}$  es de vital importancia ya que modifica la frecuencia de oscilación y el *duty cycle* de la señal.

Al tener todas las expresiones que describen al circuito, es posible continuar con la elección de los componentes. En primer lugar se optó por el amplificador operacional LM393 ya que está diseñado para funcionar como comparador y tiene una alta velocidad. En cuanto al resto de los componentes, se pueden ver sus valores en la Tabla 1.

Como se puede ver, al hacer  $R_1 = R_3$ , la resistencia que se va a variar para configurar el *duty cycle* es  $R_2$ . En consecuencia, se utiliza un *preset* de  $1M\Omega$  en serie con una resistencia de  $500\Omega$ . Esta última resistencia se utiliza por el hecho de que si el *preset* se configura en el valor mínimo, el circuito se desestabiliza. La resistencia de  $500\Omega$  impide esta situación. Por otro lado, se requiere una resistencia grande como lo es  $1M\Omega$  ya que para obtener un *duty cycle* pequeño se requiere que la relación  $M$  sea muy grande.

En cuanto a  $R$ , también se utilizan *presets*, ya que se necesitan para variar la frecuencia de oscilación. Se utilizan dos *presets* de  $2M\Omega$  en serie con una resistencia de  $100k\Omega$ . Se requieren resistencias de valores altos para disminuir la frecuencia de oscilación. Como un aumento en el parámetro  $\tau$  disminuye la frecuencia, aumentar  $R$  disminuye la frecuencia. Esto describe un límite en cuanto a la frecuencia de oscilación mínima. La frecuencia de oscilación mínima queda definida por el valor máximo que adquiere  $R$ . Por otro lado, la frecuencia de oscilación máxima queda limitada por el valor mínimo que puede adquirir  $R$ . Como se puede ver, el mínimo valor de  $R$  es  $100k\Omega$ . Este valor se seleccionó luego de analizar varias simulaciones y ver cuál es la frecuencia máxima para la cual la señal sigue siendo un pulso adecuado.

DUTY	FRECUENCIAS (MÍN-MÁX)
15 %	5kHz - 107kHz
50 %	17kHz - 426kHz
95 %	34kHz - 243kHz
15 % - 95 %	34kHz - 107kHz

TABLA 2: Especificaciones del circuito

COMPONENTE	VALOR
$R_1$	$22k\Omega$
$R_2$	$500\Omega + Preset1M\Omega$
$R_3$	$22k\Omega$
$R_4$	$2.2k\Omega$
$R$	$100k\Omega + 2xPreset2M\Omega$
C	$10pF$

TABLA 1: Componentes del circuito

Al utilizar todos estos componentes, es posible obtener las especificaciones del oscilador. Los mismos se pueden ver en la Tabla 2. Cabe aclarar que los cálculos se realizaron mediante

programas de cálculo y con la ayuda de simulaciones. Dicha tabla muestra las ventajas y limitaciones del oscilador propuesto, los mismos se discuten en la sección de *Ventajas y Desventajas*. Nótese que cada *duty cycle* cambia el rango de frecuencias. Luego, el rango de frecuencias del oscilador es el que está incluido en todos los valores posibles del *duty*. En este caso,  $34\text{kHz}$  -  $107\text{kHz}$ .

### 2.2.3. Simulaciones

Para llevar a cabo las simulaciones se utiliza *LTS-*pice**. En la Figura 4 se puede ver al circuito en el programa de simulación. A continuación se muestran una serie de simulaciones con distintas variaciones de frecuencia y *duty cycle*. Se muestra una serie de tres simulaciones poniendo al circuito en las condiciones extremas (mín/medio/máx *duty cycle* y mín/máx frecuencia).

En primer lugar, se simuló el circuito con un *duty cycle* = 50 %. El mismo se logra haciendo que  $R_1 = R_2 = R_3$ . Las simulaciones se pueden ver en la Figura 5. Como se puede ver, hay dos simulaciones. La simulación de la Figura 5a muestra al circuito configurado con la mínima frecuencia de oscilación para ese *duty cycle*. Luego, la resistencia  $R$  adquiere su valor máximo de  $4.1M\Omega$ . Como se puede ver, el resultado es prometedor, ya que la señal tiene deformación nula y es comparable con una señal cuadrada ideal. La Figura 5b muestra la señal cuando se configura para obtener una frecuencia de oscilación máxima ( $R = 100k\Omega$  está al mínimo). Se puede notar una pequeña distorsión. Sin embargo, la frecuencia de oscilación es sumamente alta,  $426\text{kHz}$ . Si se desea obtener una mejor señal basta con subir el valor de  $R$  a costa de bajar la frecuencia de oscilación.

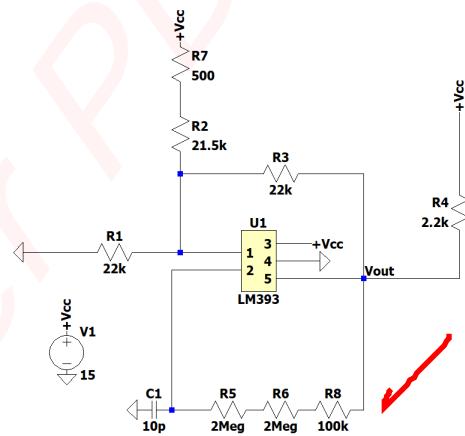
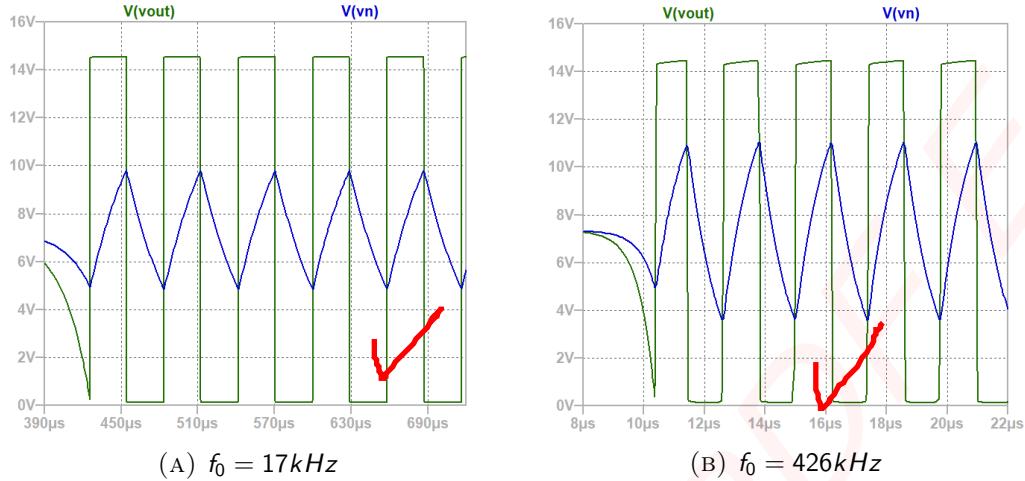
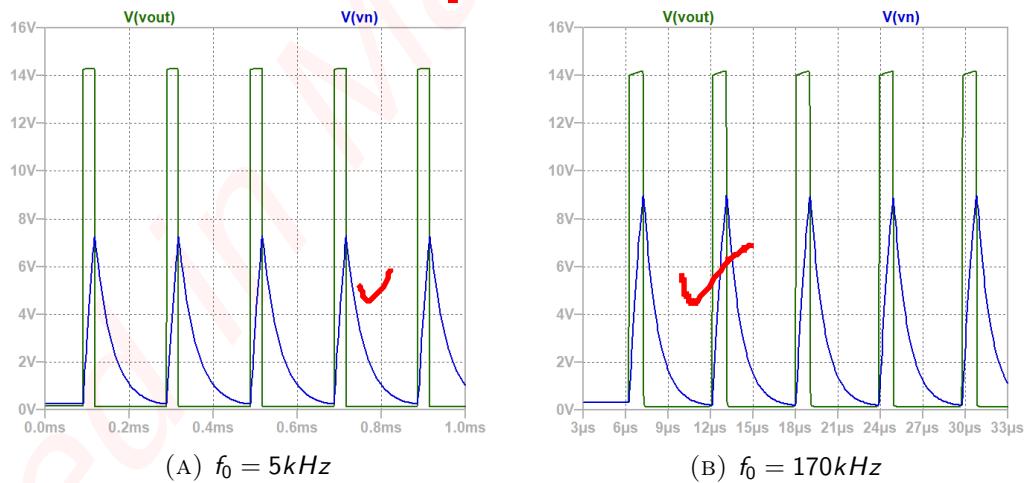


FIGURA 4: Circuito en LTSpice

FIGURA 5: Simulación con  $Duty = 50\%$ 

En segundo lugar, se varió el *duty cycle* de modo que sea el mínimo (15%). En la Figura 6 se muestran las simulaciones. En la Figura 6a, se muestra la simulación cuando el *duty cycle* es 15% y la frecuencia es mínima. Como se puede observar el resultado es prometedor ya que se asemeja al caso ideal. La Figura 6b muestra cuando se configura a la frecuencia máxima. Como se puede ver, pasa algo similar que 5b ya que se ve una pequeña distorsión. Al igual que en el caso anterior se puede solucionar aumentando la resistencia  $R$  y bajando la frecuencia de oscilación. En conclusión, el circuito trabaja adecuadamente con el  $duty = 15\%$ .

FIGURA 6: Simulación con  $Duty = 15\%$ 

En tercer lugar, se configuró al oscilador en  $duty = 95\%$ . Esto implica poner  $R_2$  al mínimo. En la Figura 13 se muestran las simulaciones. La Figura 7a se muestra la simulación cuando la frecuencia es mínima. En la Figura 7b se muestra la simulación con la frecuencia máxima. Como se puede ver, en ambos casos se logró obtener una

señal respetable.

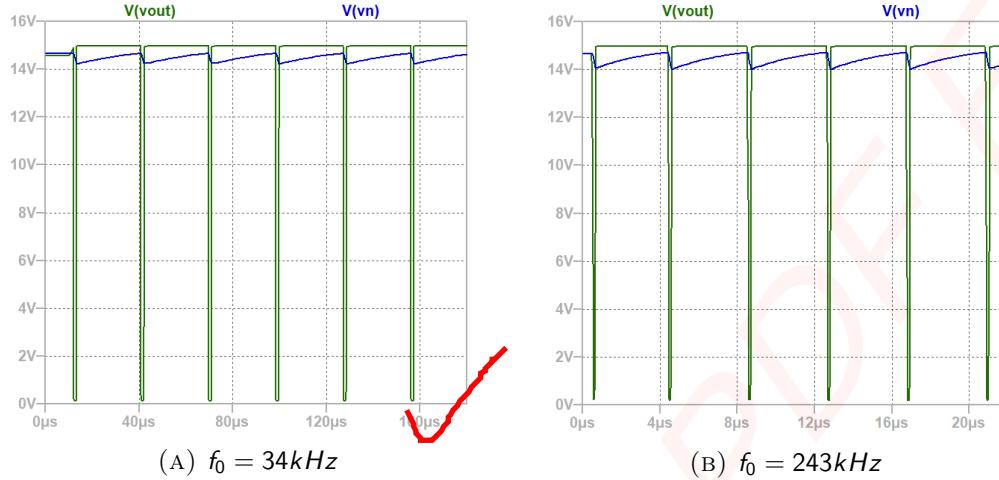


FIGURA 7: Simulación con  $Duty = 95 \%$

#### 2.2.4. Ventajas y Desventajas

En esta sección se evalúa el comportamiento del circuito propuesto y se sacan conclusiones del mismo al determinar sus ventajas y desventajas. Para comenzar se pone en estudio la frecuencia de oscilación. Como se vio, la expresión es la que se muestra en (6) y permite sacar las siguientes conclusiones.

En primer lugar, la frecuencia de oscilación no depende de la tensión de alimentación del comparador  $V_{CC}$ . Esto se puede considerar una desventaja, ya que generalmente es deseable estabilizar la tensión de salida para tener una señal cuadrada más limpia y predecible. Sin embargo, dicho inconveniente se puede solucionar con una *voltage-clamping network*.

En segundo lugar, la frecuencia de oscilación mínima depende de los valores prácticos de  $R$  y  $C$ . Como se vio en la sección de *Diseño*, el componente que se varía es  $R$ , por lo que es  $R$  el que impone la limitación de la frecuencia. Esta limitación se ve fuertemente en la frecuencia mínima. Como aumentar  $R$  baja la frecuencia, existe un límite práctico. Es decir, no se puede utilizar una resistencia de  $20M\Omega$  para obtener una frecuencia de oscilación baja. Además, al variar el *duty cycle* varían los límites de la frecuencia. Este hecho se evidencia en la sección de *Simulación*. Esto puede ser una desventaja a menos que el rango de frecuencias de oscilación a la que se desea trabajar se mantenga desde el mínimo valor de *duty cycle* hasta su valor máximo.

Un último comentario sobre la frecuencia: como se vio, se decidió utilizar la resistencia variable  $R$  para variar la frecuencia. Sin embargo, también es posible tener un arreglo de capacitores con distintos valores de década. Esto flexibiliza al circuito, dándole un mayor rango de frecuencias posibles.

Con respecto al *duty cycle*, el mismo puede ser modificado, pero con limitaciones. El circuito es capaz de llegar a un máximo *duty cycle* de 95 % y a un mínimo de 15 %. Esto se considera una desventaja, ya que a pesar de que el circuito se comporta adecuadamente en todo el rango de *duty cycle* disponible, falla a la hora de cumplir el objetivo brindar un *duty cycle* de 5 %.

### 2.2.5. Conclusiones

El circuito propuesto es simple y económico. Es sumamente fácil de operar y permite la variación de la frecuencia de oscilación y *duty cycle* de la señal. Su rango de frecuencias es muy bueno para las señales que se quieren muestrear. Las simulaciones para todos los rangos de *duty cycle* y frecuencias fueron satisfactorias. Cabe destacar que el circuito se comporta maravillosamente para *duty cycle* de 50 % y frecuencias de 50kHz. Sin embargo, el circuito no es capaz de llegar a un *duty cycle* de 5 %. Además, a pesar de que el circuito es capaz de variar el *duty cycle* independientemente de la frecuencia de oscilación, la frecuencia de oscilación depende del *duty cycle*. Esto hace que el circuito propuesto no cumpla en su totalidad la condición de independencia de la frecuencia de oscilación y el *duty cycle*.

## 2.3. Circuito 2 555 Timer

Antes de proponer un nuevo circuito, se retoman los problemas del circuito propuesto anteriormente. Si bien el circuito anterior funcionaba adecuadamente fallaba a la hora de independizar completamente los parámetro de frecuencia de oscilación y *duty*. Para solucionar este problema, se propone lo siguiente: crear un generador de diente de sierra con una frecuencia de oscilación variable y luego utilizar un comparador para crear una señal cuadrada con *duty* variable. De esta forma, se logran independizar los parámetros. Lo único que resta es proponer dos nuevos circuitos, uno para generar la señal diente de sierra y otro para generar la señal cuadrada.

Teniendo estos objetivos claros, se propone la utilización del 555 *Timer* para generar la señal diente de sierra. El 555 *Timer* es utilizado en muchas aplicaciones y muy aceptado por su flexibilidad <sup>1</sup>. Existen muchas versiones del 555 como el LM555 <sup>2</sup>, el TLC555 <sup>3</sup> y el NE555 <sup>4</sup>. Cada uno cuenta con sus ventajas como el TLC555 que cuenta con CMOS para tener un menor consumo, una alta impedancia y *rail-to-rail output swing*.

<sup>1</sup>Franco, Sergio. *Design with Operational Amplifiers ans Analog Integrated Circuits*. Pagina: 501

<sup>2</sup>LM555 Timer Data Sheet . Link: <https://www.ti.com/lit/ds/symlink/lm555.pdf>

<sup>3</sup>TLC555 Timer Data Sheet . Link: <http://www.ti.com/lit/ds/symlink/tlc555.pdf>

<sup>4</sup>NE555 Timer Data Sheet . Link: <http://www.ti.com/lit/ds/symlink/ne555.pdf>

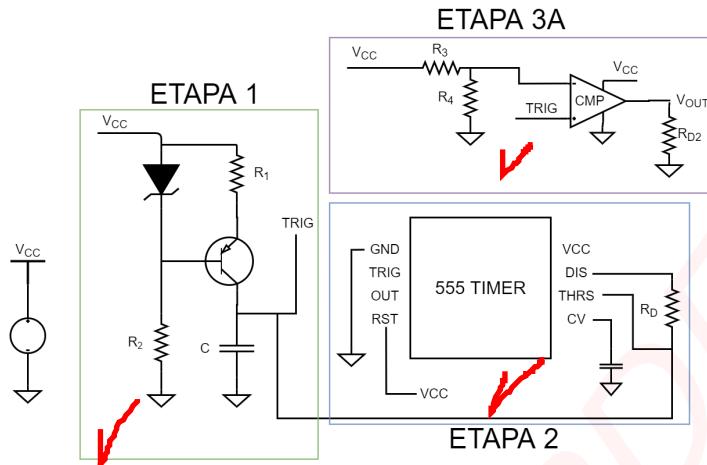


FIGURA 8: Circuito propuesto

Una nota final antes de proponer el circuito. Con todas las versiones del *555 Timer* es posible y muy fácil generar una señal cuadrada con frecuencia y *duty* variables pero sus parámetros nos son totalmente independientes uno del otro cayendo nuevamente en el problema que se quiere evitar. El artículo que figura en <sup>5</sup> muestra como se puede hacer una señal cuadrada con frecuencia y *duty* variables.

Sin mas aclaraciones, el circuito propuesto es el de la Figura 8. Como se puede ver, hay dos etapas: uno con el generador de diente de sierra y con el generador de señal cuadrada.

### 2.3.1. Funcionamiento

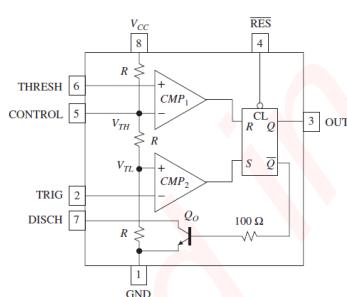


FIGURA 9: 555 Timer

En esta sección se explica el funcionamiento del circuito propuesto. En primer lugar se explican los componentes básicos y el funcionamiento del 555 ya que es una pieza fundamental del circuito.

La Figura 9 muestra un diagrama de bloques del integrado. Como se puede ver, cuenta con tres resistencias idénticas, dos comparadores de tensión, un *flip-flop* y un BJT. Las resistencias definen las tensiones de *threshold*. Sus expresiones son:

$$V_{TH} = \frac{2}{3}V_{CC} \quad (8)$$

$$V_{TL} = \frac{1}{3}V_{CC} = \frac{V_{TH}}{2} \quad (9)$$

<sup>5</sup>Rogers, Phil. 2002. Design low-duty-cycle timer circuits. Link: <https://www.edn.com/design-low-duty-cycle-timer-circuits/>

Notese que la ecuación (9) dice que la tensión  $V_{TL}$  siempre vale  $\frac{V_{TH}}{2}$  sin importar el valor de  $V_{TH}$ . Además, el usuario puede modificar el valor de  $V_{TH}$  mediante el PIN 5. A continuación se detalla como se controla el estado del *flip-flop*:

1. Cuando la tensión de entrada del *trigger* ( $V_{TRIG}$ ) es menor que  $V_{TL}$ , el comparador  $CMP_2$  dispara el *flip-flop* haciendo  $Q = 1$  y  $\bar{Q} = 0$ . Esto provoca que la tensión en la base del BJT sea nula por lo que esta apagado.
2. Cuando la tensión en la entrada *threshold* (THRESH) es mayor que  $V_{TH}$ , el comparador  $CMP_1$  dispara y resetea el *flip-flop* haciendo  $Q = 0$  y  $\bar{Q} = 1$ . Esto hace que haya una tensión en la base del BJT haciendo que se active.
3. Con el PIN 4 ( $R\bar{E}S$ ) es posible forzar  $Q = 0$  y  $\bar{Q} = 1$  sin importar las entradas de los comparadores.

Teniendo esto en mente es posible continuar con la explicación del circuito. Se continua con la explicación de la ETAPA 1. Como se puede ver cuenta con un capacitor, resistores y un transistor PNP. La función de este circuito es generar una rampa mediante la carga y descarga del capacitor. Como la tensión del capacitor es  $\frac{\delta V_C}{\delta t} = \frac{I_C}{C}$  se requiere conocer la corriente en todo momento para obtener una expresión en el tiempo de su tensión. Como se puede ver, la corriente del capacitor  $I_C$  es la corriente del colector del PNP. Si para simplificar los cálculos se toma que la corriente del colector es igual a la del emisor y se recorre la malla, se encuentra que la expresión de  $I_C$  es:

$$I_C = \frac{V_{ZENER} - V_{BEON}}{R_1} \quad (10)$$

Aclaración importante.  $V_{ZENER}$  no es la tensión de ruptura del zener, sino que es aproximadamente  $0.75V$  (ver la conexión). Por otro lado, hay que ser cuidadosos ya que  $V_{BEON}$  puede tomar un valor similar a  $V_{ZENER}$  haciendo que la corriente  $I_C = 0A$ . Por estas razones, como se vera en la sección 2.3.2, se escoge un PNP de modo que no ocurra lo mencionado.

Como se puede ver,  $I_C$  es constante por lo que la tensión del capacitor es:

$$V_C(t) = \frac{V_{ZENER} - V_{BEON}}{R_1 \cdot C} t \quad (11)$$

Notar que la tensión tiene expresión de rampa y logrando el objetivo. Además, notar que  $R_2$  cumple la función de polarizar correctamente al circuito. Esto completa la explicación de la ETAPA 1.

Continuando con la ETAPA 2, se vuelve al 555. En este caso se utiliza al 555 en configuración biestable por lo que se conecta en PIN 7, PIN 6 y PIN 2 juntos. Recordando que  $V_{TRIG} = V_C$  con valor inicial  $0V$ , a continuación se muestra su funcionamiento:



La tensión  $V_{TRIG}$  aumenta y mientras tenga un valor menor o igual a  $V_{TL}$ ,  $\bar{Q} = 0$  por lo que el capacitor se carga. Al pasar  $V_{TL}$  pero siendo menor a  $V_{TH}$ ,  $\bar{Q} = Q_{n-1}^-$  (estado anterior) el capacitor sigue cargándose. Cuando  $V_{TRIG}$  llega a  $V_{TH}$ ,  $\bar{Q} = 1$  el capacitor se descarga a tierra.  $V_{TRIG}$  disminuye y llega a  $V_{TL}$ ,  $\bar{Q} = Q_{n-1}^-$  por lo que el capacitor sigue descargándose.  $V_{TRIG}$  sigue descargándose y toma valores menores a  $V_{TL}$ ,  $\bar{Q} = 0$  por lo que se corta la descarga y se permite que el capacitor se cargue nuevamente. Claramente este proceso describe un comportamiento oscilatorio por ya se puede determinar la frecuencia. Una aclaración antes de continuar. La configuración propuesta del 555 hace que no se cumpla  $V_{TL} = \frac{V_{TH}}{2}$ . Sino que esta determinada por el PIN de descarga. Luego, el valor  $R_D$  es determinante. Como se vera en las ecuaciones siguientes, se desea que su valor sea lo mínimo posible para hacer que  $V_{TL}$  se aproxime a  $0V$  y el tiempo de descarga sea mínimo. Sin embargo, se vera en la sección 2.3.2 que su valor es aproximadamente  $1V$ . Volviendo a la frecuencia, la misma esta determinada por el tiempo que tarda en cargarse y descargarse el capacitor. Como se vio, la tensión del capacitor  $V_C$  varia entre dos valores que son  $[V_{TL}; V_{TH}]$ . Luego, con la ayuda de la expresión (11) es facil determinar dicho tiempo:

$$t_{CARGA} = \frac{(V_{TH} - V_{TL}) \cdot R_1 \cdot C}{V_{ZENER} - V_{BEON}} \quad (12)$$

En cuanto al tiempo de descarga, recordar la expresión de descarga de un capacitor mediante una resistencia:

$$\begin{aligned} V_C(t) &= V_0 \cdot e^{\frac{-t}{R_D \cdot C}} \\ V_C(t) &= V_{TH} \cdot e^{\frac{-t}{R_D \cdot C}} \end{aligned}$$

Para despejar a  $t$  basta con darle valor a  $V_C$ :

$$V_{TL} = V_{TH} \cdot e^{\frac{-t}{R_D \cdot C}}$$

$$t_{DESCARGA} = \ln \frac{V_{TH}}{V_{TL}} \cdot R_D \cdot C \quad (13)$$

Finalmente, la frecuencia de oscilación sera:

$$f = \frac{1}{t_{CARGA} + t_{DESCARGA}} \quad (14)$$

Claramente los componentes que determinan la frecuencia de oscilación son  $C$  y  $R_1$ .

Como se vera en la sección 2.3.2, se opta por hacer variable la resistencia  $R_1$ . Continuando con la ETAPA 3, la misma esta compuesta por un simple comparador. Como se vera en la siguiente sección, se utiliza el comparador *LM311* en configuración seguidor emisor. Su funcionamiento esta descripto por las siguientes expresiones:

$$V_{OUT} = V_{OH} \quad si \quad V_P < V_N$$

$$V_{OUT} = V_{OL} \quad si \quad V_P > V_N$$

Como se puede ver en la Figura 8,  $V_{OH} = V_{CC}$  y  $V_{OL} = 0V$ . Además,  $V_P = V_C = V_{TRIG}$  y  $V_N = \frac{R_4 V_{CC}}{R_4 + R_3}$ . La ultima expresión de  $V_N$  define una tensión de referencia. En resumen:

$$V_{OUT} = 0V \quad si \quad V_{TRIG} < V_N$$

$$V_{OUT} = V_{CC} \quad si \quad V_{TRIG} > V_N$$

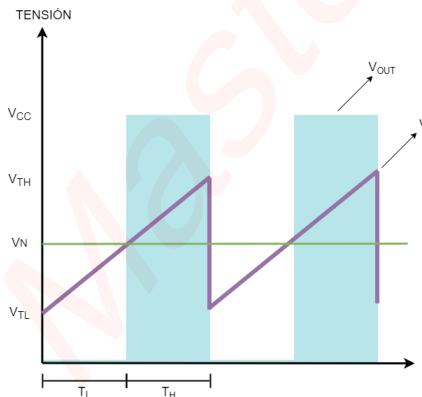


FIGURA 10: Tensión de referencia, capacitor y de salida

La Figura 10 ayuda a comprender lo descripto anteriormente. Además, notar en el gráfico  $T_L$  y  $T_H$ . Dichos parámetros definen la expresión de *duty* de la señal de salida, que es la misma que se vio en la sección anterior (7). En consecuencia, si se varia la tensión de referencia  $V_N$  se varia  $T_H$  y  $T_L$  por lo que se varia el *duty*. Para obtener las expresiones de  $T_H$  y  $T_L$  se tienen que considerar los tiempos de carga y descarga. Así,  $T_L$  es el tiempo de carga desde  $0V$  hasta  $V_N$  mas el tiempo de descarga desde  $V_N$  hasta  $V_{TL}$ . Por otro lado,  $T_L$  es el tiempo de carga desde  $V_N$  hasta  $V_{TH}$  mas el tiempo de descarga desde  $V_{TH}$  hasta  $V_N$ . Las expresiones son:

$$T_L = \frac{R_1 \cdot C}{V_{ZENER} - V_{BEON}} \cdot (V_N - V_{TL}) + \ln \frac{V_N}{V_{TL}} \cdot R_D \cdot C \quad (15)$$

$$T_H = \frac{R_1 \cdot C}{V_{ZENER} - V_{BEON}} \cdot (V_{TH} - V_N) + \ln \frac{V_{TH}}{V_N} \cdot R_D \cdot C \quad (16)$$

Si se considera que el tiempo de descarga es mucho menor que el de carga y se utilizan las ecuaciones (4) y (5), la expresión del *duty* queda:

$$D = 100 \cdot \frac{2R_3 - R_4}{R_3 + R_4} \quad (17)$$

La expresión (17) es muy importante ya que nos dice que el *duty* no depende de ningún componente de la ETAPA 1 por lo que se logró una total independencia de la frecuencia de oscilación y el *duty*.

Con las expresiones vistas es posible calcular la frecuencia de oscilación y el *duty* de la señal por lo que se puede proseguir con la sección de diseño.

### 2.3.2. Diseño

Para diseñar la ETAPA 1, se debe tener en cuenta 14. Como se anticipó anteriormente  $R_1$  será una resistencia variable para poder ajustar la frecuencia de oscilación.  $R_1$  estará compuesta de una resistencia en serie con un preset. Se utiliza una resistencia fija ya que si se deja un preset solo un valor mínimo del mismo lleva a desestabilizar el circuito. En cuanto al diodo zener se escogió uno con tensión de ruptura de 4.7V.

El diseño de la ETAPA 2 es muy simple ya que se debe conectar al 555 en configuración biestable. Además, se debe escoger un valor de  $R_D$  que está conectada en el pin de descarga. La misma debe ser pequeña para poder garantizar un tiempo de descarga del capacitor muy chico. Además, el mismo determina  $V_{TL}$ . Se toma  $R_D = 50\Omega$  de modo que  $V_{TL} = 1V$ . Este último valor se calcula mediante simulaciones. Es recomendable colocar un capacitor de valor  $100nF$  en la terminal de control para prevenir ruido de la fuente causado de un *triggering* falso cuando  $V_C$  se aproxima a la tensión de *threshold*.

Continuando con la ETAPA 3, lo más importante para tener en cuenta es el comparador que se va a seleccionar. El mismo debe ser rápido para soportar la frecuencia de oscilación. En cuanto las resistencias  $R_3$  y  $R_4$  deben ser seleccionadas de modo que se puede llegar a un *duty* de 5% hasta uno de 95% por lo que una debe ser variable. Se toma  $R_3$  fija y  $R_4$ . El mínimo valor que ambas tengan fija el *duty* máximo mientras que el máximo fija el *duty* mínimo. Vale aclarar que como no existe un *preset* con el valor exacto para que el *duty* sea 5%. Es decir, para que el *duty* sea 5% el *preset* debe tener un valor de aproximadamente  $16k\Omega$  pero en este caso se tiene un *preset* con un valor máximo de  $20k\Omega$  por lo que se van a obtener valores de *duty* menores que 5%. En la Tabla 3 se ve un listado de los componentes del circuito propuesto. Utilizando

dichos componentes y las ecuaciones detalladas en la sección anterior, se puede calcular las especificaciones del oscilador. Las especificaciones se detallan en la Tabla 4. Vale aclarar que se tomo  $V_{CC} = 10V$ .

COMPONENTE	VALOR
$R_1$	$300\Omega$ + Preset $20k\Omega$
$R_2$	$2.2k\Omega$
$R_3$	$10k\Omega$
$R_4$	$1.5k\Omega$ + Preset $20k\Omega$
$R_D$	$50\Omega$
$R_{D2}$	$50\Omega$
$C_1$	$1nF$
$C_2$	$100nF$
Zener	1N750
Transistor PNP	2N2907
version 555	NE555
Comparador	LM311

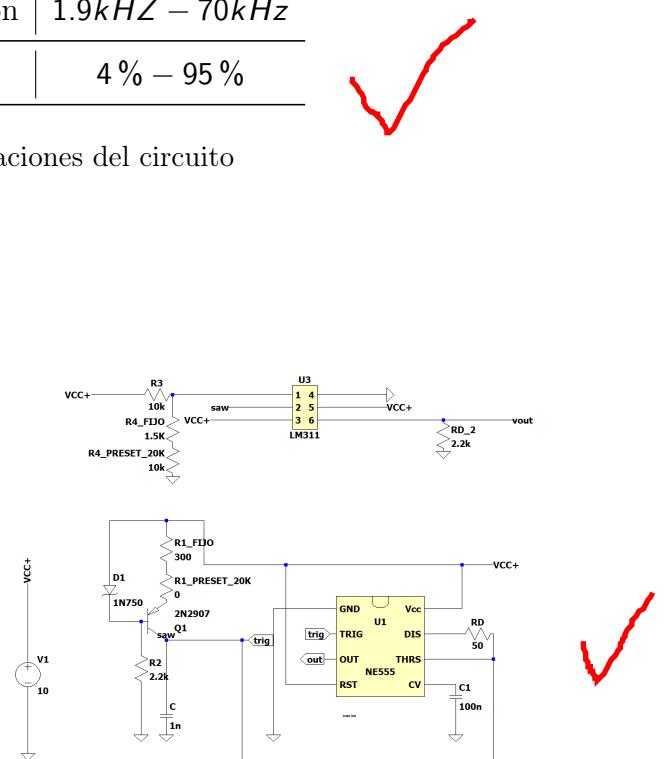
TABLA 3: Componentes del circuito

PARÁMETRO	RANGO
Frecuencia de oscilación	$1.9kHz - 70kHz$
$R_2$	$4\% - 95\%$

TABLA 4: Especificaciones del circuito

### 2.3.3. Simulaciones

Como en el primer circuito, se realizan las simulaciones con *LTspice*. En la Figura 11 se puede ver al circuito en el programa de simulación. A continuación se muestran una serie de simulaciones con distintas variaciones de frecuencia y *duty cycle*. En las mismas se puede ver la tensión



$V_N$  (tensión de referencia),  $V_{TRIG}$  (saw) y  $V_{OUT}$  (pwm).

En primer lugar, se varió el *duty cycle* de modo que sea el mínimo (4 %). En la Figura 12 se muestran las simulaciones. En la Figura 12a, se muestra la simulación cuando el *duty cycle* es 4 % y la frecuencia es mínima. Como se puede observar el resultado es prometedor ya que se asemeja al caso ideal. La Figura 12b muestra cuando se configura a la frecuencia máxima. Al igual que la figura anterior los resultados prometedores.

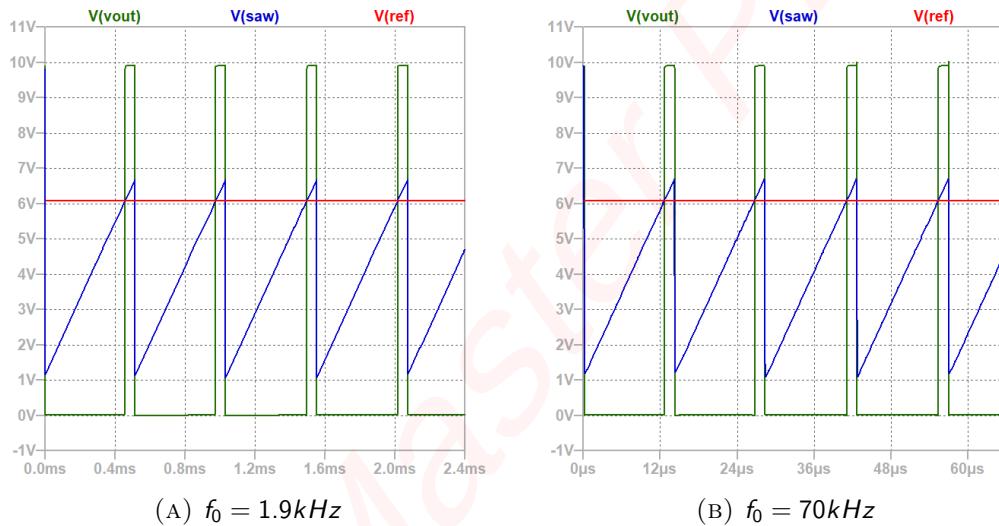
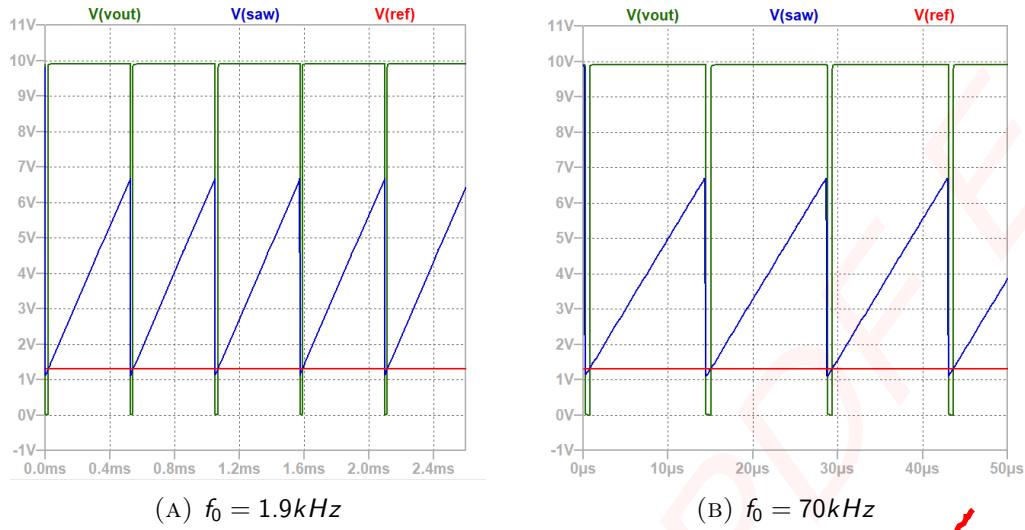


FIGURA 12: Simulación con  $Duty = 4\%$

En segundo lugar, se configura de modo que el *duty cycle* sea el máximo (95 %). En la Figura 12a se ve cuando la frecuencia es mínima, mientras que en la Figura 12b cuando la frecuencia es máxima.



FIGURA 13: Simulación con  $Duty = 95 \%$ 

### 2.3.4. Ventajas y Desventajas

Sin duda alguna, la ventaja principal de este circuito es la independencia de la frecuencia de oscilación y el *duty* de la señal. Sin embargo, para lograrlo se tuvieron que realizar dos señales, una diente de sierra y otra cuadrada. Esto se puede ver como una desventaja. Además, para obtener el beneficio de la independencia de parámetros el circuito del 555 se vuelve más complejo. Como se comentó anteriormente, el 555 puede ser configurado fácilmente para obtener una señal cuadrada con la frecuencia de oscilación y el *duty* que uno desee, a costa de perder la independencia de dichos parámetros. Otra desventaja es la frecuencia de oscilación máxima. La misma está determinada por el valor de  $R_1$  y como tiene un valor mínimo práctico, la máxima frecuencia de oscilación queda limitada. Volviendo a las ventajas, es muy fácil de variar la frecuencia de oscilación y el *duty* de la señal, incluso se pueden obtener mayores rangos de los propuestos.

### 2.3.5. Conclusiones

El 555 resultó ser una gran herramienta para la generación de señales cuadradas con frecuencia de oscilación y *duty* configurables. Los resultados fueron satisfactorios, el circuito es capaz de mantener la misma frecuencia al variar el *duty* y sin sufrir distorsiones.

## 2.4. Conclusión

Ambos circuitos propuestos tienen sus ventajas y desventajas. El primero fue una propuesta simple y cómoda. Si bien puede ser configurado en frecuencias de oscilación muy altas, falla a la hora de independizar los parámetros y se ve limitado en cuanto al *duty* mínimo. El segundo circuito demostró ser el indicado ya que independiza adecuadamente los parámetros y cumple con el objetivo del rango de *duty*. Como ultimo, no esta de mas agregar que, como todo el estudio se realizo con simulaciones y cálculos teóricos llevarlo a la realidad puede traer problemas que no fueron previstos. Para realizar un análisis completo se debe realizar en placa los circuitos propuestos en esta sección.

### 3. Filtro Antialias y Filtro Recuperador

#### 3.1. Introducción

Tomar muestras de la señal implica multiplicarla por un tren de deltas en el dominio temporal, y consecuentemente realizar la convolución de su espectro por otro tren de deltas de período inverso en el dominio de la frecuencia. Al realizar esta operación, se repite el espectro de la señal, centrándose las repeticiones en cada múltiplo de la frecuencia de muestreo,  $n * f_s$  y extendiéndose hacia los lados. Las señales en la práctica tienen espectros infinitos de frecuencia: está claro que, por más que se aumente la frecuencia de muestreo (y en consecuencia se separen los espectros), no hay frecuencia lo suficientemente alta para evitar que las repeticiones del espectro se solapen y se sumen, causando que se pierda información en el proceso y la señal sea distorsionada. Este efecto se conoce como *aliasing*.

Un filtro antialias actúa sobre la señal a ser muestreada posteriormente, eliminando las componentes de frecuencia que se encuentren por sobre la mitad de la frecuencia de muestreo o frecuencia de Nyquist,  $\frac{f_s}{2}$ . De este modo, cada repetición del espectro, centrada en un múltiplo de  $f_s$ , queda recortada justo antes de encontrarse con la siguiente, evitando el *aliasing*. Cabe destacar que existe un compromiso entre la necesaria pérdida de componentes de la señal al filtrarla y la distorsión que se evita: es tarea de diseño encontrar la frecuencia de muestreo lo suficientemente alta para mantener el *ancho de banda efectivo* de la señal (rango de frecuencias de gran contenido espectral) y a la vez lo suficientemente baja para asegurar que el sistema funcione correctamente. Adicionalmente, el filtro antialias atenúa el espectro de ruido aditivo y otras interferencias que generalmente se encuentran por sobre el rango de frecuencias relevante de la señal entrante y que se repetiría también en el proceso de muestreo, sumándose a la señal a tratar.

Idealmente para el diseño se debería tener un filtro cuya banda pasante presente un comportamiento plano con un retardo de grupo lo más constante posible para evitar distorsiones de fase y de amplitud<sup>6</sup>. En principio para completar la plantilla del filtro requerido, se debe definir la frecuencia de corte del mismo cuyo criterio se determinará estudiando el espectro de las señales requeridas. En segundo lugar, el estudio de las aproximaciones en función de los objetivos del filtro definidos en el anterior párrafo para determinar la que mejor se adapte a nuestras necesidades. Las simulaciones y la disposición de las celdas dependerán estrictamente de la implementación del circuito

---

<sup>6</sup>Proakis, John G. *Digital Signal Processing Principles, Algorithms, and Applications - Third Edition*. Pagina: 746

mediante criterios como la maximización del rango dinámico y un coherente control de impedancias. El filtro recuperador se encarga de reconstruir la señal, eliminando las armónicas del muestreo, para ello su estructura será similar al filtro antialias antes mencionado.

### 3.2. Estudio de señales analógicas como criterio de selección de la frecuencia de paso del filtro

Para obtener la frecuencia de corte del filtro antialias se estudian las señales analógicas que el sistema debe procesar. Las serie de Fourier es una serie infinita que converge puntualmente a una función periódica y continua a trozos (por partes) según el Teorema de Convergencia puntual de Dirichlet. Las funciones de naturaleza periódica se caracterizan por ser funciones de potencia ("energía infinita"), cuyo valor medio suele medirse en base al contenido espectral de las mismas según el Teorema de Parseval. La distribución de la potencia espectral brinda un criterio adecuado para limitar el ancho de banda del filtro<sup>7</sup>.

$$\bar{P} = \frac{1}{T} \int_T |x(t)|^2 dt = \sum_{n=-\infty}^{\infty} |X_n|^2 = X_0^2 + 2 \sum_{n=1}^{\infty} |X_n|^2 \quad (18)$$

#### 3.2.1. Tren de pulsos

Se obtiene la serie de Fourier de la señal para determinar la potencia promedio en cada armónico de la misma:

$$\begin{aligned} \mathcal{F}[X_{B1}(t, T)](f) &= \frac{A_{max}T}{2} \times \sum_{n=-\infty}^{\infty} \text{sinc}\left(\frac{n\pi}{2}\right) \cdot \delta\left(f - \frac{n}{T}\right) \\ X_k &= \frac{A_{max}T}{2} \cdot \text{sinc}\left(\frac{k\pi}{2}\right) \end{aligned} \quad (19)$$

El coeficiente de Fourier obtenido está conformado por una función ( $\text{sinc}^2(n)$ ) que converge puntualmente hacia un valor finito ( $\frac{\pi-1}{2}$ ) en el infinito, lo cual indica que se puede obtener la potencia promedio total de la señal y, utilizar el ratio de potencia como criterio para evaluar hasta que armónico se deja pasar.

$$\text{ratio\%} = \frac{\bar{P}_n}{\bar{P}_{n \rightarrow \infty}} = \frac{1 + 2 \times \sum_{k=1}^n \text{sinc}^2\left(\frac{k\pi}{2}\right)}{\pi} \cdot 100\% \quad (20)$$

---

<sup>7</sup>Ziemmer, Rodger E. *Signals and Systems: Continuous and Discrete - Fourth Edition*. Capítulo 1 y 3

Los resultados se pueden ver en la siguiente tabla donde a partir del séptimo armónico, la potencia es menor al 1% de la total.

$k$	$f_k$	$\bar{P}_k$	ratio %	$\Delta \%$
0	0[Hz]	1	31.8	0
1	3[kHz]	1.810	57.6	81.1
3	9[kHz]	1.901	60.5	5.0
5	15[kHz]	1.933	61.5	1.6
7	21[kHz]	1.950	62.1	1.0
9	27[kHz]	1.960	62.4	0.5
19	57[kHz]	1.980	63.0	0.1

### 3.2.2. Señal periódica Cosenoidal

$$\begin{aligned} X_A &= A_{max} \times \cos(2\pi \cdot 3000 \cdot t) \\ \mathcal{F}[X_A(t)](f) &= \frac{A_{max}}{2} \times [\delta(f - 3000) + \delta(f + 3000)] \end{aligned} \quad (21)$$

La función coseno centra toda la potencia en la frecuencia de 3[Khz]. El filtro deberá tener una ganancia lo más cercana posible a la unitaria para evitar atenuación sobre la amplitud.

### 3.2.3. Señal modulada en AM

$$\begin{aligned} X_C &= A_{max} \times \left[ \frac{1}{2} \cdot \cos(2\pi \cdot 5400 \cdot t) + \cos(2\pi \cdot 6000 \cdot t) + \frac{1}{2} \cdot \cos(2\pi \cdot 6600 \cdot t) \right] \\ \mathcal{F}[x_C(t)](f) &= \frac{A_{max}}{4} \cdot [\delta(f - 5400) + \delta(f + 5400) + \delta(f - 6000) + \delta(f + 6000) + \frac{A_{max}}{2} \times [\delta(f - 6600) + \delta(f + 6600)]] \end{aligned} \quad (22)$$

La señal de amplitud modulada  $X_C$  posee componentes espectrales en tres diferentes frecuencias, siendo crítica la mayor de ellas, 6.6[Khz]. Esta componente debe atravesar el filtro sin atenuación.

### 3.2.4. Señal 3/2 Senoidal

$$X_{B1,T=3T_s}(t) = \sum_{n=-\infty}^{n=\infty} A_{max} \cdot \sin(2\pi f_s t) \cdot \left[ 2 \prod_{k=1}^{\frac{T}{2}} \left( \frac{t - nT}{\frac{T}{2}} \right) - 1 \right] \quad (23)$$

Función par con valor medio nulo  $\rightarrow a_0 = 0$

$$a_n = \frac{2}{T} \left( \int_0^{\frac{T}{2}} \sin(2\pi f_s t) \cdot \cos\left(\frac{2\pi n}{T} t\right) dt - \int_{\frac{T}{2}}^T \sin(2\pi f_s t) \cdot \cos\left(\frac{2\pi n}{T} t\right) dt \right)$$

$$a_n = \frac{3A_{max}T}{\pi(9-n^2)} \rightarrow \forall n \neq 3$$

$$a_3 = 0$$

$$X_{B1,T=3T_s}(t) = \frac{6A_{max}}{\pi} \cdot \sum_{n=1}^{n=\infty} \frac{1}{9-n^2} \cdot \cos\left(\frac{2\pi n}{T} t\right)$$

Después de obtener los coeficientes de la serie de Fourier, se transforma para determinar la composición espectral de la señal.

$$\mathcal{F}[X_{B1,T=3T_s}](f) = \frac{3A_{max}}{\pi} \cdot \sum_{n=1}^{\infty} \frac{1}{9-n^2} \cdot \left( \delta\left(f + \frac{n}{T}\right) + \delta\left(f - \frac{n}{T}\right) \right) \rightarrow \forall n \neq 3 \quad (24)$$

Viendo la tabla a continuación se puede apreciar que para el séptimo armónico la contribución a la potencia media es menor al 1%.



$n$	$f_n$	$\bar{P}_k$	$\Delta \%$
1	1[kHz]	0.0156	—
2	2[kHz]	0.0556	71.9
4	4[kHz]	0.0760	26.8
5	5[kHz]	0.0799	4.9
6	6[kHz]	0.0813	1.7
7	7[kHz]	0.0819	0.7
8	8[kHz]	0.0822	0.4
9	9[kHz]	0.0824	0.2
10	10[kHz]	0.0826	0.2

### 3.2.5. Conclusión

Tomando en consideración todas las señales estudiadas, se puede apreciar que el tren de pulsos impone las condiciones más exigentes dado que su potencia está distribuida en un ancho de banda mayor que las restantes. El séptimo armónico se encuentra a los 21[kHz], por lo tanto como margen de seguridad se propone que la frecuencia de corte del filtro se centre en los 30[kHz] para asegurar la correcta representación de todas las señales.

## 3.3. Aproximación

### 3.3.1. Definición de la plantilla

Plantilla requerida	
$f_p$	30[kHz]
$f_a$	45[kHz]
$A_p$	1[dB]
$A_a$	41[dB]

### 3.3.2. Comparación de aproximaciones

Aproximación	Orden	$Q_{MAX}$
Butterworth	14	4.5
Chebyshev I	7	10.9
Chebyshev II	7	3.4
Legendre	8	6
Cauer	5	9.7

Butterworth ofrece la respuesta más plana posible en la banda de paso; sin embargo, su baja selectividad requiere un orden alto, difícil de implementar por la complejidad del circuito que esto significa. Presenta comportamiento monótono decreciente fuera de la banda de paso. Sus singularidades son polos con factor de calidad bajo, pero su gran número refleja una caída en fase mucho mayor que las demás aproximaciones. Es la aproximación cuyo el retardo de grupo más tarda en estabilizarse en función de la frecuencia. La linealidad de la fase empeora a mayor orden. Chebyshev I presenta ondulaciones en la banda de paso que pueden crear distorsión en amplitud para aquellas señales compuestas de varios armónicos dentro de la misma. Es la aproximación con el factor de calidad más alto en una celda, lo que puede traer problemas de estabilidad en la implementación. Presenta una respuesta en fase con poca variación pero su retardo de grupo es ondulatorio en la banda de paso, lo que también puede provocar distorsión por fase.



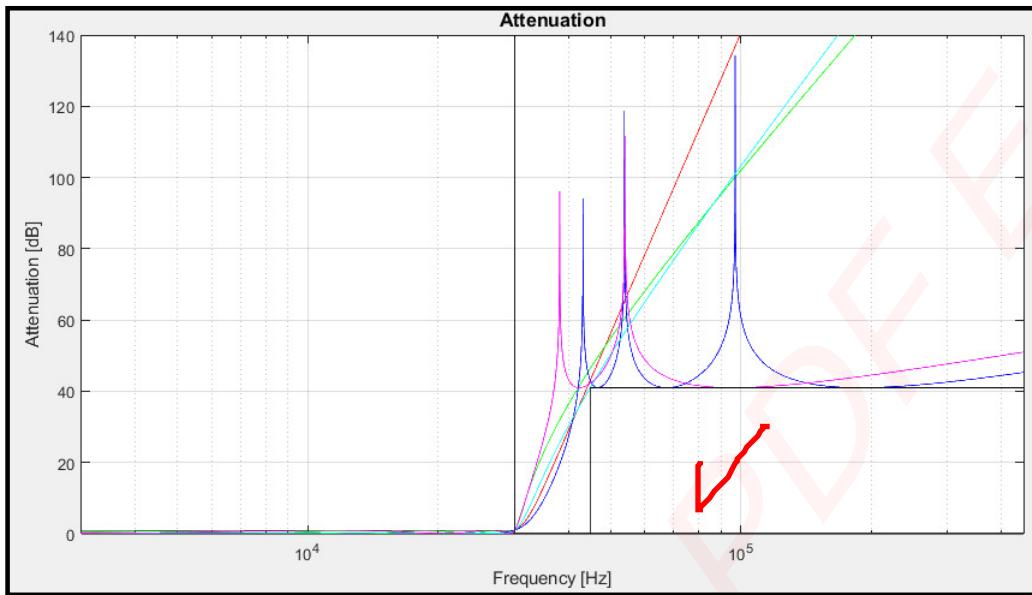


FIGURA 14: Aproximaciones: **Butterworth**, **Chebyshev I**, **Chebyshev II**, **Legendre**, **Cauer**

Cauer presenta el orden más bajo gracias a su gran selectividad, pero una de sus celdas debe llevar un factor de calidad elevado que amenaza la estabilidad del filtro. Presenta una fase con poca variación hasta la frecuencia de corte donde realiza saltos de  $180^\circ$  generados por los ceros de transmisión. Tiene *ripple* tanto en la banda de paso como en la atenuada, pudiendo originar distorsión de amplitud. Presenta ceros de transmisión en la banda atenuada.

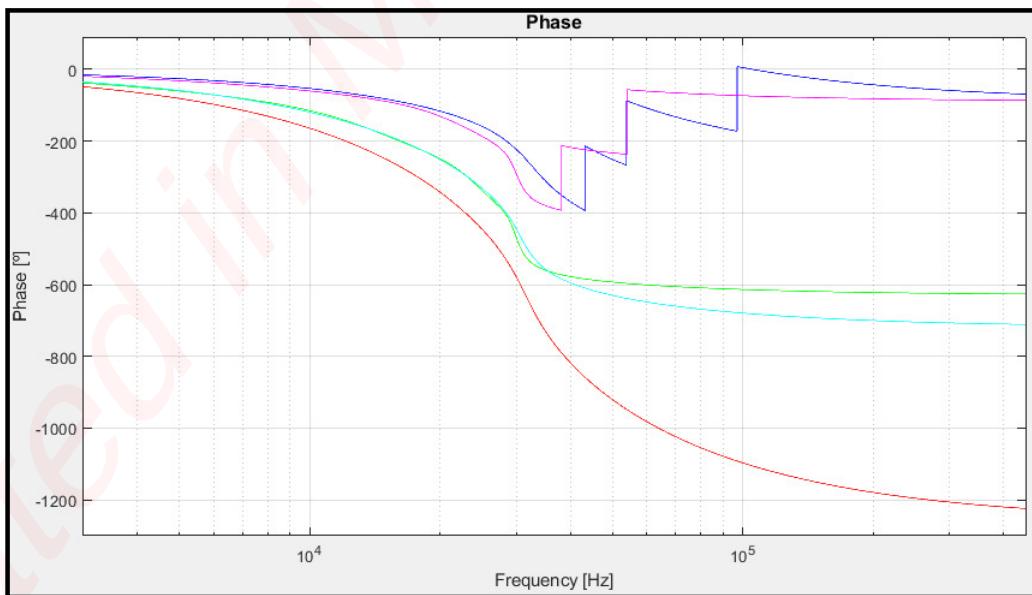


FIGURA 15: Aproximaciones: **Butterworth**, **Chebyshev I**, **Chebyshev II**, **Legendre**, **Cauer**

Chebyshev II presenta un comportamiento monótono decreciente en las bandas de paso y transición y *ripple* en banda atenuada generado por los ceros de transmisión. Posee el menor factor de calidad entre las aproximaciones. La fase es muy poco lineal debido a los saltos generados por los ceros de transmisión.

Legendre posee un comportamiento monótono decreciente en todas las bandas, con máxima pendiente en la frecuencia de corte. Posee una fase un poco más lineal que la Chebyshev I, con un retardo de grupo parecido al Chebyshev II pero sin los ceros de transmisión. Es menos selectivo que los anteriores, pero más estable.

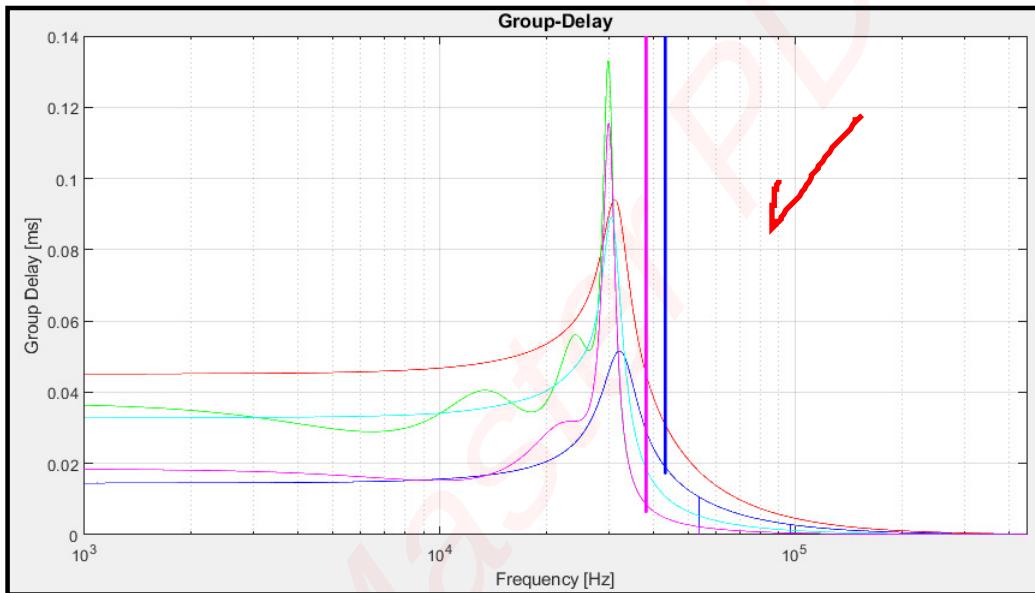
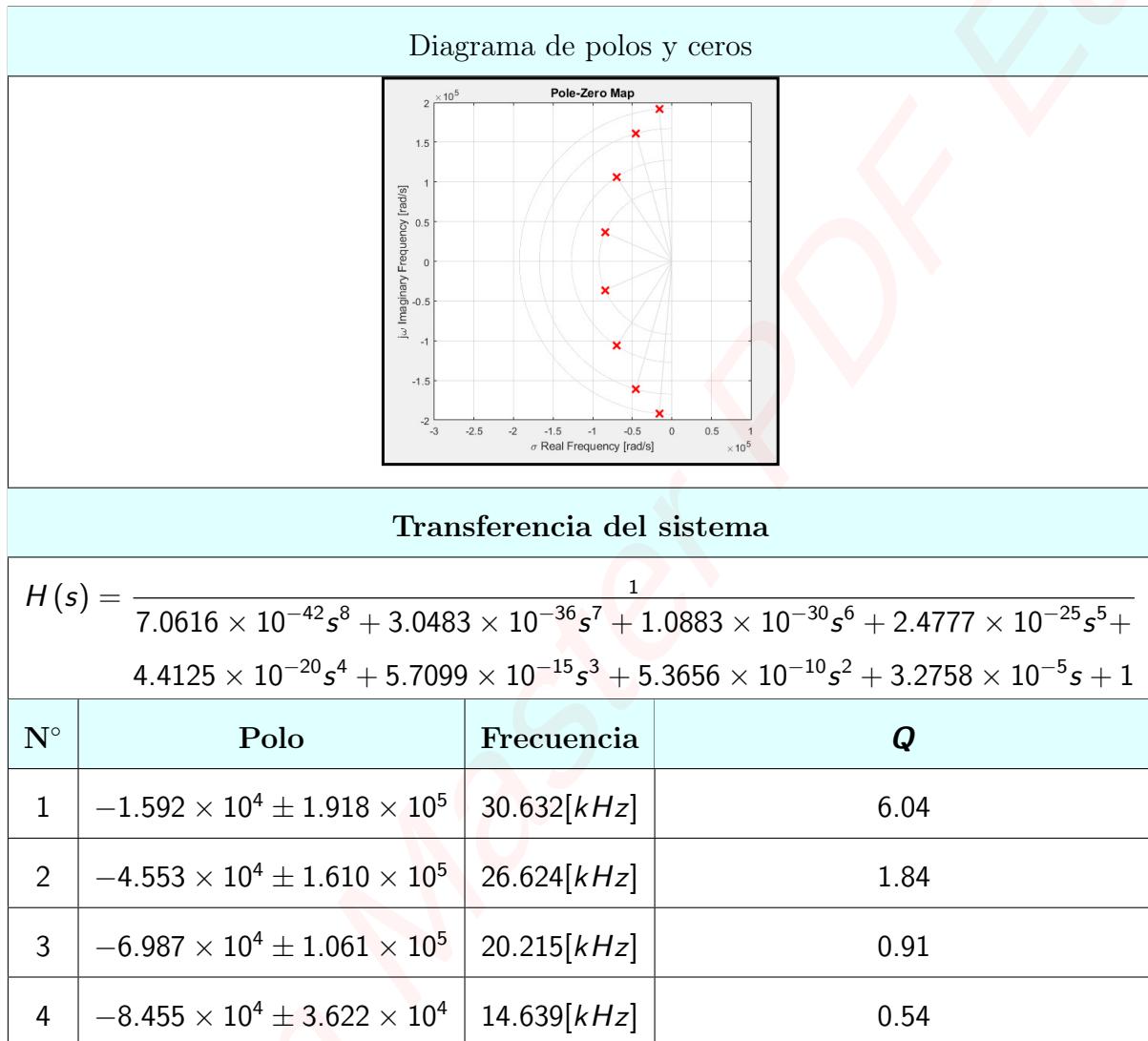


FIGURA 16: Aproximaciones: Butterworth, Chebyshev I, Chebyshev II, Legendre, Cauer

### 3.3.3. Conclusión

El alto orden y el factor de calidad generan dificultades a la hora de implementar las celdas y el circuito. Se busca un comportamiento lo más plano posible en la banda de paso sin oscilaciones de amplitud o en del retardo de grupo. Los ceros de transmisión generan saltos muy abruptos en la fase, además de traer dificultades cuando la selectividad del filtro es satisfecha ajustadamente, debido a que el comportamiento descendente en la banda atenuada no es lineal. Se elige Legendre porque la fase está dentro de las más lineales junto con Chebyschev I, pero no posee *ripple* en la banda pasante que pueda generar distorsión por amplitud en las señales. No es el más selectivo pero ofrece estabilidad para el armado de las celdas.

### 3.4. Síntesis de las celdas



En esta sección se definirán las celdas a utilizar según las características que presenten las singularidades definidas en la transferencia elegida.

#### 3.4.1. Celda Fleischer-Tow - Pasa bajos

En las singularidades de la transferencia, se tienen un par de polos complejos conjugados cuyo factor de calidad (Q) es el más alto, lo que sugiere una gran influencia en la selectividad del filtro a la hora de cumplir con la plantilla en las frecuencias críticas. La gran cantidad de lazos de realimentación presentes en el circuito ayudan a tal propósito. Esta celda posee control del factor de calidad (Q) de forma independiente mediante  $R_1$  si se toman ciertas consideraciones, como igualar los capacitores y las resistencias  $R_7$  y  $R_8$ . Además, es posible modificar la frecuencia del polo alterando el valor de  $R_3$  de

la misma forma. El hecho de que todas las entradas no inversoras de los operacionales estén a tierra ayuda a mantener un buen desempeño en modo común.

Celda Fleischer-Tow pasa bajos		
Parámetros en frecuencia		
	$H_A$	$\frac{1}{\frac{R_2 R_3 C_1 C_2 R_7}{R_8} s^2 + \frac{R_2 R_3 C_2 R_7}{R_1 R_8} s + 1}$
$G_A$	$-\frac{R_2}{R_5}$	-0.270 [v/v]
$f_{0A}$	$\sqrt{\frac{R_8}{R_2 R_3 R_7 C_1 C_2}} / 2\pi$	30.632 [kHz]
$Q_A$	$\frac{R_1 C_1 \sqrt{R_8}}{\sqrt{R_2 R_3 R_7 C_1 C_2}}$	6.04
Componentes		
$AO$	TL084	
$C_1$	10 [ $nF$ ]	5 %
$C_2$	10 [ $nF$ ]	5 %
$R_1$	27 [ $K\Omega$ ] + 1.8 [ $K\Omega$ ]	1 %
$R_2$	27 [ $K\Omega$ ]	1 %
$R_3$	12 [ $K\Omega$ ]    1 [ $K\Omega$ ]	1 %
$R_5$	100 [ $K\Omega$ ]	1 %
$R_7$	56 [ $K\Omega$ ]	1 %
$R_8$	56 [ $K\Omega$ ]	1 %



### 3.4.2. Celda Sallen-Key pasa bajos

Esta celda tiene como característica especial la independencia entre la frecuencia de corte y el factor de calidad (Q) siguiendo ciertas reglas en su configuración como la igualación de resistencias y transistores a tal efecto. Esta celda se construye para bajos valores de factor de calidad debido a que solo posee un lazo de realimentación.

Celda Sallen-Key pasa bajos				
Parámetros en frecuencia				
$H$		$\frac{1 + \frac{R_a}{R_b}}{R^2 C^2 s^2 + RC \left(2 - \frac{R_a}{R_b}\right) s + 1}$		
		Celda B	Celda C	Celda D
$G$	$1 + \frac{R_a}{R_b}$	2.456 [v/v]	1.901 [v/v]	1.1481 [v/v]
$f_0$	$\frac{1}{2\pi RC}$	26.623 [kHz]	20.257 [kHz]	14.639 [kHz]
$Q$	$\frac{1}{2 - \frac{R_a}{R_b}}$	1.84	0.91	0.54
Componentes				
	Celda B	Celda C	Celda D	Tolerancia
$AO$	TL084			
$C_1$				
$C_2$	1 [nF]			5 %
$C$				
$R_1$	22 [KΩ]    8.2 [KΩ]	180 [KΩ]    8.2 [KΩ]	120 [KΩ]    12 [KΩ]	1 %
$R_2$				
$R$	39 [KΩ] + 330 [Ω] 27 [KΩ]	10 [KΩ] + 820 [Ω] 12 [KΩ]	8.2 [KΩ] + 100 [Ω] 56 [KΩ]	1 % 1 %

### 3.4.3. Celda Inversora

La presencia de esta celda es necesaria porque las ganancias de las celdas restantes provocan un retardo de fase de  $180^\circ$ , con lo cual se necesitaría de un retardo de igual magnitud para que la señal no salga invertida del filtro. A su vez, las demás celdas se diseñaron para que la posición de los polos que representaran y sus correspondientes factores de calidad sean lo más importante, dejando a un lado a la ganancia, que gracias al inversor puede adaptarse para que la salida sea la requerida.

Celda E : Amplificador Inversor		
$V_{in}$	$R_1$	$R_2$
$G$	$-\frac{R_2}{R_1}$	$-0.667[v/v]$
$AO$	TL084	
$R_1$	$18[K\Omega]$	1 %
$R_2$	$12[K\Omega]$	1 %

### 3.5. Respuesta en frecuencia

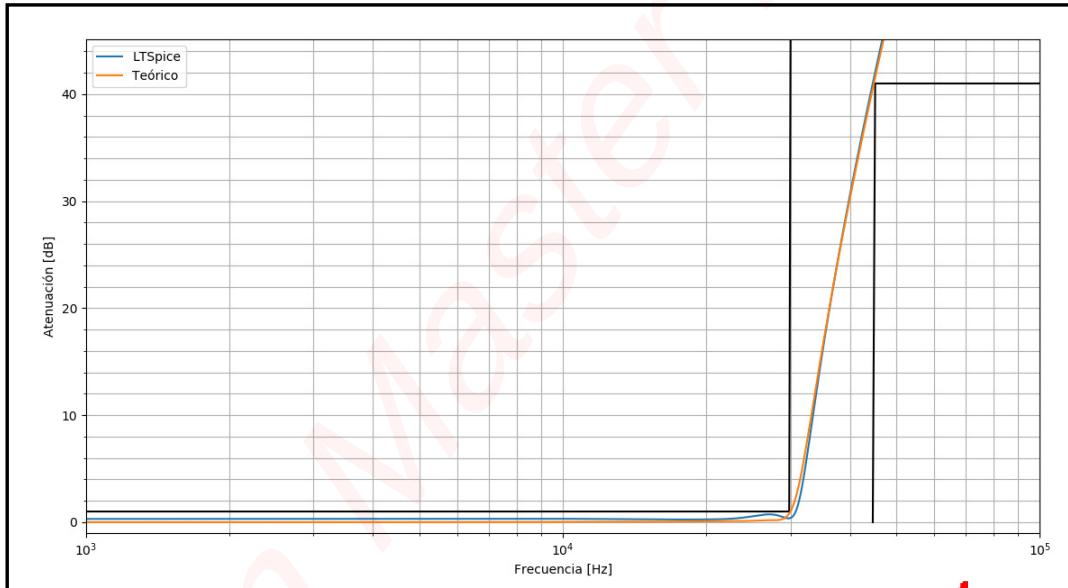


FIGURA 17: Bode de atenuación del filtro

La respuesta en frecuencia obtenida concuerda con la teórica en su mayor parte. La oscilación que se puede observar en la frecuencia de corte se debe a la interacción de los polos de la celda A y los polos del operacional que se agregan al modelo cuando se aplica la simulación. La amplitud de dicha oscilación puede producir dos efectos no deseados según sea el valor del factor de calidad de la celda antes mencionada: si existe un aumento límite, puede pasar que la amplitud de la oscilación sobrepase los límites de la plantilla sobre la frecuencia de corte al presentar ganancia mayor a la unidad; además, una disminución límite del factor puede producir que la atenuación sea menor que la requerida en la banda pasante y en la frecuencia límite de la misma.



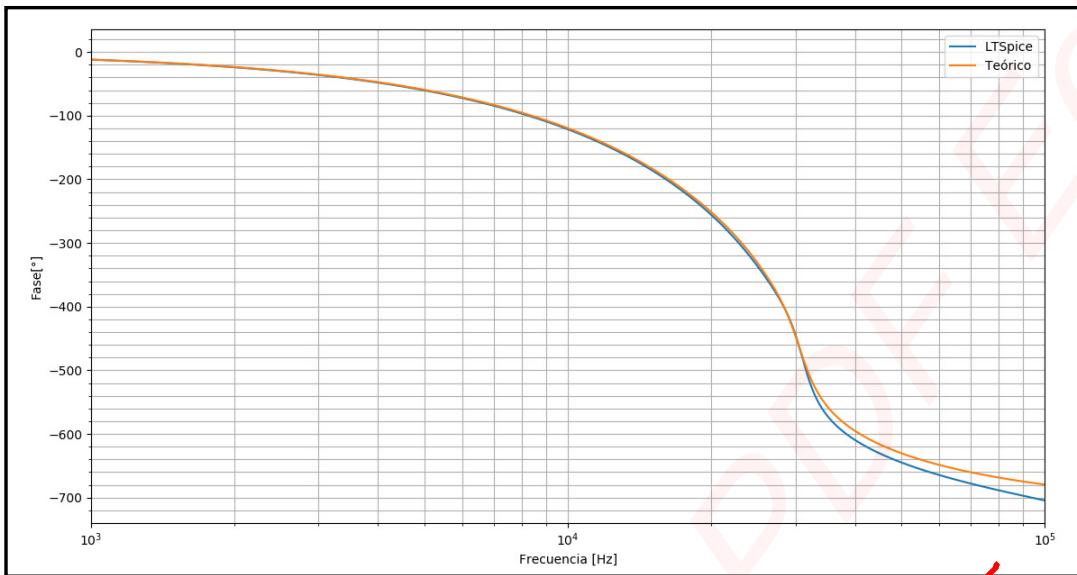


FIGURA 18: Bode de fase del filtro

### 3.6. Análisis de Montecarlo sobre las capacidades del circuito

Para ejecutar el análisis se empleó un script en Python utilizando la librería LTSpice<sup>8</sup> con el propósito de procesar los datos obtenidos por el simulador y verificar si todos los puntos estaban incluidos dentro de la plantilla especificada.

Análisis Montecarlo			
Situación	Positivos	Totales	$\Delta \%$
Capacitores 10 % y Resistencias al 5 %	1	200	0.5 %
Capacitores 5 % y Resistencias igualadas	6	200	3 %
Capacitores 5 % y Resistencias al 1 %	7	200	3.5 %
Capacitores igualados y resistencias al 1 %	115	200	57.5 %

Este cuadro claramente concluye que los capacitores son los elementos críticos de este circuito. La separación entre los polos, principalmente los más cercanos a la frecuencia de corte, debe ser cuidadosamente asignada mediante pares de capacitores del mismo valor en cada una de las celdas indicadas.

<sup>8</sup>LTSpice data parsing library for python. <https://pypi.org/project/ltpspice/>

### 3.7. Rango dinámico

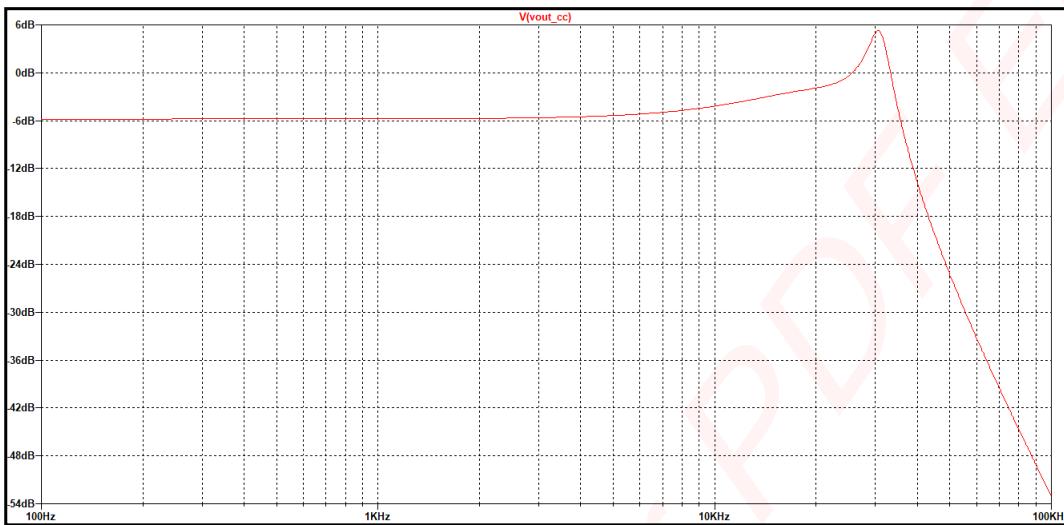


FIGURA 19: Diagrama de Bode de magnitud de Celda A y Celda C

Se tomaron en cuenta las ganancias de las celdas como prioridad sobre el factor de calidad ( $Q$ ), dado que cuando se trataba de minimizar el sobrepico las ganancias quedaban muy desproporcionadas, generando grandes amplificaciones o atenuaciones que atentaban contra el rango dinámico del filtro. El filtro está pensado para trabajar con un ADC de 8 bits, por lo que se debe obtener la mínima tensión necesaria que represente información para el dispositivo. Esta tensión es la mitad de la que corresponde a un bit en la posición menos significativa ( $V_{min-ADC}$ ).<sup>9</sup>

$$\begin{aligned}
 V_{1LSB} &= \frac{V_{REF} - V_{GND}}{2^n - 1} \\
 V_{REF} &= 13.5[V] \times 2 = 27[V] \\
 V_{1LSB} &= \frac{27[V] - 0[V]}{2^8 - 1} = 105.88[mV] \\
 V_{min-ADC} &= \frac{V_{1LSB}}{2} = 52.94[mV]
 \end{aligned} \tag{25}$$

Al juntar la Celda A con la celda C se observa un marcado sobrepico de  $5[dB]$  que limita la entrada a  $7.59V_p$  si se tiene una tensión de saturación de  $13.5V_p$ . A su vez con un piso de ruido de  $53[mV]$  implica que cualquier señal por debajo de los  $103.22[mV]$  daría ruido a la salida.

$$RD_{CA-cc} = 20 \times \log_{10} \left( \frac{7.18[V]}{103.22 \times 10^{-3}[V]} \right) = 36.85[dB] \tag{26}$$

<sup>9</sup> AN1636 - UNDERSTANDING AND MINIMISING ADC CONVERSION ERRORS. STMicroelectronics.

Las celdas restantes forman en conjunto un amplificador cuya banda de paso posee una ganancia de  $5.48[dB]$  que se va degradando hasta llegar a  $-5.32[dB]$  para la frecuencia de corte del filtro. En la primera, para una tensión de saturación de  $13.5[V_p]$  se necesitaría una tensión de entrada de  $7.18[V_p]$ . En la frecuencia de corte del filtro, para un piso de ruido de  $53[mV]$  se necesitaría una entrada de  $97.78[mV]$ .

$$RD_{CE-CD-CB} = 20 \times \log_{10} \left( \frac{7.18[V]}{97.78 \times 10^{-3}[V]} \right) = 37.32[dB] \quad (27)$$

Como los valores son similares entre sí, se puede decir que los rangos dinámicos están equilibrados en el filtro y son los máximos posibles.



FIGURA 20: Bode de magnitud de Celda E, Celda D y Celda B

### 3.8. Conclusión

Las simulaciones y las subsiguientes comparaciones con el modelo teórico indican que la disposición de las celdas resulta en una señal de salida dentro de los resultados esperados. Es de particular importancia la aplicación de una resistencia variable en la celda A, específicamente en  $R_1$ , para poder responder a los cambios provocados por la ganancia de lazo abierto de los operacionales utilizados. Los capacitores deberían estar igualados para una mejor respuesta del filtro, y las tolerancias deberían ser del 1% para las resistencias para evitar que la dispersión lleve a una transferencia incorrecta sin posibilidad de ajuste como muestra el análisis de Montecarlo.

## 4. Sample and Hold

### 4.1. Introducción

Para realizar el circuito de muestreo propuesto para este Trabajo Práctico, una etapa fundamental y de crucial importancia es el Sample & Hold. El Sample & Hold es la etapa que se encarga de realizar el muestreo instantáneo de la señal, es decir, de obtener una muestra de la señal en un instante de tiempo determinado, y de conservarla durante un cierto período de tiempo preestablecido. Esto se debe a que en primer lugar, las muestras instantáneas son ideales y en la realidad son imposibles de realizar, y en segundo lugar, para darle tiempo al conversor Analógico/Digital para procesar la muestra.

Para realizar esta etapa se procederá a utilizar el integrado LF398, ya que es un integrado sencillo de utilizar y no presenta mayores complicaciones a la hora de utilizarlo.

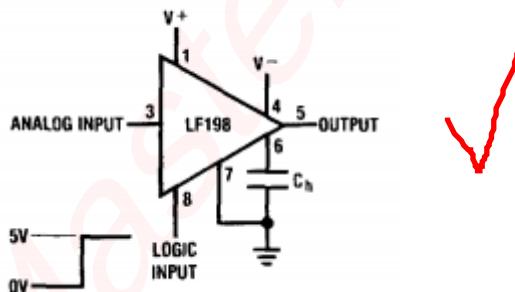


FIGURA 21: Disposición de pines del integrado LF398

Como se puede observar en la Figura 21, el integrado necesita que un capacitor se conecte entre los pines 6 y 7, y el valor de este capacitor es especialmente importante ya que determinará el tiempo de establecimiento y el Drop-Rate de la etapa, y en consecuencia, un valor erróneo del capacitor lograra un mal funcionamiento en todo el sistema. Es por esto que una buena decisión ingenieril es prestarle mucha atención a este capacitor y elegir correctamente su valor.

### 4.2. Determinación del valor del capacitor

Debido a lo mencionado anteriormente, se procedió a encontrar el valor óptimo del capacitor. Esto resultó ser una tarea de obtención empírica de los datos, ya que, al no conocer el integrado LF398 interiormente, no se pudo calcular el tiempo de establecimiento ni el Drop-Rate, y consecuentemente, tampoco se pudo calcular el tiempo de adquisición del integrado.

#### 4.2.1. Drop-Rate

Para calcular el Drop-Rate, se utilizó la hoja de datos proporcionada por el fabricante Texas Instruments que ofrece la imagen que se ve en la Figura 22.

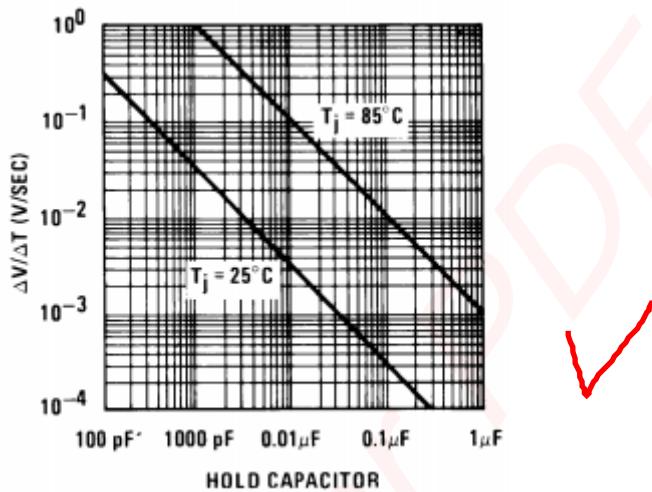


FIGURA 22: Valor del Drop-Rate para valores determinados de capacitores

Como se menciona en la consigna, se procedió a analizar que sucedía con capacitores de valores menores a 150 pF (CASO A) y con valores mayores a 47 nF. Como se observa en la Figura 22, para el caso A, el valor del Drop-Rate ronda aproximadamente los  $0.1 \frac{\Delta V}{\Delta t}$ . Para el caso B, se puede observar que el Drop-Rate toma valores menores a  $5 * 10^{-4} \frac{\Delta V}{\Delta t}$

#### 4.2.2. Tiempo de establecimiento

Para obtener los datos del tiempo de establecimiento de la etapa, se utilizó el software LTSpice simulando el integrado LF398 de la forma que se muestra en la Figura 23. Para tomar una referencia del funcionamiento de la etapa, se utilizó una señal de prueba sinodal, de 10V de amplitud y una frecuencia de 10 kHz, y se fue variando el valor del capacitor desde 100 pF hasta 100 nF. Los resultados pueden verse en las Figuras 24, 25, 26 y 27. Al verificar minuciosamente con la herramienta de zoom del LTSpice se verificó que los tiempos de establecimiento se corresponden con la Tabla 5. Cabe destacar que para una valor de capacitor de 100 nF, no se pudo medir el tiempo de establecimiento debido a que la señal vista a la salida de la etapa estaba totalmente distorsionada y como se puede ver en la Figura 27, no se corresponde con la entrada al sistema.



100 pF	1 nF	10nF	100nF
140 ns	180 ns	80 ns	-

TABLA 5: Tabla de tiempos de establecimiento

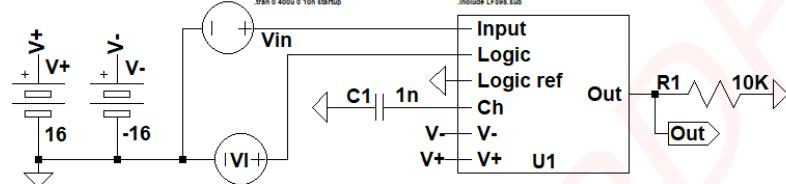


FIGURA 23: Circuito utilizado para la etapa Sample and Hold

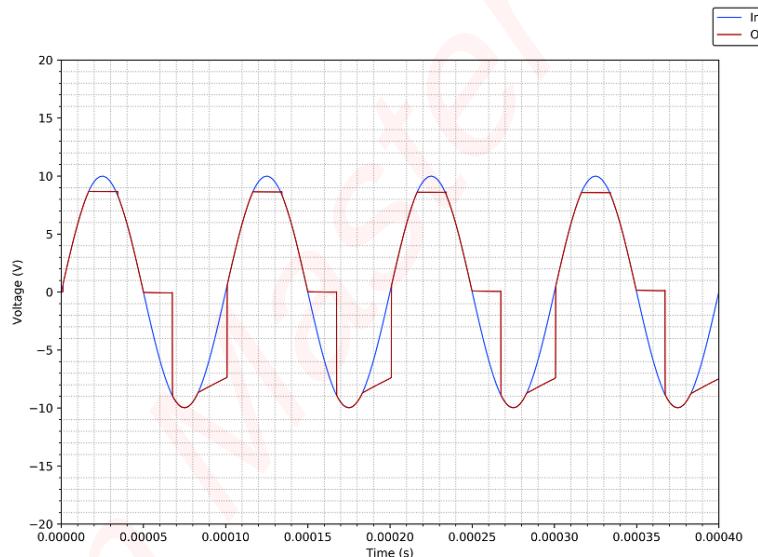


FIGURA 24: Capacitor de 100 pF con 10 kHz

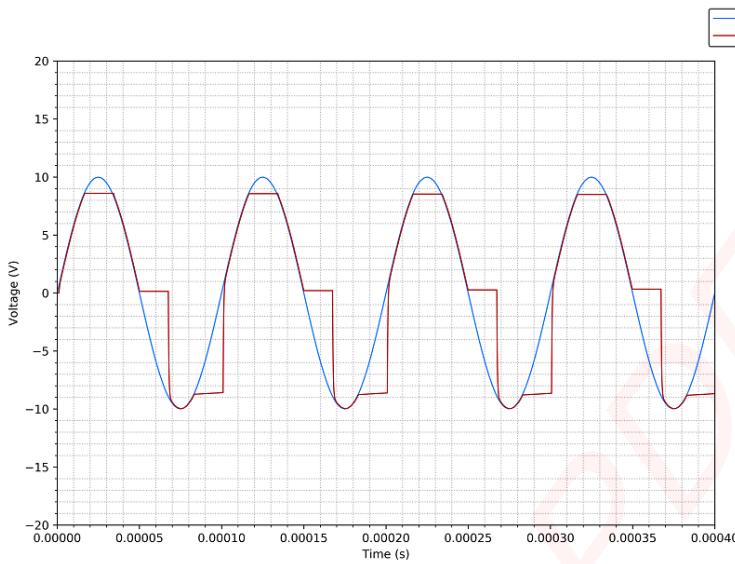


FIGURA 25: Capacitor de 1 nF con 10 kHz

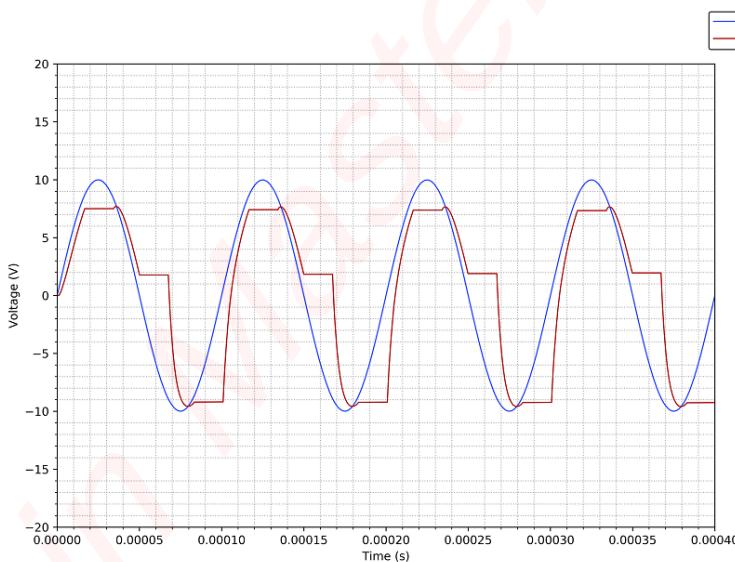


FIGURA 26: Capacitor de 10 nF con 10 kHz

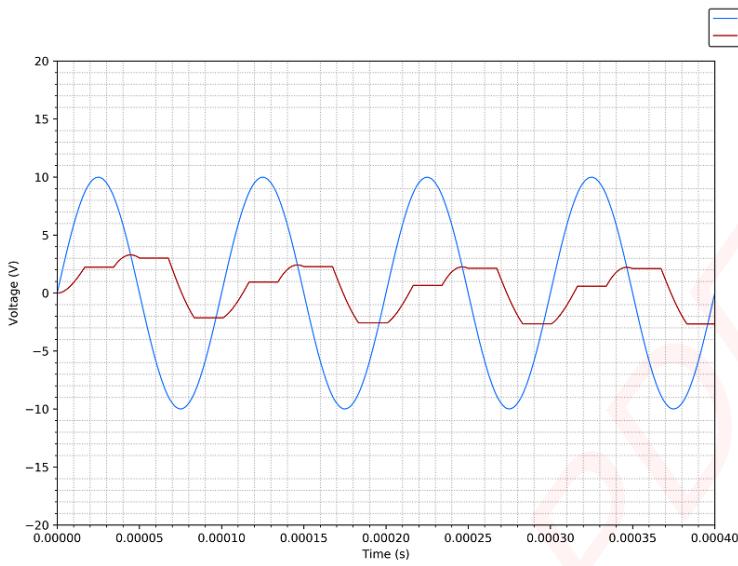


FIGURA 27: Capacitor de 100 nF con 10 kHz

#### 4.2.3. Tiempo de adquisición

Para calcular los tiempos de adquisición se utilizaron las mismas simulaciones que las que se usaron para calcular los tiempos de establecimiento, estas son las Figuras 24, 25, 26 y 27. En base a esto, se obtuvieron los resultados que se ven en la Tabla 7.

100 pF	1 nF	10nF	100nF
8.1 us	10 us	8.8 us	-

TABLA 6: Tabla de tiempos de adquisición

#### 4.2.4. Conclusión

Teniendo en cuenta lo observado anteriormente, uno podría pensar que tomar el valor del capacitor en 1 nF sería lo óptimo, ya que presenta una salida del sistema lo suficientemente similar a lo ideal como para no tener problemas, como se ve en la Figura 25. Sin embargo, estaríamos cometiendo un error, ya que para los valores negativos de la señal de entrada, se puede ver que el capacitor no mantiene lo suficientemente constante la señal de salida en la etapa de Hold. Es por esta razón que se decidió aumentar un poco el valor del capacitor, para así poder mantener los valores negativos de la señal lo suficientemente constantes para que el conversor A/D de 8 bits no perciba diferencia. Esta diferencia máxima, viene dada a partir del cociente entre la tensión máxima de entrada y  $2^8$ , donde, si tomamos la amplitud de tensión máxima a la entrada como 10V, este error en el Hold Capacitor no puede ser mayor a 40 mV. El valor óptimo del

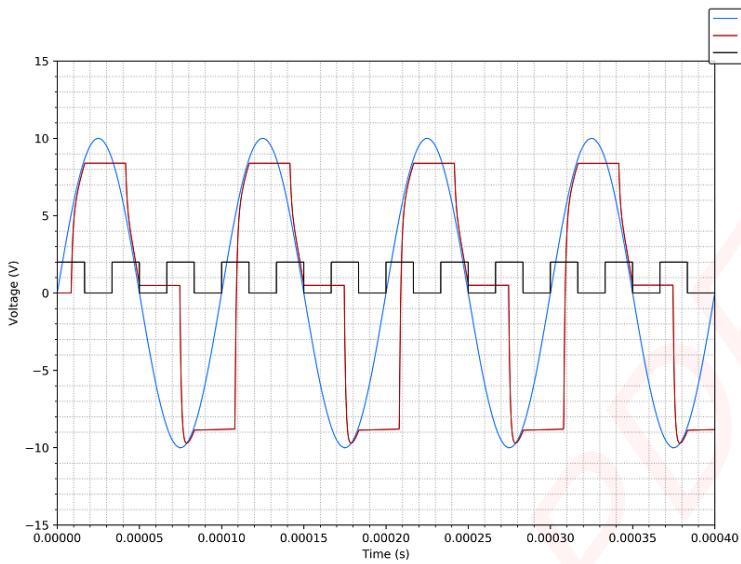


FIGURA 28: Simulación con un capacitor de 3 nF

capacitor obtenido es de 3 nF, y el circuito final tiene una salida como se muestra en la Figura 28.

### 4.3. Circuito de protección de offset

En la figura 30 se puede observar un circuito propuesto por el fabricante Texas Instruments de corrección de offset. La parte superior es para ajustar la tensión de offset  $V_{OS}$ , mientras que la parte inferior del circuito es la encargada de la corrección del hold step. Debido a que el offset especificado por el fabricante es de 1 mV, no fue necesario utilizar este circuito.

### 4.4. Modelo Teórico

Para poder simular idealmente esta etapa de todo el circuito se procedió a realizar un modelo teórico ideal que funcione de Sample and Hold: primero se procedió a crear las funciones matemáticas que describan correctamente este modelo, y después a implementarlas en un programa de Python.

#### 4.4.1. Modelo matemático

El modelo matemático es bastante simple de diseñar, simplemente vamos a tener una función de salida  $V_o$  que será una función multivariada de 2 entradas, la entrada analógica  $V_i$  y la entrada lógica  $V_L$ . Por lo tanto, la función quedó descripta como se puede

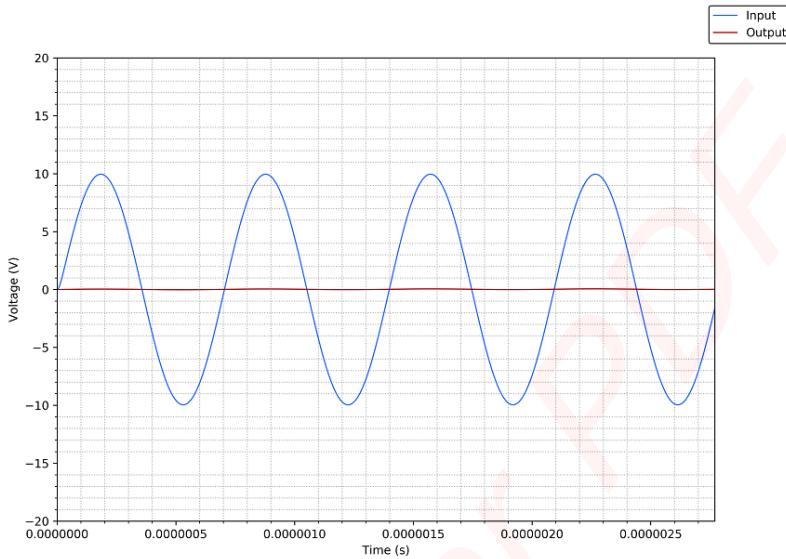


FIGURA 29: Simulacion con un capacitor de 3 nF con frecuencia de 1,44 MHz

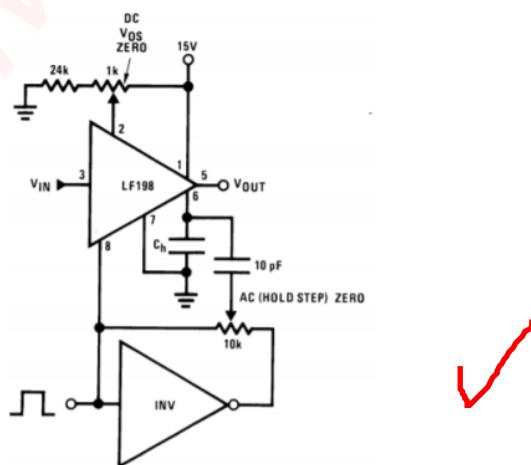


FIGURA 30: Circuito de protección de offset

ver en la Ecuación 28.

$$V_o(V_i, V_L) = \begin{cases} V_i & Si \ V_L = 1 \\ V_{o_{prev}} & Si \ V_L = 0 \end{cases} \quad (28)$$

Siendo  $V_{o_{prev}}$  el anterior valor de  $V_o$

#### 4.4.2. Implementación

Posteriormente se procedió a implementar el modelo matemático en un programa de Python. Para esto se utilizaron las bases de OOP (Programación orientada a objetos, por sus siglas en inglés) y se creó una clase que represente idealmente la función descripta anteriormente. Los resultados, se verán posteriormente con el desarrollo e implementación de los demás módulos del Trabajo Práctico en cuestión.

### 4.5. Comparación con el integrador AD585

$V_{OS}$	LF398	AD585
Tiempo de Aquisición(0.01 %)	$5mV_{MAX}$	$5mV_{MAX}$
Capacitor Interno	$20\mu s_{MAX}$	$5\mu s_{MAX}$
Ajuste de ganancia	NO	SI ( $100pF$ )
Precio	1.66US\$	120US\$

TABLA 7: Tabla de comparación

## 5. Mediciones Básicas

### 5.1. Introducción

En la presente sección desarrollaremos teóricamente las señales involucradas en el proceso de muestreo con el objeto de poder comparar con las simulaciones realizadas.

### 5.2. Muestreo natural

El proceso de muestreo se realiza obteniendo valores de la señal de entrada durante un cierto período y en intervalos regulares, ajustados por una señal de control. En el presente circuito, la utilización de la llave analógica únicamente cumple con el criterio utilizando una señal de clock como señal de control. Teóricamente este proceso involucra la multiplicación de un tren de pulsos por la señal original.

$$\left. \begin{aligned} p_T(t) &= A_S \sum_{n=-\infty}^{n=\infty} \prod \left( \frac{t - nT}{\tau} \right) \\ f(t) & \end{aligned} \right\} f_S(t) = A_S \sum_{n=-\infty}^{n=\infty} f(t) \cdot \prod \left( \frac{t - nT}{\tau} \right) \quad (29)$$

Esta es la señal que debemos observar en plano temporal a la salida de la llave analógica. El espectro de la misma se obtiene aplicando la transformada de Fourier al conjunto.

$$\mathcal{F}[f_S(t)](\omega) = \frac{A_S \tau}{T} \sum_{n=-\infty}^{n=\infty} \text{sinc}\left(\frac{n\tau\omega_S}{2}\right) \cdot \mathcal{F}[f(t)](\omega - n\omega_S) \quad (30)$$

Entre las variables podemos ver a  $\omega_S$  que es la frecuencia de muestreo que indica la señal de control, la cual en este caso es una cuadrada. Este valor nos indica la periodicidad espectral con la que el espectro original se va a copiar como resultado del proceso de muestreo. Al observar la disposición de las mismas, su amplitud tiene el valor verdadero del espectro original solo multiplicado por el factor de amplitud de las mismas, esta es la razón por la que la señal original puede recuperarse a través de un filtro recuperador sin distorsión. El "duty cycle" ( $\tau$ ) tiene una relación inversamente proporcional al ancho de lóbulo central de la función sinc, que es una forma de controlar cuantas frecuencias entran en esa zona, pero también le resta energía al pulso por su contribución a la señal resultante en la amplitud, cuyo resultado puede ser una pérdida de energía en la respuesta. A continuación vamos a definir las diferentes señales solicitadas por la cátedra para su posterior comparación con las simuladas correspondientes.

## Señal cosenoidal

Definición de la señal.

$$\begin{aligned} f(t) &= A_{MAX} \cdot \cos(\omega_p t) \\ \omega_p &= 2\pi \cdot 3[\text{kHz}] \end{aligned} \quad (31)$$

Señal muestreada temporal.

$$f_S(t) = A_S A_{MAX} \sum_{n=-\infty}^{n=\infty} \cos(\omega_p t) \cdot \prod \left( \frac{t - nT}{\tau} \right) \quad (32)$$

Señal muestreada espectral.

$$\mathcal{F}[f_S(t)](\omega) = \frac{A_S A_{MAX} \tau \pi}{T} \sum_{n=-\infty}^{n=\infty} \operatorname{sinc}\left(\frac{n\tau\omega_S}{2}\right) \cdot [\delta(\omega - \omega_p - n\omega_S) + \delta(\omega + \omega_p - n\omega_S)] \quad (33)$$

## Señal 3/2 Seno

Definición de la señal.

$$\begin{aligned} f_{T=3T_p}(t) &= \sum_{n=-\infty}^{n=\infty} A_{max} \cdot \sin(\omega_p t) \cdot \left( 2 \prod \left( \frac{t - nT}{\frac{T}{2}} \right) - 1 \right) \\ \omega_p &= 2\pi \cdot 3[\text{kHz}] \end{aligned} \quad (34)$$

Señal muestreada temporal.

$$f_S(t) = A_{MAX} A_S \sum_{n=-\infty}^{n=\infty} \sin(\omega_p t) \cdot \left[ 2 \prod \left( \frac{t - n3T_p}{\frac{3T_p}{2}} \right) - 1 \right] \cdot \prod \left( \frac{t - nT_S}{\tau} \right) \quad (35)$$

Señal original espectral.

$$\begin{aligned} \mathcal{F}[f(t)](\omega) &= j4A_{MAX}\pi \cdot \sum_{n=-\infty}^{n=\infty} \left( \operatorname{sinc}\left(\frac{(\omega - \frac{n-3}{3}\omega_p)3\pi}{2\omega_p}\right) - \operatorname{sinc}\left(\frac{(\omega - \frac{n+3}{3}\omega_p)3\pi}{2\omega_p}\right) \right. \\ &\quad \left. - \pi(\delta(\omega + \omega_p) - \delta(\omega - \omega_p)) \right) \end{aligned} \quad (36)$$



Señal muestreada espectral.

$$\mathcal{F}_S[f(t)](\omega) = j2A_{MAX}A_S\tau\omega_S\pi \cdot \sum_{n=-\infty}^{n=\infty} \text{sinc}\left(\frac{n\tau\omega_S}{2}\right) \left( \text{sinc}\left(\frac{(\omega - \frac{n-3}{3}\omega_p - n\omega_S)3\pi}{2\omega_p}\right) - \text{sinc}\left(\frac{(\omega - \frac{n+3}{3}\omega_p - \omega_S)3\pi}{2\omega_p}\right) - \pi(\delta(\omega + \omega_p - n\omega_S) - \delta(\omega - \omega_p - \omega_S)) \right) \quad (37)$$

Tren de pulsos

Definición de la señal.

$$f(t) = \sum_{n=-\infty}^{n=\infty} A_{MAX} \cdot \prod\left(\frac{t - nT_p}{\frac{T_p}{2}}\right) \quad (38)$$

$$\omega_p = 2\pi \cdot 3[\text{kHz}]$$

Señal muestreada temporal.

$$f_S(t) = A_{MAX}A_S \sum_{n=-\infty}^{n=\infty} \prod\left(\frac{t - nT_p}{\frac{T_p}{2}}\right) \cdot \prod\left(\frac{t - nT_S}{\tau}\right) \quad (39)$$

Señal muestreada espectral.

$$\mathcal{F}_S[f(t)](\omega) = \frac{A_{MAX}A_S\tau\omega_S\omega_p}{4\pi} \sum_{n=-\infty}^{n=\infty} \text{sinc}\left(\frac{n\pi}{2}\right) \cdot \text{sinc}\left(\frac{n\tau\omega_S}{2}\right) \cdot \delta(\omega - n\omega_p - n\omega_S) \quad (40)$$

### 5.3. Muestreo instantáneo

El proceso de muestreo se realiza obteniendo valores de la señal previamente estásicos ("hold") durante un cierto período y en intervalos regulares, ajustados por una señal de control. En el presente circuito, el dispositivo de "sample and hold" deja pasar la señal en la primera mitad del ciclo de clock y después, mantiene el último valor por lo que resta del ciclo aproximadamente. La utilización de la llave analógica únicamente sirve para no dejar pasar la primera parte del proceso, solo los valores estásicos como amplitud de los pulsos de salida son admitidos. Teóricamente este proceso involucra la multiplicación de un tren de deltas con la señal original (muestreo ideal) para que posteriormente se le aplique una convolución con un pulso cuadrado centrado en el

origen.

$$\left. \begin{aligned} \delta_T(t) &= \sum_{n=-\infty}^{n=\infty} \delta(t - nT) \\ f(t) & \end{aligned} \right\} f_i(t) = f(t) \cdot \delta(t) \rightarrow f_S(t) = f_i(t) * A_S \prod \left( \frac{t}{\tau} \right) \quad (41)$$

Esta es la señal que debemos observar en plano temporal a la salida de la llave analógica. El espectro de la misma se obtiene aplicando la transformada de Fourier al conjunto.

$$\mathcal{F}[f_S(t)](\omega) = \frac{A_S \tau}{T} \sum_{n=-\infty}^{n=\infty} \text{sinc}\left(\frac{\tau\omega}{2}\right) \cdot \mathcal{F}[f(t)](\omega - n\omega_S) \quad (42)$$

Entre las variables podemos ver a  $\omega_S$  que es la frecuencia de muestreo que indica la señal de control, la cual en este caso es la frecuencia del tren de deltas que se aplica al principio. Su valor nos indica la distancia espectral entre las sucesivas repeticiones de la señal original en este plano. La diferencia en este proceso se centra en la independencia de la sinc con respecto a la variable de la sumatoria, indicando que su amplitud va a modular todo el espectro que contiene las repeticiones de la señal original provocando que las componentes espectrales involucradas en el cruce con la función sinc sufran atenuaciones. Por esta razón es que la recuperación de la señal de salida no puede ser sin distorsión. El valor de "duty cycle" es muy importante para darle forma al lóbulo central de la función sinc, y con ello poder especificar una ventana acorde para que después el filtro recuperador pueda funcionar correctamente. A continuación vamos a definir las diferentes señales solicitadas por la cátedra para su posterior comparación con las simuladas correspondientes.

### Señal cosenoidal

*Definición de la señal.*

$$\begin{aligned} f(t) &= A_{MAX} \cdot \cos(\omega_p t) \\ \omega_p &= 2\pi \cdot 3[\text{kHz}] \end{aligned} \quad (43)$$

*Señal muestreada temporal.*

$$f_S(t) = A_{MAX} A_S \cdot \left( \sum_{n=-\infty}^{n=\infty} \cos(\omega_p t) \cdot \delta(t - nT_S) \right) * \prod \left( \frac{t}{\tau} \right) \quad (44)$$

Señal muestreada espectral.

$$\mathcal{F}[f_S(t)](\omega) = \frac{A_S A_{MAX} \pi}{T_S} \sum_{n=-\infty}^{n=\infty} \text{sinc}\left(\frac{\tau\omega}{2}\right) \cdot [\delta(\omega + \omega_p - n\omega_S) + \delta(\omega - \omega_p - n\omega_S)]$$
✓
(45)

### Señal 3/2 Seno

Definición de la señal.

$$f_{T=3T_p}(t) = \sum_{n=-\infty}^{n=\infty} A_{max} \cdot \text{sen}(\omega_p t) \cdot \left[ 2 \prod\left(\frac{t - nT}{\frac{T}{2}}\right) - 1 \right]$$
(46)

$$\omega_p = 2\pi \cdot 3[\text{kHz}]$$

Señal muestreada temporal.

$$f_S(t) = A_{MAX} A_S \cdot \left( \sum_{n=-\infty}^{n=\infty} \text{sen}(\omega_p t) \cdot \left[ 2 \prod\left(\frac{t - n3T_p}{\frac{3T_p}{2}}\right) - 1 \right] \cdot \delta(t - nT_S) \right) \circledast \prod\left(\frac{t}{\tau}\right)$$
(47)

Señal original espectral.

$$\mathcal{F}[f(t)](\omega) = j4A_{MAX}\omega_p\pi \cdot \sum_{n=-\infty}^{n=\infty} \left( \text{sinc}\left(\frac{(\omega - \frac{n-3}{3}\omega_p)3\pi}{2\omega_p}\right) - \text{sinc}\left(\frac{(\omega - \frac{n+3}{3}\omega_p)3\pi}{2\omega_p}\right) \right. \\ \left. - \pi(\delta(\omega + \omega_p) - \delta(\omega - \omega_p)) \right)$$
(48)

Señal muestreada espectral.

$$\begin{aligned} &\text{begin gathered } \mathcal{F}_S[f(t)](\omega) = j2A_{MAX}A_S\tau\omega_S\omega_p\pi \cdot \sum_{n=-\infty}^{n=\infty} \text{sinc}\left(\frac{\tau\omega}{2}\right) \cdot \left( \text{sinc}\left(\frac{(\omega - \frac{n-3}{3}\omega_p - n\omega_S)3\pi}{2\omega_p}\right) \right. \\ &\quad \left. - \text{sinc}\left(\frac{(\omega - \frac{n+3}{3}\omega_p - n\omega_S)3\pi}{2\omega_p}\right) - \pi(\delta(\omega + \omega_p - n\omega_S) - \delta(\omega - \omega_p - n\omega_S)) \right) \end{aligned}$$
(49)

### Tren de pulsos

Definición de la señal.

$$f(t) = \sum_{n=-\infty}^{n=\infty} A_{MAX} \cdot \prod\left(\frac{t - nT_p}{\frac{T_p}{2}}\right)$$
(50)

$$\omega_p = 2\pi \cdot 3[\text{kHz}]$$

Señal muestreada temporal.

$$f_s(t) = A_{MAX} A_S \left( \sum_{n=-\infty}^{n=\infty} \prod \left( \frac{t - nT_p}{\frac{T_p}{2}} \right) \cdot \delta(t - nT_s) \right) * \prod \left( \frac{t}{\tau} \right) \quad (51)$$

Señal muestreada espectral.

$$\mathcal{F}_S[f(t)](\omega) = \frac{A_{MAX} A_S \tau (\omega_s + \omega_p) \pi}{\omega_p} \cdot \sum_{n=-\infty}^{n=\infty} \text{sinc}\left(\frac{\tau\omega}{2}\right) \cdot \text{sinc}\left(\frac{T_p(\omega - n(\omega_p + \omega_s))}{4}\right) \quad (52)$$

## 5.4. Simulación y medición con menor distorsión

Se tomaron mediciones y se realizaron simulaciones de forma tal que la salida obtenida fuera proporcional a la señal de entrada con la menor distorsión posible, para las tres señales indicadas:

$$\begin{cases} x_a(t) = \text{sen}(2\pi f_{in} t) \\ x_b : 3/2 \text{seno} \\ x_c : \text{señal cuadrada de frecuencia } f_{in} \end{cases} \quad (53)$$

A partir de este punto, cada vez que se haga referencia a  $x_a(t)$ ,  $x_b(t)$  y  $x_c(t)$  dentro de esta sección, se estará haciendo referencia a las señales listadas.

Para las simulaciones y mediciones de las tres señales en esta sub-sección se utilizó una señal de entrada  $f_{in} = 3kHz$

### 5.4.1. $x_a(t)$

Para obtener las características de salida deseadas, para la señal senoidal se seleccionaron los siguientes parámetros

$$\begin{cases} f_s = 50kHz \\ duty = 50 \% \end{cases} \quad (54)$$



FIGURA 31: Simulación Python.  $f_s = 50\text{kHz}$ ,  $DC = 50\%$

#### 5.4.2. $x_b(t)$

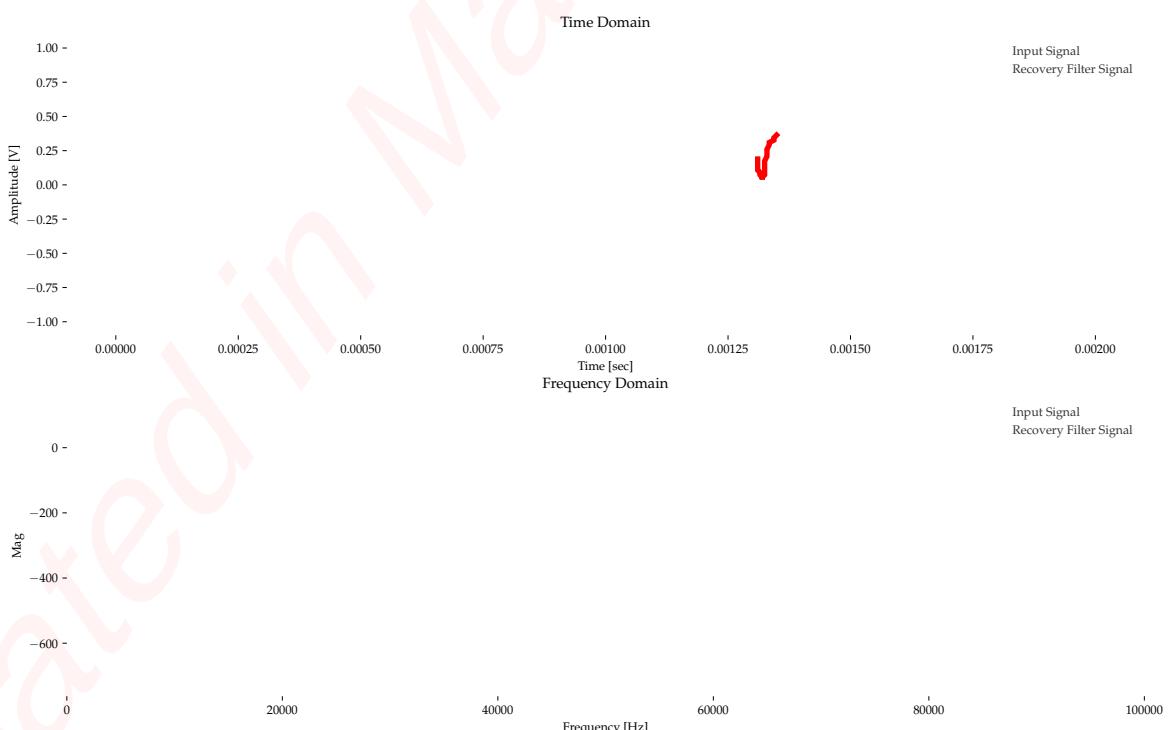
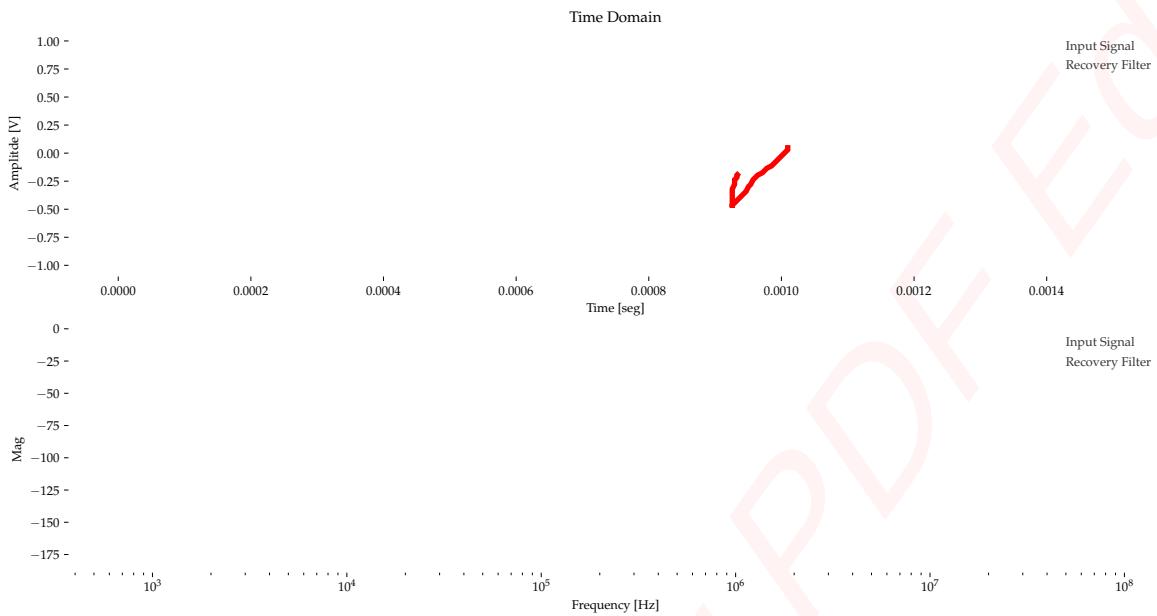
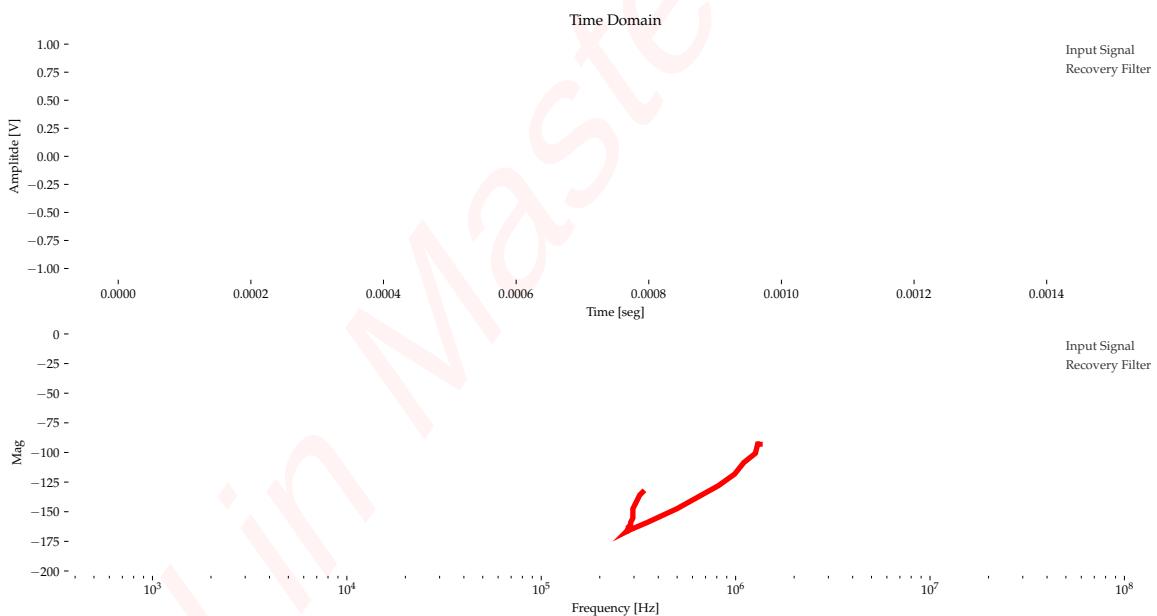


FIGURA 33: Simulación Python.  $f_s = 60\text{kHz}$ ,  $DC = 50\%$

FIGURA 32: Simulación Spice.  $f_s = 50\text{kHz}$ ,  $DC = 50\%$ FIGURA 34: Simulación Spice.  $f_s = 65\text{kHz}$ ,  $DC = 50\%$ 

Para obtener las características de salida deseadas, para la señal  $3/2\text{Sen}o$  se seleccionaron los siguientes parámetros

$$\begin{cases} f_s = 65\text{kHz} \\ duty = 50\% \end{cases} \quad (55)$$

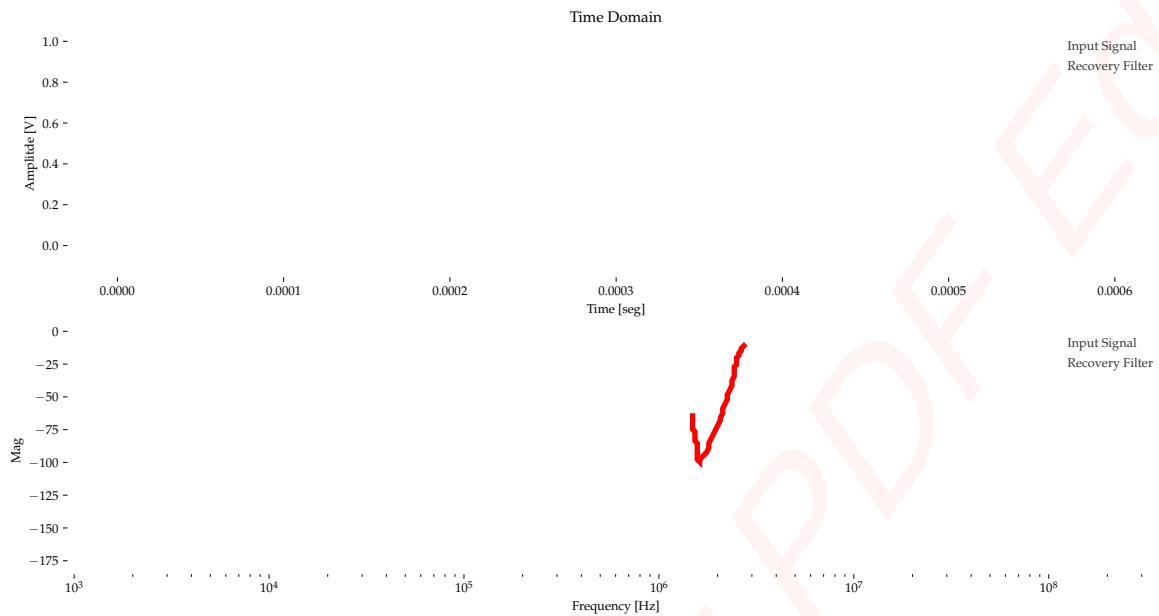
### 5.4.3. $x_c(t)$

Para obtener las características de salida deseadas, para la señal cuadrada se seleccionaron los siguientes parámetros

$$\begin{cases} f_s = 65\text{kHz} \\ duty = 50\% \end{cases} \quad (56)$$



FIGURA 35: Simulación Python.  $f_s = 65\text{kHz}$ ,  $DC = 50\%$

FIGURA 36: Simulación Spice.  $f_s = 65\text{kHz}$ , DC = 50 %

## 5.5. Menor distorsión con restricciones

Se pidió determinar los parámetros pertinentes para obtener la menor distorsión de la señal a la salida bajo las siguientes restricciones:

Caso 1:

$$\begin{cases} f_{in} \leq f_p/2 \\ f_s = f_a \end{cases} \quad (57)$$

Caso 2:

$$f_{in} = f_a \quad (58)$$

### 5.5.1. $x_a(t)$

Caso 1:

Para obtener las características de salida deseadas, para el Caso 1 de la señal senoidal se seleccionaron los siguientes parámetros

$$\begin{cases} f_s = 45\text{kHz} \\ duty = 50 \% \\ f_{in} = 900\text{Hz} \end{cases} \quad (59)$$

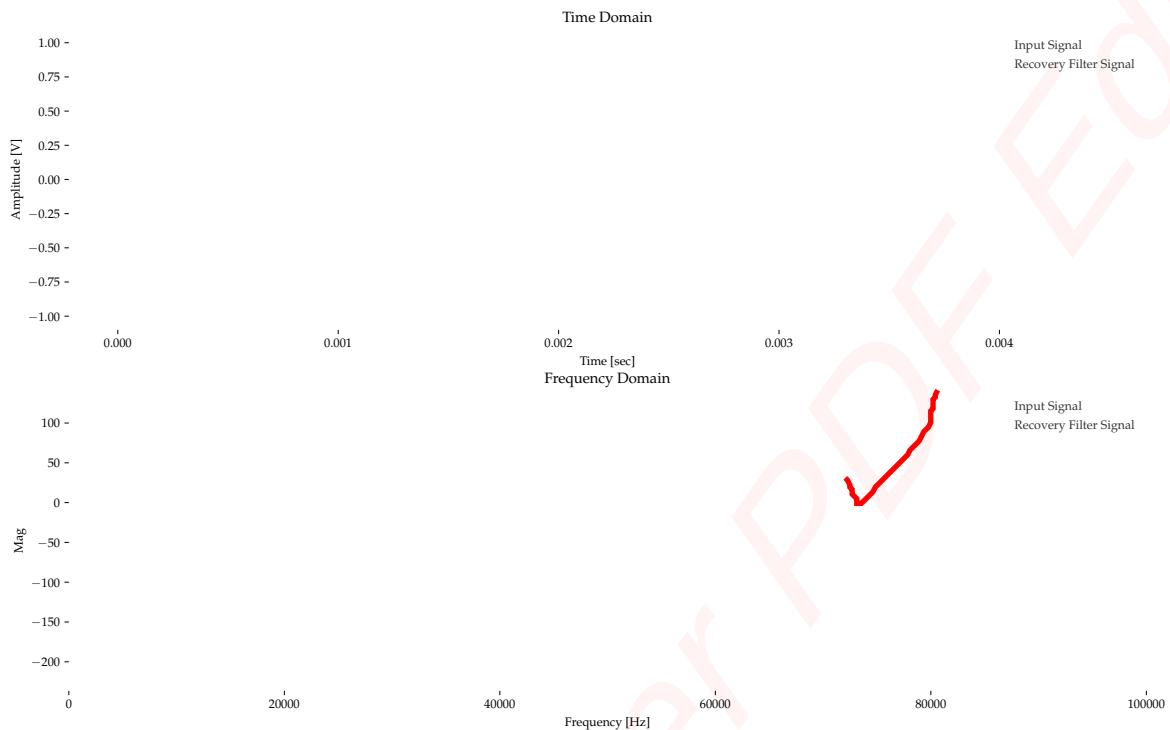


FIGURA 37: Simulación Python.  $f_s = 45\text{kHz}$ ,  $f_{in} = 900\text{Hz}$ , DC = 50 %

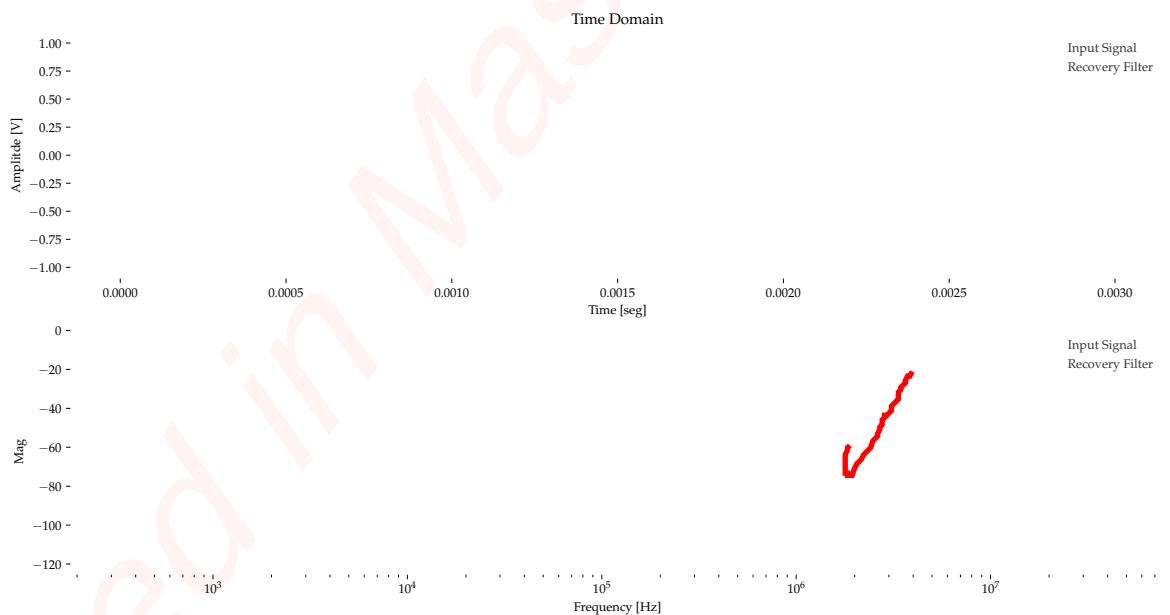


FIGURA 38: Simulación Spice.  $f_s = 45\text{kHz}$ ,  $f_{in} = 900\text{Hz}$ , DC = 50 %

Caso 2:

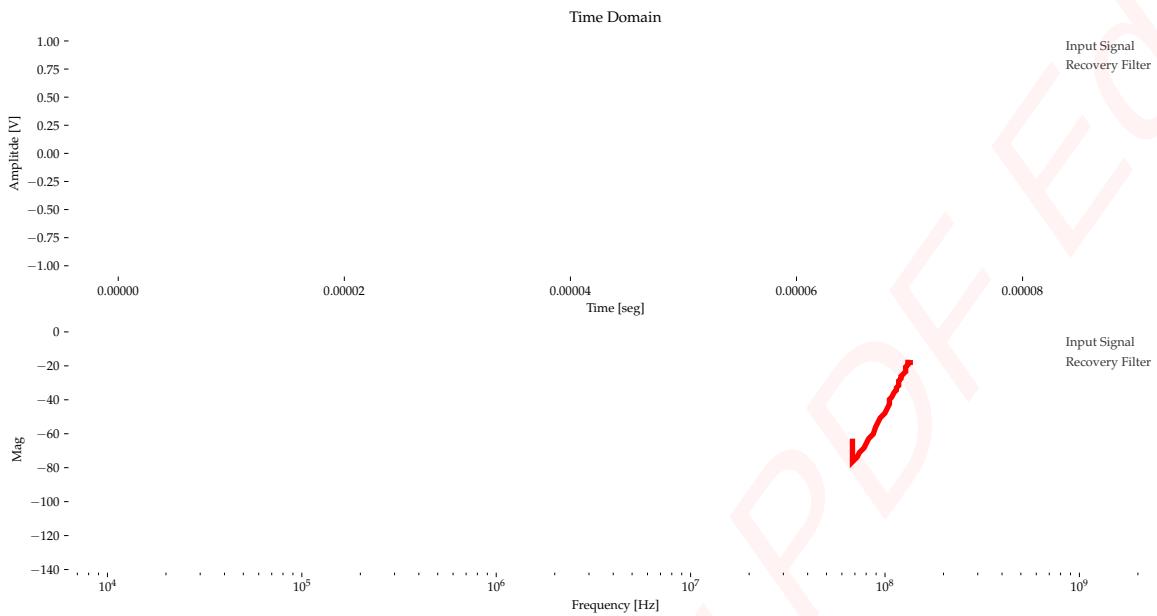


FIGURA 39: Simulación Spice.  $f_s = 70\text{kHz}$ ,  $f_{in} = 45\text{kHz}$ , DC = 50 %

Para obtener las características de salida deseadas, para el Caso 2 de la señal senoidal se seleccionaron los siguientes parámetros

$$\begin{cases} f_s = 70\text{kHz} \\ duty = 50 \% \\ f_{in} = 45\text{kHz} \end{cases} \quad (60)$$

Cabe destacar que al intentar simular este escenario en el entorno de Python, los resultados obtenidos no permitieron una interpretación adecuada. Es por ello que se presenta solamente la simulación realizada en Spice. Esto se repitió para los Casos 2 de las tres señales.

### 5.5.2. $x_b(t)$

Caso 1:



FIGURA 40: Simulación Python.  $f_s = 45\text{kHz}$ ,  $f_{in} = 1.5\text{kHz}$ ,  $DC = 80\%$

Para obtener las características de salida deseadas, para el Caso 1 de la señal 3/2Seno se seleccionaron los siguientes parámetros

$$\begin{cases} f_s = 45\text{kHz} \\ duty = 80\% \\ f_{in} = 1.5\text{kHz} \end{cases} \quad (61)$$

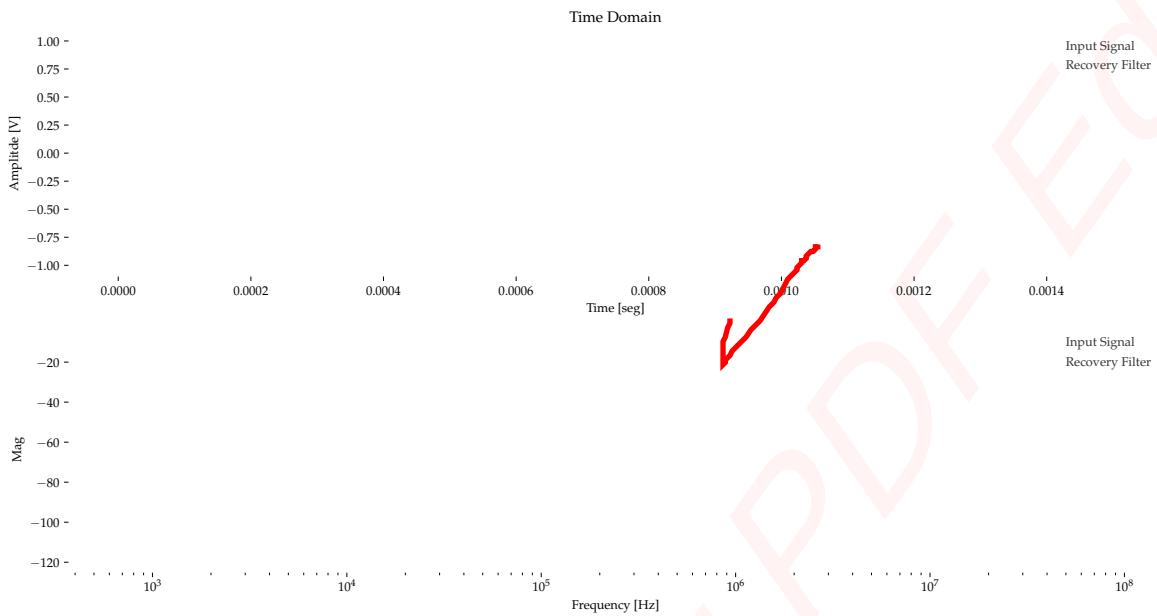


FIGURA 41: Simulación Spice.  $f_s = 45\text{kHz}$ ,  $f_{in} = 1.5\text{kHz}$ , DC = 80 %

### Caso 2:

Para obtener las características de salida deseadas, para el Caso 2 de la señal 3/2Seno se seleccionaron los siguientes parámetros

$$\begin{cases} f_s = 70\text{kHz} \\ duty = 50 \% \\ f_{in} = 45\text{kHz} \end{cases} \quad (62)$$

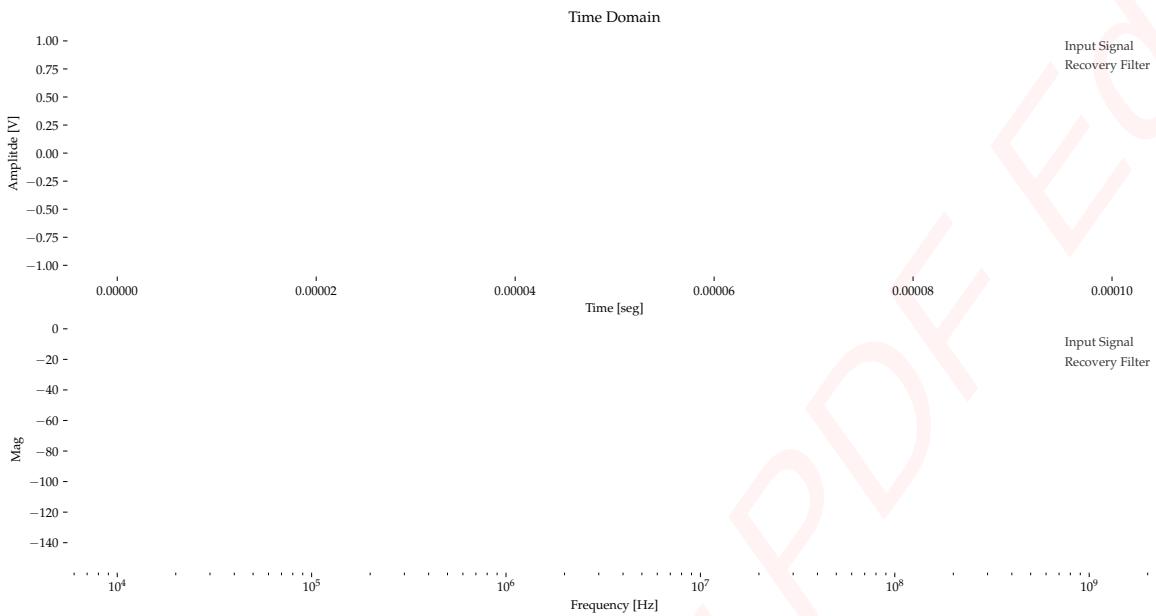


FIGURA 42: Simulación Spice.  $f_s = 70\text{kHz}$ ,  $f_{in} = 45\text{kHz}$ , DC = 50 %

### 5.5.3. $x_c(t)$

Caso 1:



FIGURA 43: Simulación Python.  $f_s = 45\text{kHz}$ ,  $f_{in} = 900\text{Hz}$ , DC = 70 %

Para obtener las características de salida deseadas, para el Caso 1 de la señal cuadrada

se seleccionaron los siguientes parámetros

$$\begin{cases} f_s = 45 \text{kHz} \\ duty = 80 \% \\ f_{in} = 1.5 \text{kHz} \end{cases} \quad (63)$$

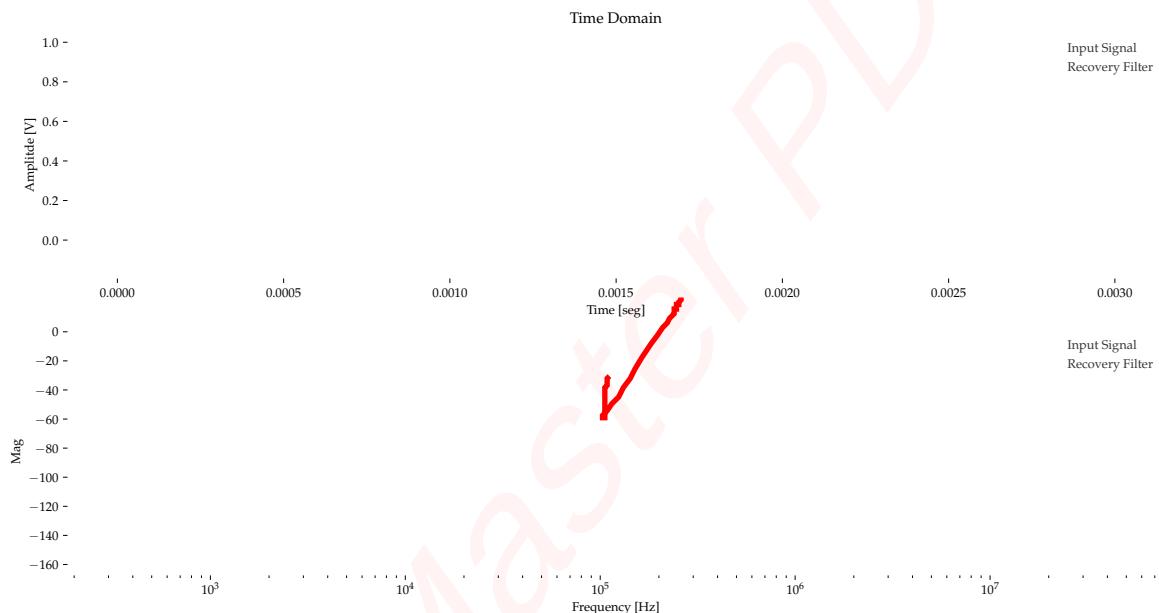


FIGURA 44: Simulación Spice.  $f_s = 45 \text{kHz}$ ,  $f_{in} = 900 \text{Hz}$ ,  $DC = 70 \%$

### Caso 2:

Para obtener las características de salida deseadas, para el Caso 2 de la señal cuadrada se seleccionaron los siguientes parámetros

$$\begin{cases} f_s = 70 \text{kHz} \\ duty = 50 \% \\ f_{in} = 45 \text{kHz} \end{cases} \quad (64)$$

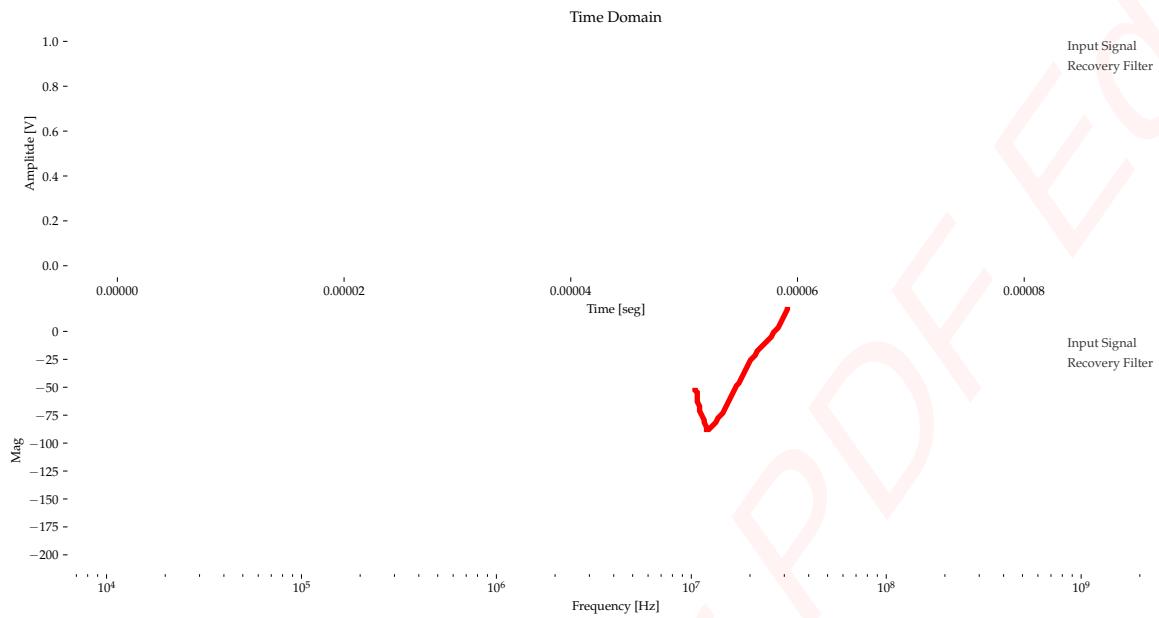


FIGURA 45: Simulación Spice.  $f_s = 70\text{kHz}$ ,  $f_{in} = 45\text{kHz}$ , DC = 50 %

## 5.6. Señal senoidal $x_a(t)$ con restricciones

Se pidió observar la salida al excitar el sistema con la señal senoidal, con  $f_{in} = f_s \leq f_p$ . Las Figuras 46 y 47 muestran los resultados arrojados tanto en Python como en Spice respectivamente.



FIGURA 46: Simulación Python.  $f_s = 1\text{kHz}$ ,  $f_{in} = 1\text{kHz}$ , DC = 50 %

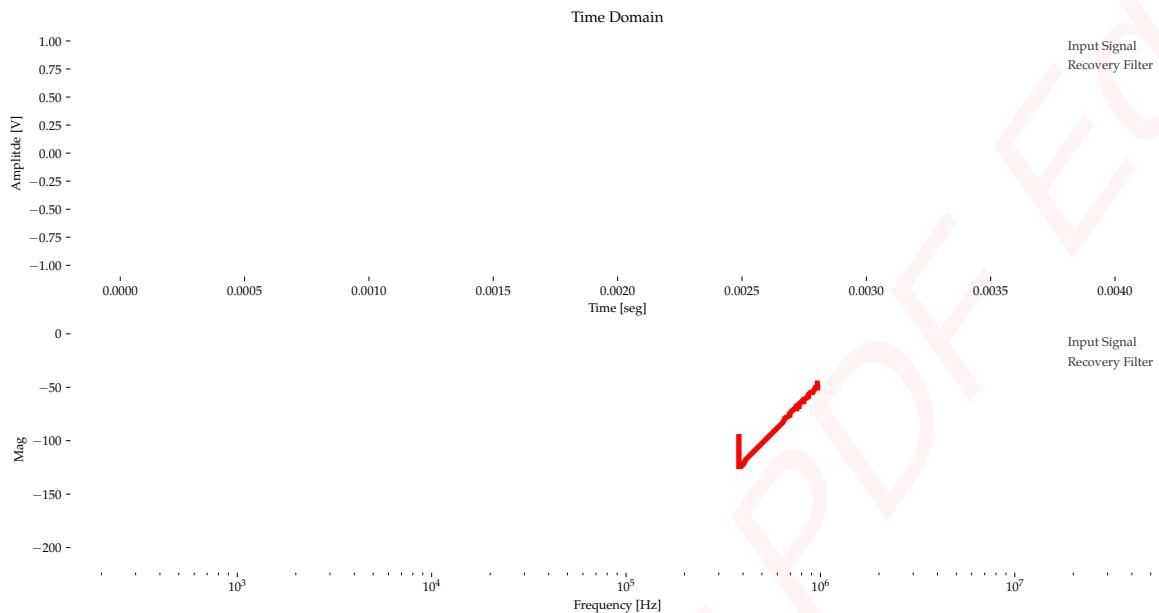


FIGURA 47: Simulación Spice.  $f_s = 1\text{kHz}$ ,  $f_{in} = 1\text{kHz}$ , DC = 50 %

## 5.7. Aliasing

Se pidió excitar el sistema con las señales  $x_b(t)$  y  $x_c(t)$  e ir variando la frecuencia de la señal hasta que se empiezen a detectar problemas de aliasing.

### 5.7.1. $x_b(t)$

La señal 3/2 seno empezo a manifestar problemas de aliasing para la siguiente configuración de parámetros:

$$\begin{cases} f_s = 45\text{kHz} \\ duty = 50 \% \\ f_{in} = 5\text{kHz} \end{cases} \quad (65)$$

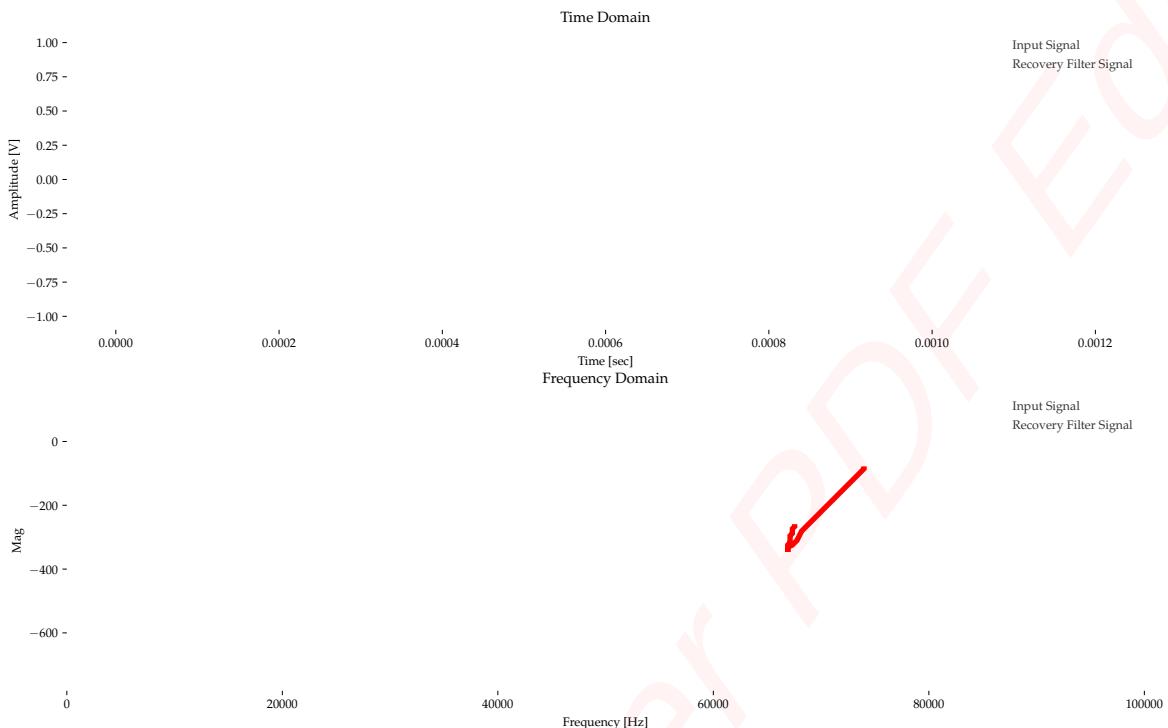


FIGURA 48: Simulación Python.  $f_s = 45\text{kHz}$ ,  $f_{in} = 5\text{kHz}$ , DC = 50 %

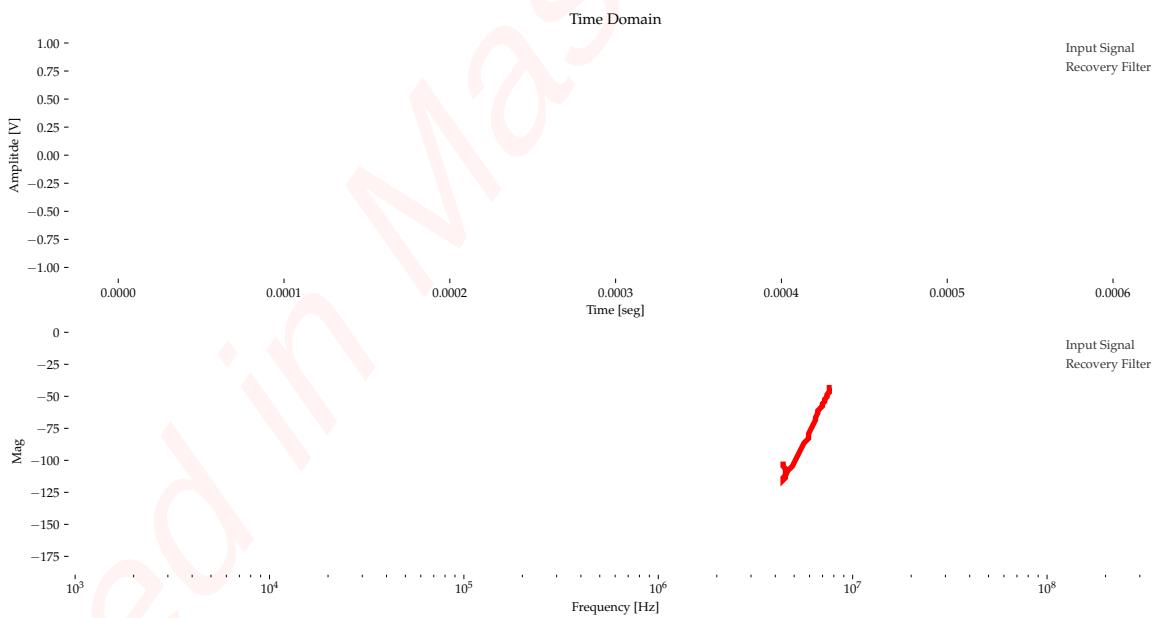


FIGURA 49: Simulación Spice.  $f_s = 45\text{kHz}$ ,  $f_{in} = 5\text{kHz}$ , DC = 50 %

### 5.7.2. $x_c(t)$



FIGURA 50: Simulación Python.  $f_s = 45\text{kHz}$ ,  $f_{in} = 5.5\text{kHz}$ , DC = 50 %

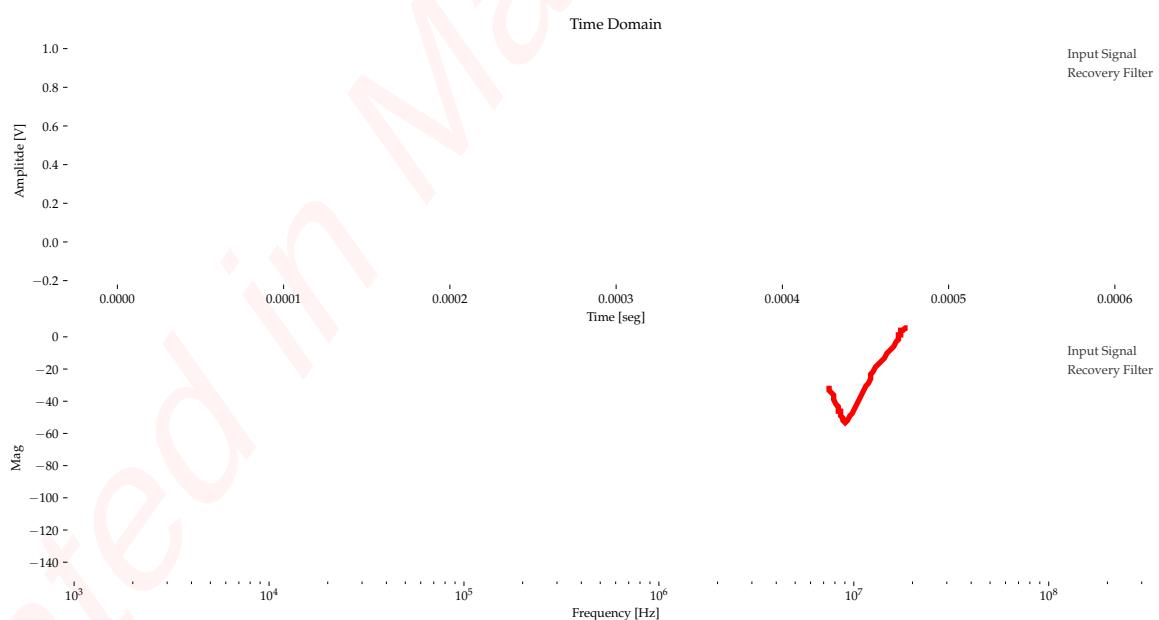


FIGURA 51: Simulación Spice.  $f_s = 45\text{kHz}$ ,  $f_{in} = 5.5\text{kHz}$ , DC = 50 %

La señal cuadrada empezo a manifestar problemas de aliasing para la siguiente configuración de parámetros:

$$\begin{cases} f_s = 45 \text{kHz} \\ duty = 50 \% \\ f_{in} = 5.5 \text{kHz} \end{cases} \quad (66)$$

## 6. Remuestreo

Se procedió a realizar mediciones de la señal descripta en la ecuación 67, con un muestreo de Sample and Hold y posteriormente un remuestreo de la señal con la llave analógica. Para esto, se utilizó una frecuencia de sampleo  $f_s = 50 \text{ kHz}$ , y un duty cycle de 25 %. Además, para mantener sincronizados el modulo de Sample and Hold con el de la llave analógica, se les mando la misma señal, pero en contra fase para cada modulo.

$$X_{AM} = A_{MAX} \left( \frac{1}{2} \cos(2\pi(1.8f_i)t) + \cos(2\pi(2f_i)t) + \frac{1}{2} \cos(2\pi(2.2f_i)t) \right) \quad \checkmark \quad (67)$$

Debido a que la señal muestreada por la llave analógica se da cuando el sample and hold se encuentra manteniendo un valor fijo, esto resulta ser un muestreo instantáneo, por lo tanto, la señal se puede describir como la ecuación .

$$x_s(t) = \left[ x(t) \left( \sum_{i=-\infty}^{\infty} \delta(t - T_s) \right) \right] * \Pi \left( \frac{t}{\tau} \right) \quad \checkmark \quad (68)$$

Donde  $x(t)$  es la señal de entrada y  $x_s(t)$  es la señal después del muestreo instantáneo,  $T_s$  es el período de sampleo y  $\tau$  es el ancho de la ventana. Al aplicar la transformada de Fourier a la expresión anterior, se obtiene:

$$X_s(f) = \left( \sum_{k=-\infty}^{\infty} X(f - kf_s) \right) f_s \tau \operatorname{sinc}(f\tau) \quad \checkmark \quad (69)$$

Como se puede ver en la ecuación 69, la el espectro en frecuencia queda deformado por una sinc, lo cual es un problema. Para solucionarlo existen 2 límites, el primero es hacer tender el  $\tau$  a infinito, y así llegar a una delta, sin embargo, se produciría una pérdida de potencia a la salida, lo cual no es lo ideal. El otro límite es hacer tender  $\tau$  a 0 y así aumentar el ancho de la sinc, no obstante el problema que surge será que comenzaran a aparecer repeticiones del espectro que antes se encontraban atenuadas por la sinc. Por lo tanto, se debe llegar a una solución de compromiso entre los 2 mundos. Para esto, se llegó a que una buena solución posible es muestrear a los valores dichos a principios de esta sección, es decir  $f_s = 50 \text{ kHz}$  y un DC de 25 %.

Los resultados obtenidos para la señal de salida sin el filtro recuperador son los que se observan en las figuras 52 y 53. Al agregarle el filtro recuperador a la salida, se obtuvo lo que se puede ver en las figuras 54 y 55.



FIGURA 52: Simulación Teórica de la señal sin el filtro recuperador



FIGURA 53: Simulación real de la señal sin el filtro recuperador



FIGURA 54: Simulación Teórica de la señal con el filtro recuperador

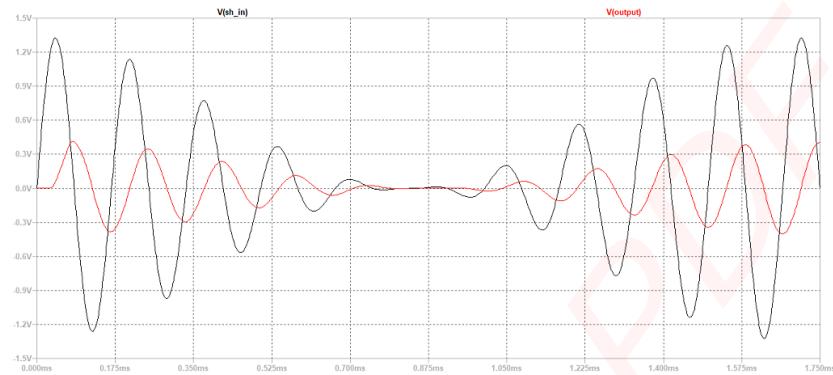


FIGURA 55: Simulación real de la señal con el filtro recuperador

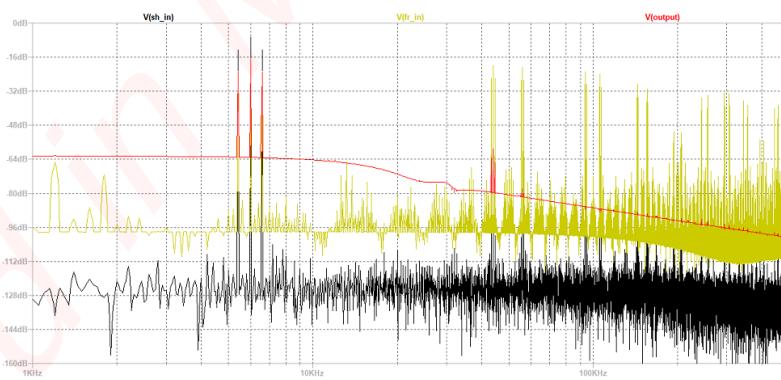


FIGURA 56: Espectro de las señales simuladas, la negra es la señal de entrada, la amarilla sin el filtro recuperador y la roja con el filtro recuperador

## 7. Muestreo Sub Nyquist

### 7.1. Introducción

Las señales pasa-banda son importantes en una gran variedad de ámbitos como el naval, óptica, radas, sonar, comunicaciones, señales biomédicas, señales de medición de potencia y, instrumentación general como los osciloscopios de muestreo. Todas estas señales con su ruido correspondiente necesitan ser muestreadas para un posterior procesamiento digital de las mismas. Si el muestreo se toma según los límites pre establecidos por Nyquist que involucra una frecuencia de sampleo mayor o igual al doble de la máxima frecuencia de la señal original, podemos encontrar limitaciones en el procesamiento dado que muchas portadores de las señales antes mencionadas, se encuentran a frecuencia muy alta, lo cual supone un límite tecnológico para llevar a cabo el proceso. Afortunadamente para señales de este tipo, se puede demostrar que la tasa de muestreo depende solamente del ancho de banda de la señal, no de las frecuencias involucradas en todo el espectro. En primer lugar definiremos una expresión para las señales pasabanda que nos permita demostrar el teorema de muestreo correspondiente. Luego obtendremos las frecuencias de muestreo en función de la cantidad de repeticiones que nos permitan distinguir la señal sin aliasing. Finalmente presentaremos las correspondientes simulaciones.

### 7.2. Representación compleja de envolvente

**Teorema.** Cualquier señal física pasabanda puede ser representada por:

$$v(t) = \operatorname{Re} [g(t) e^{j\omega_c t}] \quad (70)$$

Donde  $g(t)$  es la envolvente compleja de  $v(t)$  y,  $f_c$  es la frecuencia portadora asociada a la misma.<sup>10</sup>

Si tomamos a la función  $g(t)$  como compleja podemos obtener una expresión equivalente.

$$g(t) = x(t) + jy(t) \rightarrow v(t) = x(t) \cdot \cos(\omega_c t) - y(t) \cdot \sin(\omega_c t)$$

Cabe destacar que ambas señales ( $x(t)$ ) y ( $y(t)$ ) son de banda base y, exceptuando a  $g(t)$ , son todas reales. Para demostrar lo dicho anteriormente debemos definir a

---

<sup>10</sup>COUCH, Leon W. II. *Digital and Analog Communication Systems* - 5th.Ed Pag.228

nuestra señal original por su serie compleja de Fourier en donde:

$$\left. \begin{array}{l} \forall t \\ T_0 \rightarrow \infty \end{array} \right\} \rightarrow v(t) = \sum_{n=-\infty}^{n=\infty} C_n e^{jn\omega_0 t}, \omega_0 = \frac{2\pi}{T_0}$$

Dado que tenemos una señal física real, las componentes de Fourier negativas son iguales a las conjugadas positivas ( $C_{-n} = C_n^*$ ). Tomando el valor real obtenemos la siguiente expresión.

$$v(t) = C_0 + 2 \cdot \sum_{n=1}^{n=\infty} \operatorname{Re}[C_n] e^{jn\omega_0 t}$$

Tomando en cuenta que es una señal pasabanda,  $C_0$  debería tener una valor nulo. Además, agregándole  $f_c$  a la expresión llegaríamos al resultado esperado.

$$v(t) = \operatorname{Re} \left[ \left( 2 \cdot \sum_{n=1}^{n=\infty} C_n e^{j(n\omega_0 - \omega_c)t} \right) e^{j\omega_c t} \right] \rightarrow g(t) \equiv 2 \cdot \sum_{n=1}^{n=\infty} C_n e^{j(n\omega_0 - \omega_c)t}$$

Esto comprueba que tenemos una señal pasabanda  $v(t)$  con un espectro concentrado en  $f = f_c$ , donde los coeficientes de Fourier ( $C_n$ ) no se anulan para valores de  $n$  en el rango  $\pm nf_0 \approx f_c$ . Sin embargo ( $g(t)$ ) tiene un espectro concentrado cerca de  $f = 0$ , lo que la convierte en una señal de banda base compleja en el tiempo.



### 7.3. Teorema de muestreo pasabanda

**Teorema.** Si una forma de onda pasabajo real tiene un espectro no nulo sobre un intervalo de frecuencia  $f_1 < |f| < f_2$  donde el ancho de banda de transmisión  $B_T$  está determinado absolutamente por  $B_T = f_2 - f_1$ , entonces la forma de onda puede ser reproducida por valores muestreados, si la tasa de muestreo es

$$f_s \geq 2 \cdot B_T$$

<sup>11</sup> Si tomamos en cuenta que todas las señales pasabanda pueden ser representada por su representación canónica, podemos definir  $f_c$  como la frecuencia central del pasabanda, cuyo valor es  $f_c = \frac{f_2+f_1}{2}$ . Se puede observar que tanto  $x(t)$  como  $y(t)$  son señales de banda base cuyo ancho de banda están limitados a  $B = \frac{B_T}{2}$ . Por lo tanto de la teoría de muestreo ideal de señales en banda base, la frecuencia de muestreo necesaria para

<sup>11</sup>COUCH, Leon W. II. *Digital and Analog Communication Systems* - 5th.Ed.Cap.4-6

representar estas señales es  $f_b \geq 2 \cdot B = B_T$ .

$$v(t) = \sum_{n=-\infty}^{n=\infty} \left[ x\left(\frac{n}{f_b}\right) \cos(\omega_c t) - y\left(\frac{n}{f_b}\right) \sin(\omega_c t) \right] \cdot \left[ \frac{\sin\left(\pi f_b \left(t - \frac{n}{f_b}\right)\right)}{\pi f_b \left(t - \frac{n}{f_b}\right)} \right] \quad (71)$$

Como se puede observar, tenemos dos valores muestrados reales independientes  $x\left(\frac{n}{f_b}\right)$  y  $y\left(\frac{n}{f_b}\right)$  por cada muestra tomada, lo que nos indica que la frecuencia de muestreo es el doble de la frecuencia necesaria para representar cada función por separado ( $f_s = 2f_b$ ). Para obtener dichas variables, las funciones trigonométricas que las acompañan deben anularse según sea el caso  $x(t)$  o  $y(t)$ . La frecuencia central del pasabanda usualmente es mucho mayor que el ancho de banda de las señales de banda base que lo representan ( $f_c \gg B_T$ ), por lo tanto podemos lograr que si nos paramos en punto  $t = \frac{n}{f_b} + \Delta t$  se anule alguna de las funciones trigonométricas solo si  $\Delta t$  es lo suficientemente pequeño con respecto al otro miembro. Esta situación puede establecerse por las diferencias que existen entre  $f_c$  y  $f_b$  discutidas en el párrafo anterior. Las señales  $x\left(\frac{n}{f_b}\right)$  y  $y\left(\frac{n}{f_b}\right)$  pueden ser individualmente sampleadas a una tasa  $f_b$  y, se puede observar que la tasa de muestreo equivalente sigue siendo  $f_s = 2f_b \geq 2B_T$ .

## 7.4. Muestreo natural y muestreo con S&H

La ecuación mostrada anteriormente (71) corresponde a como veríamos la señal si el muestreo aplicado es ideal. Sin embargo en las simulaciones, el muestreo por llave analógica solamente nos crea un muestreo del tipo natural, mientras que el muestreo por S&H nos especifica un muestreo instantáneo.

### Muestreo Natural

**Definición.**

$$F(\omega) = \frac{A\tau}{T} \times \sum_{n=-\infty}^{n=\infty} \text{sinc}\left(\frac{n\tau\omega_S}{2}\right) \cdot \mathcal{F}[f(t)](\omega - n\omega_S) \quad (72)$$

Funciones cuya suma dan la función total observada.

$$F_1(\omega) = \frac{A_S A_{MAX} \tau \pi}{2T} \times \sum_{n=-\infty}^{n=\infty} \text{sinc}\left(\frac{n\tau\omega_S}{2}\right) \cdot [\delta(\omega - 1.8\omega_p - n\omega_S) + \delta(\omega + 1.8\omega_p - n\omega_S)] \quad (73)$$

$$F_2(\omega) = \frac{A_S A_{MAX} \tau \pi}{T} \times \sum_{n=-\infty}^{n=\infty} \text{sinc}\left(\frac{n\tau\omega_S}{2}\right) \cdot [\delta(\omega - 2\omega_p - n\omega_S) + \delta(\omega + 2\omega_p - n\omega_S)] \quad (74)$$

$$F_3(\omega) = \frac{A_S A_{MAX} \tau \pi}{2T} \times \sum_{n=-\infty}^{n=\infty} \text{sinc}\left(\frac{n\tau\omega_S}{2}\right) \cdot [\delta(\omega - 2.2\omega_p - n\omega_S) + \delta(\omega + 2.2\omega_p - n\omega_S)] \quad (75)$$

$$F(\omega) = F_1(\omega) + F_2(\omega) + F_3(\omega) \quad (76)$$

Muestreo instantáneo

Definición.

$$F(\omega) = \frac{A\tau}{T} \times \sum_{n=-\infty}^{n=\infty} \text{sinc}\left(\frac{\tau\omega}{2}\right) \cdot \mathcal{F}[f(t)](\omega - n\omega_S) \quad (77)$$

Funciones cuya suma dan la función total observada.

$$F_1(\omega) = \frac{A_S A_{MAX} \tau \pi}{2T} \times \sum_{n=-\infty}^{n=\infty} \text{sinc}\left(\frac{\tau\omega}{2}\right) \cdot [\delta(\omega - 1.8\omega_p - n\omega_S) + \delta(\omega + 1.8\omega_p - n\omega_S)] \quad (78)$$

$$F_2(\omega) = \frac{A_S A_{MAX} \tau \pi}{T} \times \sum_{n=-\infty}^{n=\infty} \text{sinc}\left(\frac{\tau\omega}{2}\right) \cdot [\delta(\omega - 2\omega_p - n\omega_S) + \delta(\omega + 2\omega_p - n\omega_S)] \quad (79)$$

$$F_3(\omega) = \frac{A_S A_{MAX} \tau \pi}{2T} \times \sum_{n=-\infty}^{n=\infty} \text{sinc}\left(\frac{\tau\omega}{2}\right) \cdot [\delta(\omega - 2.2\omega_p - n\omega_S) + \delta(\omega + 2.2\omega_p - n\omega_S)] \quad (80)$$

$$F(\omega) = F_1(\omega) + F_2(\omega) + F_3(\omega) \quad (81)$$

## 7.5. Obtención de las frecuencias

$$X_C(t) = A_{MAX} \cdot \left[ \frac{1}{2} \cdot \cos(2\pi \cdot 43.2[KHz] \cdot t) + \cos(2\pi \cdot 48[KHz] \cdot t) + \frac{1}{2} \cdot \cos(2\pi \cdot 52.8[KHz] \cdot t) \right] \quad (82)$$

Hasta este punto hemos comprobado que la señal puede reproducirse si tomamos muestras a una tasa del doble del ancho de banda de la misma, que corresponde una frecuencia menor que la de Nyquist. Dado que el filtro recuperador de encuentra desactivado, la señal de salida mostrará las diferentes alias que se forman como respuesta al proceso. Para evitar el efecto de aliasing, debemos definir el rango de muestreo que depende de la frecuencia central de la señal original y el ancho de banda de la misma. u

$$\begin{aligned} B &= f_{max} - f_{min} \\ f_c &= \frac{f_{max} + f_{min}}{2} \\ f_{s_{min}} &= \frac{2f_c + B}{m+1} \\ f_{s_{max}} &= \frac{2f_c - b}{m} \end{aligned} \quad (83)$$

$m$  : cantidad de imágenes

Las ecuaciones propuestas se determina mediante un estudio de la disposición de los espectros alias en toda la banda espectral.<sup>12</sup>

Imágenes	Máxima	Mínima	Optima
1	86.40[Khz]	52.80[KHz]	52.80[KHz]
2	43.20[Khz]	35.20[KHz]	43.20[KHz]
3	28.8[Khz]	26.40[KHz]	26.40[KHz]
4	21.60[Khz]	21.12[KHz]	21.60[KHz]
5	17.28[Khz]	17.60[KHz]	—

TABLA 8: Limites para las frecuencias de muestreo

Para establecer la frecuencia de muestreo óptima se estableció como condición que las repeticiones de los espectros resultantes del muestreo de la señal pasa-banda no se superpongan entre sí, ni con el espectro de la señal original. Para ello, en primera instancia se realizaron simulaciones para observar los espectros resultantes.

<sup>12</sup>VAUGHAN, Rodney G.,SCOTT, Neil L.,WHITE, D. Rod. *The Theory of Bandpass Sampling - IEEE Transaction on Signal Processing - September 1991.*

## 7.6. Simulación Entorno de Simulación Python

Se utilizó el entorno de simulación para generar la señal modulada en amplitud y obtener la señal resultante y su respectivo espectro en cada punto del circuito simulado, para los siguientes casos de señal de entrada:

- a. Muestreo natural, para  $f_{in} = 0.8f_p$ ,  $f_s$  óptimo, Duty Cycle 25 %
- b. Muestreo natural, para  $f_{in} = 0.8f_p$ ,  $f_s$  óptimo, Duty Cycle 5 %

La señal modulada se generó a partir de la siguiente expresión

$$x_{modulada} = (kx_m(t) + 1)x_p(t) \quad (84)$$

Donde  $x_m(t)$  es la señal moduladora y  $x_p(t)$  es la señal portadora (carrier), dos señales cosenoidales de frecuencias  $f_m$  y  $f_c$  respectivamente. El factor  $k$  es el índice de modulación. Siendo dato  $f_p = 30\text{kHz}$  (la frecuencia determinada para la banda pasante del filtro Anti Alias), entonces los parámetros que caracterizan a la señal AM tienen los siguientes valores:

$$\begin{cases} f_c = 2f_{in} = 2(0.8f_p) = 48\text{kHz} \\ f_m = 0.2f_{in} = 0.2(0.8f_p) = 4.8\text{kHz} \end{cases} \quad (85)$$

Se simularon y se graficaron las señales y su espectro a la salida de la llave analógica, tomando en cada caso inciso la señal mínima, máxima y la señal media del caso  $m = 2$  de la Tabla 8.

### 7.6.1. $f_s = 35.2[\text{kHz}]$

Para el caso de la frecuencia correspondiente al límite inferior del rango de frecuencias aptos para muestreo sub Nyquist (35.2kHz) se observa en las Figuras 57 y 58 que los espectros de la primer y la segunda repetición están superpuestos. El pico correspondiente a la frecuencia superior de la primer repetición se superpone con el pico correspondiente a la frecuencia inferior de la segunda repetición.

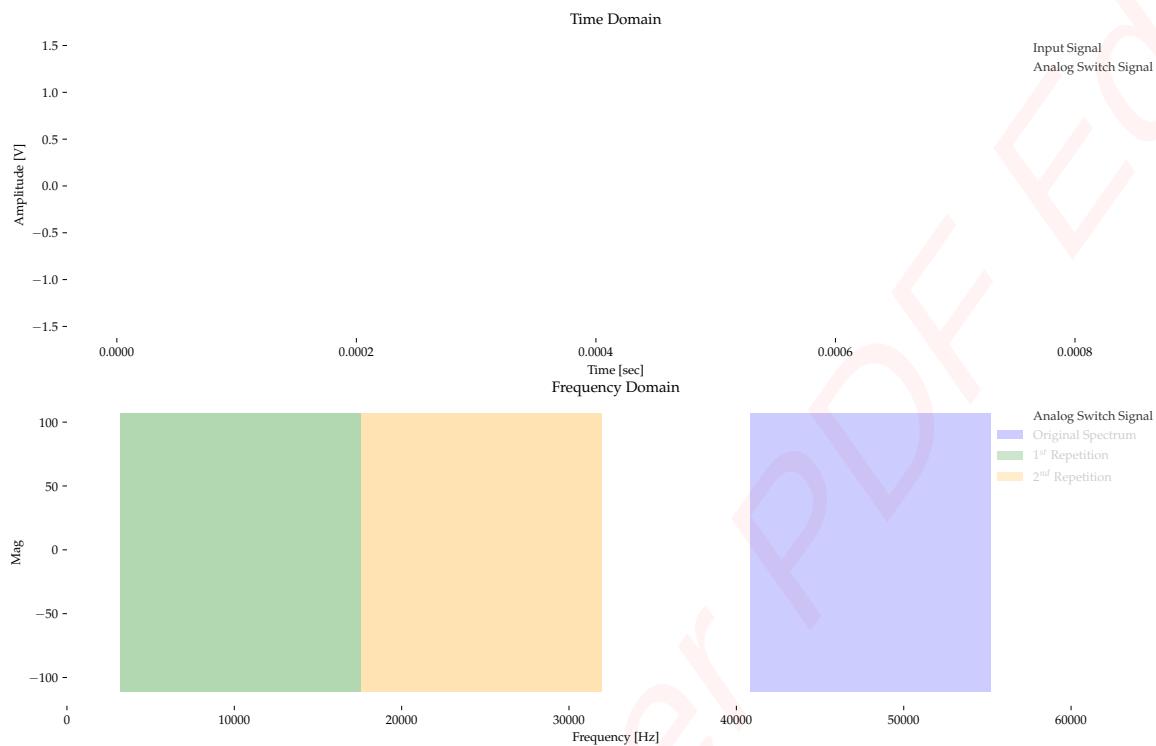


FIGURA 57: Simulación muestreo natural a 35.2kHz. Duty 25 %



FIGURA 58: Simulación muestreo S&H a 35.2kHz. Duty 5 %

### 7.6.2. $f_s = 43.2[\text{KHz}]$

En este caso, de forma similar al caso de  $f_s = 35.2[\text{KHz}]$ , hay superposición de espectros. A diferencia del caso anterior, ahora la superposición se da entre el espectro de la segunda repetición y el de la señal original. La componente de frecuencia superior correspondiente a la segunda repetición se superpone con la componente de frecuencia inferior del espectro de la señal original. La superposición se aprecia en las Figuras 59 y 60



FIGURA 59: Simulación muestreo natural a 43.2kHz. Duty 25 %

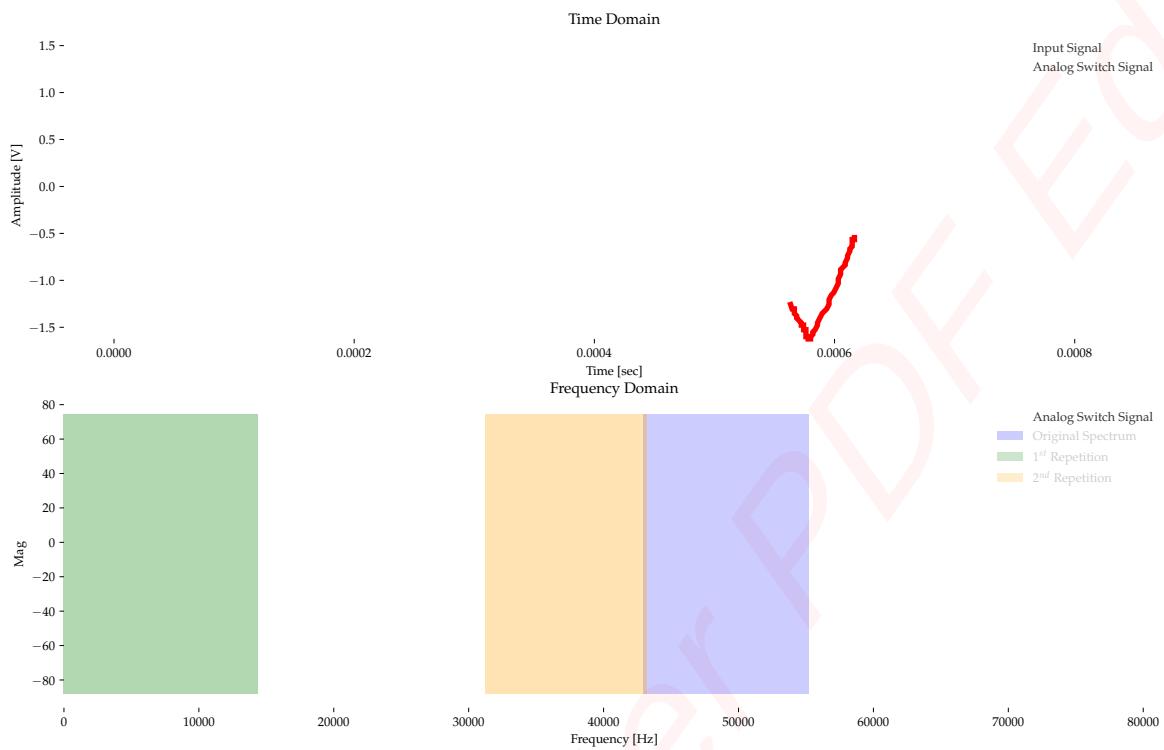


FIGURA 60: Simulación muestreo s&H a 43.2kHz. Duty 5 %

### 7.6.3. $f_s = 39.2[\text{KHz}]$

Finalmente se tomó la frecuencia de muestreo intermedia entre los límites del rango de frecuencias aptas para muestreo sub Nyquist, de forma que el espectro resultante no presenta superposición, tal como se observa en las figuras 61 y 62



FIGURA 61: Simulación muestreo natural a 39.2kHz. Duty 25 %



FIGURA 62: Simulación muestreo S&amp;H a 39.2kHz. Duty 5 %

## 7.7. Simulación LTspice

Se realizaron las mismas simulaciones en el modelo del circuito implementado con la herramienta de simulación de circuitos LTspice. Debido a que el circuito impreso no fue implementado físicamente, se remplaza el equivalente a las mediciones del mismo por las simulaciones presentadas en este apartado.

Las figuras 63, 64 y 65 muestran la señal y su respectivo espectro para el caso de muestreo natural con duty cycle de 25 %, para las 3 frecuencias de muestreo mencionadas en el apartado anterior. Se observa que la distribución del espectro coincide con los espectros obtenidos mediante la simulación realizada en el entorno de simulación de Python.



FIGURA 63: Simulación muestreo natural a 35.2kHz. Duty 25 %



FIGURA 64: Simulación muestreo natural a 39.2kHz. Duty 25 %

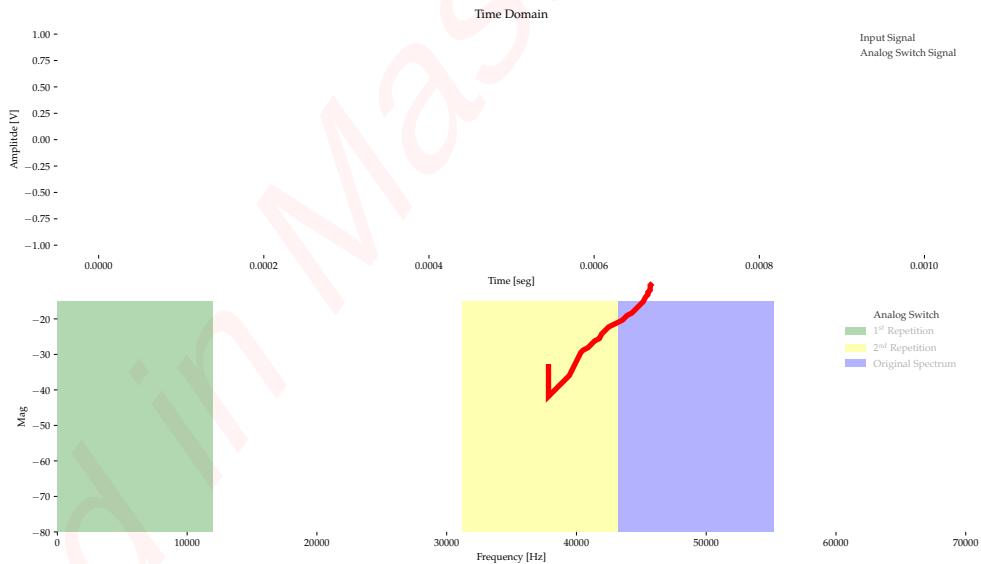


FIGURA 65: Simulación muestreo natural a 43.2kHz. Duty 25 %

De la misma forma, se muestra en las figuras 66, 67 y 66 los espectros resultantes del muestreo realizado utilizando el módulo de Sample & Hold, con un duty cycle de 5%.

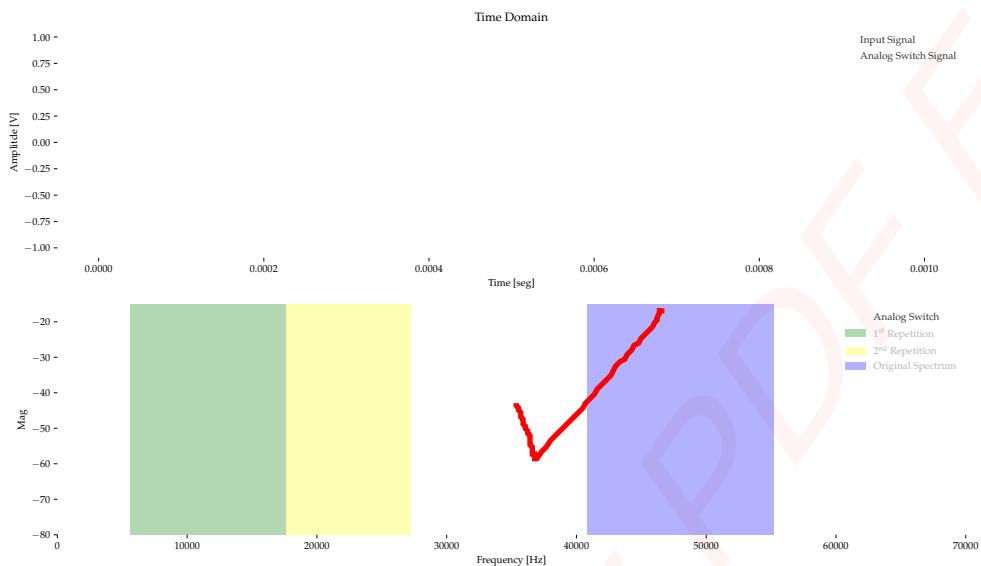


FIGURA 66: Simulación muestreo S&H a 35.2kHz. Duty 5 %



FIGURA 67: Simulación muestreo S&H a 39.2kHz. Duty 5 %

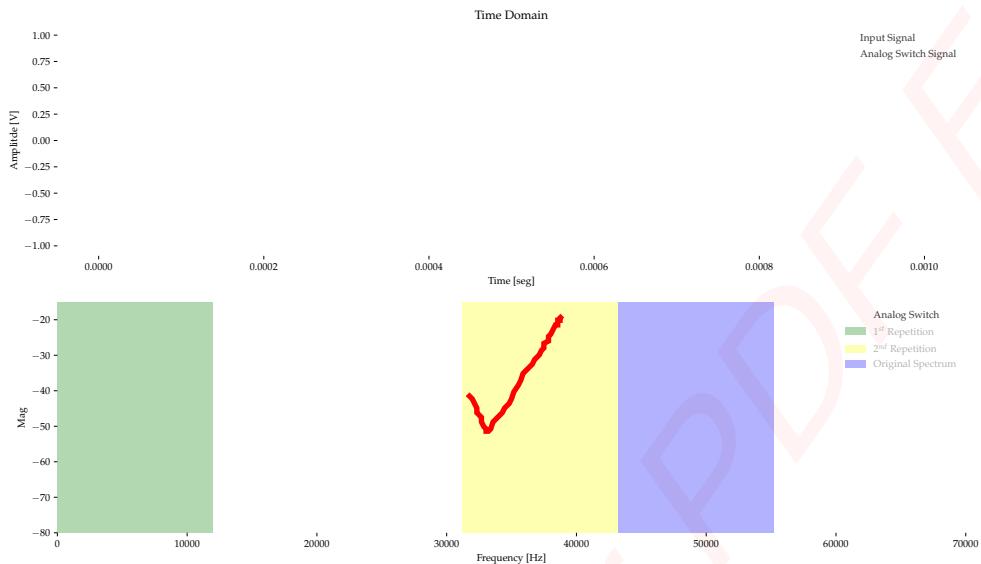


FIGURA 68: Simulación muestreo S&H a 43.2kHz. Duty 5 %

## 7.8. Conclusión

Se puede observar claramente que el valor del duty influye en la energía de la señal resultante y en el ancho de la función sinc que modela los espectros. Podemos ubicar la cantidad de imágenes repetidas que concuerdan con las frecuencias elegidas. Desde el punto de vista del muestreo podemos distinguir fielmente los diferentes tipos si tomamos en cuenta la cantidad de espectros de la señal de entrada que hay dentro del lóbulo principal antes de llegar al cero. Dado que el ancho de banda de las trigonométricas es similar, observamos una cantidad de frecuencias mayor de las mismas dentro del lóbulo principal de la sinc, por lo que el espectro resultante posee un lóbulo muchas más grande que en el muestreo instantáneo.



Nota Los graficos no pude verlos por un probable tema de compatibilidad del editor asi que los mire en el documento original

## 8. Consideraciones: Diseño del PCB

En sistemas lineales, la tierra es la referencia contra la cual se compara la señal. También es el camino de retorno de la corriente de la fuente de tensión. Un mal manejo de la tierra en un circuito de precisión puede afectar el rendimiento del sistema.

Los circuitos digitales, al contar con altas velocidades y cambios abruptos de tensión, poseen componentes de frecuencia elevadas. Este hecho causa que la impedancia del circuito se vuelva relevante. Para reducir la impedancia de las vías, puede aumentarse su ancho y pueden implementarse planos de masa para el retorno. También debe tenerse en cuenta que por las altas frecuencias digitales puede existir *crosstalk* entre dos pistas digitales contiguas. ✓

Compartir un plano de masa para un circuito digital y analógico puede causar interferencia. Un ejemplo de esta interferencia es la pérdida de referencia de tierra para los comparadores y otros dispositivos, ya que la tensión de tierra se ve alterada por el ruido digital. Sin embargo, es conveniente evitar la separación de planos para evitar grandes espiras de corriente, considerando que todos los retornos comunes deben pasar por un único punto donde los planos están conectados. ✓

Puede evitarse la separación de los planos si se tiene en cuenta la ubicación de las vías: los retornos de las señales digitales, de alta frecuencia, naturalmente buscan el camino de menor impedancia. Este es el que está inmediatamente al lado de la vía de la señal. Por lo tanto, si se usan vías cortas en relación a su ancho y se dispone de un plano de masa adyacente ininterrumpido, el ruido digital no afecta otras zonas del circuito de forma notable. Si se interrumpe el plano de masa, el retorno de la señal posiblemente recorra una espira en la placa, lo que en el caso de las señales digitales genera radiación y en el caso de las analógicas, susceptibilidad al mismo. ✓

Si no se puede evitar la separación, se recomienda unir los planos en un "puente" por donde además pasen todas las vías del sector analógico al digital. De esta manera, se generan caminos de retorno adyacentes a las señales y se minimiza el largo de la espira y los efectos adversos que esta genera. ✓

En el circuito presentado, no existe una sección de procesamiento digital, por lo que estas consideraciones no fueron necesarias. ✓

Comentarios: -PCB Falta conector de alimentacion imposible ver ruteo de alimentaciones  
ver siguiente pagina

Muy bien simulacion en spice

Simulacion teorica OK

## 9. Conclusión

Habiendo atravesado todos los aspectos referentes al diseño del sistema propuesto por la consigna, se desprende como observación principal las dificultad a la implementación que implican las limitaciones arrojadas por el teorema de muestreo. En primer lugar la dificultad de realizar una apropiada calibración de los parámetros de muestreo y de los filtros involucrados para que el sistema pueda adaptarse de forma adecuada a un rango amplio y variado de señales de entrada.

También es destacable el nivel de complejidad adicional que implica el diseño del circuito impreso para sistemas que involucran señales tanto analógicas como digitales. En el caso del presente trabajo no fue necesario realizar la impresión física de la placa pero se tuvieron en cuenta las consideraciones de diseño pertinentes, las cuales como se mencionó, elevaron el nivel de complejidad de la tarea.

Es de destacar la utilidad del entorno de simulación desarrollado, ya que proporcionó una forma ágil de probar los parámetros del sistema sin la necesidad de plasmarlos en el circuito real, lo cual conllevaría un tiempo mayor de implementación.

Donde esta el conector de alimentacion ????????

