



Benjamin UWIZEYE

□ 74 rue Camille Desmoulins 94230
Cachan

✉ benjaminuwizeye@gmail.com

☎ +33 6 05 70 43 90

□ Permis B

Compétences

1. Gestion de projet :
 - Méthode agile.
2. Analyse de données avec Python & Apprentissage automatique.
3. Conception de circuits numérique
 - VLSI-CMOS
 - VHDL-FPGA
4. Programmation
 - Microcontrôleur stm32L4XX sous stmCubeIDE en C
 - Objet orienté (Java, Python)
 - Qt5, C++ GUI Development
 - HTML/CSS
5. Instrumentation
 - LabView
 - Traitement du signal_DSP
 - Matlab-Simulink
 - Capteurs sur Bus I2C_ CAN & régulation Embarquée sous MBED
6. CAO(Computer Aided Design)
 - Circuits : Altium Design
 - Modélisation Multiphysique COMSOL

Langues

- Anglais (Bac en système anglophone) : Courant
- Français : Courant

Centre d'intérêts

- Musique Piano
- Voyager (Belgium, Germany, USA, Dzair.)

Liens

- Twitter : @buwizeye
- LinkedIn : [@linkedin.com/in/uwzybeni](https://www.linkedin.com/in/uwzybeni)

Profil

Ingénieur Electronique embarqué & Informatique industrielle

Expériences professionnelles

- **Stage de fin d'étude : Etude d'une solution intelligence artificielle pour la maintenance prédictive de défaillance de pompe à vide de type load-lock destinée au marché des semi-conducteurs. / Pfeiffer Vacuum**
98 Avenue de Brogny, 74000 Annecy
De Février 2020 à Juillet 2020(5mois)
 - Programmation en C de la carte STEVAL_STWINKT1 basée sur le MCU stm32L4xx sous STM32cubeIDE pour récupérer en haute vitesse les données des capteurs.
 - Nettoyage et analyse des données avec python
 - Mettre en place un modèle AI avec tensorflow pour la prédiction de défaillance.
 - Implémentation de la solution AI directement sur la carte STEVAL_STWINKT1.
- **Projet M2 EEA-CIM : Conception et Validation d'un réseau des neurones (SOM : Self Organizing Map)/ Institut Jean Lamour**
Campus Artem, 2 allée André Guinier, 54011 Nancy
De septembre 2019 à Décembre 2019(4mois)

Description comportementale d'un réseau SOM en langage C/C++, le tester & le synthétiser en utilisant l'outil CtoS de la suite logiciel Cadence.
- **Projet M2 EEA-CIM : Montage d'un banc de test de dispositif piézoélectrique de déformation piézoélectrique / Institut Jean Lamour**
Campus Artem, 2 allée André Guinier, 54011 Nancy
De novembre 2018 à mars 2019(5mois)

Montage et implémentation d'un banc de test d'un dispositif piézoélectrique (film polymère) vibrant pour la récupération d'énergie électrique.
- **Projet M1 EEA-EMB : Conception d'un processeur jeu vidéo sur FPGA / Université de Lorraine** Campus des aiguillettes 54506 Vandœuvre-lès-Nancy
De novembre 2017 à mars 2018(5mois)

Description en VHDL d'un jeu video "Swing Copter" & l'implémenter sur la plateforme FPGA d'Altera de type Cyncone II : EP2C20F484C7.
- **Projet L3 : Réalisation d'un feu de trafic routier à base de circuits intégrés NE555 et CD4017 / Université Djillali Liabes de Sidi Bel Abbes.** Sidi Bel Abbès,
De Janvier 2016 à Juin 2016(6mois)

Formation

- **Master2 Capteurs Intelligents & Micro nanotechnologies / Institut Jean Lamour Campus Artem** Campus Artem, 2 allée André Guinier, 54011 Nancy
Depuis septembre 2018 à septembre 2020 :
 - Conception des circuits micro-électronique en technologie CMOS
 - Design de système de contrôle de production par réseaux de capteurs
 - Développement de nouveaux procédés pour l'élaboration de microsystemes.
- **Master1 Électronique Embarqué & Microsystèmes / Université de Lorraine** Campus Aiguillettes, 54506 Vandœuvre-lès-Nancy
De septembre 2016 à septembre 2018 :
 - Conception d'un circuit en partant de sa modélisation et simulation de haut niveau (VHDL, VHDL-AMS) jusqu'à la synthèse sur circuit FPGA ou ASIC sous CADENCE
 - Modélisation les signaux et systèmes de traitement électronique de l'information.
- **Licence Electronique / Université Djillali Liabes de Sidi Bel Abbes** Sidi Bel Abbès,
De septembre 2013 à septembre 2016 :
 - Electronique analogique, numérique de base & traitement de signaux.