

- Especificação do Trabalho Prático sobre Memória Cache-

1. Objetivo

Utilizando o simulador *SimpleScalar Sim-Cache* e os benchmarks mm e fft (que podem ser obtidos no Moodle da disciplina) simular a execução das aplicações sobre diversas configurações de cache indicadas. O intuito deste trabalho é verificar o impacto do mapeamento, tamanho do bloco e tamanho da cache no seu desempenho.

2. Descrição das tarefas

O sistema a ser modelado nas simulações é composto por duas caches, uma de instruções e outra de dados, cada uma com capacidade de 2 Kbytes. Este tamanho será fixo para todas as simulações, salvo quando explicitamente indicado o tamanho.

- a. Investigar a influência do tipo de mapeamento empregado (direto, associativo por conjunto e totalmente associativo)

Tendo-se em mente a **manutenção** dos mesmos tamanhos de cache para dados e instruções (2 Kbytes cada), a **manutenção** do tamanho do bloco, as associatividades indicadas abaixo complete a tabela abaixo (lembre-se que o tamanho total da cache é obtido através da seguinte expressão: $\text{assoc.} \times \text{n}^\circ \text{ conj} \times \text{tam_bloco}$ (em bytes):

mm

Nº Conj.	Tam. Bloco	Assoc.	LRU (l)	
			Icache (%)	Dcache (%)
64	32	1		
16	32	4		
8	32	8		
1	32	64		

fft

Nº Conj.	Tam. Bloco	Assoc.	LRU (l)	
			Icache (%)	Dcache (%)
64	32	1		
16	32	4		
8	32	8		
1	32	64		

- Considerando-se que as caches de dados e instruções estão separadas, qual a melhor combinação (em termos da menor taxa de *misses* obtida) entre cache de instruções e de dados?
- Qual o comportamento das duas caches quando do aumento da associatividade (e conseqüente diminuição do número de conjuntos)? Porque?

b. Investigar a influência da variação do tamanho do bloco no desempenho da cache

Mantendo-se fixa a política de substituição da cache (LRU) e a associatividade (1), completar a tabela abaixo realizando experimentos com as variações indicadas nas duas primeiras colunas:

mm

Nº Conj	Tam Bloco	Assoc.	Política	Icache (%)	Dcache (%)
64	8	4	LRU		
32	16	4	LRU		
8	64	4	LRU		

fft

Nº Conj	Tam Bloco	Assoc.	Política	Icache (%)	Dcache (%)
64	8	4	LRU		
32	16	4	LRU		
8	64	4	LRU		

- Qual o comportamento observado para as duas caches em termos de percentual de faltas nos acessos quando o tamanho do bloco cresce?
- Como você explicaria os comportamentos observados para as caches de instruções e de dados separadamente?
- Qual é o melhor tamanho de bloco para a cache de instruções e para a cache de dados? É o mesmo tamanho de bloco? Se não, porque?
- Levando em conta todas as execuções das letras a e b, qual a melhor configuração de cache? Porquê?

c. Investigar a influência do tamanho total da cache

Para este experimento, o tamanho da cache será aumentado de 2 para 4, 8, 16 e 32 Kbytes. A primeira tabela mostra o aumento da cache em um mapeamento direto, a segunda tabela a mostra este crescimento em uma cache associativa por conjunto 4 e a terceira com um mapeamento totalmente associativo.

mm

Tamanho Total	nº conjuntos	Tam. Bloco	Assoc	Política	Icache (%)	Dcache (%)
2k	32	16	4	LRU		
16k	256	16	4	LRU		
32k	512	16	4	LRU		

fft

Tamanho Total	nº conjuntos	Tam. Bloco	Assoc	Política	Icache (%)	Dcache (%)
2k	32	16	4	LRU		
16k	256	16	4	LRU		
32k	512	16	4	LRU		

- Qual o melhor tamanho de cache para cada benchmark? Este tamanho é valido para cache de instruções e dados?

OBS1.: O número máximo de instruções a serem simuladas é de 40 milhões (-max:inst 40000000).

OBS2.: Utilizar somente caches de dados e instruções de nível 1 (dl1 e il1).

3. Prazo de entrega: 10/07/2017

4. Material a ser entregue

Submeter, unicamente através do moodle, um arquivo com este formato <nome_do_aluno>-<numero de matricula>.formato (Formatos aceitos: DOC/PDF)

5. Instruções para execução da simulação (Linux e Windows/Cygwin)

Para utilizar o simulador, utilize o seguinte comando (esteja dentro do diretório onde está o simulador sim-cache):

```
./sim-cache -redir:sim <dir_bench>/nome_bench.txt -cache:il1 <config> -  
cache:dl1 <config> <dir_bench>/nome_bench.ss
```

onde:

redir:sim = redireciona os resultados da simulação para o arquivo txt especificado (nome_bench.txt);

<config> = parâmetros de configuração da cache (dados e instruções);
<dir_bench> = diretório onde está o benchmark e suas entradas.

O parâmetro **<config>**, que configura a cache, possui o formato abaixo:

<name>:<nsets>:<bsize>:<assoc>:<repl>

onde:

<name> = nome da cache sendo definida (il1 ou dl1) → deve ser único
<nsets> = número de conjuntos da cache
<bsize> = tamanho de cada bloco (em bytes)
<assoc> = associatividade da cache (deve ser potência de 2)
<repl> = política de reposição da cache ('l' = LRU, 'f' = FIFO e 'r' = aleatória)

sendo o tamanho da cache o produto

<nsets> X <bsize> X <assoc>

Os valores-padrão usados no Sim-Cache são os seguintes:

L1 instruction cache: il1:256:32:1:1 (8 KB)

L1 data cache: dl1:256:32:1:1 (8 KB)

DICA1: é interessante a criação de scripts e organização em diretórios para cada uma das configurações para a execução deste trabalho, pois assim ganha-se tempo na execução do simulador.

DICA 2: Não copie o trabalho: Nota Individual = Nota trabalho/número de cópias

QUESITOS DE AVALIAÇÃO:

Organização- Peso 1

Clareza - Peso 1

Simulação - Peso 1

Gráficos - Peso 1

Explicação - Peso 6