Tutorial de Instalação do Cygwin e Uso Simulador Simplescalar

Roteiro

- Instalação
 - Instalando o Cygwin
 - Instalando o Simplescalar
- Usando o sim-outorder

O que é o Cygwin?

Cygwin is:

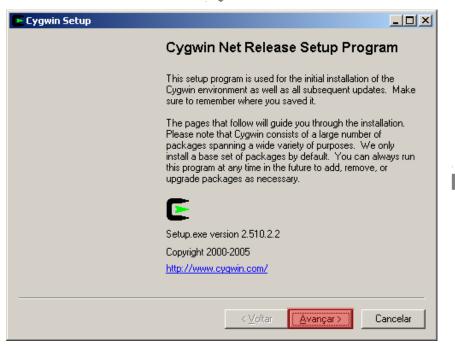
- coleção de ferramentas que fornece uma visão Linux no Windows.
- uma biblioteca DLL (cygwin1.dll) qe atua como uma API provendo, de forma transparente, funcionalidades Linux no Windows

Instalando o Cygwin (I)



Se estiver usando o Windows, baixe e execute o arquivo http://www.cygwin.com/setup.exe, senão vá para o slide 7.

2



Choose A Download Source
Choose whether to install or download from the internet, or install from files in a local directory.

Install from Internet (downloaded files will be kept for future re-use)

Download Without Installing

Install from Local Directory

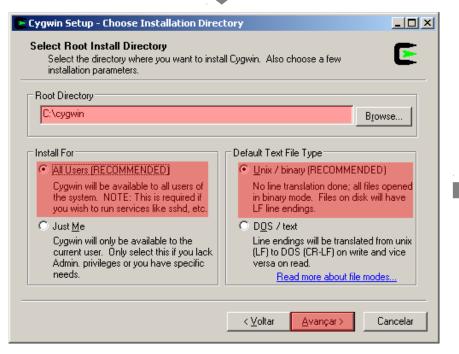
∠ Voltar △ Vançar > Cancelar

Avance.

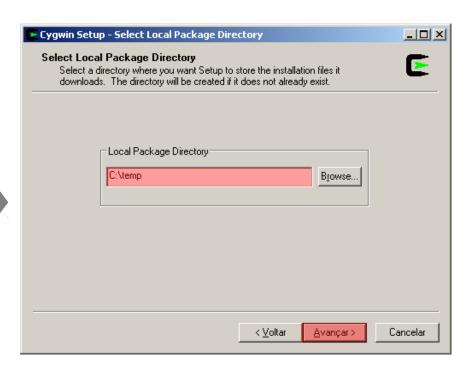
Selecione a opção "Install from Internet" e avance.

Instalando o Cygwin (II)

4



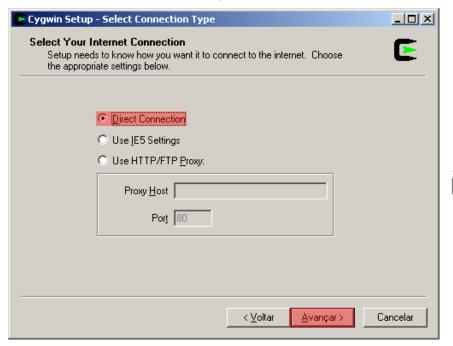
Informe a pasta de instalação, selecione as demais alternativas conforme a figura e avance.



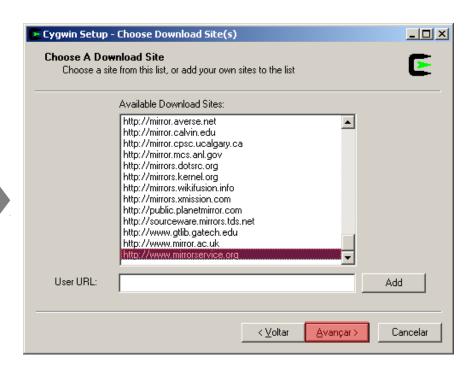
Especifique a pasta onde os arquivos temporarios deverão ser salvos e avance.

Instalando o Cygwin (III)





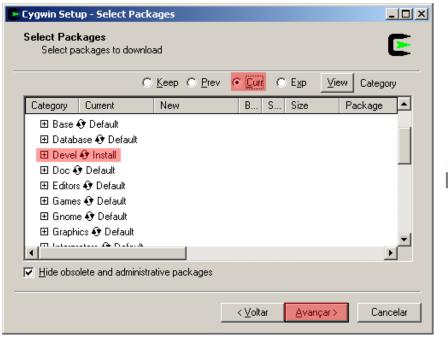
Escolha o tipo de conexão apropriado e avance.



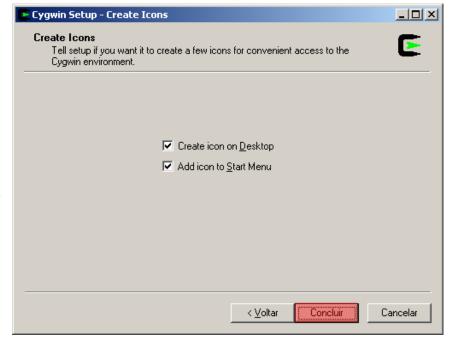
Especifique o mirror para fazer o download.

Instalando o Cygwin (IV)

8







Mude para "Install" o item "Devel" e avance.

Conclua a instalação.

Roteiro

- Instalação
 - Instalando o Cygwin
 - Instalando o Simplescalar
- Usando o sim-outorder

Simplescalar

- Conjunto de ferramentas
 - Compilador
 - Montador
 - Ligador
 - Simulador
 - Visualizador
- Provê simulação de programas de arquiteturas reais
- Opções:, execução out of order, branch predictor
- ISA disponíveis:
 - X86
 - SPARC
 - RISC RS6000(IBM)
 - Alpha
 - PA-RISC (HP)
 - PISA (Portable ISA) ~= MIPS

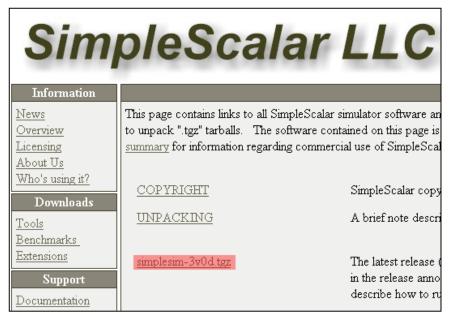
Instalando o Simplescalar (I)

1

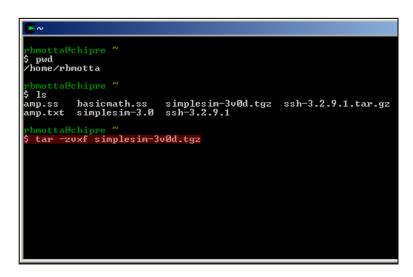
Acesse a página

http://www.simplescalar.com/tools.html.





Baixe o arquivo "simplesim-3v0d.tgz", salvando-o em C:\<pasta do Cygwin>\home\<nome do usuário>



Descompacte o arquivo usando o comando "tar –zvxf simplesim-3v0d.tgz".







Abra o Cygwin.

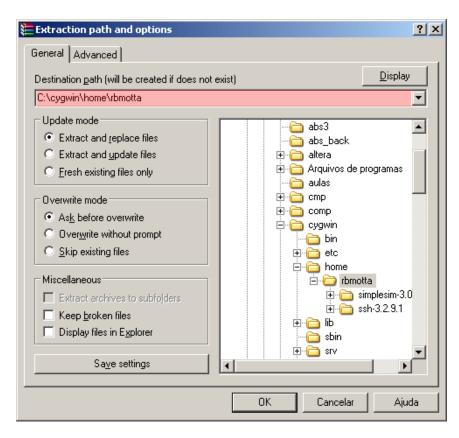
Instalando o Simplescalar (II)

5

```
~/simplesim-3.0
·bmotta@chipre 🐣
 1s
                          simplesim-3v0d.tgz
amp.ss
         basicmath.ss
         simplesim-3.0
                          ssh-3.2.9.1
amp.txt
  cd simplesim-3.0/
rbmotta@chipre ~/simplesim-3.0
 make config-pisa
rm -f config.h machine.h machine.c machine.
ln -s target-pisa/config.h config.h
ln -s target-pisa/pisa.h machine.h
ln -s target-pisa/pisa.c machine.c
In -s target-pisa/pisa.def machine.def
In -s target-pisa/loader.c loader.c
ln -s target-pisa/symbol.c symbol.c
ln -s target-pisa/syscall.c syscall.c
rm -f tests
ln -s tests-pisa tests
bmotta@chipre ~/simplesim-3.0
 make_
```

Acesse a pasta simplesim-3.0 e digite o comando "make config-pisa". Em seguida digite o comando "make".





Descompacte o arquivo de benchmarks em C:\<pasta do Cygwin>\home\<nome do usuário>

Sim-Outorder

- Mais complicado e detalhado simulador
- Suporta out-of-order execution
- Fornece relatórios de:
 - branch prediction
 - cache
 - Memória externa

Usando o sim-outorder (I)

O sim-outorder aceita os seguintes argumentos:

```
-fetch:ifqsize < number>
                          (define o tamanho da fila de instruções do fetch)
-bpred:<type> <number>
                           (configura o preditor de desvios)
-res:ialu <number>
                           (configura o número de ALU inteiras disponíveis)
                          (configura o número de MUL inteiros disponíveis)
-res:imult <number>
-res:memport <number>
                           (configura o número de portas de memória disponíveis)
-res:fpalu <number>
                          (configura o número de ALU ponto flutuante disponíveis)
-res:fpmult <number>
                           (configura o número de MUL ponto flutuante disponíveis)
-issue:inorder<true|false> (realiza a execução em ordem)
-max:inst <number>
                           (define o número de instruções máximo da simulação)
-redir:sim <file>
                          (redireciona resultado da simulação para arquivo)
```

Usando o sim-outorder (I)

O sim-outorder aceita os seguintes argumentos:

```
-fetch:ifqsize < number >
                          (define o tamanho da fila de instruções do fetch)
-bpred:<type> <number>
                           (configura o preditor de desvios)
-res:ialu <number>
                           (configura o número de ALU inteiras disponíveis)
                          (configura o número de MUL inteiros disponíveis)
-res:imult <number>
-res:memport <number>
                           (configura o número de portas de memória disponíveis)
-res:fpalu <number>
                          (configura o número de ALU ponto flutuante disponíveis)
-res:fpmult <number>
                           (configura o número de MUL ponto flutuante disponíveis)
-issue:inorder<true|false> (realiza a execução em ordem)
-max:inst <number>
                           (define o número de instruções máximo da simulação)
-redir:sim <file>
                          (redireciona resultado da simulação para arquivo)
```

Usando o sim-outorder (II)

- Utilizando o Branch Predictor:
 - -bpred:
 - nottaken
 - taken
 - perfect
 - bimod <table_size>

Usando o sim-outorder (IV)

Exemplo:

- Simular a execução de um determinado benchmark usando a seguinte configuração do processador:
 - 6 alus inteiras
 - Preditor bimodal com 2048 slots na tabela de predição

Tipo do Preditor de Desvios

./sim-outorder <u>-bpred:bimod 2048</u> -res:ialu 6 -redir:sim benchs/nome_bench/nome_bench.txt benchs/nome_bench/nome_bench.ss

Usando o sim-outorder (IV)

Exemplo:

- Simular a execução de um determinado benchmark usando a seguinte configuração de cache:
 - 6 alus inteiras
 - Preditor bimodal com 2048 slots na tabela de predição

Tipo do Preditor de Desvios

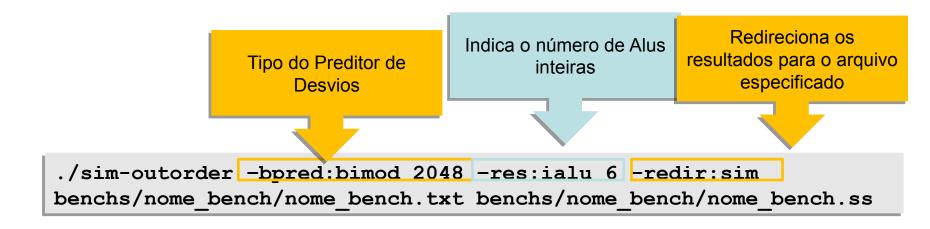
Indica o número de Alus inteiras

./sim-outorder -bpred:bimod 2048 -res:ialu 6 -redir:sim
benchs/nome_bench/nome_bench.txt benchs/nome_bench/nome_bench.ss

Usando o sim-outorder (IV)

Exemplo:

- Simular a execução de um determinado benchmark usando a seguinte configuração de cache:
 - 6 alus inteiras
 - Preditor bimodal com 2048 slots na tabela de predição



Analisando os Resultados

```
sim total insn
                              75760 # total number of instructions executed
                              30396 # total number of loads and stores executed
sim total refs
sim total loads
                              16522 # total number of loads executed
sim total stores
                         13874.0000 # total number of stores executed
sim total branches
                              12100 # total number of branches executed
                              43535 # total simulation time in cycles
sim cycle
sim IPC
                             1.3910 # instructions per cycle
                             0.7189 # cycles per instruction
sim CPI
```

Primeiro Trabalho

Simplescalar

Download na página do Simplescalar

Benchmarks

No moodle

mateus@inf.ufsm.br Sala 272 Anexo A

Sim-Cache

- Simulação de Cache
- Ideal para simulações rápidas de cache
- Aceita parametrização
 - Nivel 1 & 2 de cache de dados e instruções
 - Etc...
- Ideal para executar estudos em níveis altos de simulação, que não necessitam especificar o tempo de acesso a cache (latência da cache)

- O sim-cache aceita os seguintes argumentos:
 - -cache:dl1 <config> (configura a cache de DADOS de nível 1).
 - -cache:dl2 <config> (configura a cache de DADOS de nível 2).
 - -cache:il1 <config> (configura a cache de INSTRUÇÕES de nível 1).
 - -cache:il2 <config> (configura a cache de INSTRUÇÕES de nível 2).
 - -max:inst <number> (define o número de instruções da simulação)
 - -redir:sim <file> (redireciona resultado da simulação para arquivo)

- A configuração da cache (<config>) é formada pelos itens:
 - <name>:<nsets>:<bsize>:<assoc>:<repl>
- Esses itens significam:
 - <name> (nome da cache, deve ser único).
 - <nsets> (número de conjuntos da cache).
 - <bzise> (tamanho do bloco para a cache/tamanho da página para a TLB).
 - <assoc> (associatividade da cache em potência de 2).
 - <repl> (política de substituição { I | f | r }, onde I=LRU, f=LFU, R=randômico).
- O tamanho da cache é o produto de <nsets>, <bsize> e
 <assoc>.

Exemplo:

- Simular a execução de um determinado benchmark usando a seguinte configuração de cache:
 - 256 conjuntos
 - 32 blocos
 - Associatividade 4
 - Política de substituição LRU

Configuração da cache L1 de instruções (name=il1, nsets=256, bsize=32, assoc=4, repl=LRU)

Cache L2 de instruções desabilitada

```
./sim-cache -cache:ill ill:256:32:4:1 -cache:il2 none -cache:dl1 dl1:256:32:4:1 -cache:dl2 none -redir:sim <path>/arquivo.txt -max:inst 40000000 <path>/benchmark.ss
```

Exemplo:

- Simular a execução de um determinado benchmark usando a seguinte configuração de cache:
 - 256 conjuntos
 - 32 blocos
 - Associatividade 4
 - Política de substituição LRU

Configuração da cache L1 de dados (name=il1, nsets=256, bsize=32, assoc=4, repl=LRU)

Cache L2 de dados desabilitada

```
./sim-cache cache:ill ill:256:32 4:1 -cache:il2 none
-cache:dl1 dl1:256:32:4:1 -cache:dl2 none -redir:sim
<path>/arquivo.txt -max:inst 40000000 <path>/benchmark.ss
```

Exemplo:

- Simular a execução de um determinado benchmark usando a seguinte configuração de cache:
 - 256 conjuntos
 - 32 blocos
 - Associatividade 4
 - Política de substituição LRU

Redireciona a saída para um arquivo

```
./sim-cache -cache:ill ill:256:32:4:l -cache:ill one -cache:dll dll:256:32:4:l -cache:dll none -redir:sim <path>/arquivo.txt -max:inst 40000000 <path>/benchmark.ss
```

Exemplo:

- Simular a execução de um determinado benchmark usando a seguinte configuração de cache:
 - 256 conjuntos
 - 32 blocos
 - Associatividade 4
 - Política de substituição LRU

```
Número de instruções simuladas

./sim-cache -cache:i -cache:il2 none
-cache:dl1 dl1:256:32:4:1 - che:dl2 none -redir:sim
<path>/arquivo.txt -max:inst 40000000 <path>/benchmark.ss
```

Exemplo:

- Simular a execução de um determinado benchmark usando a seguinte configuração de cache:
 - 256 conjuntos
 - 32 blocos
 - Associatividade 4
 - Política de substituição LRU

```
./sim-cache -cache:ill ill:256:32:4:1 -cache:dll dll:256:32:4:1 -cache:dll none -red :sim <path>/arquivo.txt -max:inst 40000000 <path>/benchmark.ss
```

Analisando os Resultados

```
sim: ** simulation statistics **
                           40000000 # total number of instructions executed
sim num insn
                           15104353 # total number of loads and stores executed
sim num refs
                                 12 # total simulation time in seconds
sim_elapsed_time
                       3333333.3333 # simulation speed (in insts/sec)
sim inst rate
ill.accesses
                           40000000 # total number of accesses
ill.hits
                            34792404 # total number of hits
                             5207596 # total number of misses
ill misses
ill.replacements
                            5207564 # total number of replacements
ill writebacks
                                   0 # total number of writebacks
ill invalidations
                                   0 # total number of invalidations
ill.miss rate
                             0.1302 # miss rate (i.e., misses/ref)
ill.repl rate
                             0.1302 # replacement rate (i.e., repls/ref)
                             0.0000 # writeback rate (i.e., wrbks/ref)
ill.wb rate
                             0.0000 # invalidation rate (i.e., invs/ref)
ill.inv rate
dl1.accesses
                           15229737 # total number of accesses
dl1.hits
                           14061674 # total number of hits
dl1.misses
                            1168063 # total number of misses
dl1.replacements
                            1168031 # total number of replacements
                              432729 # total number of writebacks
dl1.writebacks
dl1.invalidations
                                   0 # total number of invalidations
                             0.0767 # miss rate (i.e., misses/ref)
dl1.miss rate
```

il1.miss rate = 13.02%

Taxa de faltas da cache de instruções de nível 1

dl1.miss_rate = 7.67%

Taxa de faltas da cache de dados de nível 1