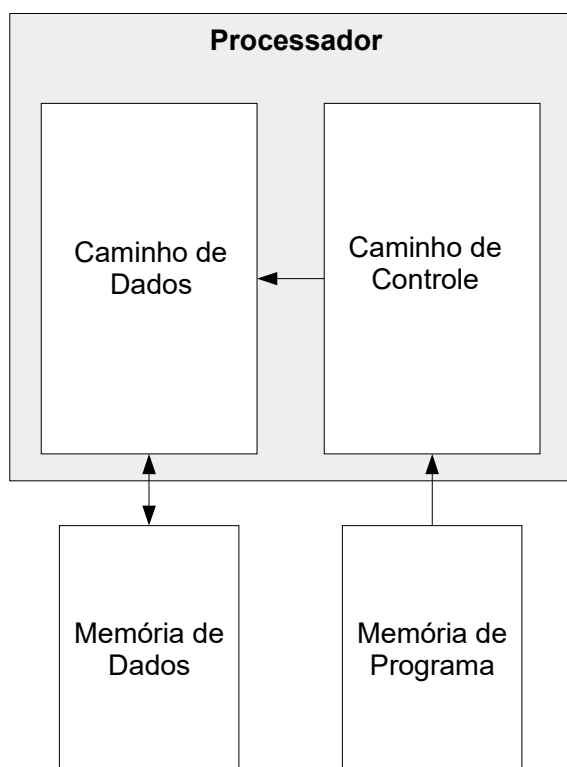


## Descrição geral do sistema

O processador didático BIP I é um processador que possui instruções de 16 bits, um único Registrador, chamado de Acumulador (ACC).

Este trabalho está dividido em duas partes. A primeira é implementar o processador BIP I e suas memórias, ROM e RAM, mostrado na Figura 1 através de um diagrama em blocos. A Figura 2 mostra os detalhes internos do processador a ser implementado.



*Figura 1: Diagrama em blocos com a implementação do BIP I em caminhos.*

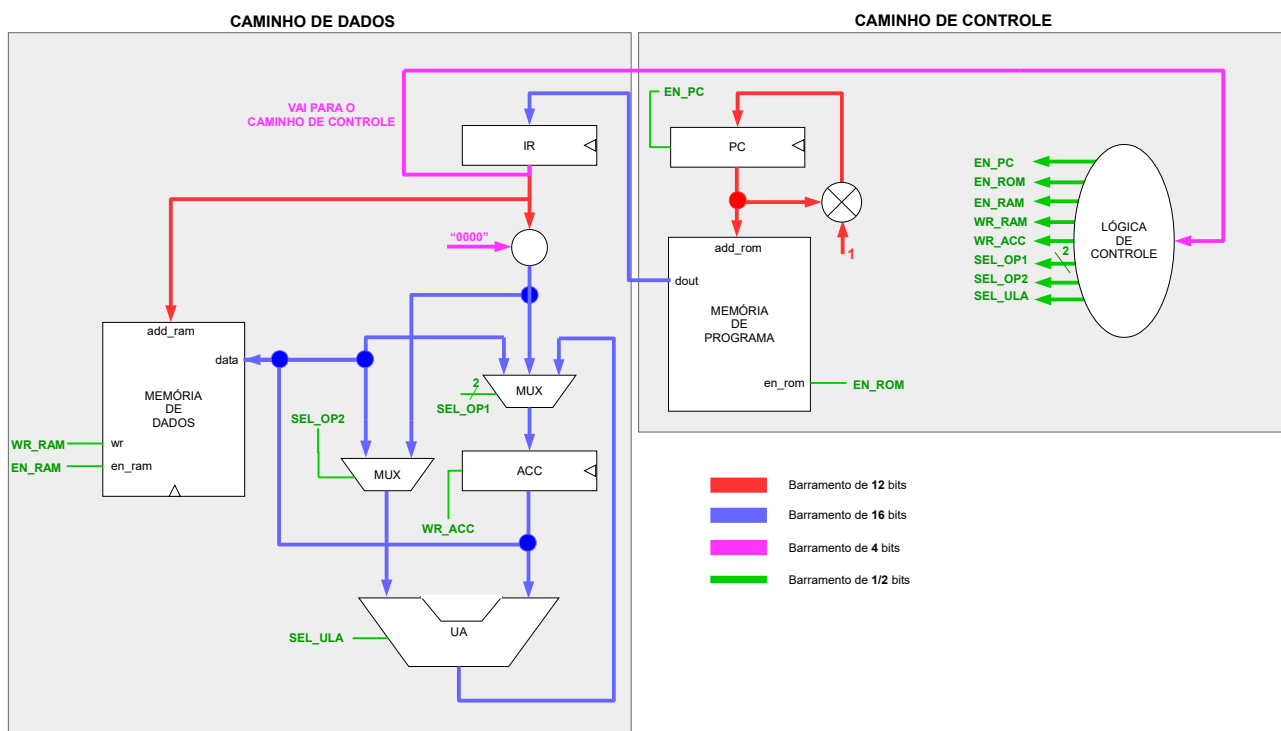
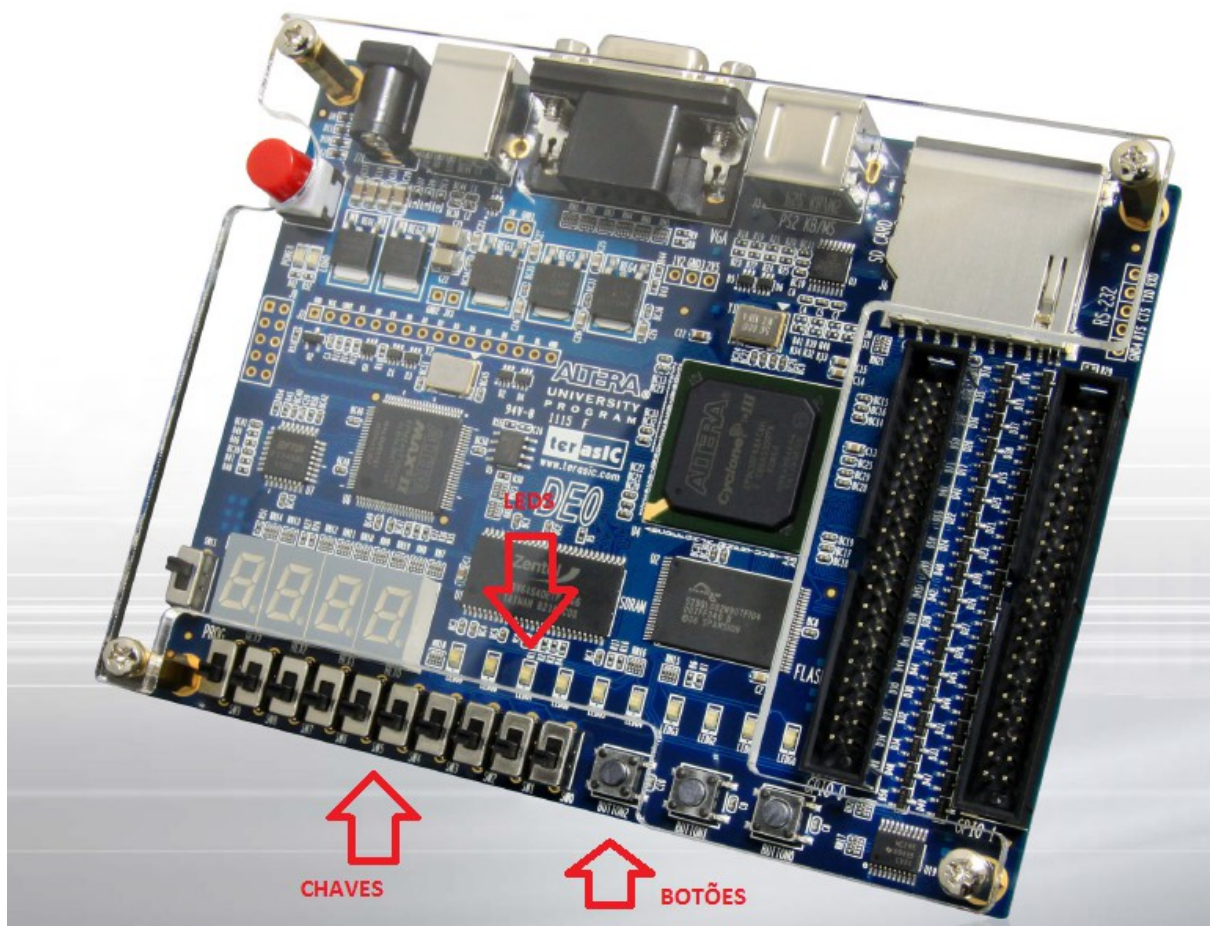


Figura 2: Componentes internos do processador BIP I.

O conjunto de instruções do BIP i deve ser construído na Tabela 1, através de mintermos ou maxtermos. Uma vez implementado e validado no simulador Modelsim, implementar o processador BIP I colocando o Acumulador (ACC) ligados à 10 LEDs do kit de desenvolvimento (os dez bits menos significativos do acumeulador). O objetivo é verificar se os valores calculados no processador são observados nos LEDs.

Tabela 1: Opcodes do processador BIP I.

Instrução	Opcode (binário)	WR_RAM	EN_RAM	EN_PC	EN_ROM	WR_ACC	SEL_OP1		SEL_OP2	SEL_UA
							BIT 1	BIT 0		
STOP	0000	0	0	0	0	0	0	0	0	0
STO	0001	1	1	1	1	0	0	0	0	0
LD	0010	0	1	1	1	1	0	0	0	0
LDI	0011	0	0	1	1	1	0	1	1	0
ADD	0100	0	0	1	1	1	1	0	0	0
ADDI	0101	0	0	1	1	1	1	0	1	0
SUB	0110	0	0	1	1	1	1	0	0	1
SUBI	0111	0	0	1	1	1	1	0	1	1
Reservado	1xxx	x	x	x	x	x	x	x	x	x



*Ilustração 3: Kit de desenvolvimento DE0 utilizado na implementação do trabalho.*