

# 电容电感测量装置

## 摘 要

本设计实现的电容电感测量装置以 STM32F4 为主控制器，利用自平衡电桥和串联谐振电路实现对电容电感的测量。系统由主控制器 STM32F4、信号发生器 AD9959、自平衡电桥电路、RLC 谐振电路、相位检测器 AD8302 和串口屏组成。本系统用信号发生器产生正弦信号，分别进入自平衡电桥电路和串联谐振电路，测量幅值和相位信息以后，可计算得到待测元件的容值、D 值、L 值和 Q 值。

**关键字：** STM32F4；自平衡电桥；AD8302；串联谐振

# 一、系统方案

## 1.1 方案比较与选择

### 1.1.1 电容测量方案选择

**方案一：**利用自平衡电桥。电桥输入给定的正弦信号，通过测量输入信号与输出信号之间的相位以及它们的幅值信息，计算待测电容的 C 值和 D 值。

**方案二：**利用正交信号源对被测信号进行正交分解，求得被测元件阻抗模与辐角，进一步根据被测元件等效模型计算得到它们的耗散因子，品质因素。

**方案选择：**方案二利用双路信号，两个混频器作正交解调，电路结构复杂，由于混频系数受频率、幅度、输入直流失调等因素影响，误差难以消除，且输出直流量与输入幅值呈一次关系，测量动态范围较小。方案一通过相位幅度检波芯片测量幅度、相位信息，检波器芯片输出的直流量与增益 dB、相位差呈线性关系，同时幅度电压比与增益呈对数关系，测量范围大适用于高动态范围的测量，且电路结构简单。综合考虑，使用方案一。

### 1.1.2 电感测量方案选择

**方案一：**使用自平衡电桥，同电容测量方案。

**方案二：**RLC 谐振电路。将待测电感与已知阻容串联，通过 DDS 输入频率变换的扫频正弦信号。利用谐振点电路电流最大的特性找到谐振点对应的频率，从而计算待测电感的 L 值和 Q 值。

**方案选择：**由于高 Q 值的电感测量需要高频的输入信号，电桥的输入信号频率通常是 kHz 级别，而谐振电路的输入信号频率通常是 MHz 级别，故选择方案二。

### 1.1.3 信号相位与幅度测量方案选择

**方案一：**ADC 直接采样。通过 MCU 的 ADC 直接采集电桥输入输出两路信号，MCU 直接分析增益与相位差。

**方案二：**AD8302。将输入输出信号同时传输到 AD8302 检波电路中，AD8302 集成了两个对数放大器，同时对两路信号进行测量并输出增益与相位差。

**方案选择：**由于方案一对 ADC 的采样率和主控频率的要求很高而方案二的电路设计简单，且精度较高，故选择方案二。

## 1.2 方案描述

### 1.2.1 系统框图

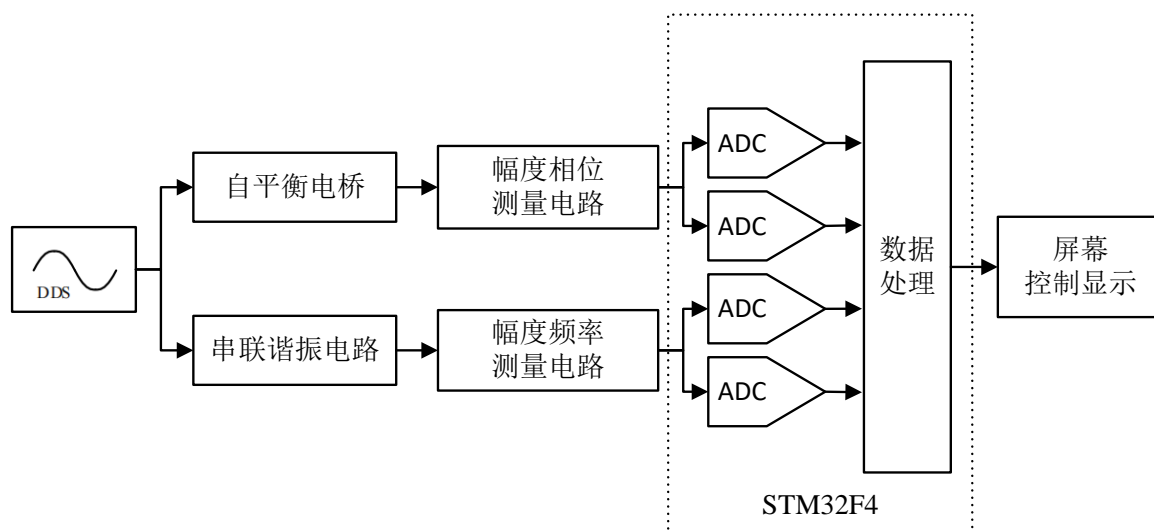


图 1 系统框图

### 1.2.2 总体思路

本系统使用 STM32F4 作为主控制器。测量电容时，固定频率的信号输入自平衡电桥电路，输入输出信号接入 AD8302，单片机采集 AD8302 的输出后数据处理得到增益与相位差信息，计算待测电容的 C 值和 D 值。测量电感时，DDS 产生频率可变的扫频信号输入 RLC 谐振电路，使电路达到谐振点，记录谐振频率，计算待测电感的 L 值和 Q 值。

## 二、理论分析计算

### 2.1 自平衡电桥法测量电容分析与计算

在自平衡电桥实现调零时，电路输入信号  $U_{in}$  与输出信号  $U_{out}$  满足运放“虚短”“虚断”条件，有：

$$\frac{U_{in}}{Z_x} = -\frac{U_{out}}{R_f} \quad (1)$$

读取到输入输出信号的相位差  $\Delta\varphi$  与幅度比  $A_V$ ，进而可以计算待测电容的 C 值和 D 值。

$$R_x = |Z'_x| \sin \Delta\varphi - R_s \quad (2)$$

$$X_c = |Z'_x| \cos \Delta\varphi \quad (3)$$

$$C_x = \frac{1}{2\pi f X_C} \quad (4)$$

$$D = 2\pi R_x C_x \quad (5)$$

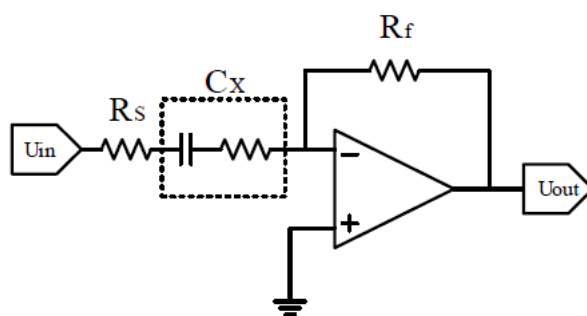


图2 自平衡电桥

## 2.2 串联谐振法测量电感分析与计算

当输入频率满足下式时：

$$f = f_r = \frac{1}{2\pi\sqrt{LC}} \quad (6)$$

电路达到谐振，电路输入信号  $U_{in}$  与输出信号  $U_{out}$  满足相位差为 0 条件，电路呈阻性，根据电容值，计算得到电感值

$$L_x = \frac{1}{(2\pi f_r)^2 C} \quad (7)$$

由电阻分压，计算出电感等效电阻  $R_L$  和品质因数  $Q$ ：

$$\frac{U_{out}}{RSL} = \frac{U_{in}}{R_C + R_L + R_C} \quad (8)$$

$$R_L = \left(\frac{U_{in}}{U_{out}} - 1\right)R_S - R_C \quad (9)$$

$$Q = \frac{2\pi f_r L}{R_L} \quad (10)$$

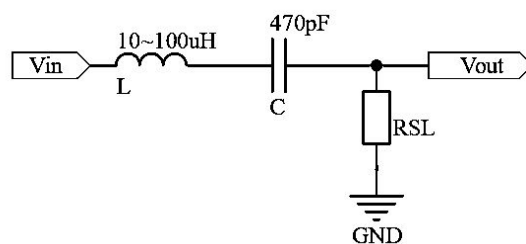


图3 串联谐振电路

## 三、电路与程序设计

### 3.1 电路设计

#### 3.1.1 自平衡电桥设计

自平衡电桥电路如图4所示，分为两级电路。第一级为电桥电路，电阻  $R_S$  和  $R_F$  的值根据待测电容的容值大小进行分档取值，如表1所示。第二级为反向放大电路，将前后信号的相位差控制在 AD8302 的工作范围内。

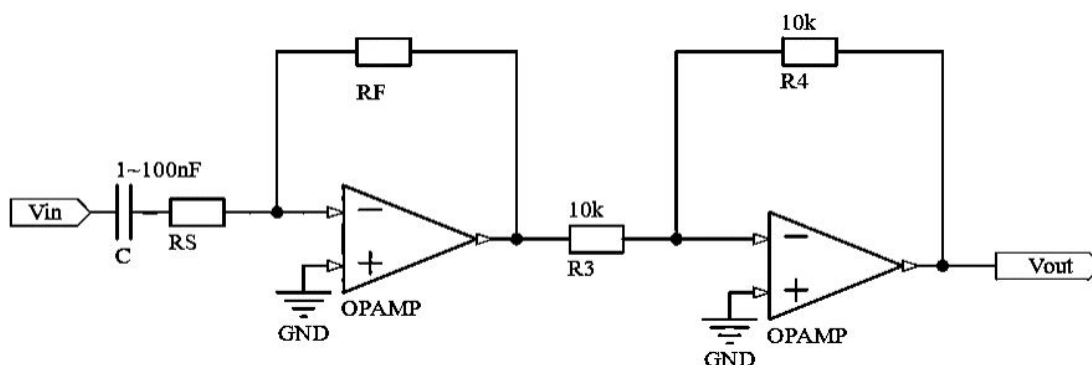


图4 自平衡电桥电路

表1  $R_F$  和  $R_S$  的取值

待测电容容值	$R_F$	$R_S$	挡位
1 ~ 5nF	4.1K $\Omega$	1.8K $\Omega$	一
8 ~ 30nF	508 $\Omega$	218 $\Omega$	二
30 ~ 100nF	180 $\Omega$	60 $\Omega$	三

### 3.1.2 RLC 谐振电路设计

RLC 谐振电路如图 5 所示，RSL 的取值根据待测电感的 L 值和 Q 值确定，通过计算  $L/Q$  估计待测电感等效串联电阻的大小并据此选择合适的 RSL 挡位，如表 2 所示。

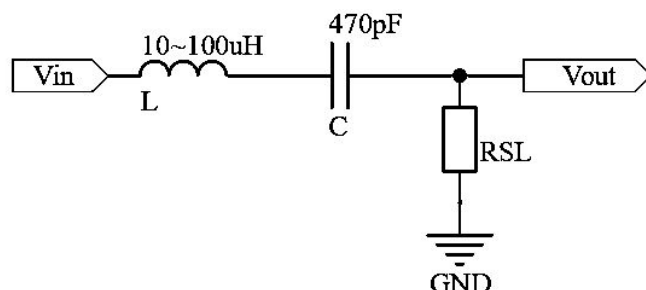


图 5 谐振电路设计

表 2 RSL 的取值

待测电感 L/Q	RSL	挡位
0.05 ~10 $\mu\text{H}$	10 $\Omega$	一
10 ~30 $\mu\text{H}$	50 $\Omega$	二
30 ~100 $\mu\text{H}$	402 $\Omega$	三

## 3.2 软件程序设计

本设计由 STM32F4 为主控制器，实现 DDS 模块的驱动、AD8302 输出信号的采集、串联及反馈电阻的自动分档调节、串口屏的人机交互。上电时，MCU 发出指令对整个系统进行初始化，ADC 进行自校准，根据串口屏发出的测量指令进入电容测量模式或者电感测量模式。

测量电容时，首先 MCU 控制 DDS 输出 20kHz 的正弦信号，待电路稳定后，先将选择电阻挡位为二档，测量 AD8302 输出信号计算电容容值并据此进行判断并据此选择合适的电阻挡位，之后重新测量计算待测电容的 C 值和 D 值。

测量电感时，首先 MCU 选择电阻挡位为二档，控制 DDS 输出 20kHz~3MHz 之间的五等分点频率  $f_{00}$ ,  $f_{10}$ ,  $f_{20}$ ,  $f_{30}$ ,  $f_{40}$ ，在这 5 个频率点之间找出对应输出电压最大的频率  $f_{p0}$  以及它的前后距离最近的频率点  $f_{pf0}$ ,  $f_{pb0}$ 。之后先控制 DDS 输出  $f_{pf0} \sim f_{pb0}$  之间的五等分点频率  $f_{00}$ ,  $f_{10}$ ,  $f_{20}$ ,  $f_{30}$ ,  $f_{40}$ ，重复之前的操作。当  $f_{pbn} - f_{pfn} < 1\text{kHz}$  时，停止扫频操作，取  $f_{\max} = \frac{f_{pbn} + f_{pfn}}{2}$ ，作为测得谐振电路的谐振频率。在这个频率下，计算待测电感的 L 值和 Q 值并据此进行判断选择合适的电阻档位，之后重新进行扫频和计算待测电感的 L 值和 Q 值。

主程序的流程图如图 6所示：

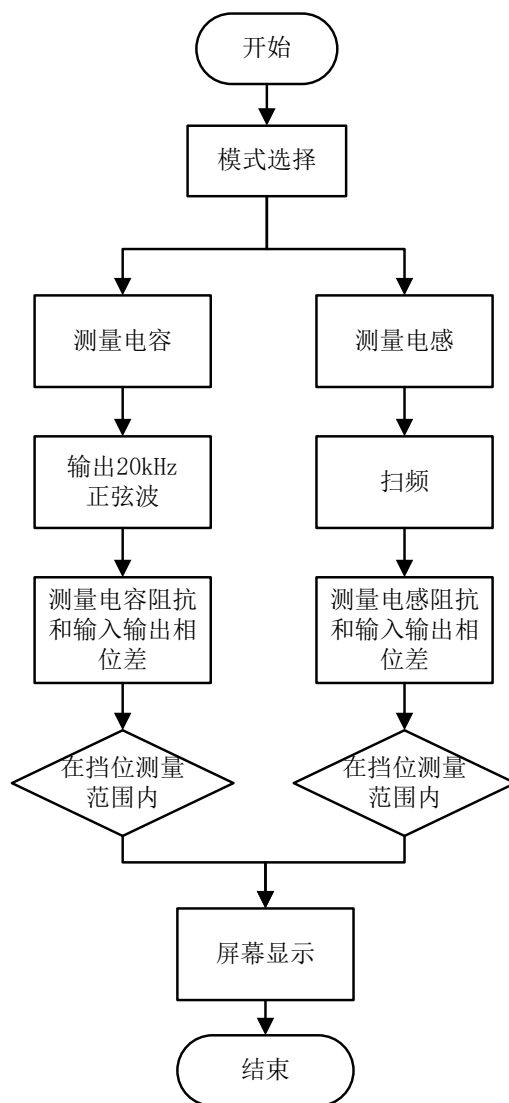


图 6 程序流程图

四、测试方案与测试结果

4.1 测试环境

设备	品牌	型号
示波器	GWINSTEK	MDO-2204ES 型数字示波器
信号发生器	RIGOL	DG1062 型信号发生器
电源	RIGOL	DP832 型稳压源
LCR 测试仪	GWINSTEK	LCR-6300 型 LCR 测试仪
Q 表	爱仪	QBG-3E 型全数显高频 Q 表

4.2 测试结果

4.2.1 电容量 C 及其损耗角正切 D 的测量测试

系统开机，接入 C 值在 1 到 100nF，D 值在 0.005 到 1 的样品电容，系统输出 20kHz 的正弦信号进行电容测量。记录系统测量的电容值 C、损耗角正切 D 和测量时间，与 LCR 测试仪测量的标准值对比，计算误差，测量结果如表 3 所示。

表 3 电容量 C 及其损耗角正切 D 的测试结果记录表

序号	C 标准值	C 测量值	相对误差	D 标准值	D 测量值	相对误差	测量时间
1	29.45nF	28.78nF	-2.3%	0.702	0.685	-2.4%	0.9s
2	4.72nF	4.89nF	3.6%	0.205	0.199	-2.9%	0.7s
3	1.02nF	1.04nF	2.0%	0.036	0.035	-2.8%	0.8s
4	86.65nF	86.55nF	-2.1%	0.172	0.175	1.9%	0.8s
5	14.07nF	14.69nF	4.4%	0.166	0.158	-4.8%	0.8s



## 参考文献

- [1] 罗杰. 谢自美. 电子线路. 设计 · 实验 · 测试 (第五版), 2015, 电子工业出版社.
- [2] 康华光. 电子技术基础 (模拟部分)(第六版). 2013, 高等教育出版社.
- [3] [美]Bruce Carter. 运算放大器权威指南 (第四版) 2014, 人民邮电出版社.
- [4] 全国大学生电子设计竞赛组委会. 第十一届全国大学生电子设计竞赛获奖作品选编, 北京理工大学出版社.