


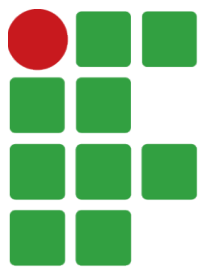
INSTITUTO FEDERAL DE EDUCAÇÃO, CIÊNCIA E TECNOLOGIA DE SANTA CATARINA  
BACHARELADO EM ENGENHARIA DE TELECOMUNICAÇÕES

BERNARDO SOUZA MUNIZ  
IGOR DA SILVA  
TIAGO CARGNIN MORANDI

Relatório Técnico – Eletrônica Digital: Implementação do projeto com  
display de 7 segmentos



São José, 2024.



# INSTITUTO FEDERAL

## Santa Catarina

### Câmpus São José

Alunos: Bernardo Souza Muniz, Igor da Silva e Tiago Cargnin Morandi e Igor da Silva  
Turma: 129002 – Engenharia de Telecomunicações  
Disciplina: Eletrônica Digital I  
Professor: Marcos Moecke

## Relatório Técnico – Eletrônica Digital I

### Sumário

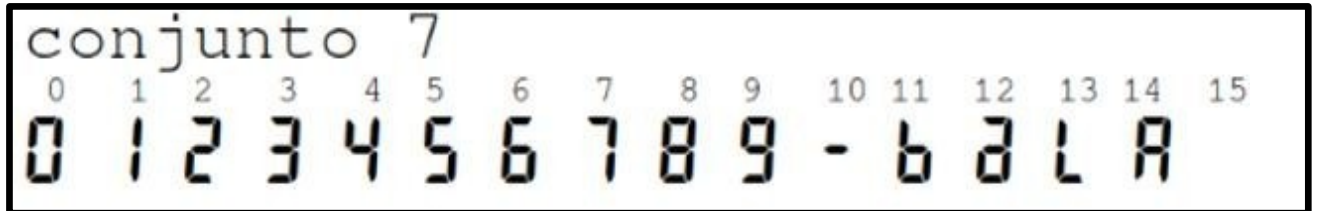
1 INTRODUÇÃO.....	2
2 PROJETOS IMPLEMENTADOS EM HARDWARE.....	3
2.1 CONJUNTO 7 – PRÁTICA, ERROS E CORREÇÕES.....	3
2.1.1 Erros verificados – Conjunto 7.....	3
2.1.2 Correções e projeto concluído – Conjunto 7.....	4
2.1.3 Comparação de saídas – erros e saídas corretas – Conjunto 7.....	12
2.2.3 Comparações de saídas – erros e saídas corretas.....	22
3 CONCLUSÃO.....	23
4 APÊNDICES.....	24

# 1 INTRODUÇÃO

Este relatório abordará dois projetos realizados com display de 7 segmentos. A proposta foi desenvolver a tabela verdade para cada segmento de ambos projetos, da qual obteve-se os respectivos mapas de Karnaugh, as expressões lógicas e os circuitos lógicos.

A figura 1a representa os valores que o display deveria mostrar para cada entrada, no primeiro projeto.

Valores de saída no mostrador do display para cada sinal de entrada - Figura 1a.



Fonte: [https://wiki.sj.ifsc.edu.br/index.php/Arquivo:7segment\\_sets.png](https://wiki.sj.ifsc.edu.br/index.php/Arquivo:7segment_sets.png)

Para o segundo projeto, a partir da entrada de valor '10', fez-se uso do Don't care na tabela verdade, ou seja, na saída de cada segmento para entradas entre 10 e 15 (inclusive), colocou-se 'X' em vez '0' ou '1'.

Com isso, a equipe elaborou a tabela verdade, obteve os agrupamentos no mapa de Karnaugh e as expressões lógicas mínimas e, por fim, desenhou o circuito lógico de cada segmento. A seguir, as seções seguintes demonstrarão a elaboração e prática de ambos projetos.

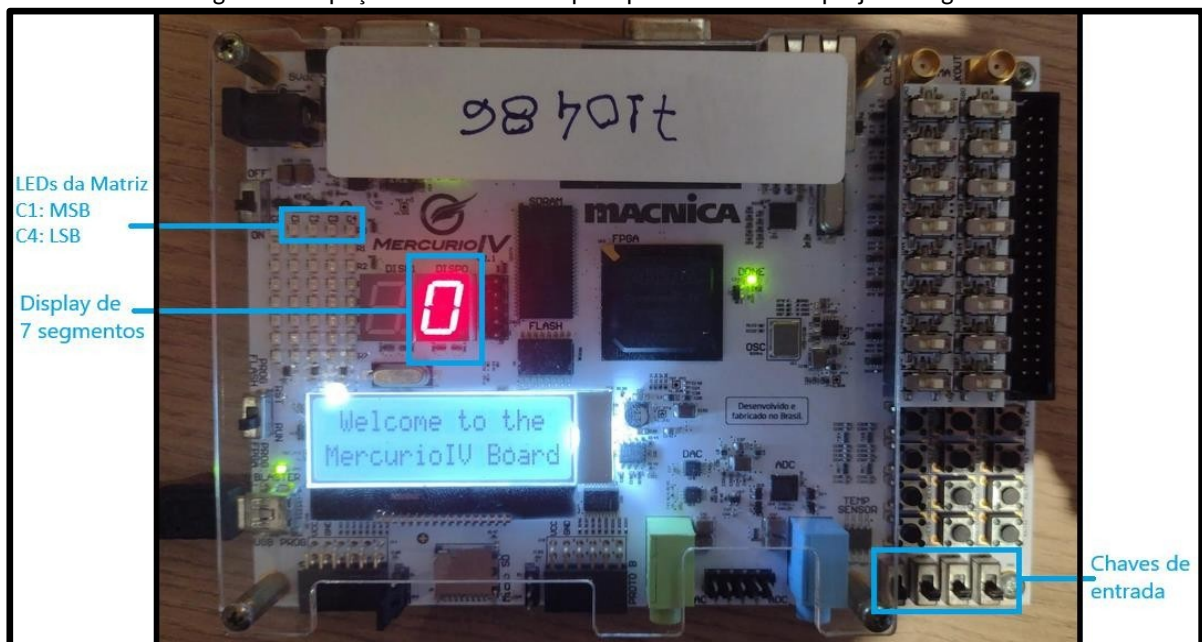
## 2 PROJETOS IMPLEMENTADOS EM HARDWARE

Nesta seção, serão mostradas as implementações de cada projeto em *hardware*. Utilizou-se o *software* Quartus para programar, em VHDL, e o kit Macnica para testar. No quartus, escolheu-se a família Cyclone IV E para desenvolver o projeto.

Inicialmente, criou-se um projeto VHDL no quartus para implementação do código, a qual consistiu em programar as quatro chaves de entradas da placa e atribuir a expressão lógica para cada respectivo segmento. No mesmo arquivo, programou-se tanto para o projeto do Conjunto 7, quanto para a versão com *Don't Care*.

Como atividade extra, a equipe fez uso da matriz de LEDs deste kit: utilizou-se quatro dos cinco LEDs da primeira linha da matriz da placa como forma de representar o valor da entrada em binário, tendo em vista que o LED mais à esquerda (C1) é o mais significativo (MSB) e o LED mais à direita (C4) é o menos significativo (LSB). Para atuar de forma padrão, LED aceso significa '1' e apagado significa '0'. A figura 2a mostra as ferramentas utilizadas na placa e suas utilidades na prática.

Legenda das peças do kit utilizadas para prática e teste do projeto – figura 2a.



Fonte: autoria própria.

### 2.1 CONJUNTO 7 – PRÁTICA, ERROS E CORREÇÕES

Neste tópico, serão mostrados os resultados obtidos em relação ao projeto Conjunto 7, os erros cometidos durante o seu desenvolvimento e as devidas correções.

#### 2.1.1 Erros verificados – Conjunto 7

Neste experimento, foram encontrados erros nas expressões lógicas: os agrupamentos no mapa de Karnaugh estavam corretos, porém no momento de somar os resultados no formato SOP, esqueceu-se de certos conjuntos.

Observaram-se dois erros ao testar o circuito na prática:

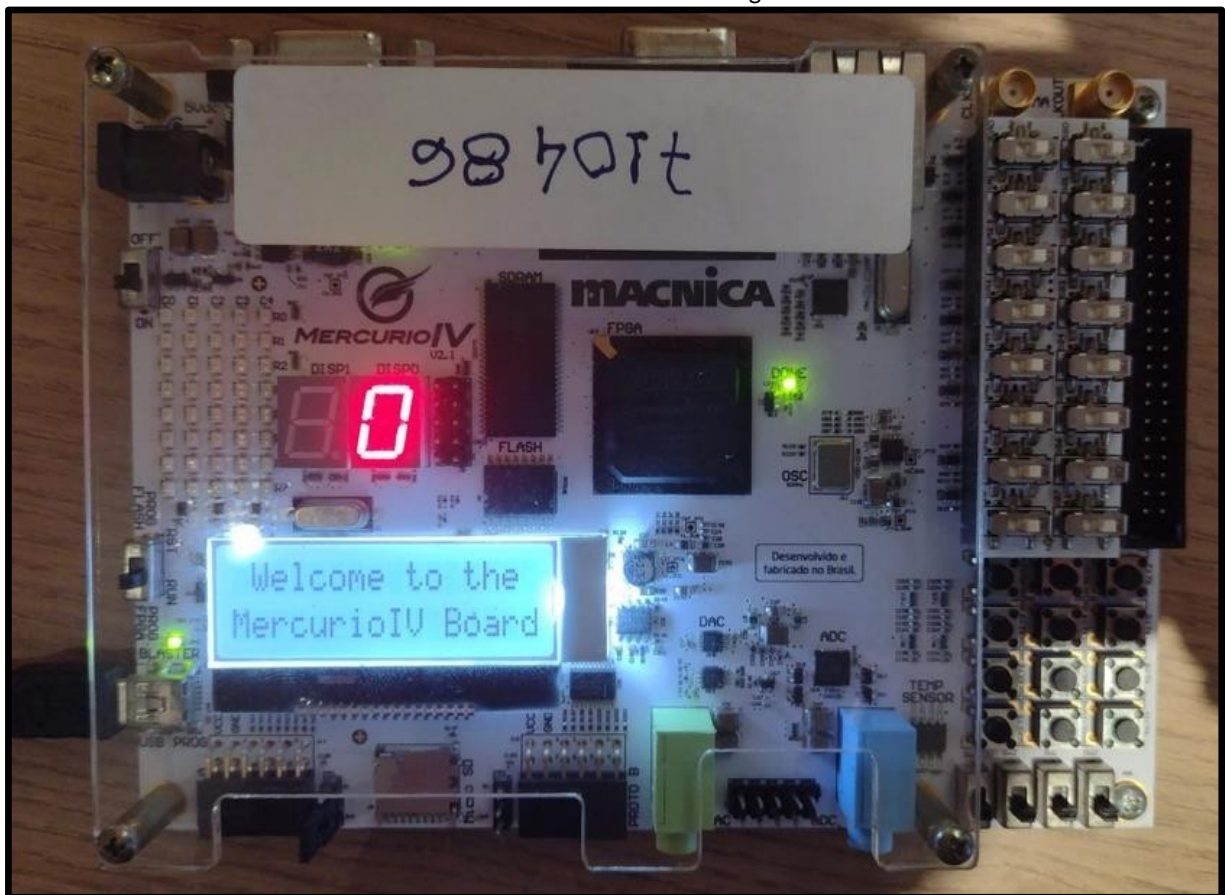
- Na entrada '0', o display 'd' não acendeu: no relatório que precedeu a prática deste projeto, no momento de transpor as expressões obtidas para o *software* Quartus, esqueceu-se de adicionar o conjunto B'C'D' na expressão do segmento 'd'.
- Na entrada '5', o display 'a' não acendeu: no relatório que precedeu a prática deste projeto, no momento de transpor as expressões obtidas para o *software* Quartus, inseriu-se o conjunto A'BC ao invés de A'BD no ambiente de programação do Quartus.

Além disso, verificou-se que a pinagem das quatro chaves de entrada estão inversas, ou seja, a chave a qual seria o bit mais significativo funcionava como o bit menos significativo. Isto também ocorreu na prática do projeto com *Don't care*, uma vez que ambos projetos estavam no mesmo código, porém definidas em arquiteturas diferentes.

### 2.1.2 Correções e projeto concluído – Conjunto 7

Após a equipe analisar os equívocos cometidos, realizaram-se tais correções e todos os testes foram refeitos, os quais retornaram resultado positivo, visto que todas as saídas estavam de acordo com a proposta. A seguir, constam-se as imagens de cada saída do projeto Conjunto 7.

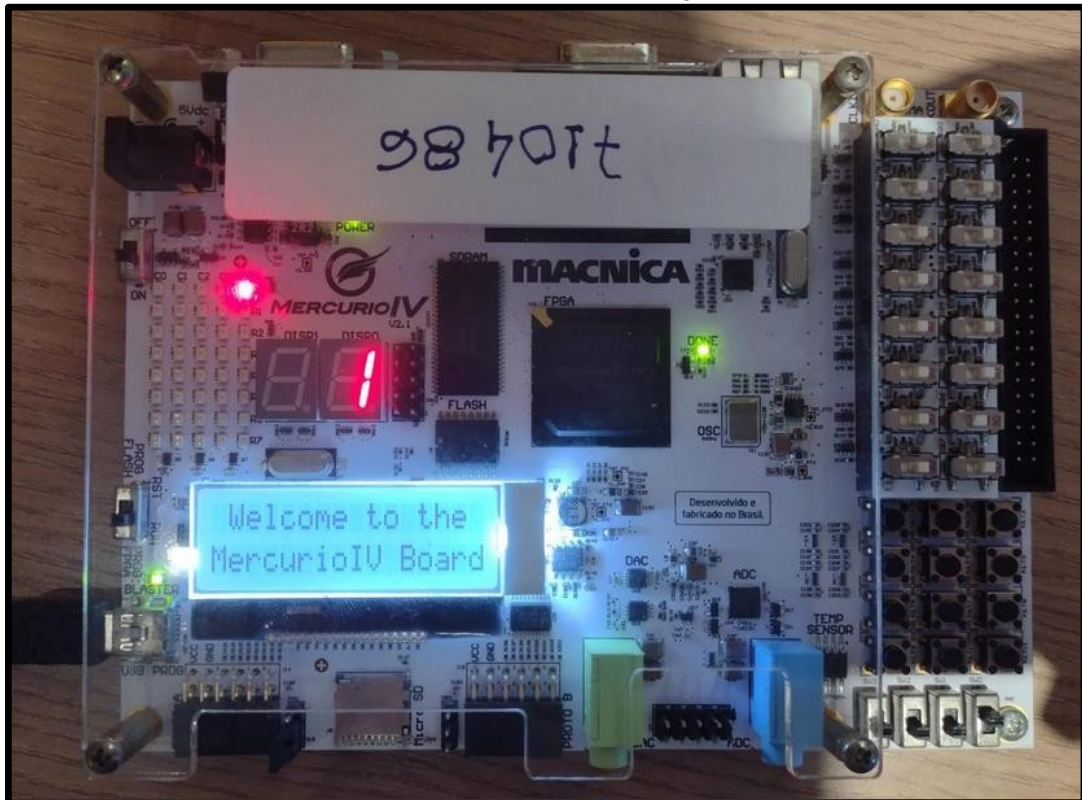
Mostrador da entrada de valor '0' – figura 2.1.2a.



Fonte: autoria própria.

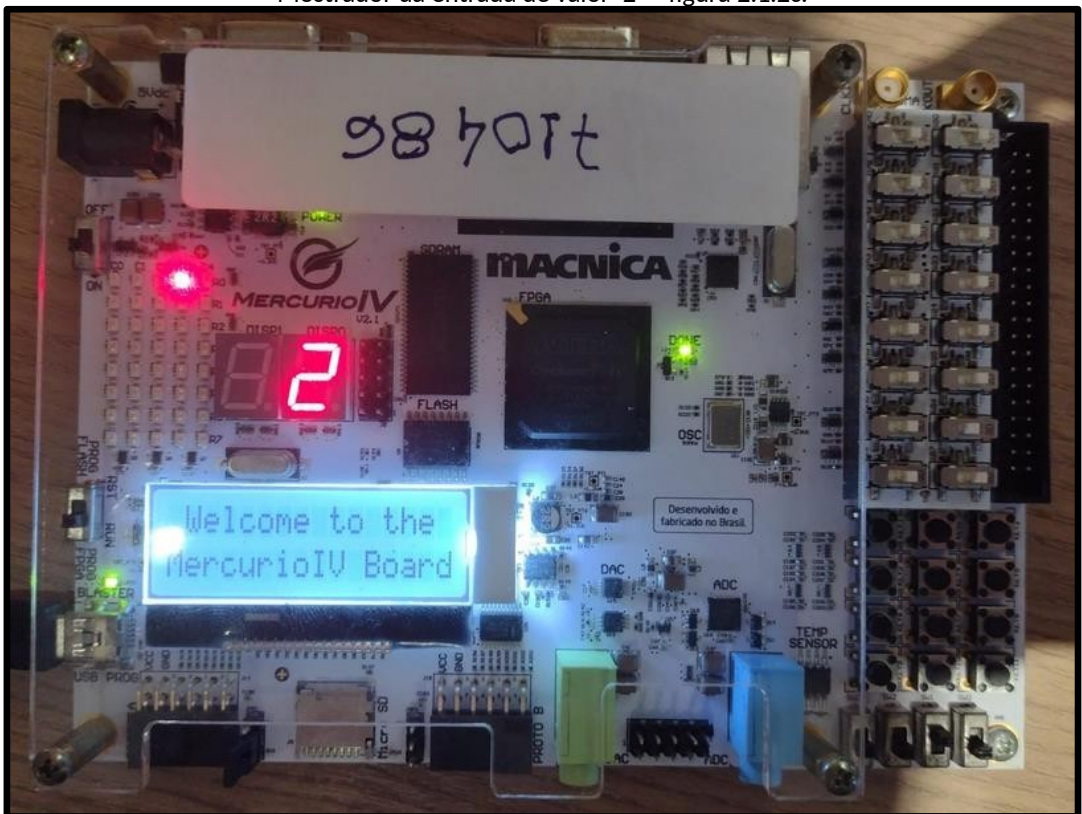


Mostrador da entrada de valor '1' - figura 2.1.2b.



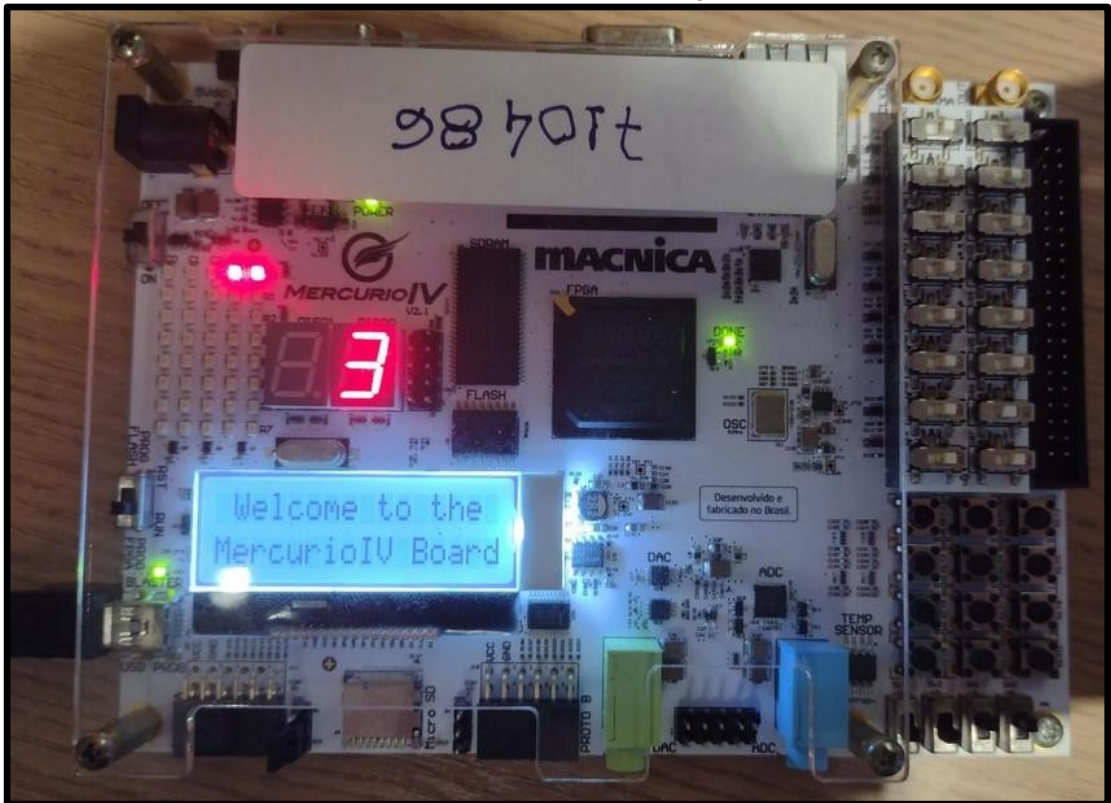
Fonte: autoria própria.

Mostrador da entrada de valor '2' - figura 2.1.2c.



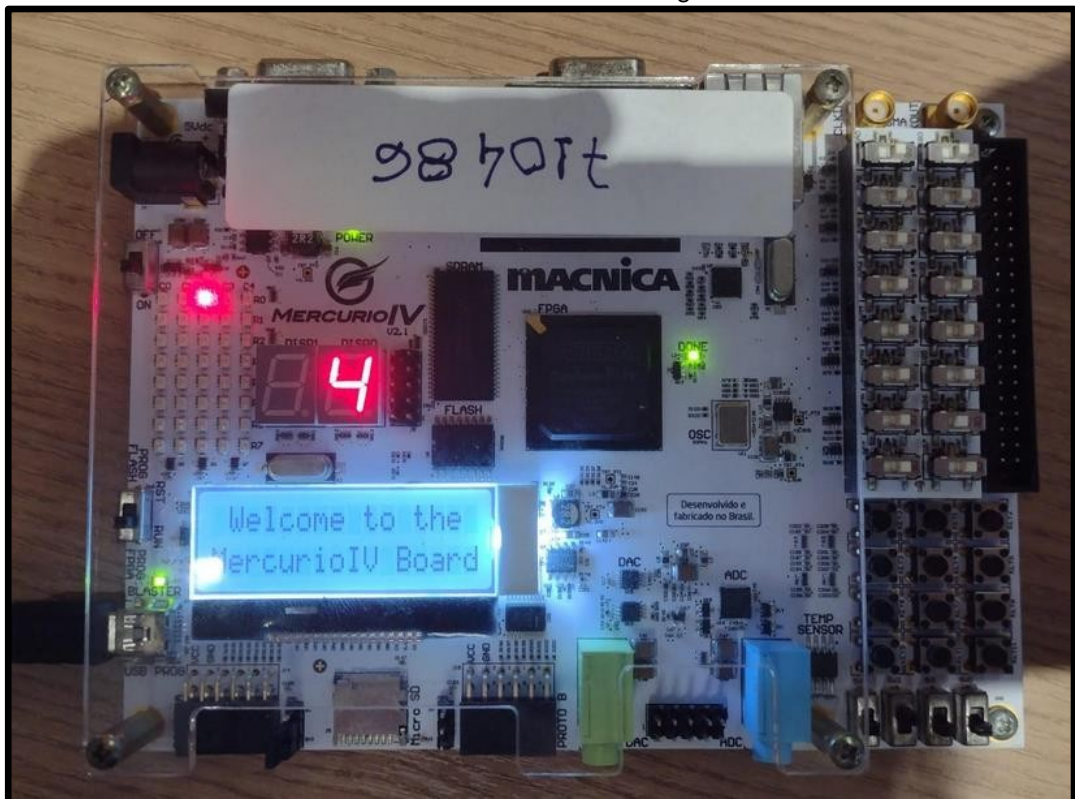
Fonte: autoria própria.

Mostrador da entrada de valor '3' - figura 2.1.2d.



Fonte: autoria própria.

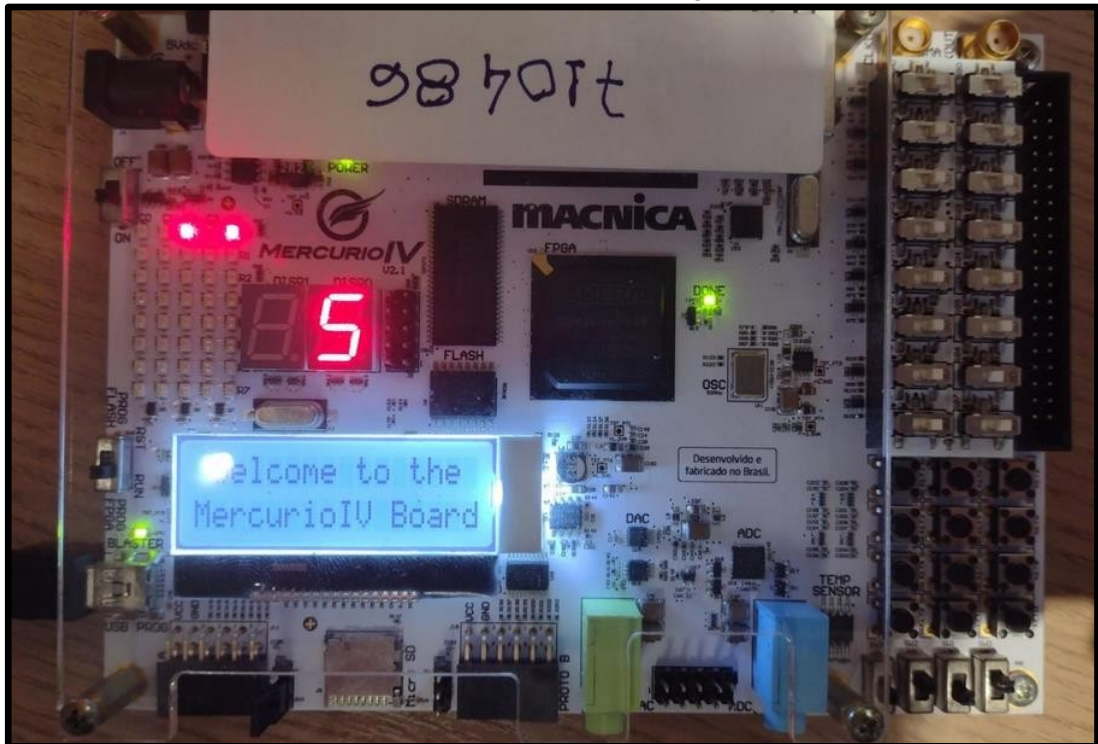
Mostrador da entrada de valor '4' - figura 2.1.2e.



Fonte: autoria própria.

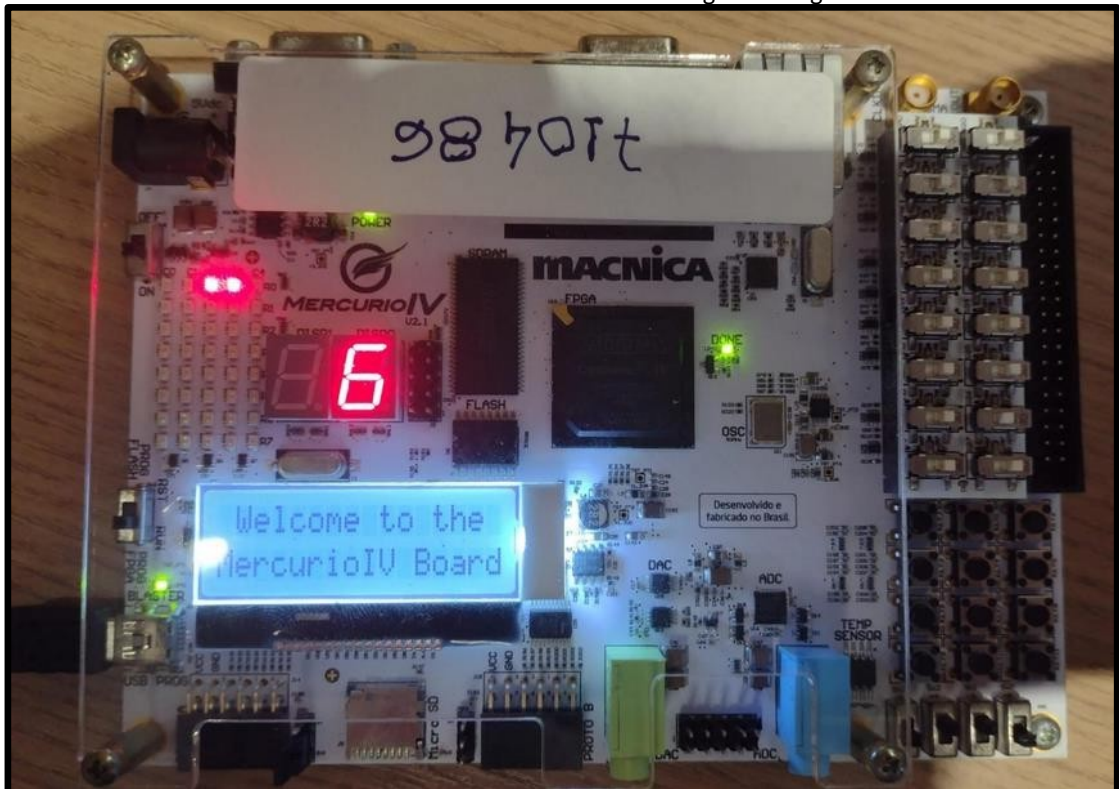


Mostrador da entrada de valor '5' - figura 2.1.2f.



Fonte: autoria própria.

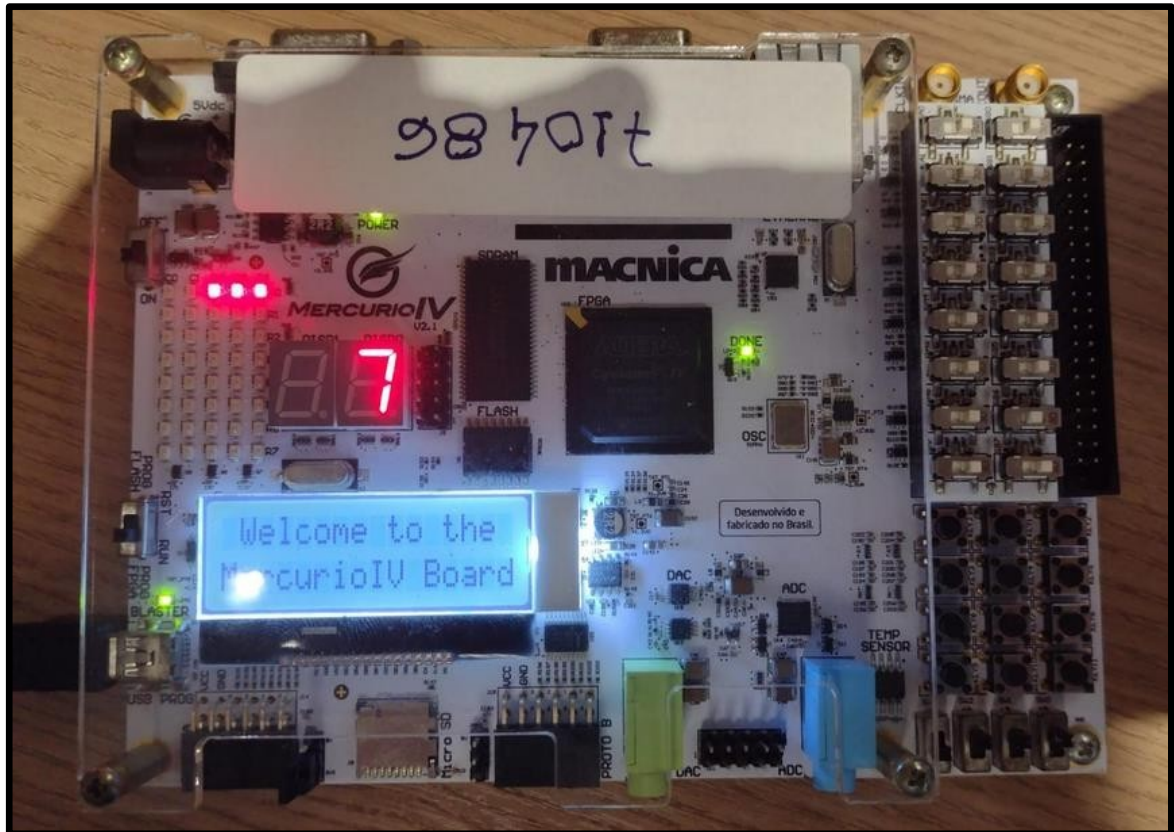
Mostrador da entrada de valor '6' - figura 2.1.2g.



Fonte: autoria própria.

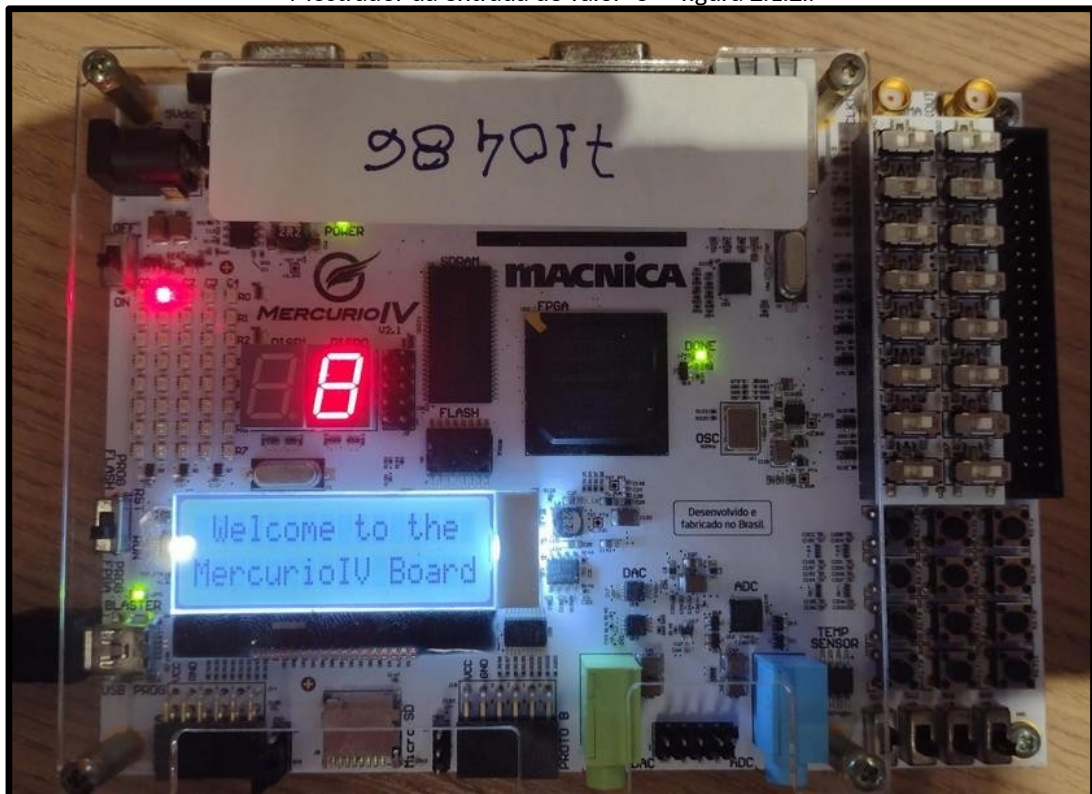


Mostrador da entrada de valor '7' - figura 2.1.2h.



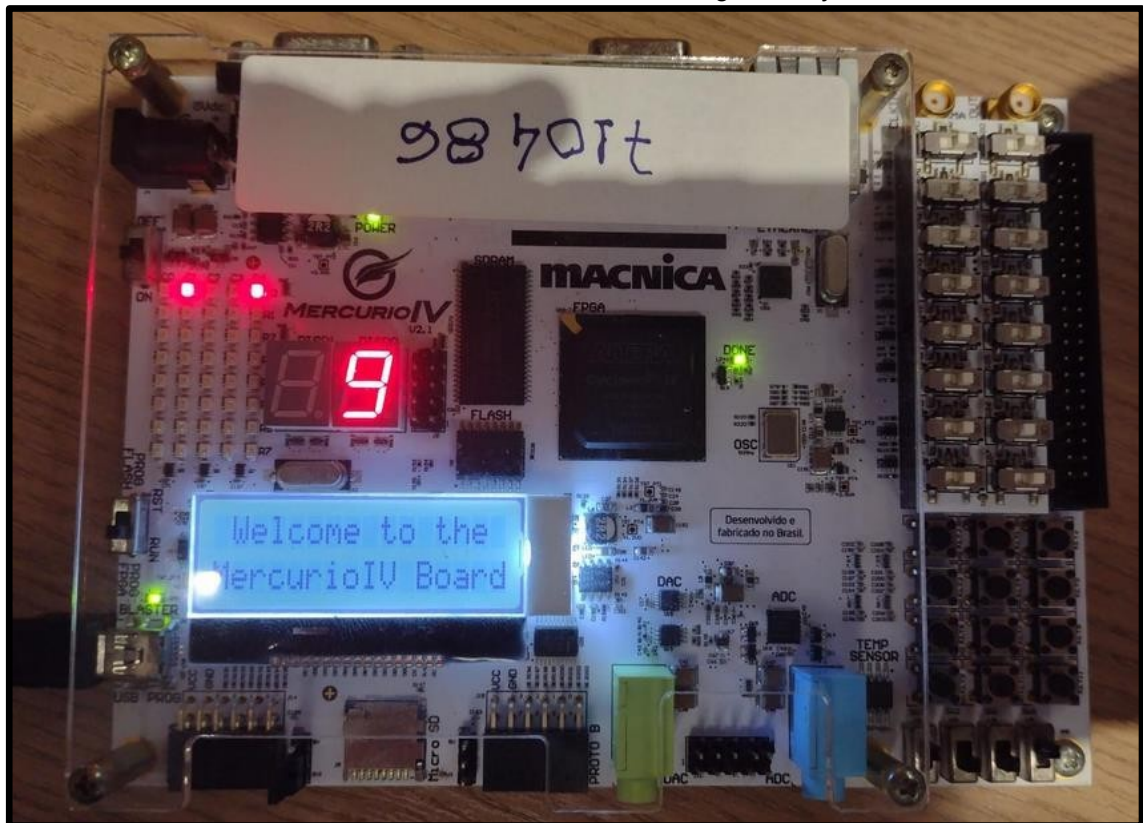
Fonte: autoria própria.

Mostrador da entrada de valor '8' - figura 2.1.2i.



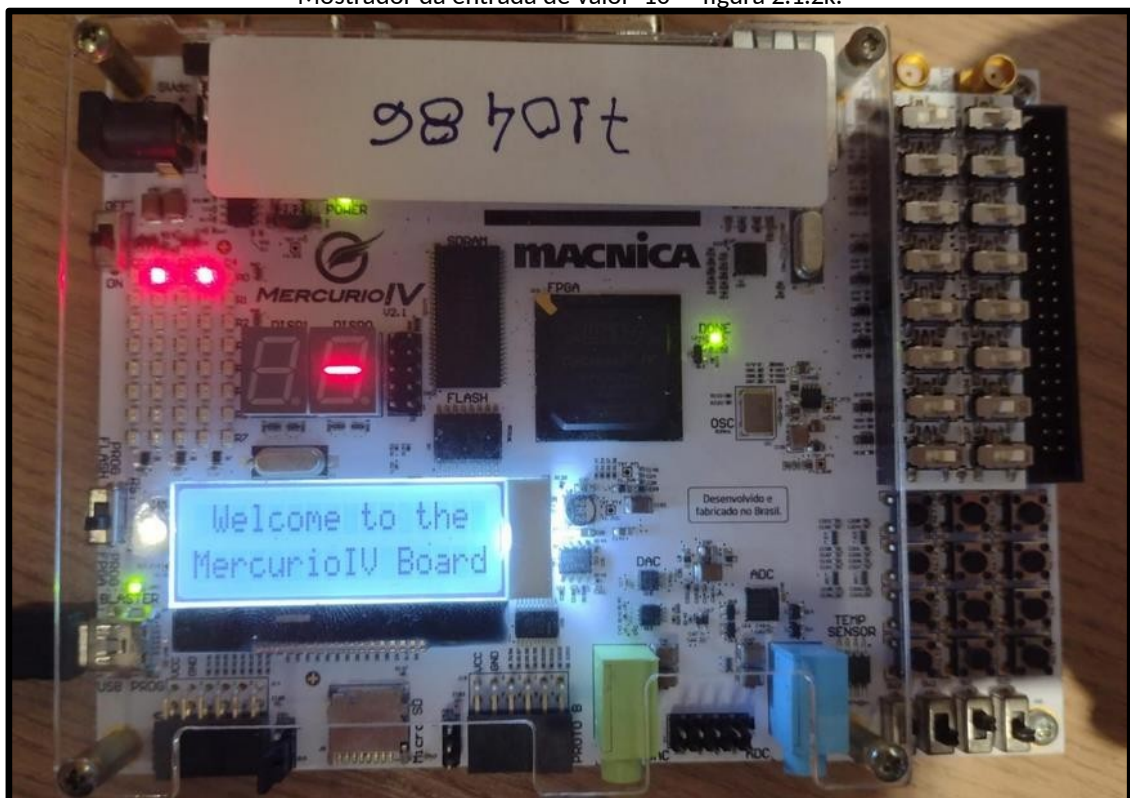
Fonte: autoria própria.

Mostrador da entrada de valor '9' – figura 2.1.2j.



Fonte: autoria própria.

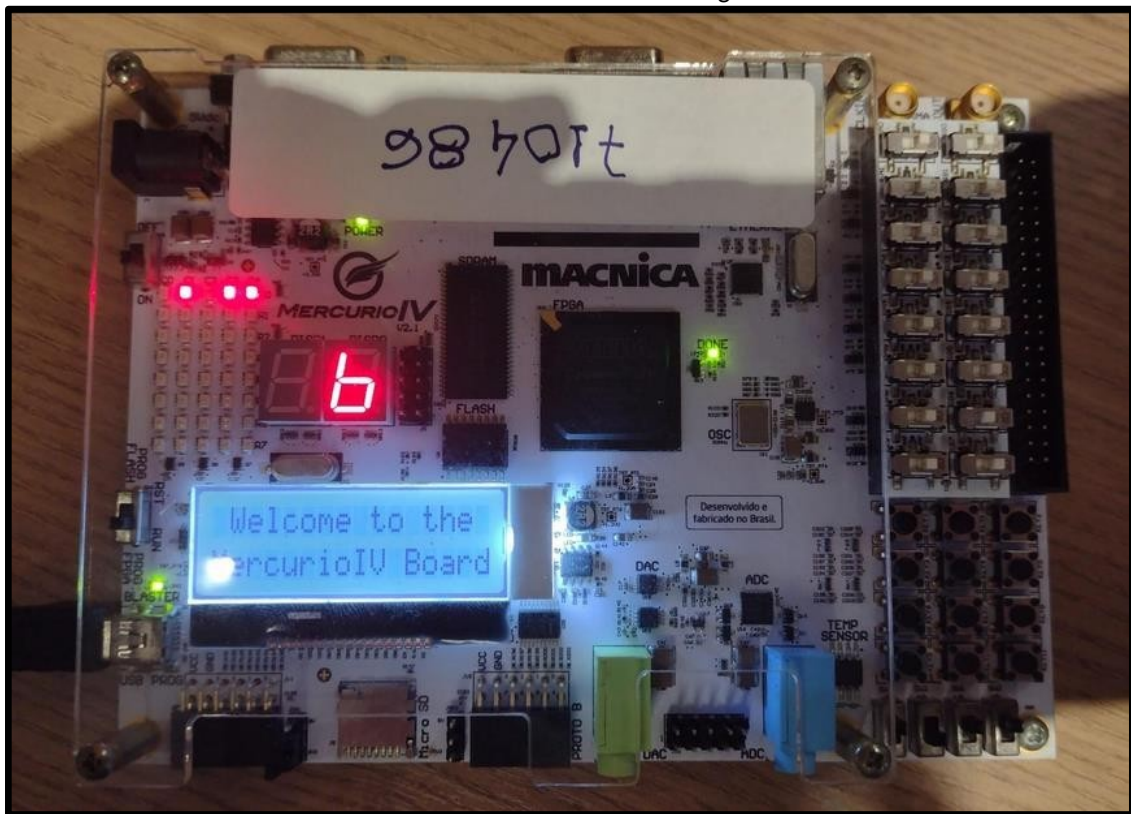
Mostrador da entrada de valor '10' – figura 2.1.2k.



Fonte: autoria própria.

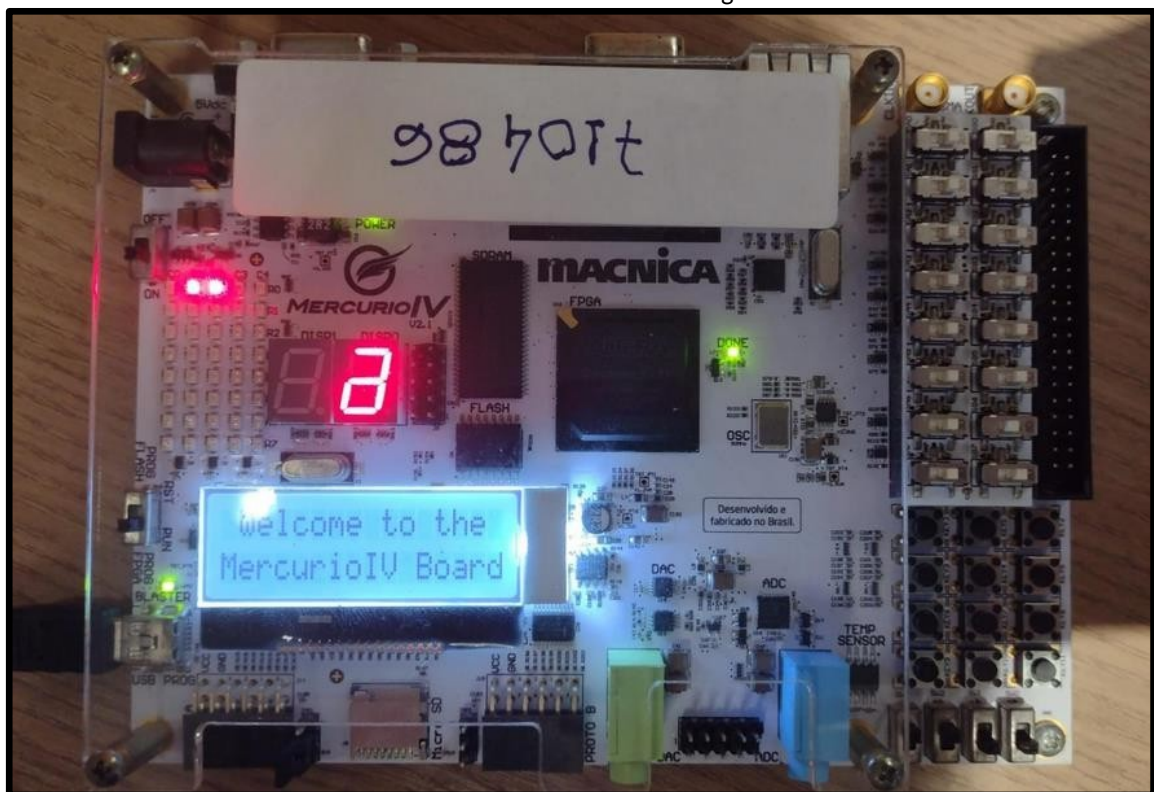


Mostrador da entrada de valor '11' – figura 2.1.2l.



Fonte: autoria própria.

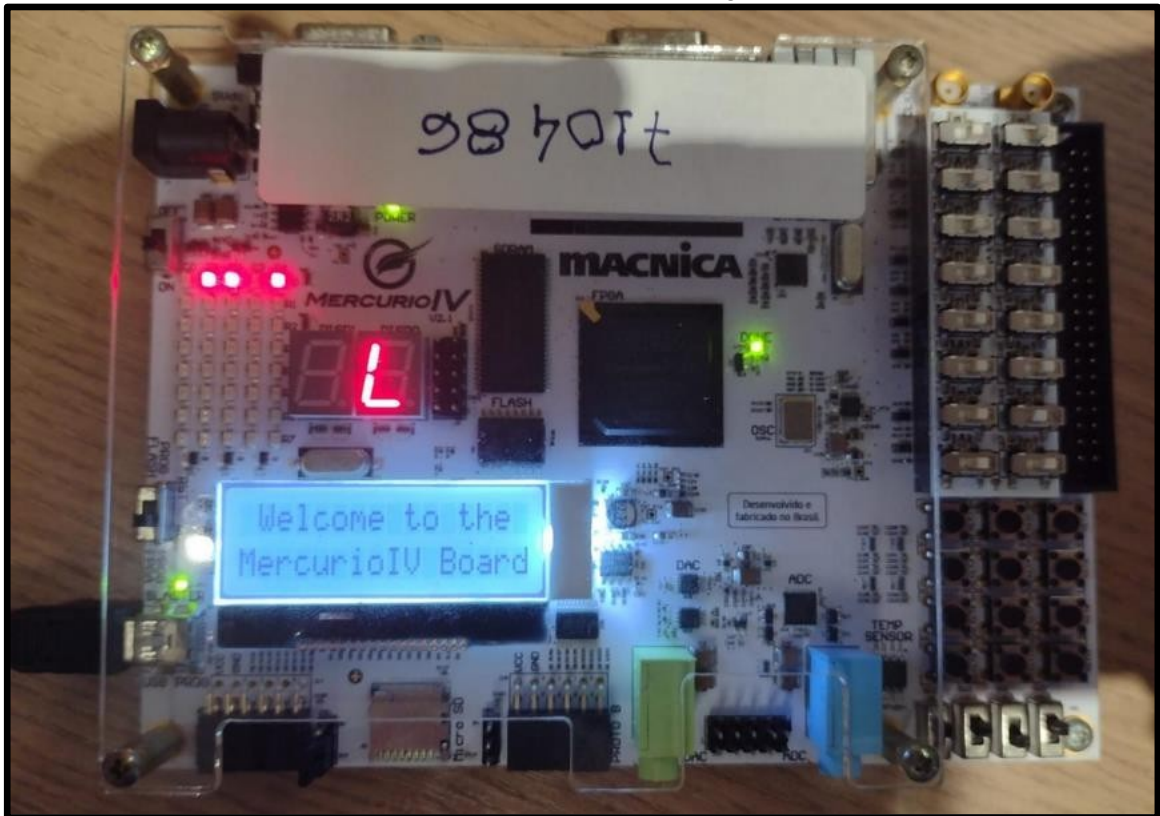
Mostrador da entrada de valor '12' – figura 2.1.2m.



Fonte: autoria própria.



Mostrador da entrada de valor '13' – figura 2.1.2n.



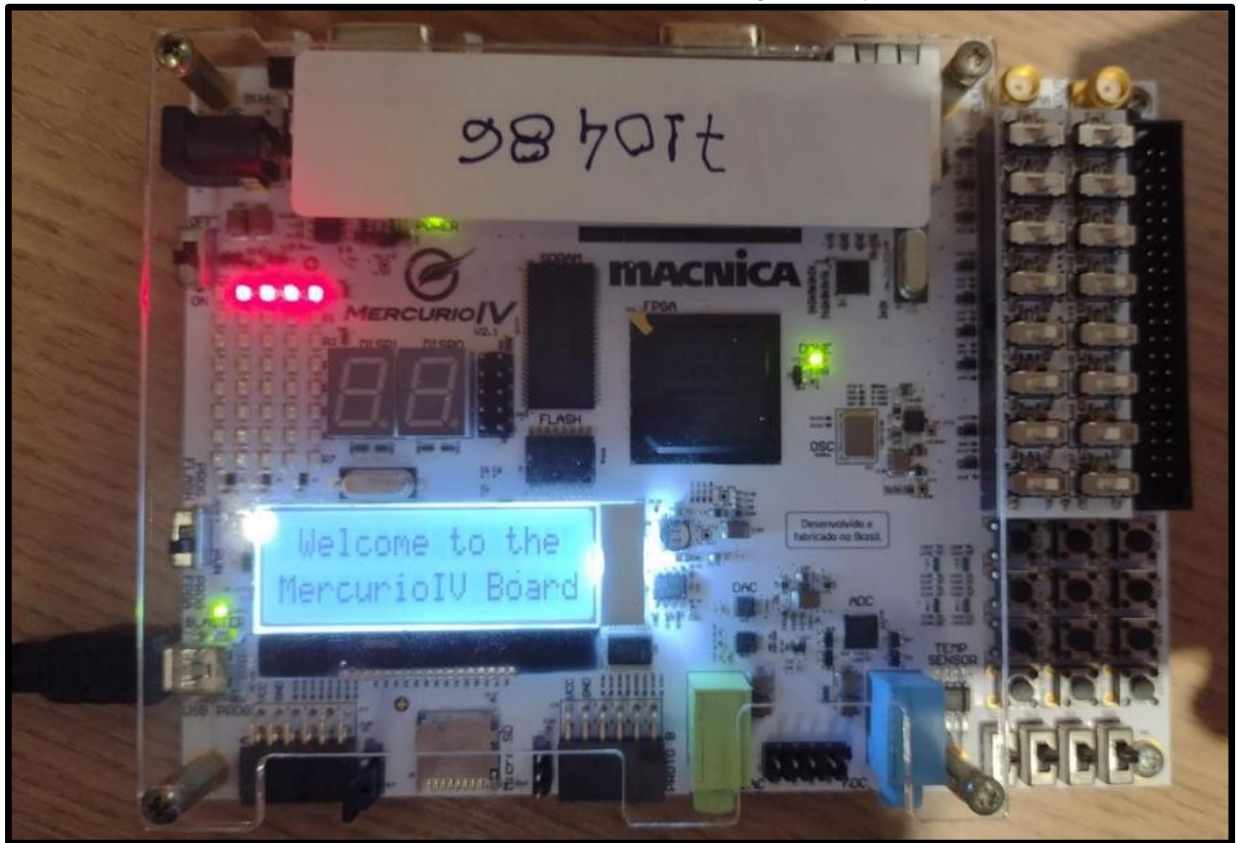
Fonte: autoria própria.

Mostrador da entrada de valor '14' – figura 2.1.2o.



Fonte: autoria própria.

Mostrador da entrada de valor '15' – figura 2.1.2p.

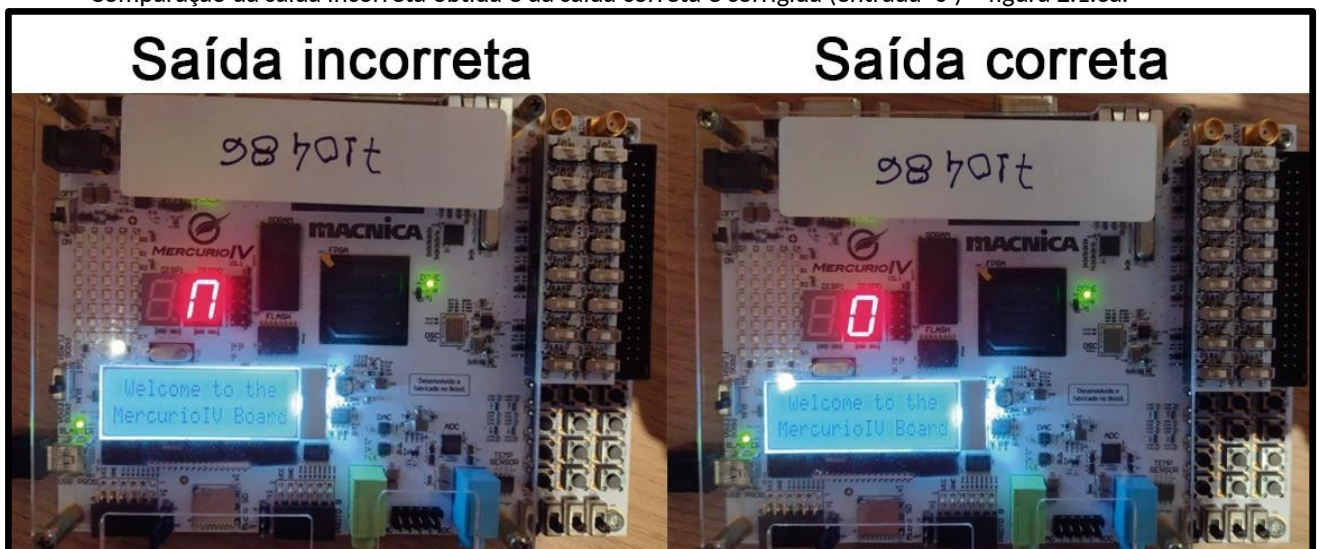


Fonte: autoria própria.

### 2.1.3 Comparação de saídas – erros e saídas corretas – Conjunto 7

Neste tópico, serão comparados os erros iniciais visualizados no mostrador do display com a saída correta. As comparações serão demonstradas pelas imagens abaixo.

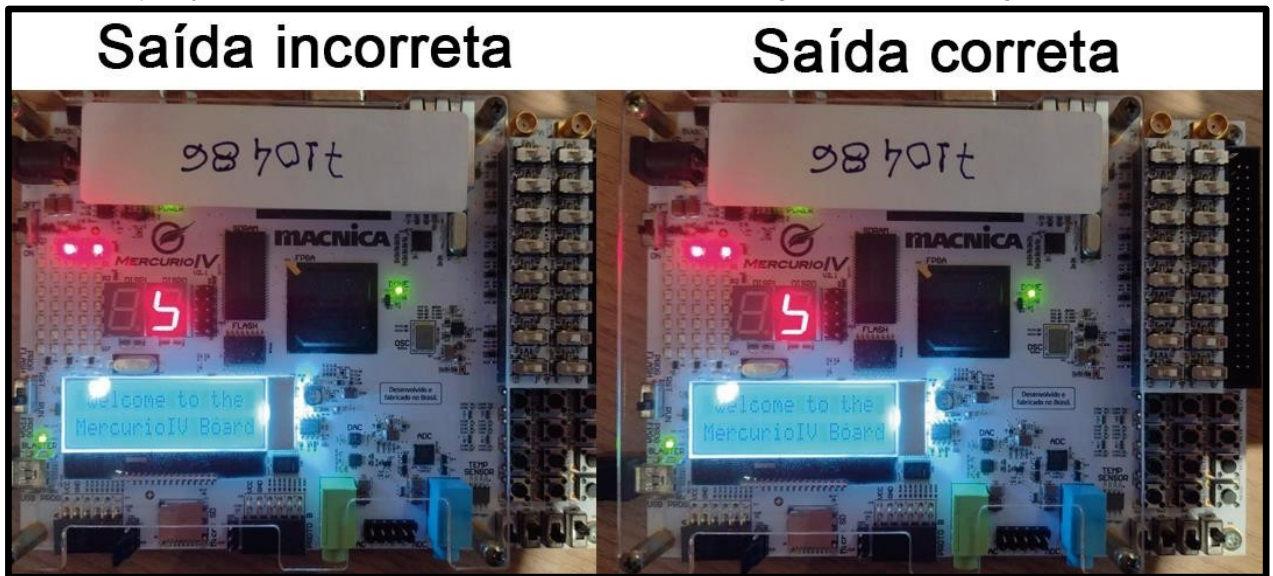
Comparação da saída incorreta obtida e da saída correta e corrigida (entrada '0') – figura 2.1.3a.



Fonte: autoria própria.



Comparação da saída incorreta obtida e da saída correta e corrigida (entrada '5') – figura 2.1.3b.



Fonte: autoria própria.

## 2.2 PROJETO COM DON'T CARE

Neste tópico, serão mostrados os resultados obtidos em relação ao projeto com *Don't Care*, os erros cometidos durante o desenvolvimento e as devidas correções.

### 2.2.1 Erros verificados – *Don't Care*

Neste experimento, foram encontrados erros nas expressões lógicas: os agrupamentos no mapa de Karnaugh estavam corretos, porém no momento de somar os resultados no formato SOP, esqueceu-se de certos conjuntos.

Observou-se dois erros – no mesmo segmento - ao testar o circuito em *hardware*:

- Na entrada '0', o display 'd' não acendeu;
- Na entrada '1', o display 'd' acendeu – deveria ficar apagado.

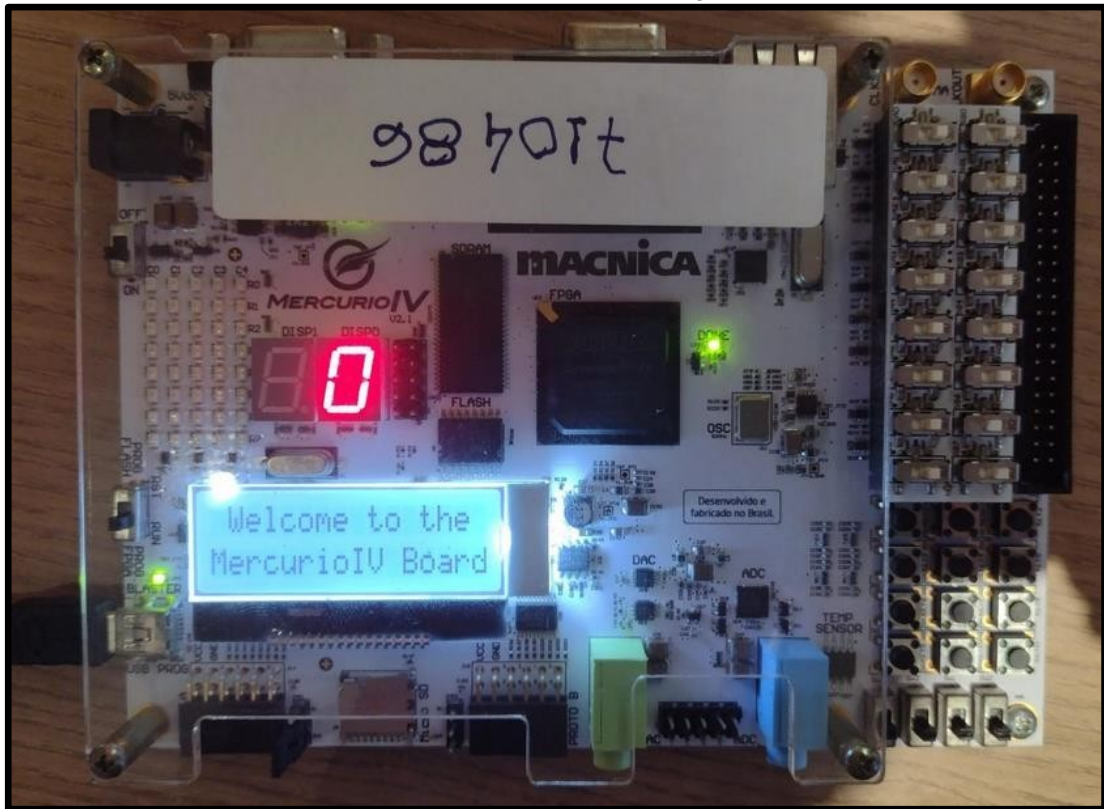
Ambos equívocos foram oriundos do mesmo problema, isto é, no mapa de Karnaugh deste segmento, obteve-se o agrupamento B'D', porém ao passar para a expressão, a equipe colocou B'D no relatório. Por consequência, inseriu-se a expressão incorreta no VHDL, o qual também apresentou falha.

### 2.2.2 Correções e projeto concluído – *Don't Care*

Após a equipe analisar os equívocos cometidos, realizaram-se tais correções e todos os testes foram refeitos, os quais retornaram resultado positivo, visto que todas as saídas das entradas de '0' a '9' estavam de acordo com a proposta. Para as entradas de '10' a '15', não há como saber o formato da saída no display, devido à aplicação do *Don't Care*. A seguir, constam-se as imagens de cada saída do projeto com *Don't Care*.

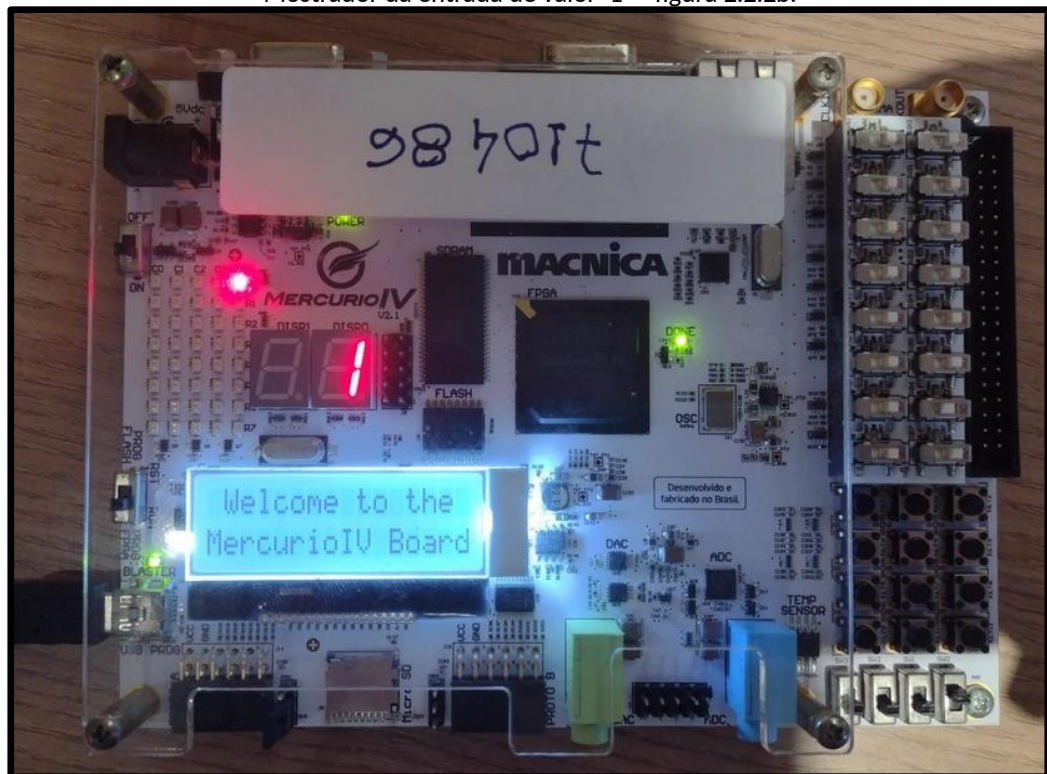


Mostrador da entrada de valor '0' - figura 2.2.2a.



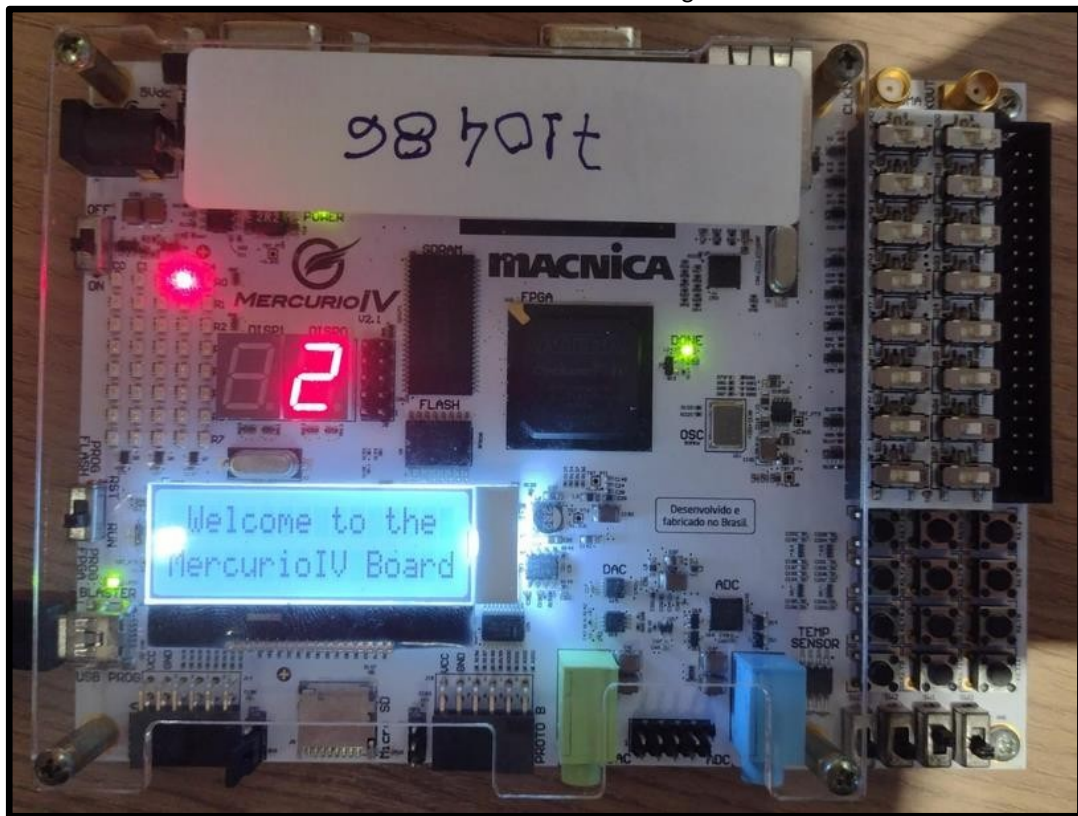
Fonte: autoria própria.

Mostrador da entrada de valor '1' - figura 2.2.2b.



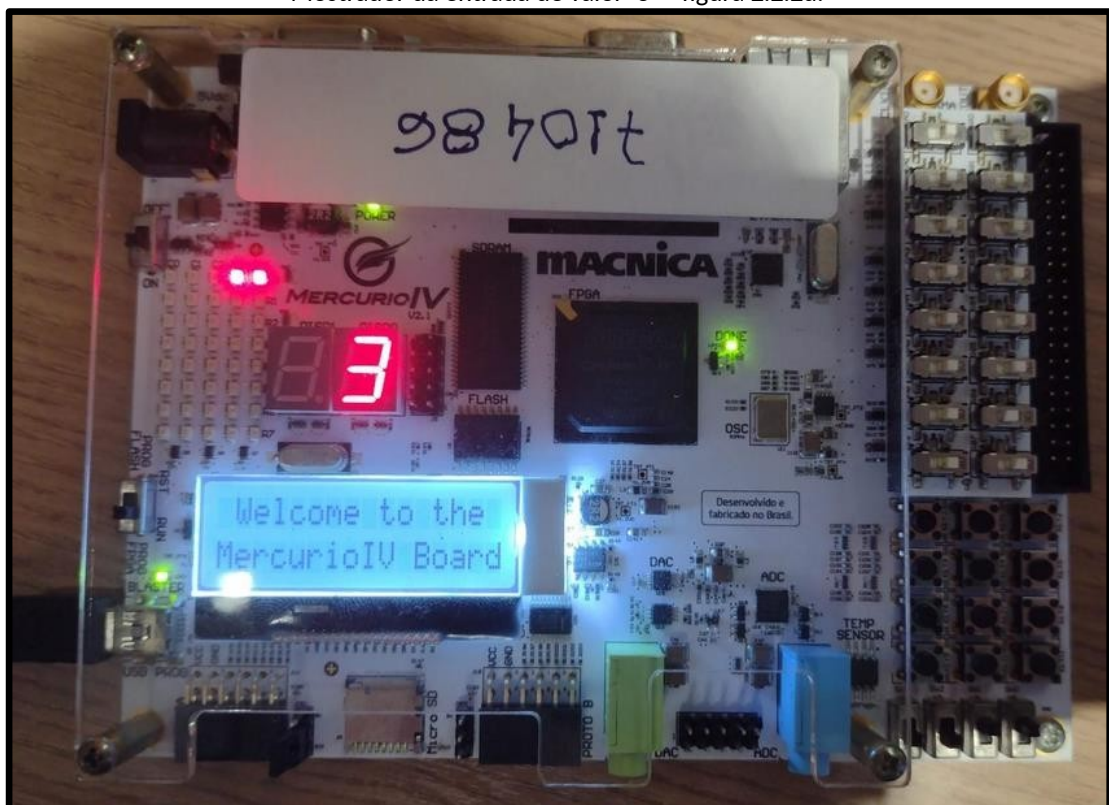
Fonte: autoria própria.

Mostrador da entrada de valor '2' - figura 2.2.2c.



Fonte: autoria própria.

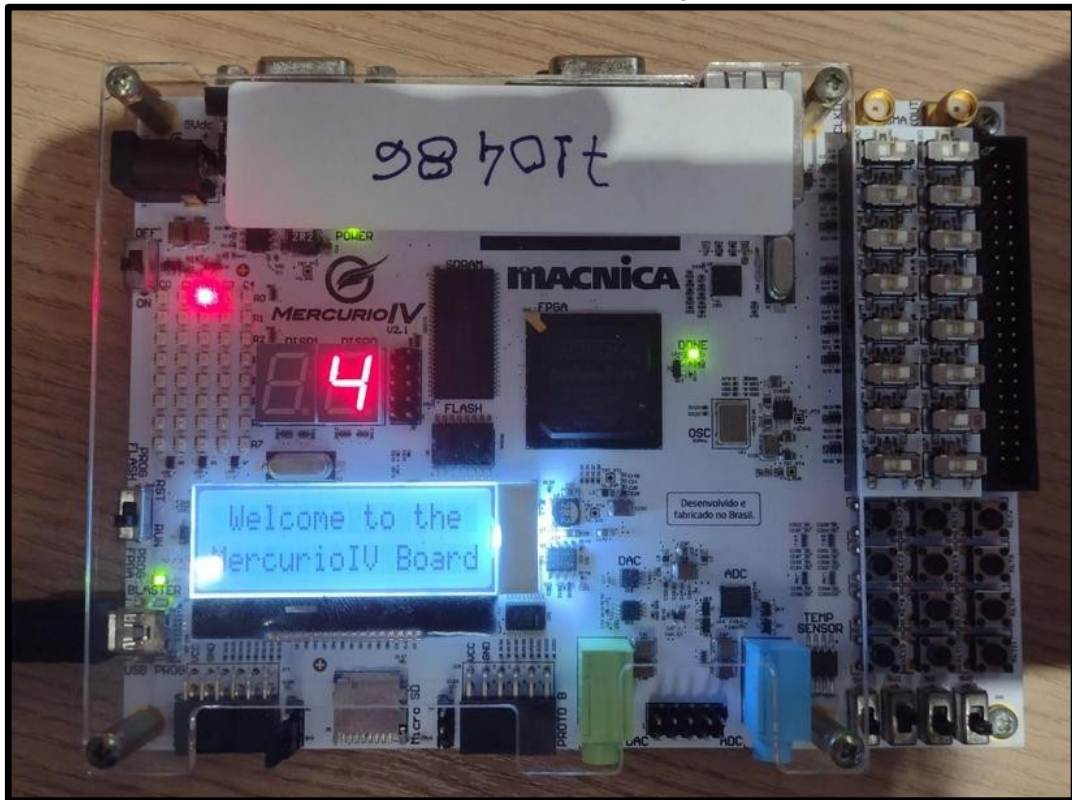
Mostrador da entrada de valor '3' - figura 2.2.2d.



Fonte: autoria própria.

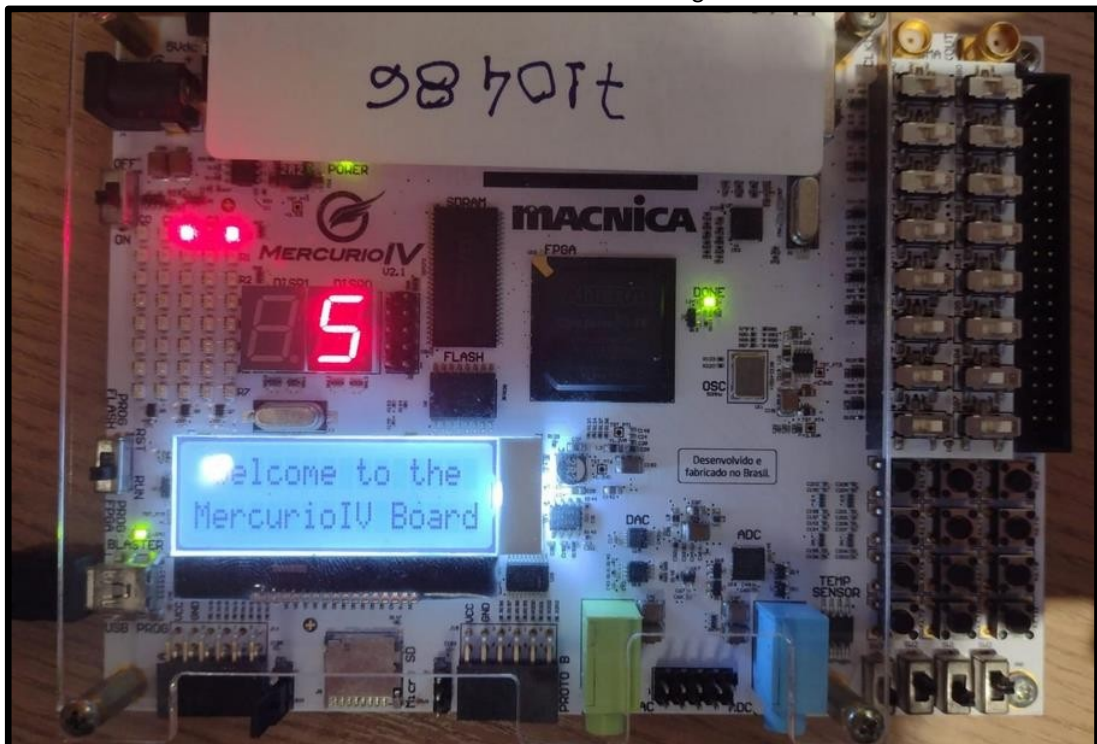


Mostrador da entrada de valor '4' - figura 2.2.2e.



Fonte: autoria própria.

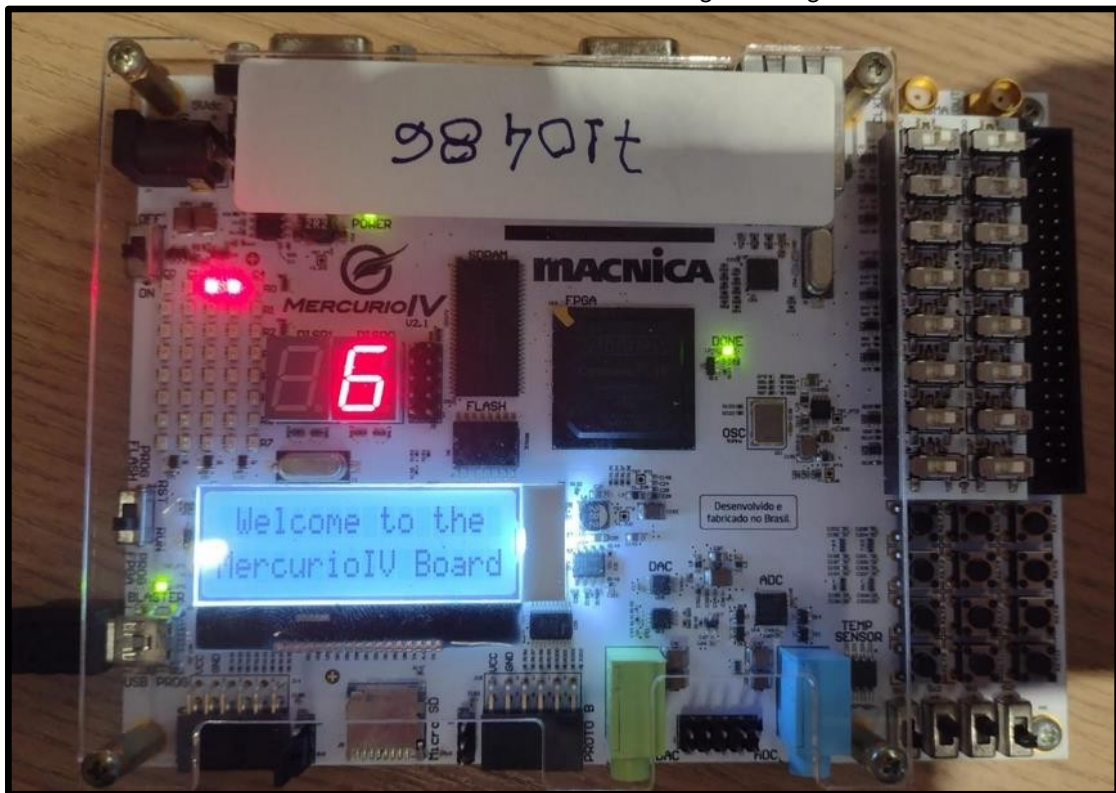
Mostrador da entrada de valor '5' - figura 2.2.2f.



Fonte: autoria própria.

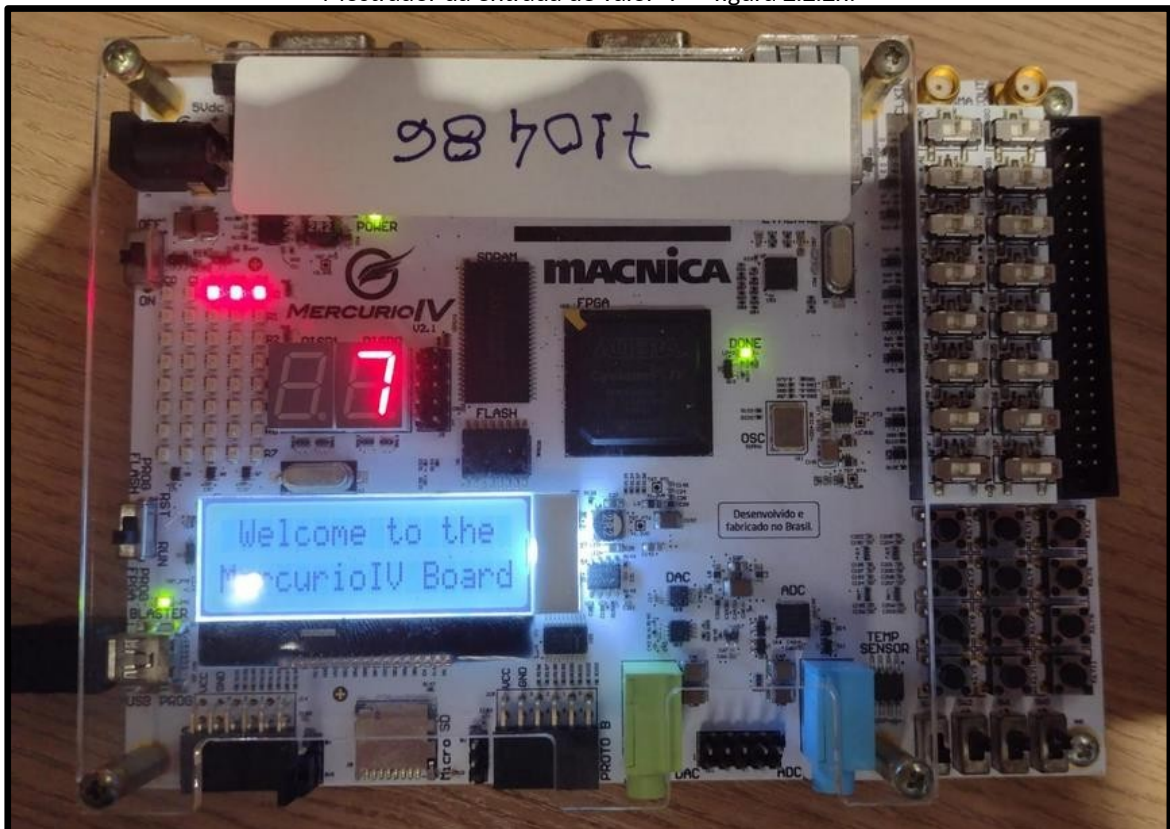


Mostrador da entrada de valor '6' - figura 2.2.2g.



Fonte: autoria própria.

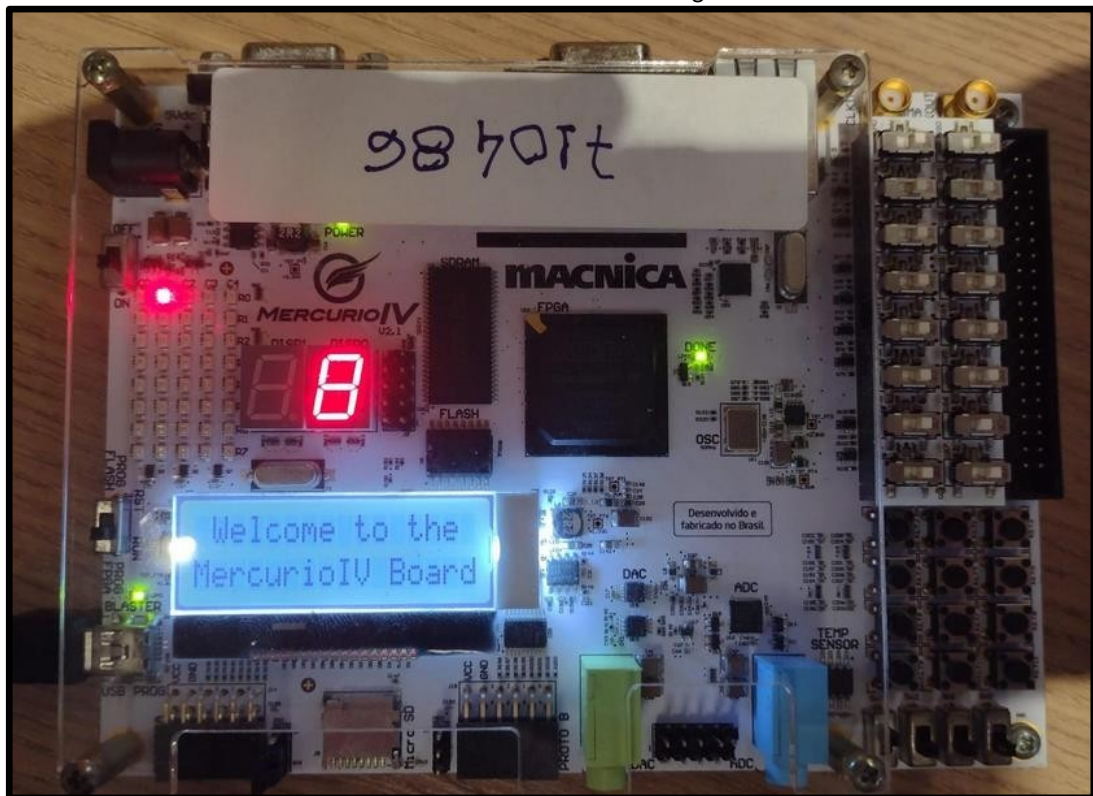
Mostrador da entrada de valor '7' - figura 2.2.2h.



Fonte: autoria própria.

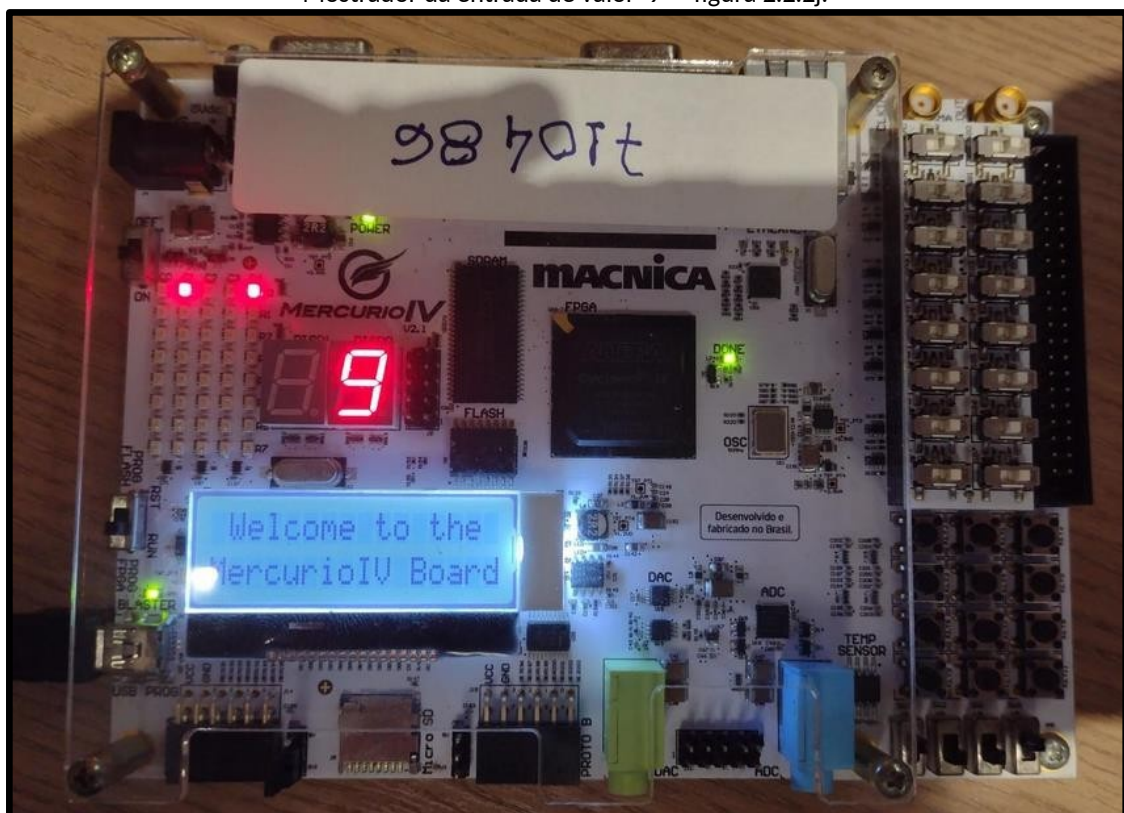
São José, 2024.

Mostrador da entrada de valor '8' – figura 2.2.2i.



Fonte: autoria própria.

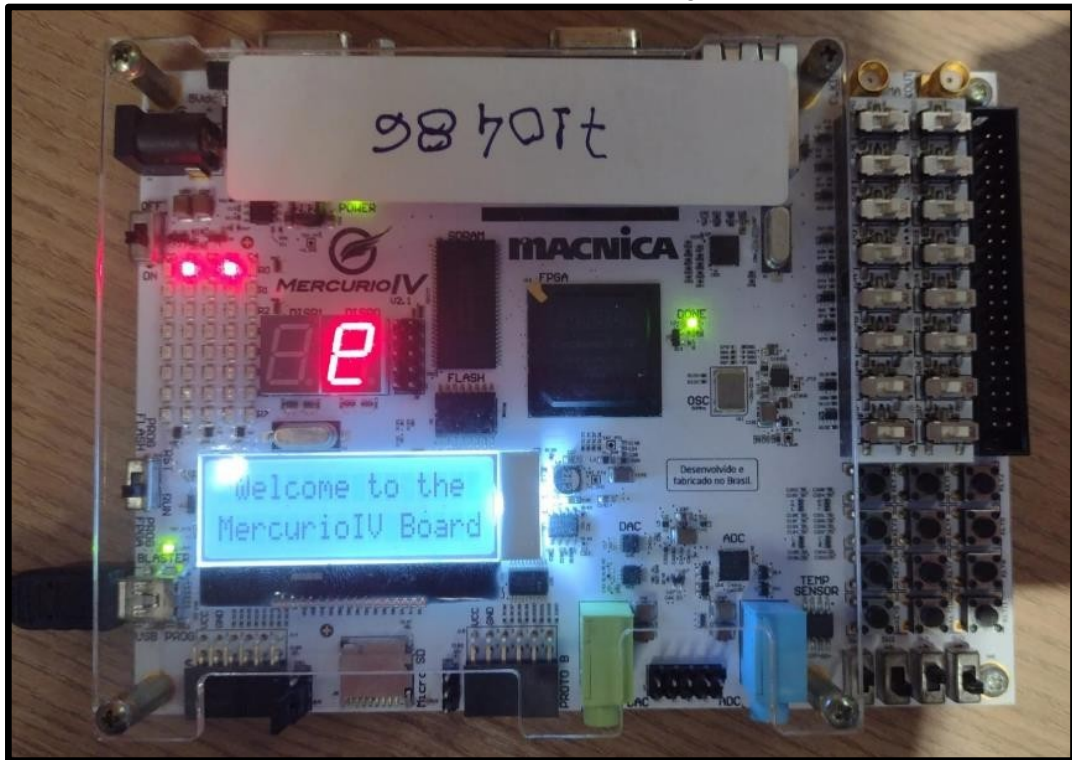
Mostrador da entrada de valor '9' – figura 2.2.2j.



Fonte: autoria própria.

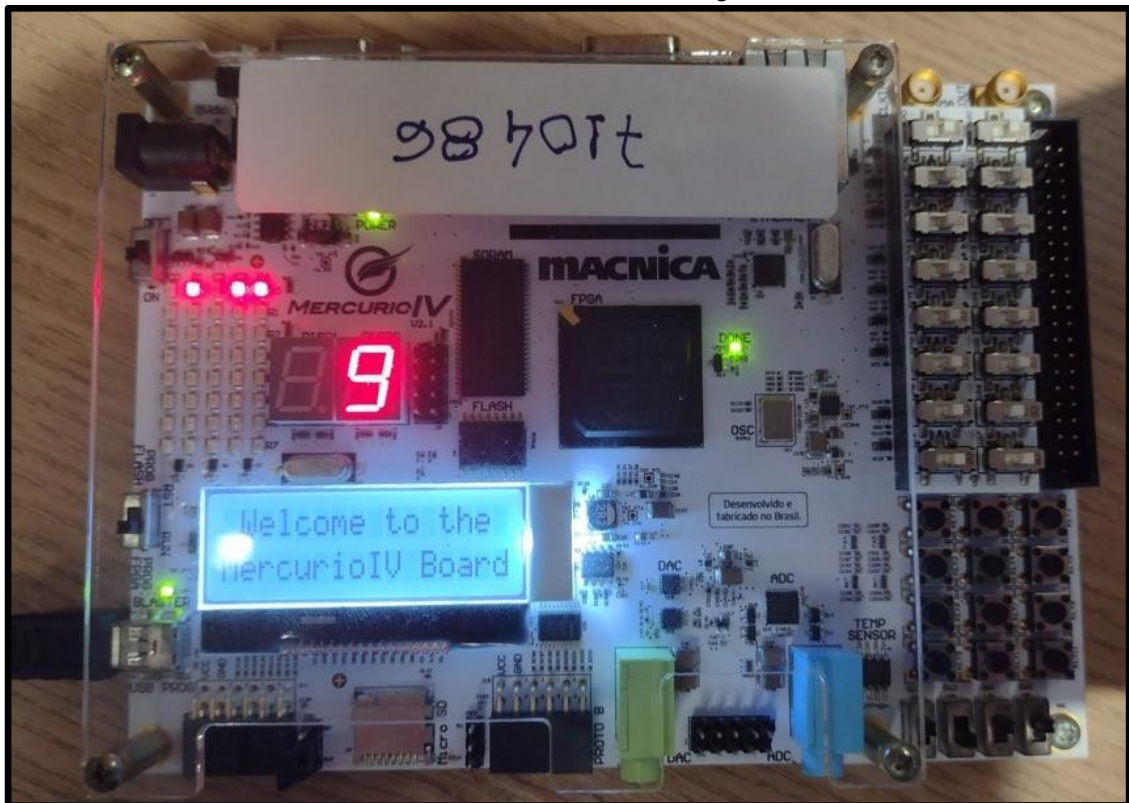


Mostrador da entrada de valor '10' – figura 2.2.2k.



Fonte: autoria própria.

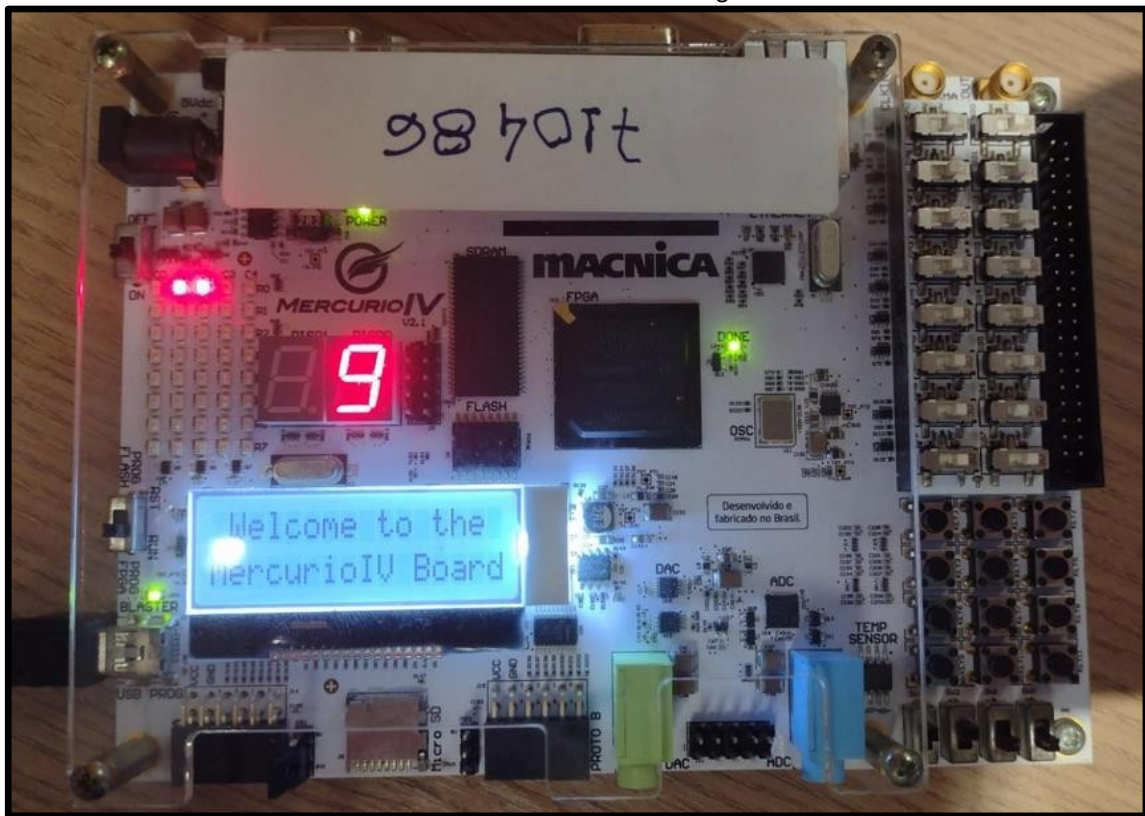
Mostrador da entrada de valor '11' – figura 2.2.2l.



Fonte: autoria própria.

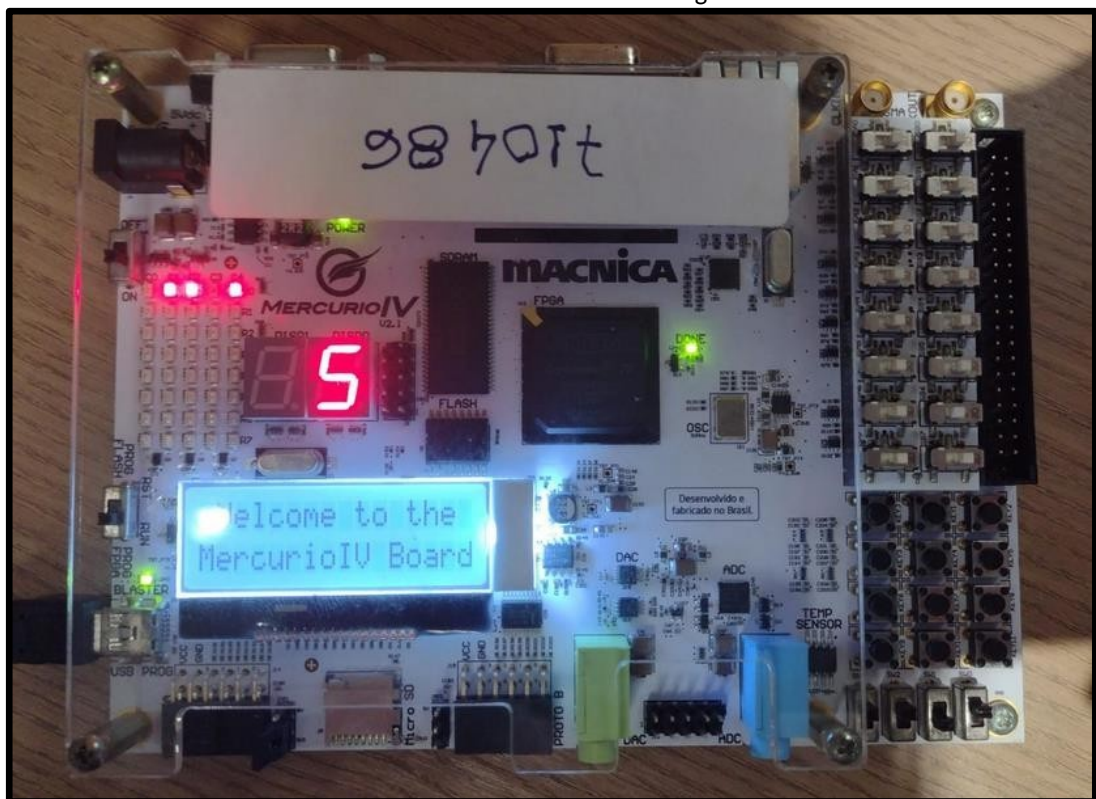


Mostrador da entrada de valor '12' - figura 2.2.2m.



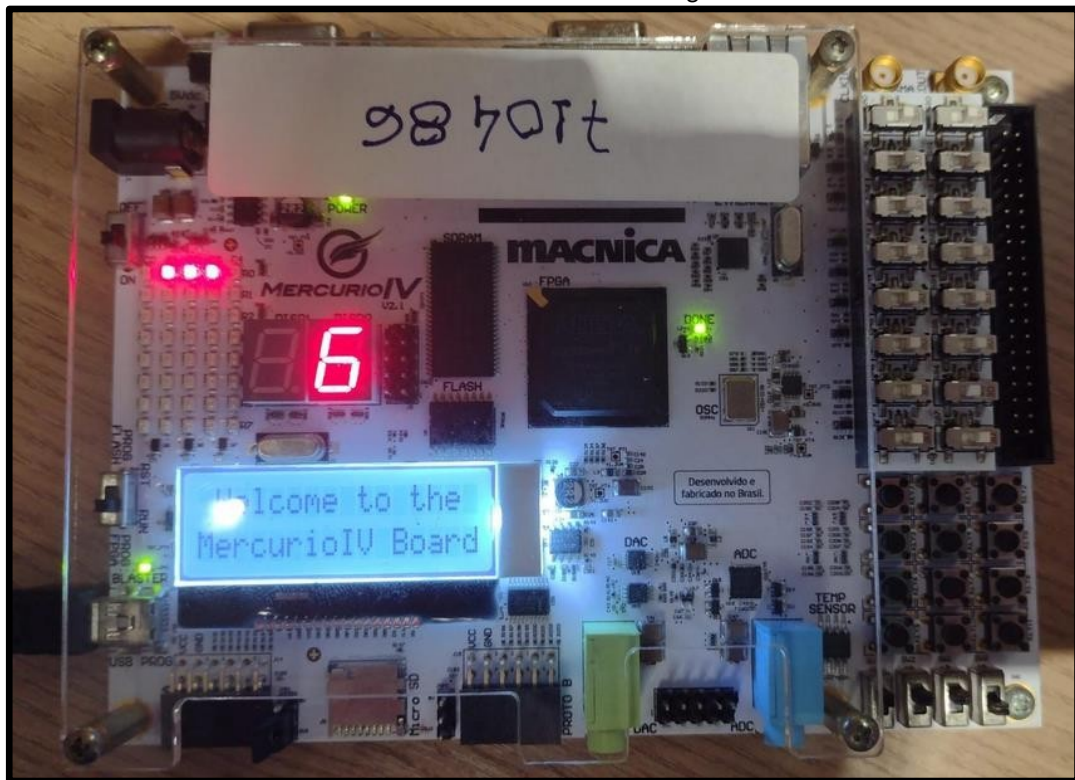
Fonte: autoria própria.

Mostrador da entrada de valor '13' - figura 2.2.2n.



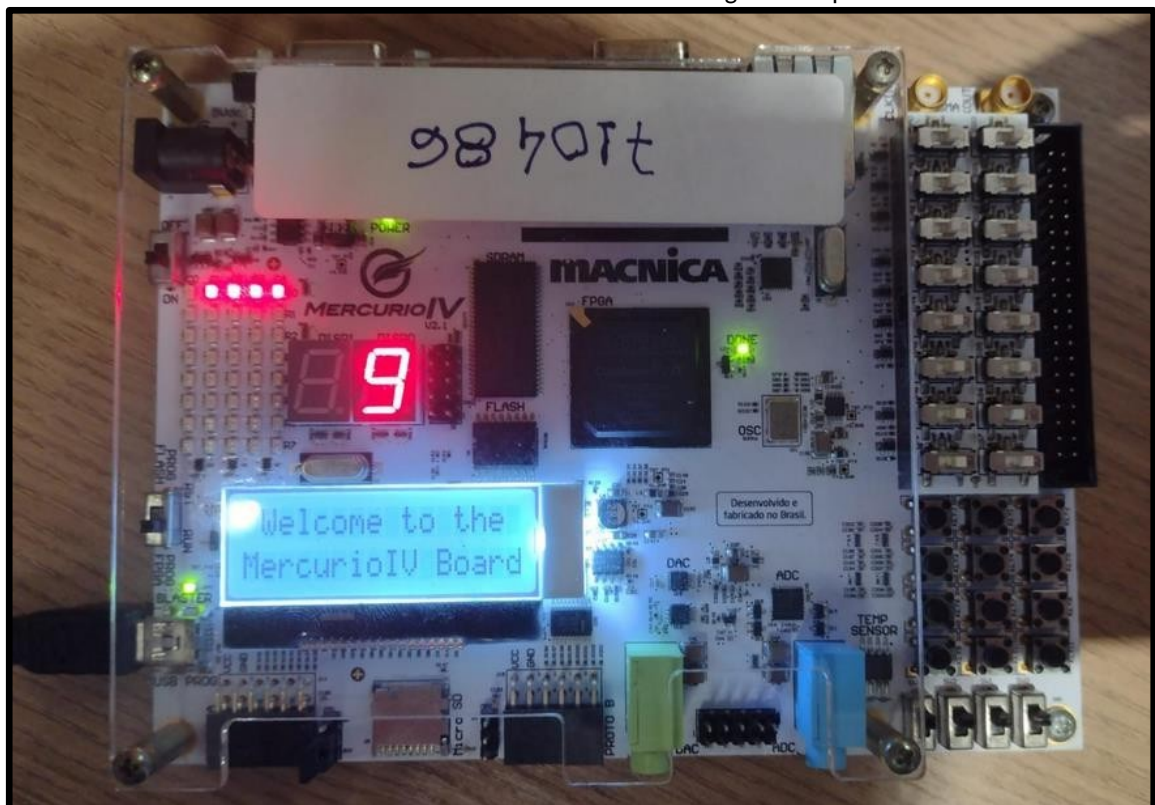
Fonte: autoria própria.

Mostrador da entrada de valor '14' – figura 2.2.2o.



Fonte: autoria própria.

Mostrador da entrada de valor '15' – figura 2.2.2p.



Fonte: autoria própria.

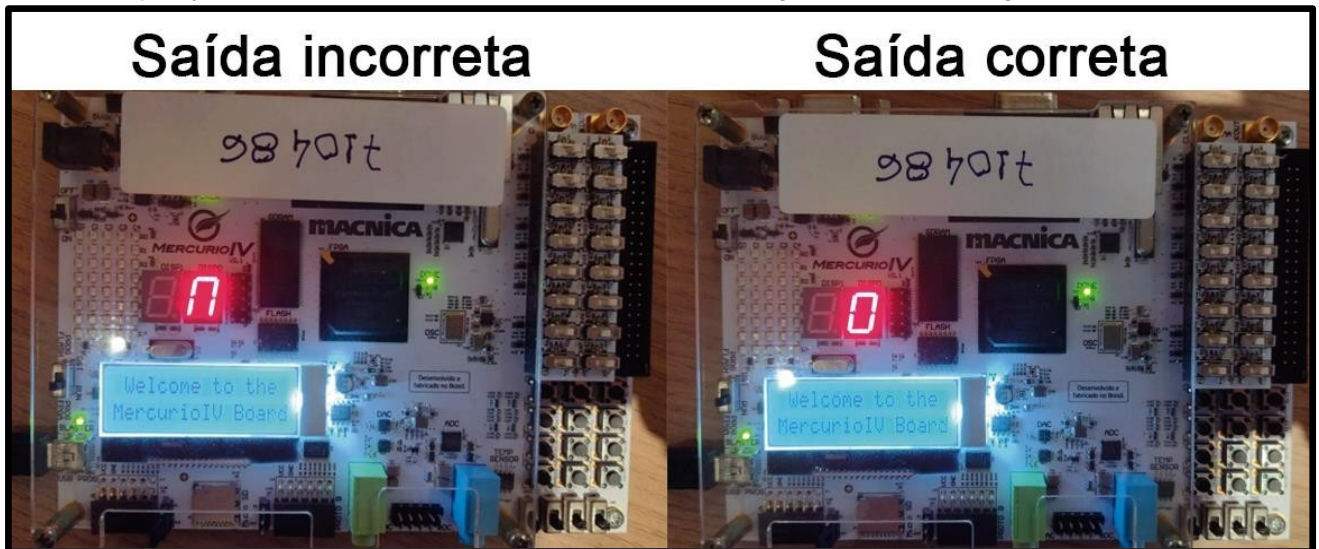


Percebe-se que as entradas '11', '12' e '15' tiveram a mesma saída no display; isso também ocorreu com as entradas '5' e '13'; e com '6' e '14'. Isso pode ter ocorrido pela otimização do *software* Quartus, o qual localizou entradas semelhantes para estes circuitos.

### 2.2.3 Comparações de saídas – erros e saídas corretas

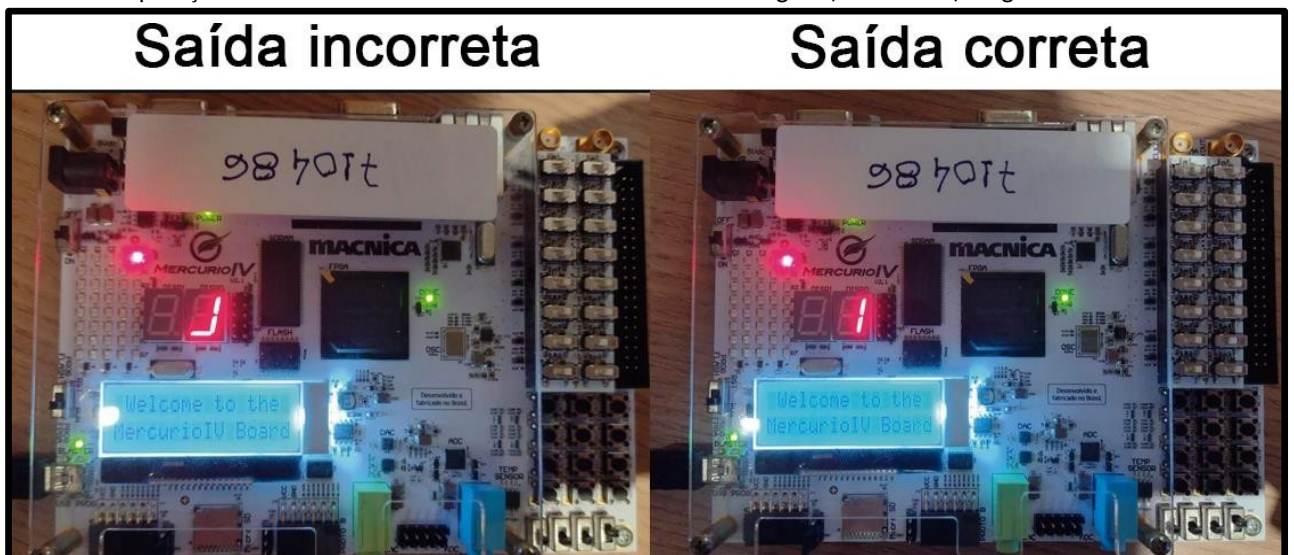
Neste tópico, serão comparados os erros iniciais visualizados no mostrador do display com a saída correta. As comparações serão demonstradas pelas imagens abaixo.

Comparação da saída incorreta obtida e da saída correta e corrigida (entrada '0') – figura 2.2.3a.



Fonte: autoria própria.

Comparação da saída incorreta obtida e da saída correta e corrigida (entrada '1') – figura 2.2.3b.



Fonte: autoria própria.

### 3 CONCLUSÃO

Em vista da premissa do primeiro projeto, foi proposto a realização da tabela verdade para cada saída do display de sete segmentos, uma vez que cada valor de entrada teria sua representação no mostrador do display. Para tanto, deve-se obter os mapas de Karnaugh, as expressões lógicas mínimas e, por fim, os circuitos lógicos. Além disso, o segundo projeto visou a utilização do *Don't Care* na tabela verdade de cada segmento para as entradas de 10 até 15, com o intuito de verificar e comparar as simplificações dos Mapas de Karnaugh com as mesmas entradas primeiro projeto.

A metodologia utilizada durante o desenvolvimento do projeto foi embasada no conteúdo teórico apresentado em aula, pesquisas extra salas feita pela equipe para o desenvolvimentos dos projetos e posto em prática durante as suas execuções. O conhecimento técnico abordado pelo professor serviu como guia para a compreensão do funcionamento do display de sete segmentos, auxiliando principalmente na elaboração dos Mapas de Karnaugh e na simplificação das expressões lógicas booleanas para a elaboração dos circuitos lógicos, enquanto as pesquisas extracurriculares complementaram o aprendizado obtido durante os encontros acadêmicos, permitindo com a equipe pudesse explorar diferentes maneiras de resolver a proposta do projeto. A integração da teoria e prática foram fundamentais para a elaboração do projeto, assegurando a aplicação eficiente dos conceitos estudados.

Com aplicação da metodologia abordada e por meio das figuras ilustradas, verificou-se que a equipe obteve êxito na execução do projeto e que os resultados obtidos foram coerentes com o que foi proposto. A partir da produção da tabela verdade com as entradas binárias dos sete segmentos, foi possível verificar as expressões mínimas utilizando o Mapa de Karnaugh, tanto para as entradas com ou sem o uso do *Don't Care*. Assim, foram implementadas as expressões lógicas na plataforma Quartus através da aplicação da linguagem VHDL e utilizado o Kit Macnica para realizar os testes do mostrador do display de sete segmentos. As hipóteses iniciais consistiam em verificar se as saídas e combinações da tabela verdade feitas pela equipe seriam coerentes com os valores de saída apresentados pela figura 1a. Durante a realização dos experimentos, verificou-se algumas inconsistências ao testar os circuitos em *hardware*, visto que houve equívocos no procedimento de transpor as expressões lógicas obtidas pelo Mapa de Karnaugh para o projeto em VHDL, por conseguinte, ocasionou erros no mostrador do display. Tais correções foram realizadas, a equipe teve retorno positivo dos testes realizados.

Portanto, uma vez que os resultados obtidos e as hipóteses iniciais foram contempladas, nota-se que o projeto evidenciou parte do conhecimento técnico em eletrônica digital, demonstrando na prática a aplicabilidade dos conceitos teóricos estudados pela equipe. O desenvolvimento da proposta introdutória envolvendo o display de sete segmentos permitiu consolidar conhecimentos sobre lógica booleana, circuitos digitais e a integração de componentes eletrônicos, além de contribuir para o aprendizado prático e técnico da equipe.



## 4 APÊNDICES

Nas seções 2.1 e 2.2, foram mostradas, através de imagens, as saídas no display de 7 segmentos para cada valor de entrada possível (0 a 15). Abaixo, consta-se os links para os vídeos das práticas de cada projeto

- Prática e teste do projeto Conjunto 7: <https://youtu.be/ODE1awXXFUE>
- Prática e teste do projeto com aplicação do *Don't Care*: <https://youtu.be/UOig5tEKImY>