

Diseño de un OP-AMP en tecnología OnSemi C5

TIPO DE SESIÓN: ASINCRÓNICA

Objetivo de aprendizaje

Capacidad de elaborar cálculos teóricos y simulados del amplificador operacional a partir la teoría estudiada en clases.

Contenidos

Amplificador operacional, espejos de corriente, par diferencial, ganancia y ancho de banda del amplificador Operacional.

Persona facilitadora

Juan José Montero Rodríguez
jjmontero@itcr.ac.cr
Consulta: J 3:00-5:00 p.m.

PRESENTACIÓN

El amplificador operacional es uno de los circuitos más utilizados en electrónica analógica, debido a que permite realizar operaciones matemáticas e implementar filtros activos con un único circuito integrado.

El objetivo de esta tarea es diseñar un amplificador operacional en LTspice, donde se debe dimensionar el ancho y el largo de todos los transistores, y además obtener la ganancia de lazo abierto en función de la frecuencia.

Se espera que los estudiantes sean capaces de realizar los cálculos teóricos utilizando las fórmulas de ganancia y de espejos de corriente y compararlas con los resultados de las simulaciones obtenidas en LTspice.

Para este proyecto se debe utilizar la tecnología de fabricación de circuitos integrados OnSemi C5 de 500 nm. Esta es una tecnología de uso comercial que incluye modelos de simulación de tipo BSIM3.2 [1]. Los modelos para transistores NMOS y PMOS se encuentran adjuntos en un archivo de texto llamado "c5_models.txt".

Los parámetros relevantes del modelo son los siguientes:

Parámetro BSIM	Significado	Unidades
U0	Movilidad μ_n, μ_p	cm ² /Vs
TOX	Espesor de óxido t_{ox}	m
VTH0	Tensión de umbral V_{TH}	V

Fecha / Calendario de entrega

13 de octubre antes de las 11:59 pm.

Valor puntaje y porcentaje

50 puntos, 10% de la nota final

Formato de entrega y espacio

Archivo de tipo .PDF (Sección de evaluaciones del tecDigital).

Instrumento de evaluación

Rubrica adjunta

RUTA DE APRENDIZAJE

Considere el circuito del amplificador operacional con salida de fuente común:

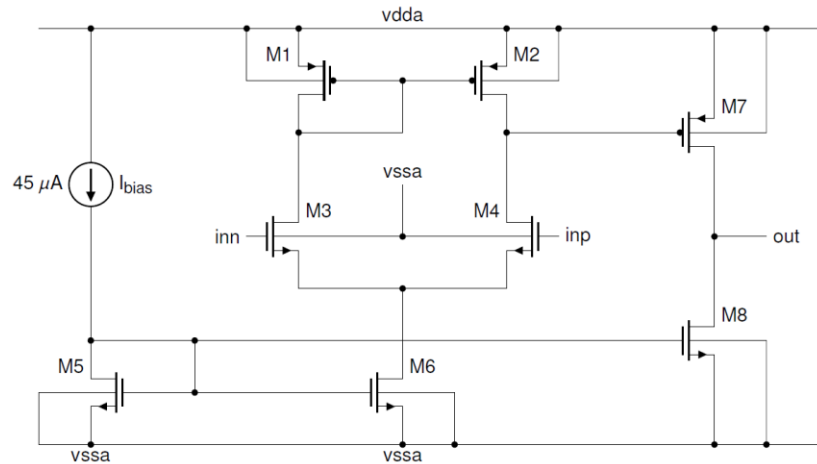


Figura 1: Esquemático del amplificador operacional.

La ganancia del amplificador anterior está dada por:

$$A_V = -g_{m4}(r_{o2} \parallel r_{o4}) \times -g_{m7}(r_{o7} \parallel r_{o8})$$

Como parte de los requerimientos, deberá establecer el punto de operación del circuito de manera que fluya una corriente de 22.5 μA a través de los transistores M1, M2, M3 y M4. Los transistores M5 y M6 deben tener 45 μA . Los transistores M7 y M8 deben tener 100 μA .

Los coeficientes de modulación de largo de canal dependen en gran medida de la longitud de canal y de la tensión VDS. Para este proyecto y como referencia considere los siguientes coeficientes de modulación de longitud de canal:

Tipo	L [μm]	W [μm]	I _D [μA]	V _{DS} [V]	λ [V^{-1}]
n	0.5	5	22.5	2.5 V	0.221
n	0.5	5	45	2.5 V	0.105
n	0.5	5	100	2.5 V	0.086
p	0.5	5	22.5	2.5 V	0.212
p	0.5	5	45	2.5 V	0.160
p	0.5	5	100	2.5 V	0.114

Cuadro 2: Coeficientes de modulación de longitud de canal.

Como requerimientos adicionales, utilice la siguiente tabla, donde se establecen las dimensiones de algunos de los transistores.

Transistor	W (μm)	L (μm)
M1, M2	10	0.5
M3, M4	5	0.5
M5, M6	5	0.5
M7	?	0.5
M8	?	0.5

Cuadro 3: Anchos y largos de los transistores del Op-Amp.

Su tarea consiste en establecer los valores de W para los transistores M7 y M8 posean una corriente I_D de $100 \mu\text{A}$, de manera que el amplificador operacional funcione correctamente.

Procedimiento para la construcción del esquemático:

1. Cree un archivo nuevo en LTspice y guárdelo con el nombre *opamp-schem.asc* haciendo uso del menú File. Coloque el archivo en una carpeta de su elección.
2. Copie y pegue el modelo de archivo de texto llamado "c5_models.txt" en el apartado de **SPICE Directive** de LTspice verifique que haya copiado bien el archivo de texto. La opción de SPICE Directive se encuentra en la sección del menú con el símbolo **.op**.



Figura 2. SPICE Directive

3. El paso 2 genera el siguiente resultado:

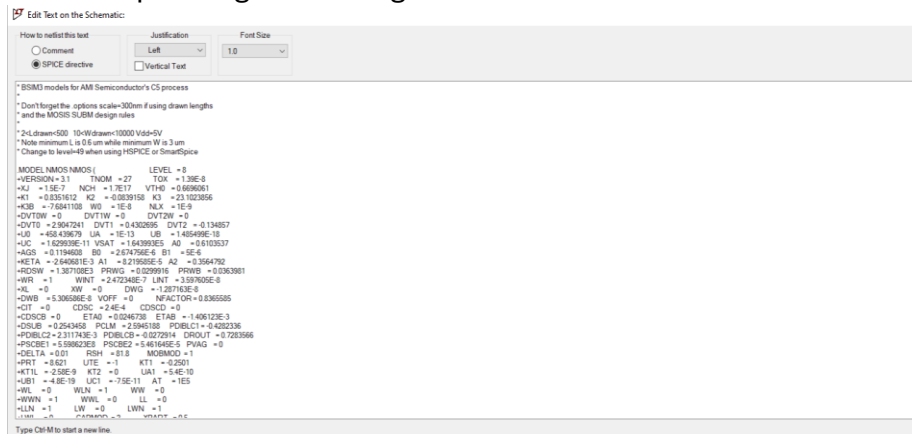


Figura 3. Copiar el “c5_models.txt” al **SPICE Directive**

```
* BSIM3 models for AMI Semiconductor's C5 process
*
* Don't forget the .options scale=300nm if using drawn lengths
* and the MOSIS SUBM design rules
*
* 2<Ldrawn<500 10<Wdrawn<10000 Vdd=5V
* Note minimum L is 0.6 um while minimum W is 3 um
* Change to level=49 when using HSPICE or SmartSpice

.MODEL NMOS NMOS (          LEVEL = 8
+VERSION = 3.1             TNOM = 27          TOX = 1.39E-8
+XJ = 1.5E-7              NCH = 1.7E17        VTH0 = 0.6696061
+K1 = 0.8351612           K2 = -0.0839158     K3 = 23.1023856
+K3B = -7.6841108         W0 = 1E-8           NLX = 1E-9
+DVT0W = 0                DVT1W = 0          DVT2W = 0
+DVT0 = 2.9047241         DVT1 = 0.4302695    DVT2 = -0.134857
+U0 = 458.439679          UA = 1E-13         UB = 1.485499E-18
+UC = 1.629939E-11        VSAT = 1.643993E5   A0 = 0.6103537
+AGS = 0.1194608         B0 = 2.674756E-6    B1 = 5E-6
+KETA = -2.640681E-3      A1 = 8.219585E-5    A2 = 0.3564792
+RDSW = 1.387108E3        PRWG = 0.0299916    PRWB = 0.0363981
+WR = 1                   WBIT = 2.472348E-7    LBIT = 3.597605E-8
+XL = 0                   XW = 0              DWG = -1.287163E-8
+DWB = 5.306586E-8        VOFF = 0           NFACTOR = 0.8365585
+CIT = 0                  CDSC = 2.4E-4        CDSCD = 0
+CDSCB = 0                ETA0 = 0.0246738     ETAB = 1.406123E-3
+DSUB = 0.2543458         PCLM = 2.5945188    PDIBLC1 = -0.4282336
+PDIBLC2 = 2.311743E-3    PDIBLCB = -0.0272914    DROUT = 0.7283566
+PSCBE1 = 5.598623E8      PSCBE2 = 5.461645E-5    PVAG = 0
+DELTA = 0.01            RSH = 81.8          MOBMOD = 1
+PRT = 8.621             UTE = -1            KT1 = -0.2501
+KT1L = -2.58E-9         KT2 = 0            UA1 = 5.4E-10
+UB1 = -4.8E-19          UC1 = -7.5E-11       AT = 1E5
+WL = 0                  WLH = 1             WW = 0
+WWH = 1                 WWL = 0             LL = 0
+LLH = 1                 LW = 0              LWH = 1
+LWL = 0                 CAPMOD = 2           XPART = 0.5
+CGDO = 2E-10            CGSO = 2E-10        CGBO = 1E-9
+CJ = 4.197772E-4         PB = 0.99          MJ = 0.4515044
+CJSW = 3.242724E-10     PBSW = 0.1        MJSW = 0.1153991
+CJSWG = 1.64E-10        PBSWG = 0.1        MJSWG = 0.1153991
+CF = 0                  PVT0 = 0.0585501     PRDSW = 133.285505
+PK2 = -0.0299638        WKETA = -0.0248758    LKETA = 1.173187E-3
+AF = 1                   KF = 0)
```

Figura 4. Dimensionamiento de los transistores

4. Dibuje el circuito esquemático en LTspice, utilizando transistores de tipo *nmos4* y *pmos4*. Estos transistores permiten acceder a las cuatro terminales del MOSFET. Verifique que las etiquetas M1-M8 de los transistores coincidan con las del esquemático propuesto, y que los transistores PMOS tengan el drenador conectado a *vdda* (debe seleccionar el transistor con F7 y presionar Ctrl+R para rotar, Ctrl+E para hacer espejo). Los transistores tipo *nmos4* y *pmos4* están en la sección del menú con el nombre de component, una vez que le da clic busque los transistores tipo *nmos4* y *pmos4* en la barra de consulta.
5. Cambie los valores del ancho y largo de los transistores con los del cuadro 3, haga clic derecho en la figura del transistor y modifique sus valores. Una visualización dentro del programa sería la siguiente:

Figura 5. Cambios en el ancho y largo del transistor

6. Conecte una fuente de corriente utilizando el modelo *current* de la biblioteca de LTspice, cambie el nombre por **Ibias** y ajuste la corriente a 45 μA .
7. Rotule los nodos de las entradas, la salida y las dos fuentes de alimentación como inn, inp, out, vdda y vssa. Estos nodos se utilizarán en el siguiente paso para crear la vista de símbolo. Para hacer la rotulación diríjase al menú y en el apartado **label** de LTspice haga clic y escriba el nombre correspondiente a la entrada o salida y verifique que en la opción **Port Type** este con la opción de **none**.
8. Cambie de modelo a los transistores de nmos4 y pmos4 para que coincidan con los modelos del texto "c5_models.txt", para realizar estos cambios, primero mantenga presionado la tecla **ctrl** y luego presione clic derecho a la figura. Luego en la sección de **Value** modifique el texto a **NMOSC5** y **PMOSC5** respectivamente, un ejemplo sería el siguiente:

Attribute	Value	Vis.
Prefix	MN	
InstName	M5	X
SpiceModel		
Value	NMOSC5	X
Value2	l=500n w=5u	
SpiceLine		
SpiceLine2		

Figura 6. Cambios de los modelos de los transistores

Al terminar esta parte, el diseño debe quedar como se muestra en la Figura 6:

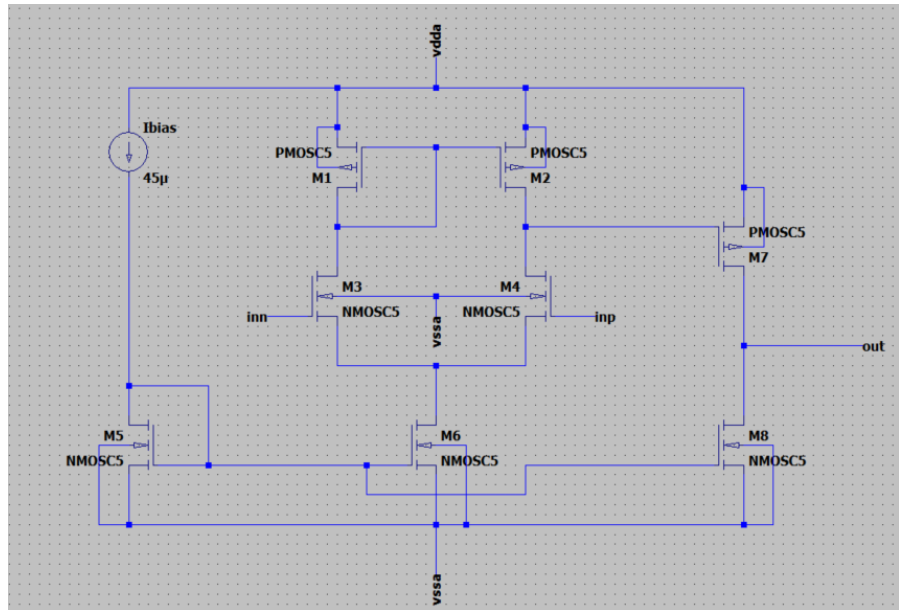


Figura 7: Amplificador operacional CMOS en LTspice.

Procedimiento para la construcción de la vista de símbolo:

9. Construya la vista de símbolo del amplificador. Para ello haga clic en Hierarchy → Create a New Symbol. Guarde el archivo en la misma carpeta con el nombre opamp-schem.asy haciendo uso del menú File. Es importante que utilice el mismo nombre del esquemático. Elabore la siguiente figura, las líneas de la figura se elaboran en la sección del menú **Draw**:

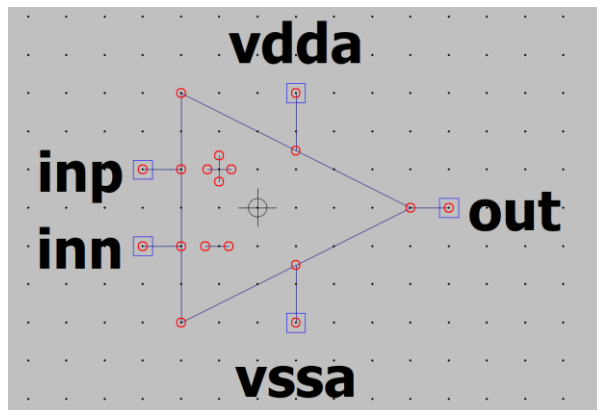


Figura 8: Símbolo del amplificador CMOS en LTspice.

10. En la vista de símbolo, utilice el comando **Edit → Add Pin/Port** y configure las opciones de cada uno de los cinco pines del dispositivo. Como referencia, observe las opciones para el puerto vdda. Debe hacer clic en OK y luego colocar cada pin en las terminales del dibujo.

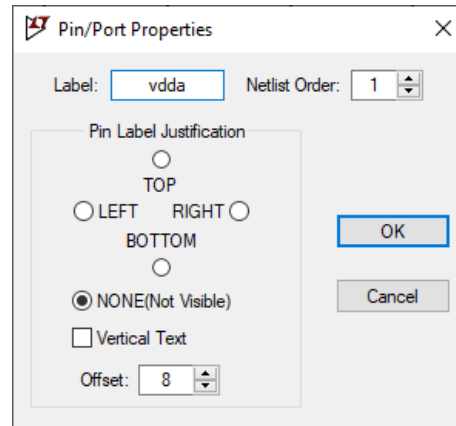


Figura 9: Configuración de pines.

11. Cree un nuevo archivo de LTspice y guárdelo con el nombre *opamp-top.asc* en la misma carpeta de sus archivos anteriores. Este será el archivo donde conecte su símbolo a las fuentes de alimentación y de señal. Para elegir el símbolo primero seleccione del menú la sección de **components** y luego en **Top Directory** se elige donde esta guardado el directorio del proyecto el cual posee el *opam-schem.asy*. Este esquemático se conoce como top o testbench del amplificador, por ser el archivo que se encuentra jerárquicamente más alto y es el archivo que se utiliza para hacer las simulaciones. Agregue dos fuentes de tipo *voltage* y coloque los componentes que se observan en la siguiente figura.

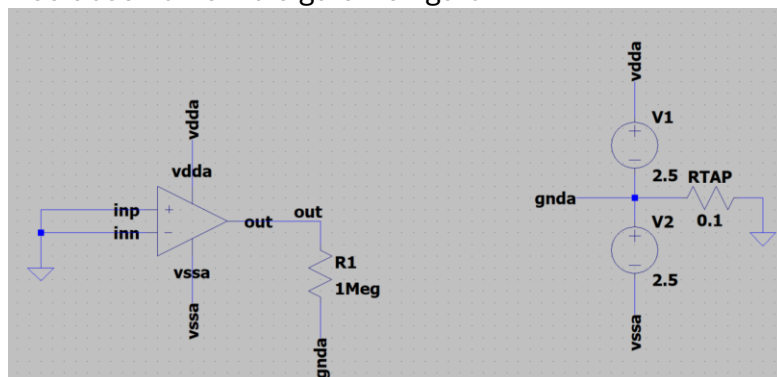
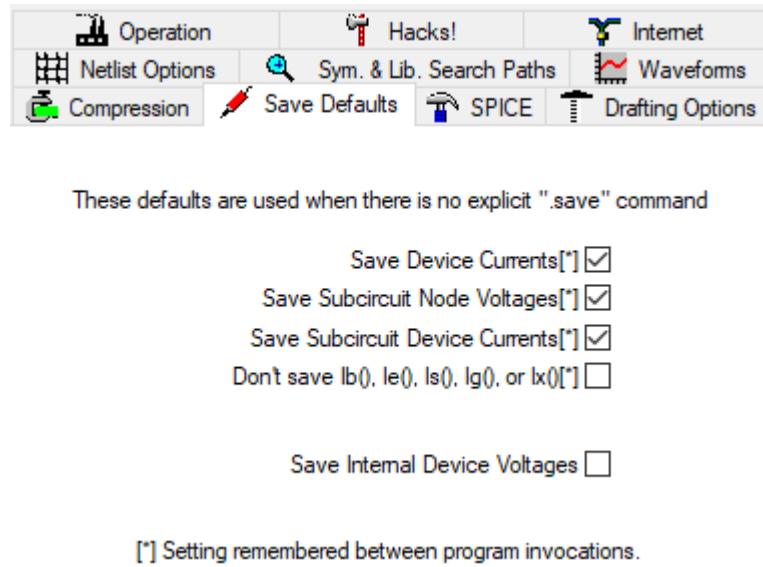


Figura 10: Testbench del amplificador operacional.

En este punto solo está pendiente definir los parámetros W/L de todos los transistores. Las instrucciones se detallan en las secciones siguientes.

Procedimiento para el dimensionamiento de M8:

12. Para ajustar el ancho W8 por medio de simulación, primero ajuste W7 a un valor alto, por ejemplo 100 μm .
13. M7 debe tener una corriente de 100 μA . Para lograr esto, calcule el ancho que debe tener el transistor M8 utilizando las reglas del espejo de corriente. En este diseño existirá una diferencia entre el valor teórico calculado y el valor requerido, debido a que los transistores tienen una longitud efectiva del canal. Por lo tanto, W8 debe ajustarse utilizando una simulación paramétrica.
14. Edite la lista de modelos y configure el ancho de M8 como W8 (para hacer la simulación paramétrica). Revise que haya ajustado el ancho W7 al valor de 100 μm .
15. En el archivo opamp-top.asc configure una simulación paramétrica de tipo .STEP PARAM W8 y coloque el valor inicial, el valor final y el tamaño del paso, tomando valores que estén en un rango desde 1 μm hasta 20 μm . La corriente del transistor M8 debe ser exactamente 100 μA cuando ambas entradas están en 0 V. Debe tener configurado este comando y además el comando .OP para ejecutar la simulación correctamente.
16. Antes de simular, debe configurar LTspice para que guarde los valores de corriente de los subcircuitos. En el menú Tools -> Control panel, vaya a la pestaña "Save Defaults" y active las opciones que se muestran en la siguiente figura.



17. Guarde las opciones y ejecute la simulación haciendo clic en el botón Run.
18. Para graficar la corriente, abra el subcircuito haciendo doble clic sobre el símbolo, y haga clic directamente sobre la terminal del drenador de M8. El cursor debe mostrar un amperímetro negro antes de hacer clic. La gráfica debe mostrarle la variación de ID con respecto al ancho M8. Busque el punto donde la corriente es exactamente 100 μ A y anote este valor. Copie la gráfica y colóquela en el reporte.

Procedimiento para el dimensionamiento de M7:

19. Haga una copia de la carpeta completa y guarde esta carpeta con otro nombre, por ejemplo, "sim-m7". Edite el modelo de M8, fijando el valor de W8 al valor que calculó en el apartado anterior.
20. Ahora se debe ajustar el ancho del transistor M7. Esto se realiza ajustando ambas terminales de entrada del Op-Amp a cero (esto se conoce como ajuste de offset). Para esto, utilice el archivo *opamp-top.asc* y conecte ambas entradas del operacional a gnda.
21. Edite nuevamente los modelos de los transistores y configure el ancho de M7 como W7. Configure la simulación paramétrica y encuentre el valor óptimo de W7 midiendo la tensión de salida. Debe editar también el comando .STEP PARAM W7 y mantener .OP.

22. Haga clic en el botón “Run” y grafique la tensión de salida en función del ancho W7. En la gráfica debe ubicar el punto donde la tensión de salida cruza por cero. Encuentre el valor de W7 en ese punto directamente de la gráfica. Copie la gráfica y colóquela en el reporte.

Procedimiento para la simulación de respuesta en frecuencia:

23. Realice de nuevo una copia de la carpeta completa, y guarde esta carpeta con otro nombre que describa la simulación de este apartado, por ejemplo, “sim-rf”.
24. Modifique el testbench como aparece en la siguiente figura:

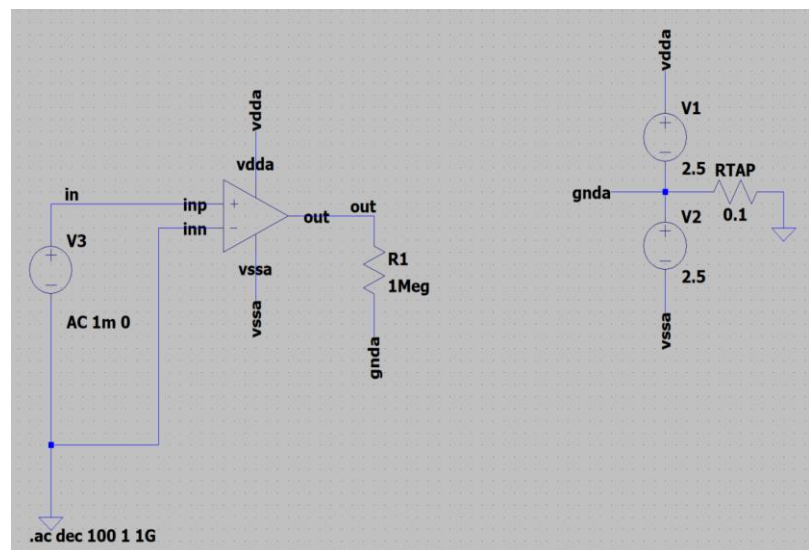


Figura 11: Circuito de medición de la ganancia de lazo abierto

25. Realice la simulación y mida la tensión de salida, haciendo clic sobre el nodo de salida. El cursor debe mostrar una punta de voltímetro roja. Luego haga clic derecho sobre el rótulo V(out) y escriba manualmente la ganancia $V(\text{out})/V(\text{in})$. La gráfica debe cambiar y en el eje vertical se deben apreciar los valores en decibeles.
26. Encuentre el ancho de banda y la ganancia del amplificador directamente de la gráfica. Copie la gráfica y colóquela en el reporte.
27. Compare la ganancia simulada con la ganancia calculada manualmente. Este cálculo manual debe aparecer en el reporte.

Instrucciones de entrega:

Se debe realizar las simulaciones que se indican en LTspice y escribir un reporte en formato paper IEEE (de dos columnas).

El reporte debe incluir los siguientes elementos:

1. Resumen (Abstract)
2. Introducción
3. Procedimiento, sección que detalla los cálculos teóricos.
4. Circuito de LTspice
5. Simulación
6. Resultados
7. Discusión (Análisis de resultados)
8. Conclusiones
9. Referencias en formato IEEE

El reporte se debe entregar en formato PDF por medio de la plataforma tecDigital en la sección de evaluaciones, a más tardar el viernes 13 de octubre antes de las 11:59 p.m.

Referencias

[1] Berkeley, 1998. BSIM3.2 User Manual.

Rúbrica de evaluación

Criterio	Bueno (5 pts)	Regular (3 pts)	Deficiente (1 pt)	Faltante (0 pt)
1. Redacción y ortografía: el documento está redactado de manera ordenada y legible.				
2. Resumen: presenta un resumen donde se describe el objetivo, el procedimiento y los principales resultados del reporte				
3. Introducción: Se logra a detalle describir el propósito del reporte y se contextualiza acerca del tema tratado y presenta los objetivos del reporte.				
4. Procedimiento: En esta sección se indica con claridad los pasos necesarios para generar los cálculos teóricos, además se anota el procedimiento del cálculo y el resultado final.				
5. Circuito LTspice: Muestra las siguientes figuras de los circuitos de LTspice: Amplificador Operacional, el símbolo del amplificador operación, el circuito para hacer el testbench del amplificador operacional y el circuito de medición de la ganancia de lazo abierto.				
6. Simulación: Presenta las gráficas generadas a partir de la simulación paramétrica de los anchos de los transistores M8 y M7, además muestra las gráficas de la simulación de la ganancia y el ancho de banda.				
7. Resultados: Muestra los resultados obtenidos de las simulaciones en forma resumida.				
8. Discusión: Explica a detalle la diferencia que existe entre los cálculos teóricos y los cálculos simulados e indica la causa de esta diferencia.				
9. Conclusiones: Expone las principales conclusiones relevantes de acuerdo con lo que se presenta				
10. Referencias: se incluyen al menos tres referencias bibliográficas que se usaron para desarrollar el reporte.				