آزمایشگاه مدار و معماری

پروژه

18.1/1./7

• نام و نام خانوادگی : علی بدیعی

• نام استاد:

• گروه: ١

پروژه

E=0 یک مدار ترتیبی با دو فلیپ فلاپ A و B نوع JK و دو ورودی E و K طراحی و سپس شبیه سازی کنید. اگر E=0 باشد، مدار بدون توجه به E=1 در حالت فعلی خود میماند. وقتی E=1 و E=1 است وارد حالت E=1 ، E=1 ، E=1 و E=1 بازگشت به E=1 گشته و کار را تکرار کند. وقتی E=1 و E=1 است وارد حالت E=1 ، E=1 و به E=1 عمل را تکرار نماید.

جدول درستى:

Circuit									
Α	В	Ε	Χ	Α	В	JA	KA	JB	КВ
0	0	0	0	0			Х	0	Х
0	0	0	1	0	0	0	Х	0	Х
0	0	1	0	1	1	1	Х	1	Х
0	0	1	1	0	1	0	Х	1	Х
0	1	0	0	0	1 1	0	Х	Х	0
0	1	0	1	0	1	0	Х	Х	0
0	1	1	0	0	0	0	Х	Х	1
0	1	1	1	1	0	1	Х	Х	1
1	0	0	0	1		Х	0	0	Х
1	0	0	1	1	0	Х	0	0	Х
1	0	1	0	0	1	Х	1	1	Х
1	0	1	1	1		Х	0	1	Х
1	1	0	0	1	1	Х	0	Х	0
1	1	0	1	1	1	Х	0	Х	0
1	1	1	0	1	0	Х	0	Х	1
1	1	1	1	0	0	Х	1	Х	1

کارنو:

Kmap JA							
	E,X, E,X EX EX,						
A`B`				1			
A`B			1				
AB	Х	X	X	X			
AB`	X	X	X	X			

$$JA = E (B \odot X)$$

Kmap KA							
	E,X, E,X EX EX,						
A`B`	X	X	X	X			
A`B	X	Χ	X	X			
AB			1				
AB`				1			

$$KA = E (B \odot X)$$

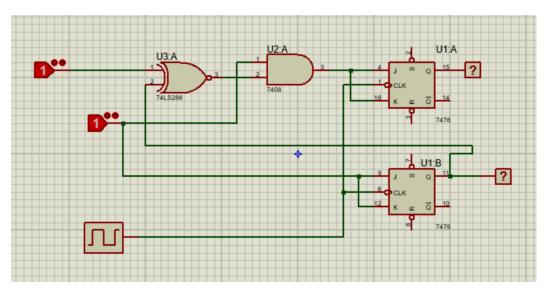
Kmap JB							
	E,X,	E,X	EX	EX`			
A`B`			1	1			
A`B	X	X	X	X			
AB	X	X	X	X			
AB`			1	1			

JB = E

Kmap KB							
	E,X, E,X EX EX,						
A`B`	X	X	X	X			
A`B			1	1			
AB			1	1			
AB`	X	Х	Х	X			

KB = E

مدار:



فایل پروتئوس ۱ و فیلم ۱

قسمت دوم

Circuit								
Pre	Present State Next State			te	F	lip Flo	р	
Α	В	С	Α	В	С	DA	DB	DC
0	0	0	0	0	1	0	0	1
0	0	1	0	1	0	0	1	0
0	1	0	1	0	0	1	0	0
0	1	1	X	X	X	X	X	X
1	0	0	1	1	0	1	1	0
1	0	1	X	X	X	X	X	X
1	1	0	0	0	0	0	0	0
1	1	1	X	X	Х	X	X	Х

کارنو:

Kmap DA							
B,C, B,C BC BC,							
A`	0	0	Х	1			
Α	1	X	X	0			

$$DA = A \oplus B$$

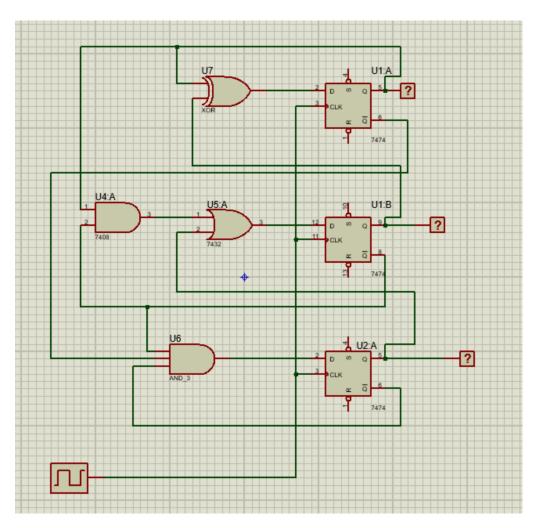
Kmap DB							
B,C, B,C BC BC,							
A`	0	1	X	0			
Α	1	X	X	0			

$$DB = AB' + C$$

Kmap DC							
B,C, B,C BC BC,							
A`	1	0	X	0			
Α	0	X	X	0			

DC = A`B`C`

مدار:



فایل پروتئوس ۲ و فیلم ۲