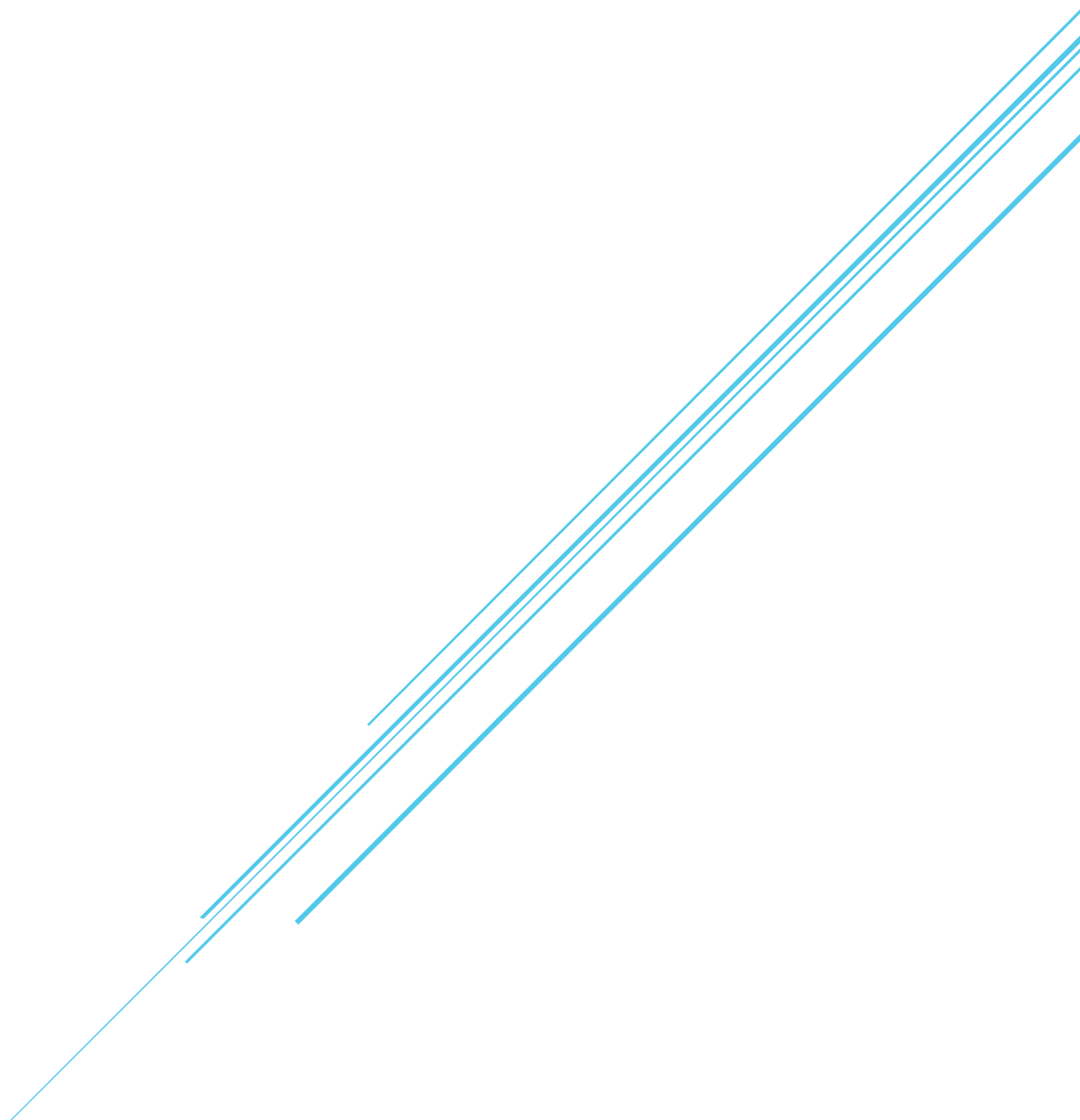


آزمایشگاه مدار و معماری

پیش گزارش ۶

۱۴۰۱/۸/۲۰



- نام و نام خانوادگی : علی بدیعی
- نام استاد :
- گروه : ۱

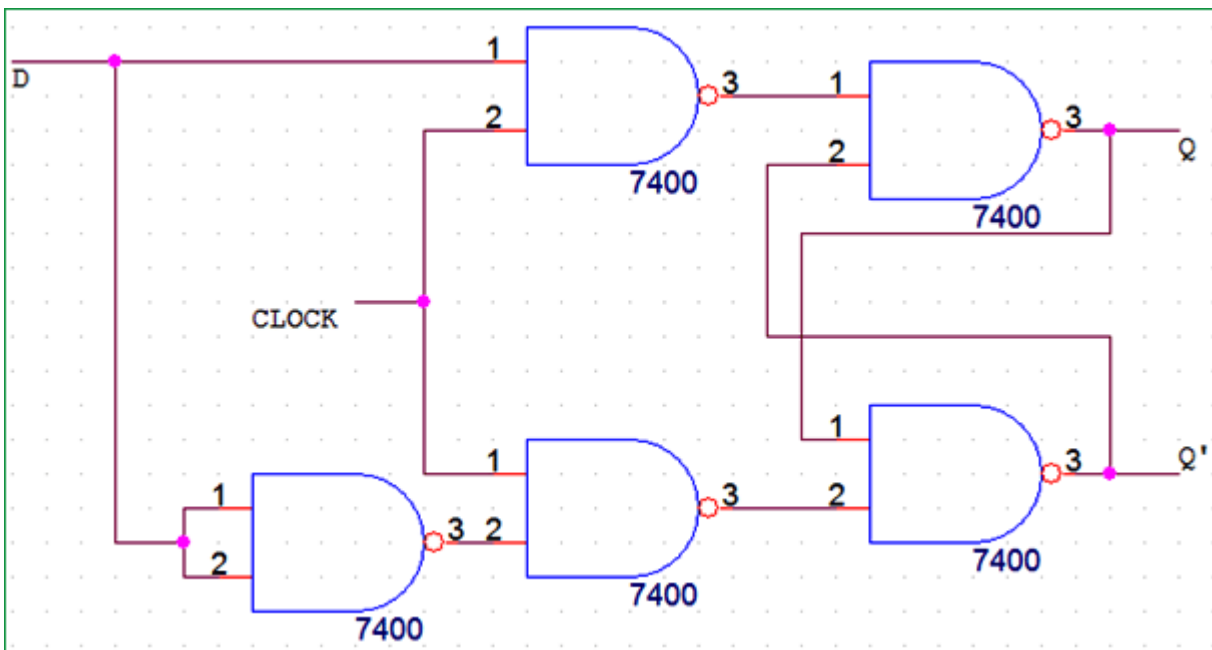
پیش گزارش ۶

سوال ۱: به وسیله ی آی سی ۷۴۰۰ مدار های مربوط به فلیپ فلاپ های RS و D را طراحی کنید.

پاسخ: جدول درستی فلیپ فلاپ D:

clk	D	Q	\bar{Q}
0	0	Q	\bar{Q}
0	1	Q	\bar{Q}
1	0	0	1
1	1	1	0

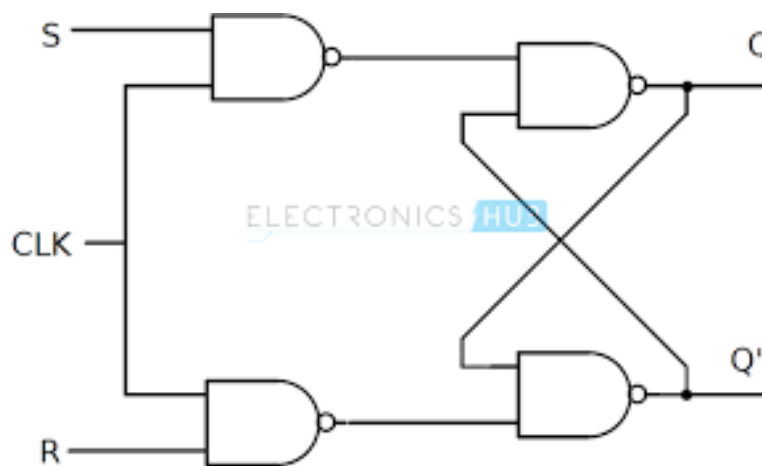
مدار فلیپ فلاپ D با NAND (۷۴۰۰):



جدول درستی فلیپ فلاپ RS:

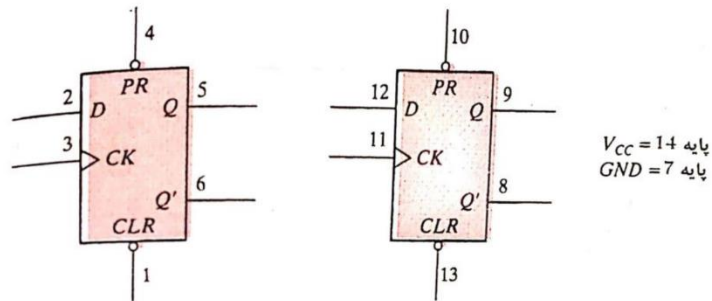
S	R	Q	\bar{Q}
0	0	No change	
0	1	1	0
1	0	0	1
1	1	X	X
(Invalid)			

مدار فلیپ فلاپ RS با NAND (۷۴۰۰):



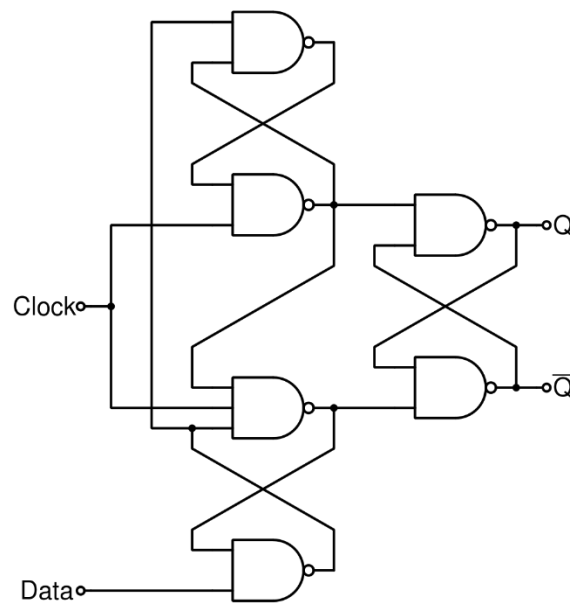
سوال ۲: یک فلیپ فلاپ D حساس به لبه بالارونده طراحی کنید.

پاسخ:



جدول تابع

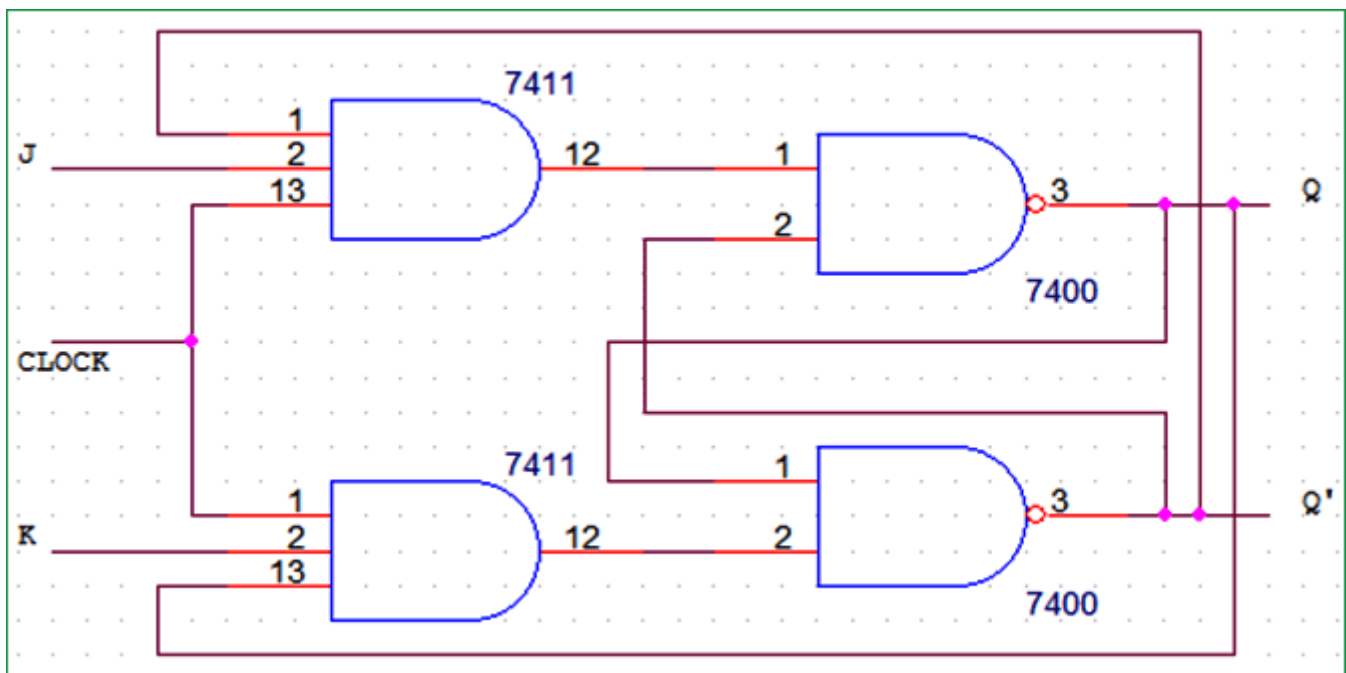
ورودی ها			خروجی ها		
			D	Q	Q'
0	1	X	X	1	0
1	0	X	X	0	1
0	0	X	X	1	1
1	1	↑	0	0	1
1	1	↑	1	1	0
1	1	0	X	بلا تغییر	



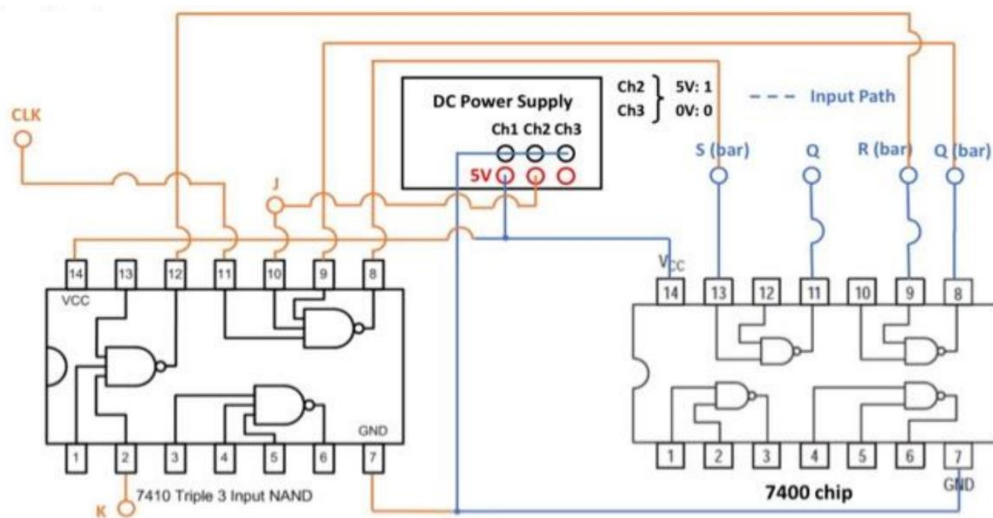
سوال ۳: به وسیله ی آی سی های ۷۴۰۰ یک فلیپ فلاپ JK را طراحی کنید.

پاسخ:

مدار منطقی:



طراحی:



سوال ۴: آی سی های ۷۴۷۴ و ۷۴۱۰۹ را به طور کامل تشریح کنید.

پاسخ:

آی سی SN۷۴۷۴ از سری آی سی های TTL شامل دو عدد فلیپ فلاپ D می باشد که هر یونیت آن دارای یک ورودی دیتا، دو خروجی ، یک پایه کلاک و یک Preset و یک Clear است. فلیپ فلاپ یک دستگاه ذخیره سازی دودویی است که قادر به ذخیره یک بیت اطلاعات است .از ویژگی های این آی سی می توان به خروجی های مکمل (به دو صورت ساده و معکوس) همچنین پایه clockتریگر شونده با لبه مثبت پالس اشاره کرد.

Inputs				Outputs	
PR	CLR	CLK	D	Q	\bar{Q}
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H	H
H	H	↑	H	H	L
H	H	↑	L	L	H
H	H	L	X	Q ₀	\bar{Q}_0

آی سی SN۷۴۱۰۹ از سری آی سی های TTL شامل دو عدد فلیپ فلاپ JK می باشد که دارای ۲ ورودی و ۲ خروجی به همراه یک پایه Clock و Preset و Clear است. از ویژگی های این آی سی تریگر شونده با لبه مثبت پالس می باشد .

INPUTS					OUTPUTS	
PRE	CLR	CLK	J	K	Q	\bar{Q}
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H [†]	H [†]
H	H	↑	L	L	L	H
H	H	↑	H	L	TOGGLE	
H	H	↑	L	H	Q ₀	\bar{Q}_0
H	H	↑	H	H	H	L
H	H	L	X	X	Q ₀	\bar{Q}_0

