

<p>1. 解釋名詞 (共 15%)</p> <p>(a) 2 補數 (3%)</p> <p>(b) 馮紐曼架構 (3%)</p> <p>(c) ALU (3%)</p> <p>(d) 控制單元 (3%)</p> <p>(e) Verilog 中的 wire 之意義 (3%)</p>	<p>2. 請畫出 XOR 閘的 (1). 電路符號與 (2) 真值表。 (10%)</p>
<p>3. 請寫出全加器 (Full Adder, FA) 的真值表並畫出其電路 (共 10%)。</p>	<p>4. 請用四個全加器 FA 與 4 個 XOR 閘，設計一個加減器，並說明其運作原理 (10%)</p>

學號：

姓名：

5. 請為下列程式寫上註解，說明每一行的意義 (10%)

```
module fulladder (input a, b, c_in, output sum,
c_out);
wire s1, c1, c2;
xor g1(s1, a, b);
xor g2(sum, s1, c_in);
and g3(c1, a,b);
and g4(c2, s1, c_in) ;
or g5(c_out, c2, c1) ;
endmodule
```

```
module main;
reg a, b, c_in;
wire sum, c_out;
```

```
fulladder fa1(a, b, c_in, sum, c_out);
```

```
initial begin
a = 0; b = 0; c_in = 0;
$monitor("%04dns monitor: a=%d b=%d
c_in=%d c_out=%d sum=%d", $stime, a, b,
c_in, c_out, sum);
#1000 $finish;
end
```

```
always #50 c_in = c_in+1;
always #100 b = b+1;
always #200 a = a+1;
```

```
endmodule
```

6. 請設計一顆簡易的 CPU，並寫出下列描述內容：(本題的 CPU 設計愈獨特，與老師和其他同學設計愈不同者，分數愈高) (空間不夠請註明並寫在背面)

(a) 請問該 CPU 的暫存器是幾位元的？有哪些暫存器？ (5%)

(b) 請描述該 CPU 的指令集，有那些指令，每個指令的功能為何？ (15%)

(c) 請用這些指令的組合語言寫出一個可以計算 $sum=1+...+n$ 的結果的程式，其中的 sum 與 n 都是放在記憶體變數的變數。 (10%)

(d) 請為這些指令的組合語言編上位址 (5%)

(e) 請為這些指令的組合語言機器碼。 (10%)

