



Sistemas Digitais

Sistemas Sequenciais

Blocos Sequenciais

Departamento de Electrónica, Telecomunicações e Informática
Universidade de Aveiro



Sumário

- Contadores
- Registos



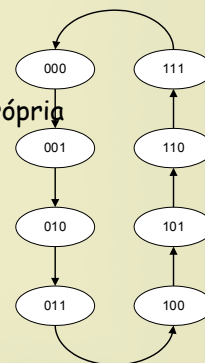
Contadores

- MEF simples com um comportamento temporal periódico módulo N em que N é o nº de estados
- Diagrama de estados simples com transições ao longo da sucessão ordenada de estados
- Exemplo para ilustrar vários procedimentos de síntese de MEF genéricas
- As entradas dum sistema definem os modos de funcionamento:
 - Contagem:
 - crescente, decrescente, hold
 - Programação externa
 - Clear
 - Preset
 - Load



Exemplo

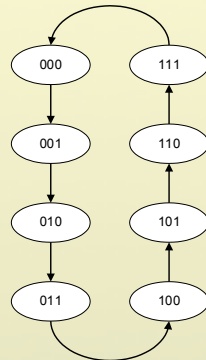
- Contador crescente módulo 8 (3 bits)
 - Não é necessário tomar decisões sobre o estado seguinte
 - A saída é próprio estado presente
 - A codificação dos estados é inerente à própria sequência de contagem
- Metodologia de síntese
 - Diagrama de estados
 - Tabela de transições
 - Escolha do FFlop
 - Tabela de excitações
 - Equações de excitação





Exemplo

- Tabela de transições



Q2	Q1	Q0	Q2+	Q1+	Q0+
0	0	0	0	0	1
0	0	1	0	1	0
0	1	0	0	1	1
0	1	1	1	0	0
1	0	0	1	0	1
1	0	1	1	1	0
1	1	0	1	1	1
1	1	1	0	0	0



Exemplo com f/fs D

- Tabela de Excitações

Q2	Q1	Q0	Q2+	Q1+	Q0+	D2	D1	D0
0	0	0	0	0	1	0	0	1
0	0	1	0	1	0	0	1	0
0	1	0	0	1	1	0	1	1
0	1	1	1	0	0	1	0	0
1	0	0	1	0	1	1	0	1
1	0	1	1	1	0	1	1	0
1	1	0	1	1	1	1	1	1
1	1	1	0	0	0	0	0	0



Exemplo com f/fs D

- Equações de excitação

Q2	Q1Q0				Q2	Q1Q0				Q2	Q1Q0			
	00	01	11	10		00	01	11	10		00	01	11	10
0	1	0	0	1	0	0	1	0	1	0	0	0	1	0
1	1	0	0	1	1	0	1	0	1	1	1	1	0	1

$D0 = \bar{Q}0 = Q0 \oplus 1$ $D1 = Q1 \oplus Q0$ $D2 = Q2 \oplus Q1.Q0$

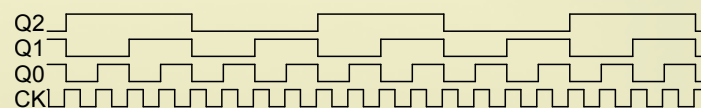
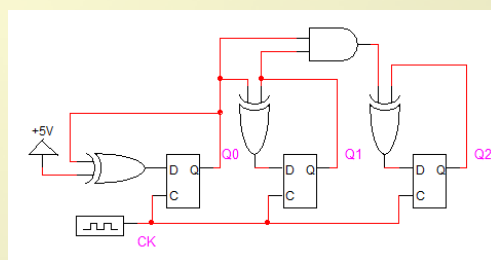
- Com N bits teríamos:

$$D0 = Q0 \oplus 1, \quad D1 = Q1 \oplus Q0, \quad D2 = Q2 \oplus Q1.Q0, \\ D_{n-1} = Q_{n-1} \oplus Q_{n-2} \dots Q1.Q0$$

- Exercício: Deduza as equações de excitação para o caso de contagem decrescente



Implementação



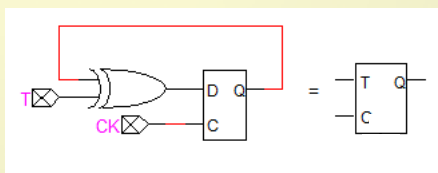


Exercício

- Com base nos resultados do exercício anterior construa um contador módulo 8 com uma entrada "ud" que determina o sentido da contagem i.e: "ud" = 0 a contagem é crescente, "ud" = 1 a contagem é decrescente. Considere ainda que dispõe apenas para a implementação de :
 - 3 f/fs D
 - 1 Mux 2:1
 - Portas elementares

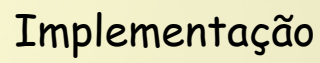


Flip-Flops T e contadores

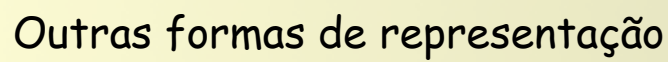


Q2	Q1	Q0	Q2+	Q1+	Q0+	T2	T1	T0
0	0	0	0	0	1	0	0	1
0	0	1	0	1	0	0	1	1
0	1	0	0	1	1	0	0	1
0	1	1	1	0	0	1	1	1
1	0	0	1	0	1	0	0	1
1	0	1	1	1	0	0	1	1
1	1	0	1	1	1	0	0	1
1	1	1	0	0	0	1	1	1

$$\begin{aligned}T_0 &= 1 \\T_1 &= Q_0 \\T_2 &= Q_1 \cdot Q_0 \\&\vdots \\T_n &= \sum_{k=0}^{n-1} Q_k\end{aligned}$$



11



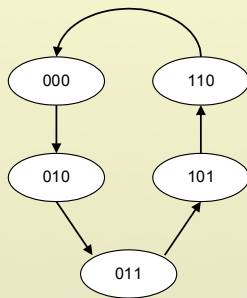
-
- The diagram shows a 4-bit counter circuit. It consists of four D flip-flops and four 2-to-1 multiplexers. The inputs to the counter are CNTEN (Count Enable) and CLK (Clock). The output of the first flip-flop (Q0) is connected to the input of the first multiplexer. The output of the second flip-flop (Q1) is connected to the input of the second multiplexer. The output of the third flip-flop (Q2) is connected to the input of the third multiplexer. The output of the fourth flip-flop (Q3) is connected to the input of the fourth multiplexer. The outputs of the multiplexers are connected to the D inputs of the flip-flops. The clock signal (CLK) is connected to the clock input of each flip-flop. The count enable signal (CNTEN) is connected to the enable input of each flip-flop. The outputs of the flip-flops are labeled Q0, Q1, Q2, and Q3.

12



Sequências de contagem não standard

- Sequências incompletas e/ou irregulares
- Ex: contador mod 5

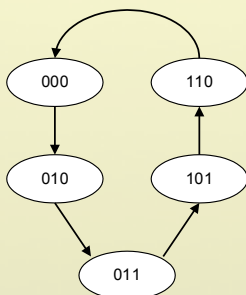


Q2	Q1	Q0	Q2+	Q1+	Q0+
0	0	0	0	1	0
0	0	1	x	x	x
0	1	0	0	1	1
0	1	1	1	0	1
1	0	0	x	x	x
1	0	1	1	1	0
1	1	0	0	0	0
1	1	1	x	x	x



Sequências de contagem não standard

- Sequências incompletas e/ou irregulares
- Ex: contador mod 5



Q2	Q1	Q0	Q2+	Q1+	Q0+
0	0	0	0	1	0
0	0	1	x	x	x
0	1	0	0	1	1
0	1	1	1	0	1
1	0	0	x	x	x
1	0	1	1	1	0
1	1	0	0	0	0
1	1	1	x	x	x

$$\begin{aligned}D2 &= Q0 \\D1 &= \bar{Q}1 + Q0\bar{Q}2 \\D0 &= \bar{Q}2.Q1\end{aligned}$$



O problema do "self-starting"

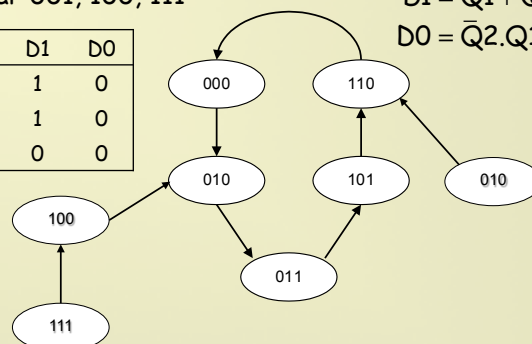
- No arranque (power-up) o contador pode assumir qualquer estado, mesmo algum que não está incluído no diagrama de estados desejável.
- O que acontece então se o sistema cair num estado não incluído no diagrama inicial?
- É desejável que qualquer que seja o estado inicial ao fim dum qualquer número finito de contagens o contador entre no diagrama de estados previsto
- Um sistema com esta capacidade diz-se um sistema com "self-starting"
- Problema genérico de Sistemas Sequenciais



O problema do "self-starting"

- Análise à posteriori
 - Estados a analisar 001, 100, 111

Q2	Q1	Q0	D2	D1	D0
0	0	1	1	1	0
1	0	0	0	1	0
1	1	1	1	0	0



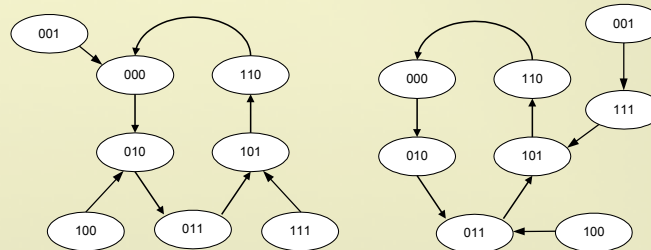
$$\begin{aligned}D2 &= Q0 \\D1 &= \bar{Q}1 + Q0\bar{Q}2 \\D0 &= \bar{Q}2.Q1\end{aligned}$$

- Neste caso comprava-se à posteriori que o sistema goza de self-starting



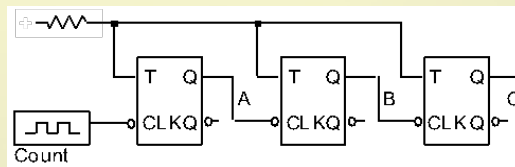
O problema do "self-starting"

- Projecto conservador
 - Prever transições para o diagrama de estados desejado
 - 2 casos possíveis
 - Acabam os "don't care"

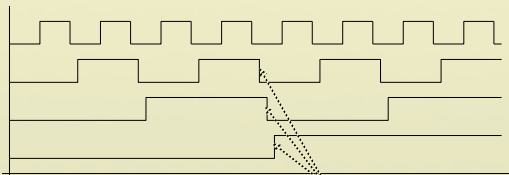


Contadores em modo "ripple"

- Configuração muito simples
- Atrasos de propagação cumulativos podem ser impeditivos



Sinal de contagem propaga-se da esquerda para a direita



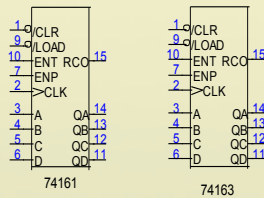
Potencial para gerar hazards em lógica de descodificação do estado

Transições de estado não são abruptas!

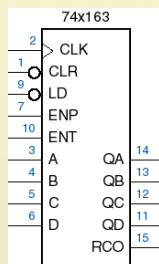


Contadores MSI

- Blocos de contagem de complexidade média
 - Versáteis
 - Programação paralela
 - Clear síncrono ou assíncrono
 - Modos de Hold
 - "Flags" de fim de contagem



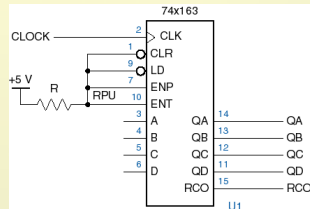
74163



Inputs					Current State					Next State			
CLR	L	LD	L	ENT	ENP	QD	QC	QB	QA	QD*	QC*	QB*	QA*
0	x	x	x	x		x	x	x	x	0	0	0	0
1	0	x	x			x	x	x	x	D	C	B	A
1	1	0	x			x	x	x	x	QD	QC	QB	QA
1	1	x	0			x	x	x	x	QD	QC	QB	QA
1	1	1	1			0	0	0	0	0	0	0	1
1	1	1	1			0	0	0	1	0	0	1	0
1	1	1	1			0	0	1	0	0	0	1	1
1	1	1	1			0	0	1	1	0	1	0	0
1	1	1	1			0	1	0	0	0	1	0	1
1	1	1	1			0	1	0	1	0	1	1	0
1	1	1	1			0	1	1	0	0	1	1	1
1	1	1	1			0	1	1	1	1	0	0	0
1	1	1	1			1	0	0	1	1	0	1	0
1	1	1	1			1	0	1	0	1	0	1	1
1	1	1	1			1	0	1	1	1	1	0	0
1	1	1	1			1	1	0	0	1	1	0	1
1	1	1	1			1	1	0	1	1	1	1	0
1	1	1	1			1	1	1	0	1	1	1	1
1	1	1	1			1	1	1	1	0	0	0	0

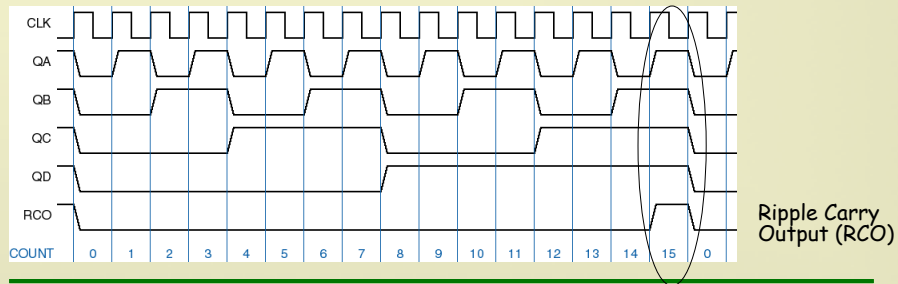


74163



Contagem crescente “normal”

Fim de Contagem



Sistemas Digitais - AFS

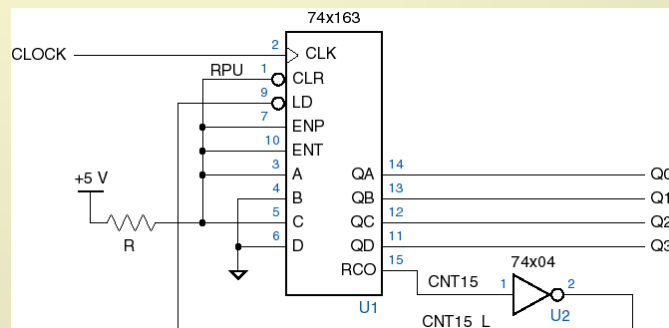
21



74163

• Exercício

- Determine a sequência de contagem
- Desenhe o diagrama temporal



Sistemas Digitais - AFS

22



74163

- Exercício

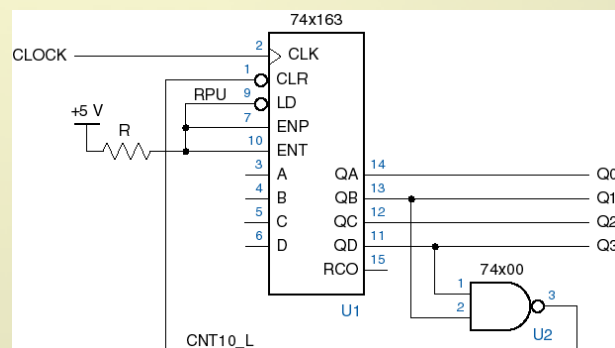
- Com base em contadores 74163 projecte um contador módulo 80.
- Note que $80 = 16 \times 5$
- E se for módulo 85?



74163

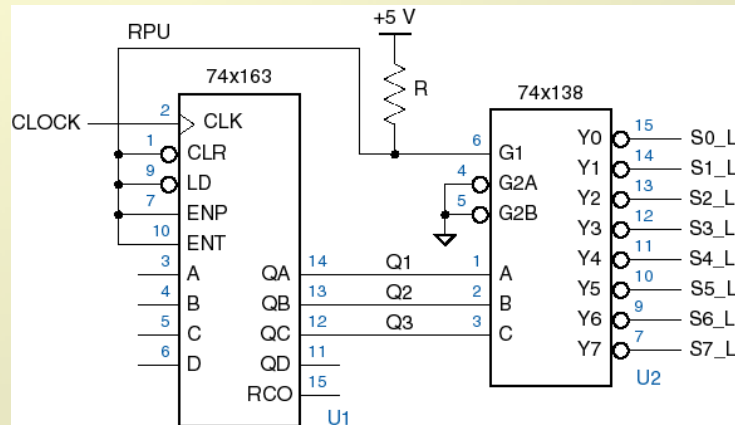
- Exercício

- Determine a sequência de contagem
- Desenhe o diagrama temporal



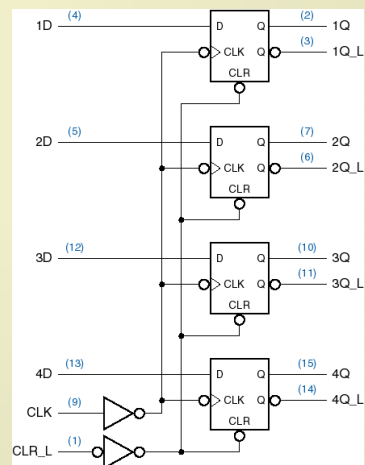
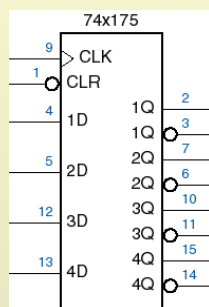


Descodificação de estados



Registos multibit

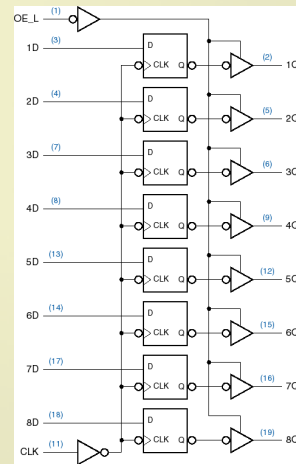
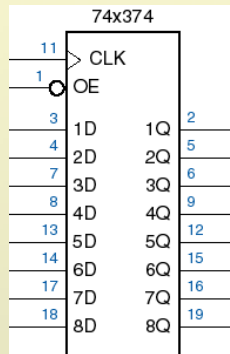
- 4 bit register





Registos multibit

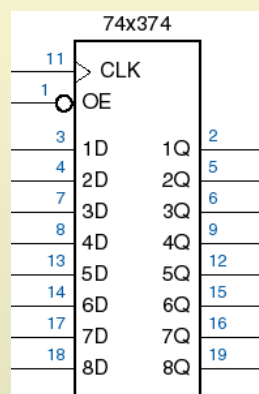
- 8 bit register
- Qual o papel do OE



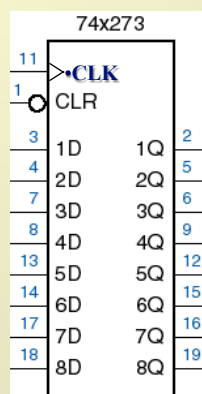
Registos multibit

- Variantes

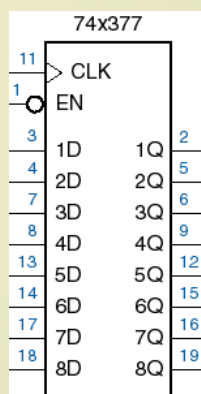
3'State out



Asynchr. CLR



Input Enable

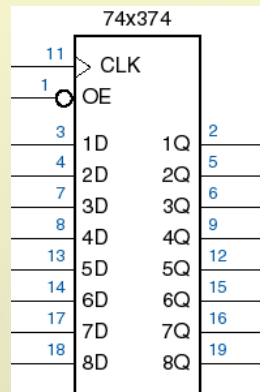




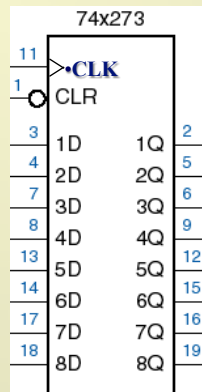
Registros multibit

- Variantes

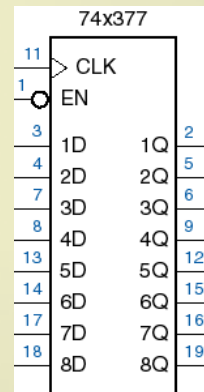
3'State out



Asynchr. CLR



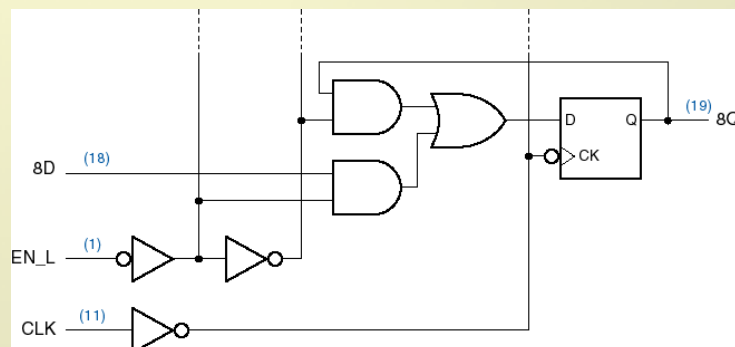
Input Enable



Registros multibit

- Input Enable

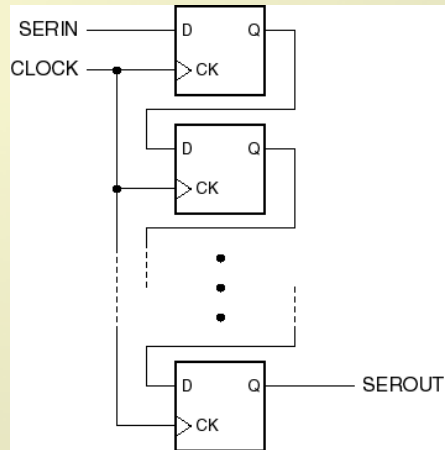
- O que acontece quando EN=0?





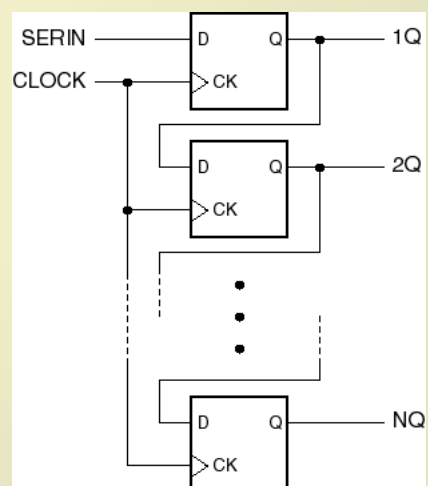
Registos de Deslocamento

- Serial in - Serial out



Registos de Deslocamento

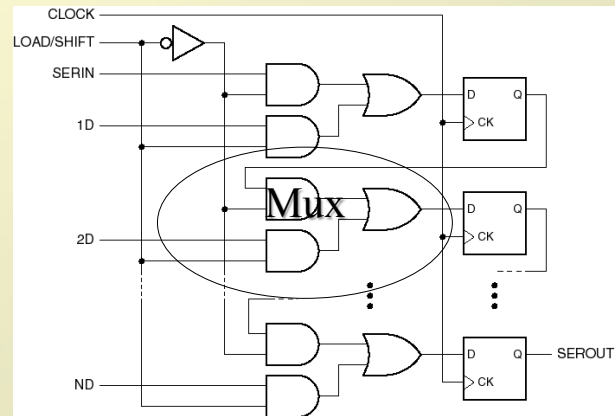
- Conversão série-paralelo
- Serial-in/ Parallel-out





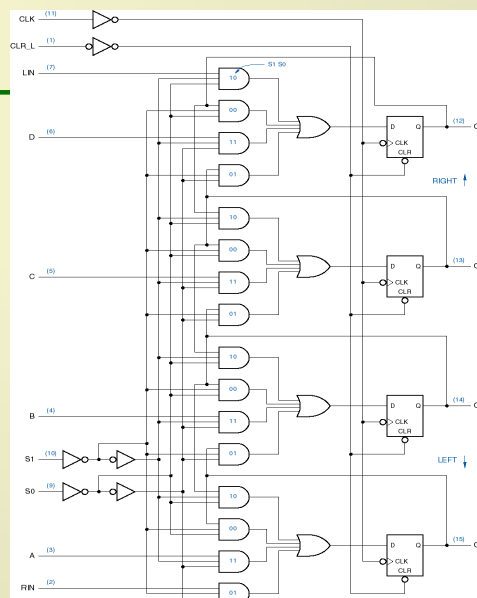
Registos de Deslocamento

- Conversão Paralelo-série



Registos de Deslocamento

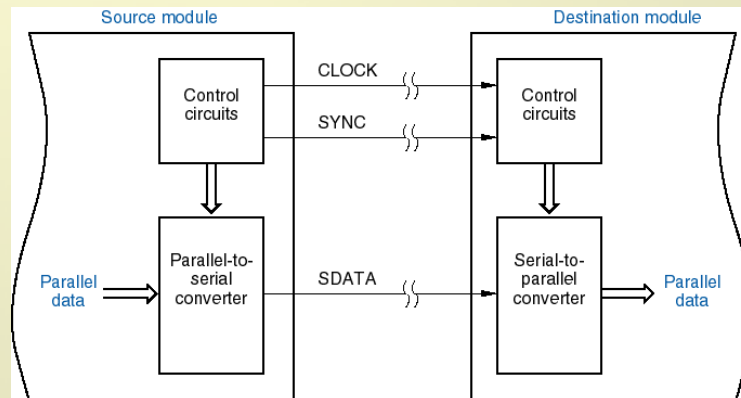
- Sistema Universal
- Entradas
 - Série
 - Paralelas
 - Clear assíncrono
- Multiplexagem de funções
- S_1S_0
 - 00 Hold
 - 01 Shift Left
 - 10 Shift Right
 - 11 Parallel Load





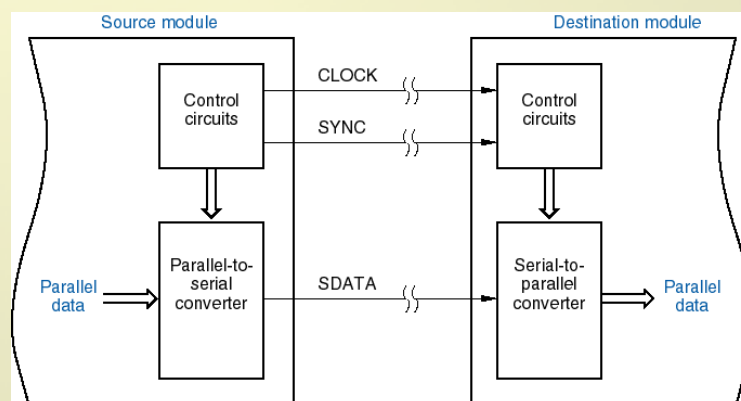
Registos de Deslocamento

- Conversão Paralelo-série na emissão
- Conversão Série-paralelo na recepção



Registos de Deslocamento

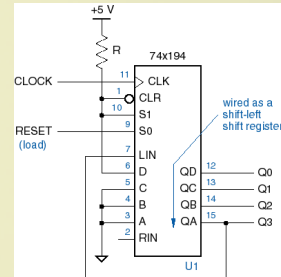
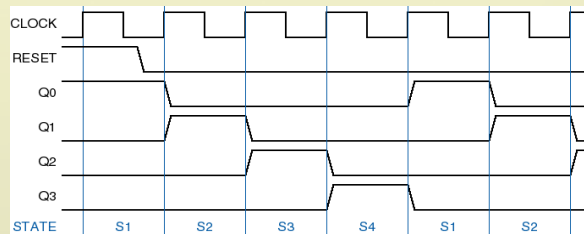
- Conversão Paralelo-série na emissão
- Conversão Série-paralelo na recepção





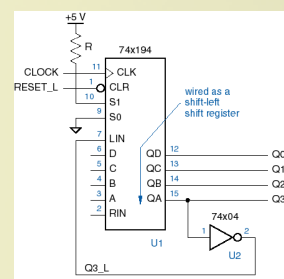
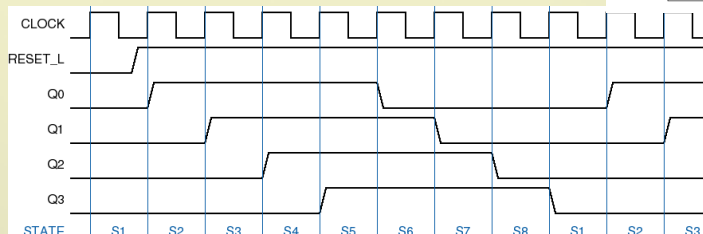
Registos de Deslocamento

- Registos de deslocamento com feedback: CONTADORES
- Contador em ANEL
- Desenhe o diagrama de estados



Registos de Deslocamento

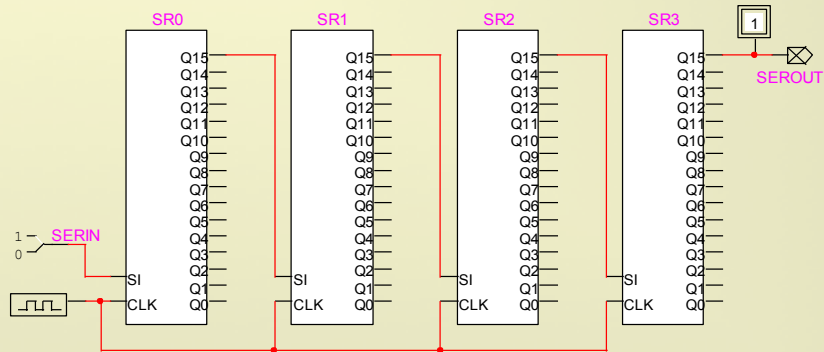
- Registos de deslocamento com feedback: CONTADORES
- Contador Johnson (Twisted Ring)
- Desenhe o diagrama de estados





Registos de Deslocamento

- Linha de atraso com n bits



Problema

- Um pequeno sistema de computação em hardware digital tem como tarefa calcular sequencialmente a expressão com 2 operandos de 4 bits. O sistema engloba dois blocos fundamentais: o bloco de manipulação de dados (datapath) e o bloco de controlo. Este problema foca-se apenas no datapath
- Considere então que dispõe dum registo de 4 bits que não é de deslocamento, um circuito somador completo de 4 bits e multiplexers 4:1.



Problema

- Projecte o datapath deste sistema com estes componentes, ignorando eventuais problemas de overflow e tendo em conta que as operações são realizadas sequencialmente de acordo com o seguinte algoritmo:

```
// Q = Q3...Q0
// A = A3...A0
// B = B3...B0
Begin
  Q = A; // carregamento paralelo
  Q = 2xQ;
  Q = Q + B;
  Q = Q/2;
End
```

Mencione a sequência dos códigos binários que devem aplicar-se às variáveis de selecção dos multiplexers para a correcta execução do algoritmo