

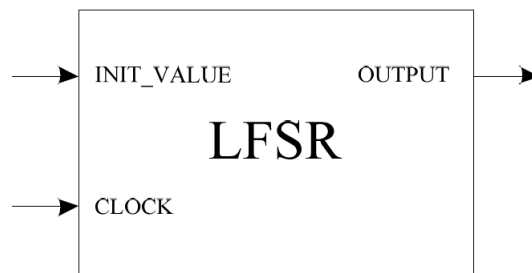
## Linear Feedback Shift Register

Progettare un circuito digitale che realizzi un Linear Feedback Shift Register (LFSR) con il seguente polinomio di feedback:

$$1 + x^{11} + x^{13} + x^{14} + x^{16}$$

Dovrà essere possibile inizializzare il registro con un valore di ingresso (INIT\_VALUE).

Completare la entity mostrata in figura con eventuali porte aggiuntive per il corretto funzionamento del circuito e il numero di bit di ogni segnale.



La relazione finale del progetto deve contenere:

- Introduzione (descrizione algoritmo, possibili applicazioni, possibili architetture, etc.)
- Descrizione dell'architettura (diagramma a blocchi, ingressi/uscite, etc.)
- Codice VHDL (con commenti dettagliati)
- Test-plan e relativi Testbench per la verifica
- Risultati della sintesi logica automatica su piattaforma Xilinx FPGA Zync: risorse utilizzate (slice, LUT, etc.), massima frequenza di funzionamento, cammino critico, etc. commentando eventuali messaggi di warnings.
- Conclusioni