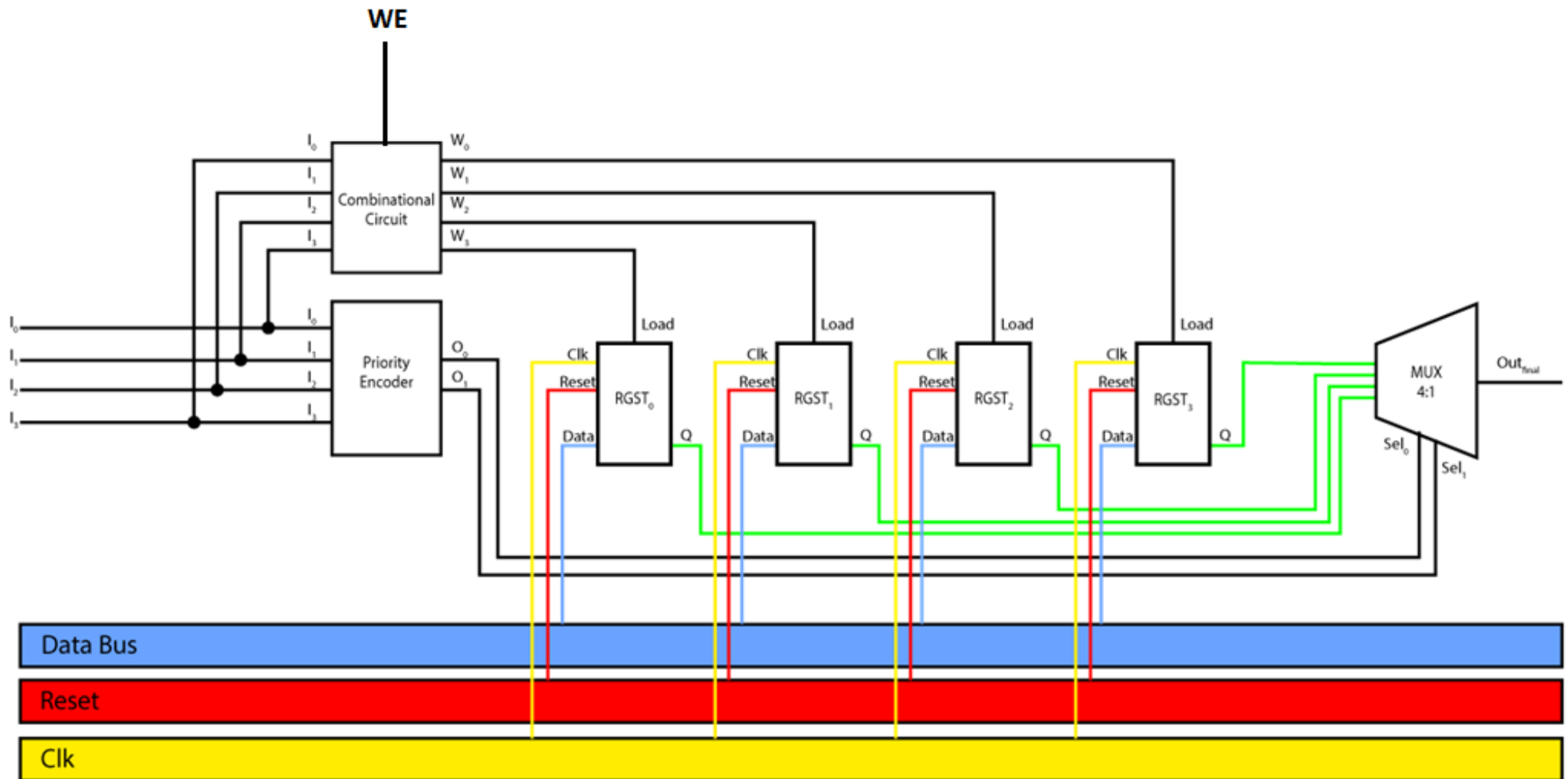


# Test Arhitectura Calculatoarelor

1. Să se implementeze un modul care realizează conversia unei cifre hexazecimale în afișajul pe 7 segmente.

Student	Segmentul	Anod/catod -comun
DUNAREANU D. R. ANA-MARIA	<b>b</b>	<b>Anod</b>
EFREM C. DRAGOȘ-SEBASTIAN-MIHALY	<b>b</b>	<b>Catod</b>
ENACHE-VASILCA D. MIHAI-ALEXANDRU	<b>c</b>	<b>Anod</b>
FARCAȘ T. A. ADRIAN TIBERIU	<b>c</b>	<b>Catod</b>
FIAT I. IANCU	<b>d</b>	<b>Anod</b>
FILIGEANU M. D. FLAVIUS MIHAI	<b>d</b>	<b>Catod</b>
FLEANCU C. ANDREEA-DENISA	<b>e</b>	<b>Anod</b>
FRĂȚILĂ I. G. ALEXANDRA-GABRIELA	<b>e</b>	<b>Catod</b>
GABOR D. I. ANDREEA - CARMEN	<b>f</b>	<b>Anod</b>
GABOR D. SEBASTIAN	<b>f</b>	<b>Catod</b>
GERGELY B. ROBERT-BALAZS	<b>g</b>	<b>Anod</b>
Gosa Cristian	<b>g</b>	<b>Catod</b>
Gostian Loredana	<b>b</b>	<b>Anod</b>
GHEORGHE I. IULIANA	<b>b</b>	<b>Catod</b>
GHERGA M. RUXANDRA	<b>c</b>	<b>Anod</b>
Manea Ciprian	<b>c</b>	<b>Catod</b>

## 2. Să se implementeze următoarea arhitectură în verilog:



Un codificator de prioritate este un circuit care comprimă mai multe intrări binare într-un număr mai mic de ieșiri. Ieșirea unui codificator de prioritate este reprezentarea binară a numărului inițial pornind de la zero a celui mai semnificativ bit de intrare. Ele sunt adesea folosite pentru a controla cererile de întrerupere acționând asupra intrării de întrerupere cu cea mai mare prioritate. Dacă două sau mai multe intrări sunt date în același timp, intrarea care are cea mai mare prioritate va avea prioritate. Noi folosim un codificator de la 4 la 2, unde intrările cu cea mai mare prioritate sunt la stânga și „x” indică o valoare irelevantă - adică orice valoare de intrare de acolo produce aceeași ieșire, deoarece este înlocuită de intrare cu prioritate mai mare.

Inputs				Outputs	
I <sub>3</sub>	I <sub>2</sub>	I <sub>1</sub>	I <sub>0</sub>	O <sub>1</sub>	O <sub>0</sub>
0	0	0	1	0	0
0	0	1	x	0	1
0	1	x	x	1	0
1	x	x	x	1	1
0	0	0	0	x	x

Circuitul combinațional înlocuiește don't care-urile din Input cu 0 și va scoate 4 ieșiri pe 1 bit.

Inputs					Outputs			
WE	I <sub>3</sub>	I <sub>2</sub>	I <sub>1</sub>	I <sub>0</sub>	W <sub>3</sub>	W <sub>2</sub>	W <sub>1</sub>	W <sub>0</sub>
0	x	x	x	x	0	0	0	0
1	0	0	0	1	0	0	0	1
1	0	0	1	x	0	0	1	0
1	0	1	x	x	0	1	0	0
1	1	x	x	x	1	0	0	0
1	0	0	0	0	0	0	0	0

Ieșirile circuitului combinațional vor selecta în ce registru se va încărca informația.