

④ Se dă un sistem de memorie, cu spațiul virtual de dimensiune  $I$   
 ③P 256 TiB, spațiu fizic de 256 GiB și adusă la nivel de byte. Cursăntul  
 este pe 64 de biți, block-ul are 64 de cursănti. O pagină de memorie  
 are dimensiunea de 64 KiB, iar dimensiunea de date a cache-ului  
 (SA pe 2 căi) este de 256 KiB. Cache-ul este Write Back, cu  
 Write Allocate în caz de Write Miss și are o politică de înlocuire  
 random. TLB-ul are 64 de intrări și folosește maparea directă.  
 Se cere:

- ①P a) Formatul adresă de memorie virtuală respectiv fizică  
 ①P b) Dimensiunea totală a memoriei cache și a TLB-ului.  
 ①P c) Schema bloc a mapării adresă fizică - adresă virtuală  
 ce conține memoria cache și TLB-ul (ca în curs).

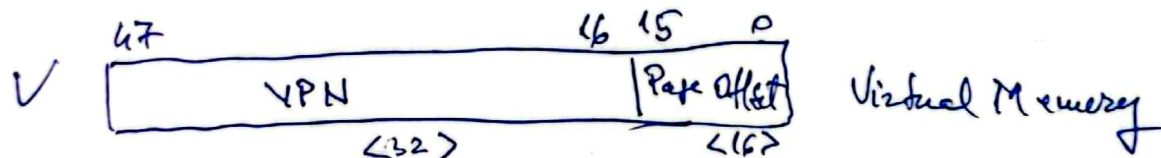
a)  $VMSize = 2^8 \times 2^{40} B = 2^{48} B$        $Page = 64 KiB = 2^{16} B$

$PMSize = 2^{38} B$

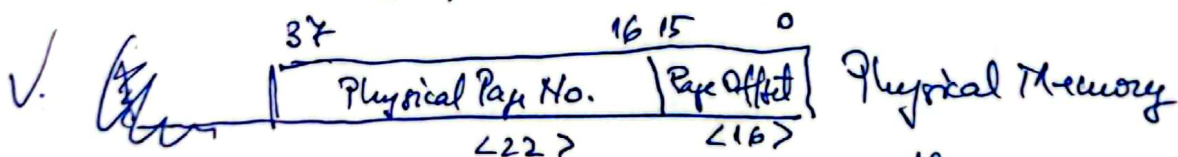
1 word =  $2^3 B$       Word Offset

1 block =  $2^6 words = 2^6 \cdot 2^3 B = 2^9 B$       Block Offset

TLB entries =  $2^6 \rightarrow$  TLB index

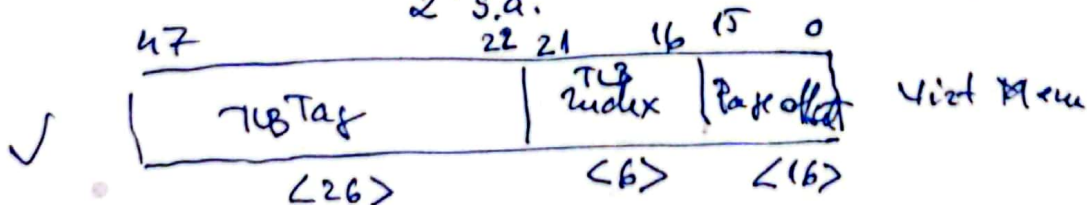


$\frac{38-16}{22}$

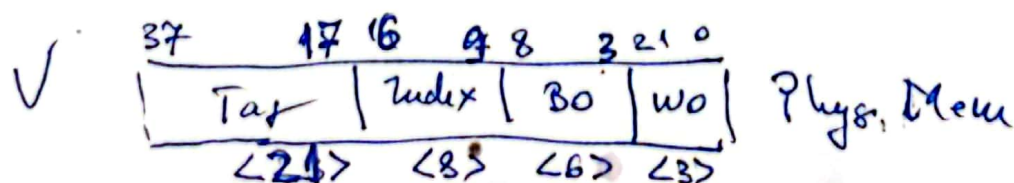


Cache data size =  $256 KiB = 2^{18} B = \frac{2^{18} B}{2^9 B/block} = 2^9 blocks$

Bank size =  $\frac{2^9 blocks}{2^1 S.A.} = 2^8 blocks/bank$       index



$\frac{28+17}{45} = \frac{45}{45}$



$$b) \text{Cache}_{\text{Size}} = \underbrace{2^1}_{\text{s.a.}} \times \underbrace{2^8}_{\text{index}} \times \left( \underbrace{2^9 \text{ B}}_{\text{data block}} + \underbrace{16}_{\text{v}} + \underbrace{216}_{\text{Tag}} \right) \overset{16 \text{ dirty}}{\leftarrow} = 2^9 \times 2^9 \text{ B} + 2^9 \cdot 3 \text{ B} =$$

$$= 2^{18} \text{ B} + 3 \times 0,5 \text{ K B}$$

$$\approx 3 \text{ B} \quad = 256 \text{ K B} + 1,5 \text{ K B}$$

$$= 257,5 \text{ K B}$$

