

## 1. 目的

アナログ集積回路の中でも最も基本的な IC である演算増幅器 (Operational Amplifier, OP.Amp, 略称、オペアンプ) の基礎特性を理解する。

## 2. 解説

### (1) アナログ集積回路と演算増幅器

現在、アナログ集積回路 (Analog Integrated Circuit, AIC) は、デジタル集積回路 (Digital Integrated Circuit, DIC) と並んで集積回路の二つの大きい分野を構成している。DIC が電卓、計算機、メモリー等に広く用いられているのに対し、AIC はテレビやラジオ等に利用されている。AIC には、演算増幅器、コンパータ、発振器、復調器、かけ算器、対数変換器などがあり、これらは線形増幅器やダイオード・トランジスタ等の非線形素子を複合して構成されている。

線形増幅器の代表的なものが、本実験で扱う、演算増幅器 (Operational Amplifier; 略称、オペアンプ) である。オペアンプは、アナログ電子計算機の線形要素の基本素子であったが、今日では、万能の高利得・広帯域増幅器として他の用途にも広く用いられている。オペアンプは、図 1(a) の記号で表し、差動増幅器、高利得増幅器、レベルシフト回路そしてエミタホロワ回路を縦列に接続して作られている。オペアンプを用いた最も基本的な回路構成を図 1(b) に示す。外部素子の  $Z_I$  と  $Z_F$  に、線形素子 (抵抗、コンデンサ等) や非線形素子 (ダイオード、トランジスタ等) を組み合わせて接続することにより、様々な演算動作を行わせることができる。

オペアンプ内部の等価回路を図 2 に示す。ここで、 $Z_{in}$  は入力インピーダンス、 $Z_o$  は出力インピーダンス、 $A$  は電圧増幅率である。 $A$  は、一般に、周波数の関数となる。また、

$\Delta i$  は、入力に換算した等価オフセット電流を表している。このオペアンプを図 1(b) の回路に応用した場合、電圧利得は次式で与えられる。

$$\frac{V_{out}}{V_{in}} = \frac{-Z_f}{Z_i} \cdot \frac{A - \frac{Z_o}{Z_f}}{A(1+Y) + \frac{Z_o}{Z_i / \square Z_{in}}} \cdot \left[ 1 + Z_i \frac{\Delta i}{V_{in}} \right] \quad (1)$$

もし、 $Z_o$  が  $Z_I$ 、 $Z_f$ 、 $Z_{in}$  に対して十分小さければ、上式は、

$$\frac{V_{out}}{V_{in}} = \frac{-Z_f}{Z_i} \cdot \left( \frac{1}{1+Y} \right) \cdot \left( 1 + Z_i \frac{\Delta i}{V_{in}} \right) \quad (2)$$

と近似できる。ここで、

$$Y = \frac{1}{A} \cdot \left[ 1 + \frac{Z_o}{Z_i / \square Z_{in}} \right] \quad (3)$$

と定義した。(2) の式で、 $Y$  の項は、 $A$  が無限大ではないために生じる演算誤差成分で、もし、

$$A \gg 1 + \frac{Z_o}{Z_i / \square Z_{in}} \quad (4)$$

であれば、無視できる。 $(Y \gg 1)$ 。さらに、 $Z_i \Delta i / V_{in}$  の項はオフセット成分があるために生じる誤差で、

$$\Delta i \ll V_{in} / Z_i \quad (5)$$

の時無視できる。よって、(4)(5) 式の過程が成立するとき、オペアンプの利得は、

$$\frac{V_{out}}{V_{in}} = \frac{-Z_f}{Z_i} \quad (2)$$

と表せ、外部素子だけで利得決定できる。

### (2) 仮想接地の概念

先の回路 (図 2) に対して、 $V_g$  を計算すると、

$$V_g = \frac{1 + \frac{Z_o}{Z_f}}{A - \frac{Z_o}{Z_f}} \cdot V_{out} - \frac{V_{OUT}}{A} \quad (6)$$

を得る。上式は、 $A$  が十分大きいとき、 $V_g$  がほぼ零になることを意味している。例えば、

$V_{out} = -10V$ ,  $A = 10^5$  の時、 $V_g = 0.1mV$  となり、マイナス(−)端子はプラス(+)端子とほぼ同電位となり、短絡されていると考えて差し支えない。これを仮想短絡(Virtual short)と呼ぶ。特にこの場合プラス(+)端子は、アースに接続されており、接地されている。これを仮想接地(Virtual Ground)と呼ぶ。ただし、マイナス(−)端子はアースには直接接続されてなく、この端子からアースに直接的に電流が流れることはない。

## 5. 実験事項

本実験では、オペアンプの基礎データである入力オフセット、入力バイアス電流、解放電圧利得、最大出力電圧、スルーレート、帯域幅等の測定を行う。

### (1) 入力オフセット及び入力バイアス電流の測定

オペアンプは、入力零の状態でも、出力端子に若干の直流電圧が発生する。これを出力オフセットという。実験で測定する入力オフセットは、出力オフセットをキャンセルさせるのに要する入力電圧(電流)を意味する。入力オフセット電圧および電流は、それぞれ、

$$V_{io} = |V_+ - V_-|, \quad I_{io} = |I_{i3} - I_{i2}|$$

で与えられる。(図 3a を参照)。また、入力バイアス電流はオペアンプ内の初段アンプを駆動するための直流電流を意味し、初段アンプがバイポーラトランジスタの場合には、そのトランジスタの直流動作点におけるベース電流値に相当する。これらの測定回路を図 3(b)に示す。なお、この実験は比較的高い測定精度が要求されるため、配線方法や電源ノイズ等に注意して回路を組み立てること。

#### (1a) 入力オフセット電圧( $V_{io}$ )の測定

SW1~3 全てをオンにし、 $V_{out}$  を測定する。このとき、入力オフセット電圧は、次式で求めることができる。

$$V_G = \frac{-1 + \frac{Z_0}{Z_F}}{A - \frac{Z_0}{Z_F}} \cdot V_{out} \approx \frac{V_{out}}{A} \quad (6)$$

を得る。上式は、 $A$  が十分大きいとき、 $V_g$  がほぼ零になることを意味している。例えば、 $V_{out} = -10V$ ,  $A = 10^5$  の時、 $V_g = 0.1mV$  となり、マイナス(−)端子はプラス(+)端子とほぼ同電位となり、短絡されていると考えて差し支えない。これを仮想短絡(Virtual short)と呼ぶ。特にこの場合プラス(+)端子は、アースに接続されており、接地されている。これを仮想接地(Virtual Ground)と呼ぶ。ただし、マイナス(−)端子はアースには直接接続されてなく、この端子からアースに直接的に電流が流れることはない。

## 5. 実験事項

本実験では、オペアンプの基礎データである入力オフセット、入力バイアス電流、解放電圧利得、最大出力電圧、スルーレート、帯域幅等の測定を行う。

### (1) 入力オフセット及び入力バイアス電流の測定

オペアンプは、入力零の状態でも、出力端子に若干の直流電圧が発生する。これを出力オフセットという。実験で測定する入力オフセットは、出力オフセットをキャンセルさせるのに要する入力電圧(電流)を意味する。入力オフセット電圧および電流は、それぞれ、

$$V_{io} = |V_+ - V_-|, \quad I_{io} = |I_{i3} - I_{i2}|$$

で与えられる。(図 3a を参照)。また、入力バイアス電流はオペアンプ内の初段アンプを駆動するための直流電流を意味し、初段アンプがバイポーラトランジスタの場合には、そのトランジスタの直流動作点におけるベース電流値に相当する。これらの測定回路を図 3(b)に示す。なお、この実験は比較的高い測定精度が要求されるため、配線方法や電源ノイズ等に注意して回路を組み立てること。

#### (1a) 入力オフセット電圧( $V_{io}$ )の測定

SW1~3 全てをオンにし、 $V_{out}$  を測定する。このとき、入力オフセット電圧は、次式で求めることができる

$$V_{IO} = \frac{R_1}{R_1 + R_F} V_{out} \quad (7)$$

#### (1b) 入力オフセット電流( $I_{io}$ )の測定

SW1~3 全てをオフにし、 $V_{out}$  を測定する。この時、入力オフセット電流は、次式で計算できる。

$$I_{IO} = \frac{V_{OUT} - V_{IO}}{R_F + R} \quad (8)$$

#### (1c) 入力バイアス電流( $I_i$ )の測定

SW1 と 2 をオフ、SW3 がオンの時の  $V_{out}$  を  $V_1$  とし、次に、SW1 と 3 をオフ、SW2 をオンにした時の  $V_{out}$  を  $V_2$  とする。この時、バイアス電流  $I_{i2}$  と  $I_{i3}$  は次式で与えられる。

$$I_{I2} = \frac{V_1 - V_{IO}}{R_F + R} \quad (9)$$

$$I_{I3} = \frac{-(V_2 - V_{IO})}{R_F + R} + \frac{R_F}{R_F + R} I_{I2} \quad (9)$$

以上(1a)～(1c)の実験を電源電圧+10～17Vの範囲で変化させ、その特性をグラフにせよ。グラフから、電源電圧の変動に対する変化率を見積れ。まず、はじめに+10、+15、+17Vの時の3点を測定し、測定回路が正しいかどうかを確認する。

## InputOffset,BiasCurrent

### (2)直流開放電圧利得の測定

図4の測定回路において、 $V_{in}=10V$ として、 $V_g'$ および $V_{out}$ を測定せよ(電源電圧+15V)。この時、

$$A(0) = \frac{V_{out}}{V_G} = \left(1 + \frac{R_1}{R_2}\right) \frac{V_{OUT}}{V_G'} \quad (10)$$

となる。電源電圧 $V_{cc}$ を10～17Vの範囲で変化させて $A(0)$ を測定し(注: $V_{ee}$ も-10～-17Vの間で $V_{cc}$ と同時に変化させること)、 $V_{cc}$ 、 $V_{ee}=+10$ 、+15、+17Vとせよ。但し、 $V_{in}=V_{cc}-5(V)$ とする。

## DirectCurrentOpenGain

### (3)最大出力振幅 Vomax の測定

図 1(b)の回路で、 $Z_i=Z_f=100\text{k}\Omega$ 、出力の負荷抵抗  $R_l=1\text{k}\Omega$ 、電源電圧  $V_{cc}$ 、 $V_{ee}$  を  $\pm 15\text{V}$  に設定する。 $V_{in}$  を  $-V_{cc}\sim+V_{cc}$  の間で変化させた時の、 $V_{in}$ - $V_{out}$  特性を測定せよ。出力のマイナス側の飽和値  $V(-)_{omax}$  とプラス側の飽和値  $V(+)_omax$  はどの程度の値になるか。また、電源電圧が  $\pm 10\text{V}$  と  $\pm 17\text{V}$  の場合の特性も同様にして測定し、同一グラフに特性を描くこと。

#### 実験結果

実験(3)の結果のグラフを図 5 に示す。

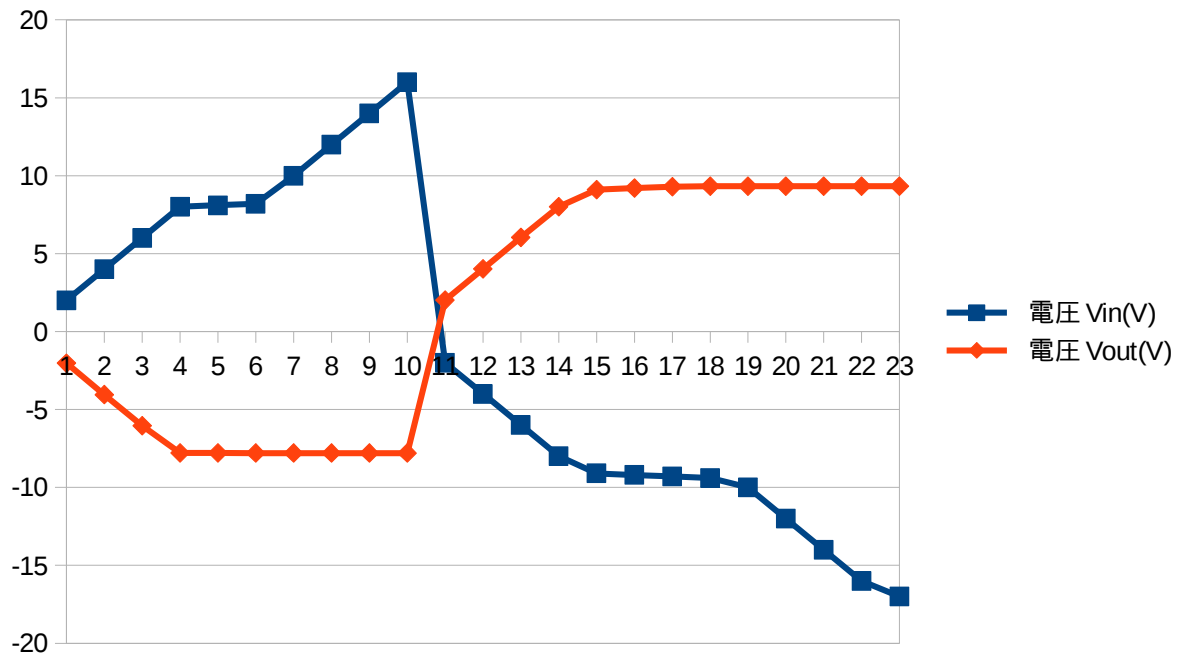


図5

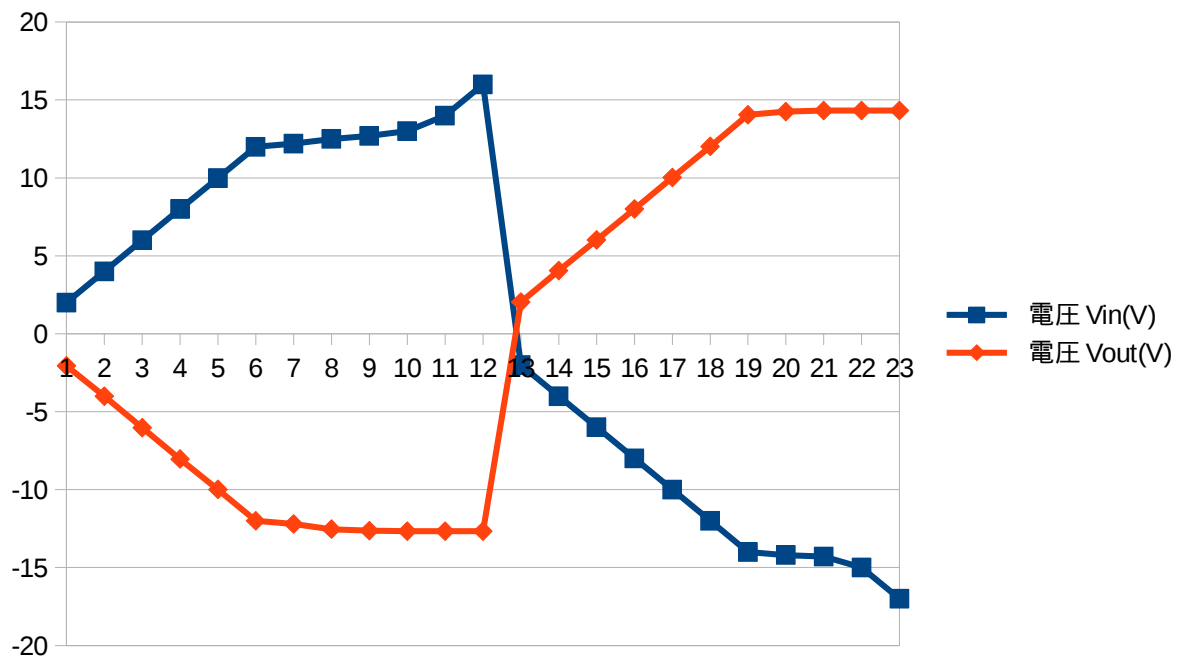


図6

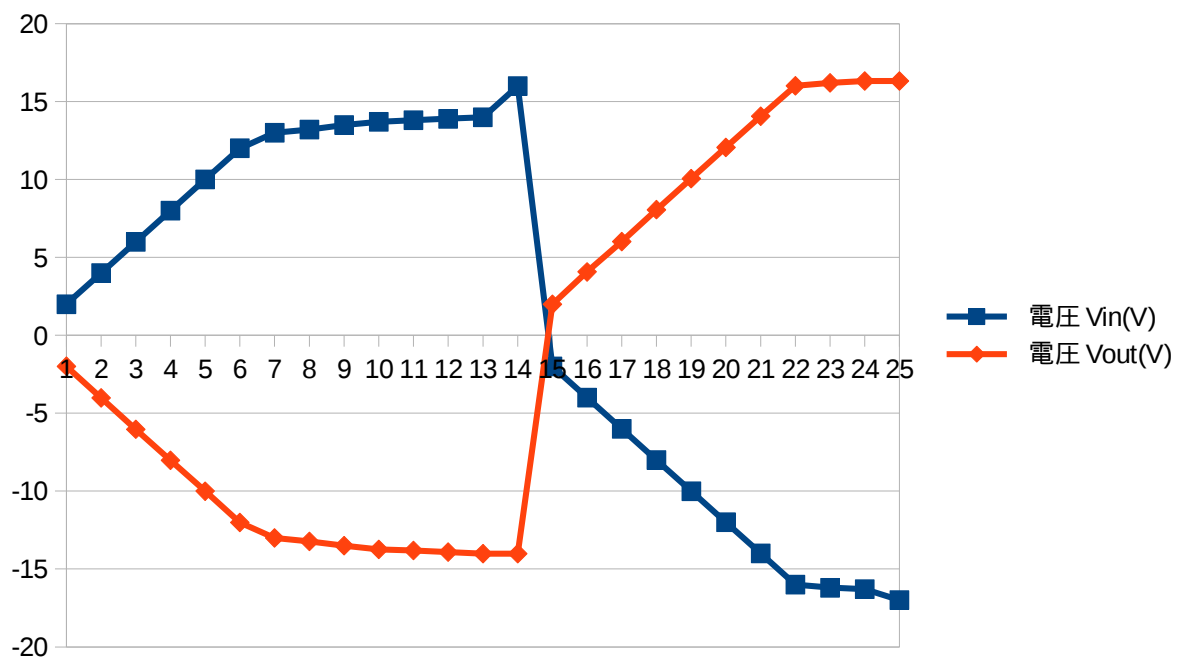


図7