

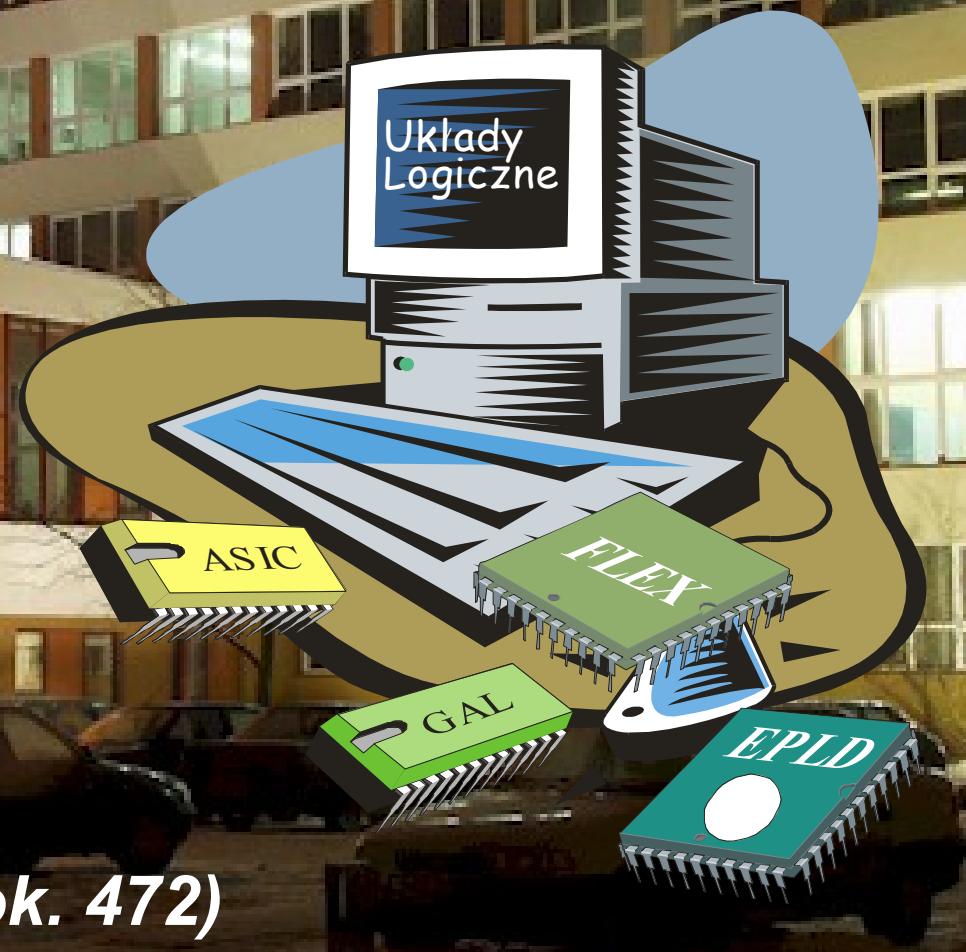
UKŁADY LOGICZNE

Wykład dla specjalności:

Telekomunikacja (ULOGT)

Prowadzi:

Tadeusz ŁUBA, (GE pok. 472)



Organizacja

T. Łuba

Wykład

Kierownik LAB:
dr P. Tomaszewicz

Laboratorium

dr M. Nowicka
mgr G. Borowik
dr B. Zbierzchowski

Ćwiczenia

<http://www.zpt.tele.pw.edu.pl>

Egzamin...

Ćwiczenia 20 pkt.



Laboratorium 15 pkt.



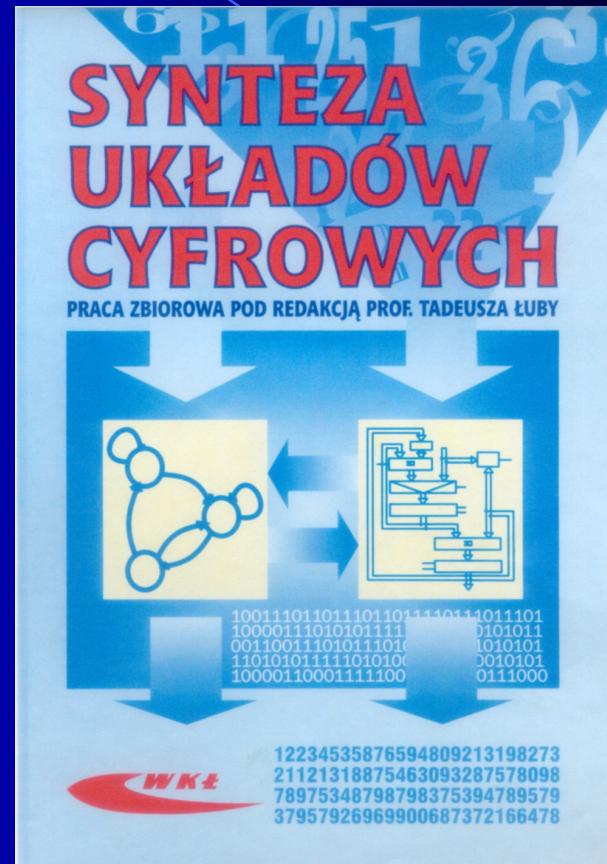
Egzamin 65 pkt



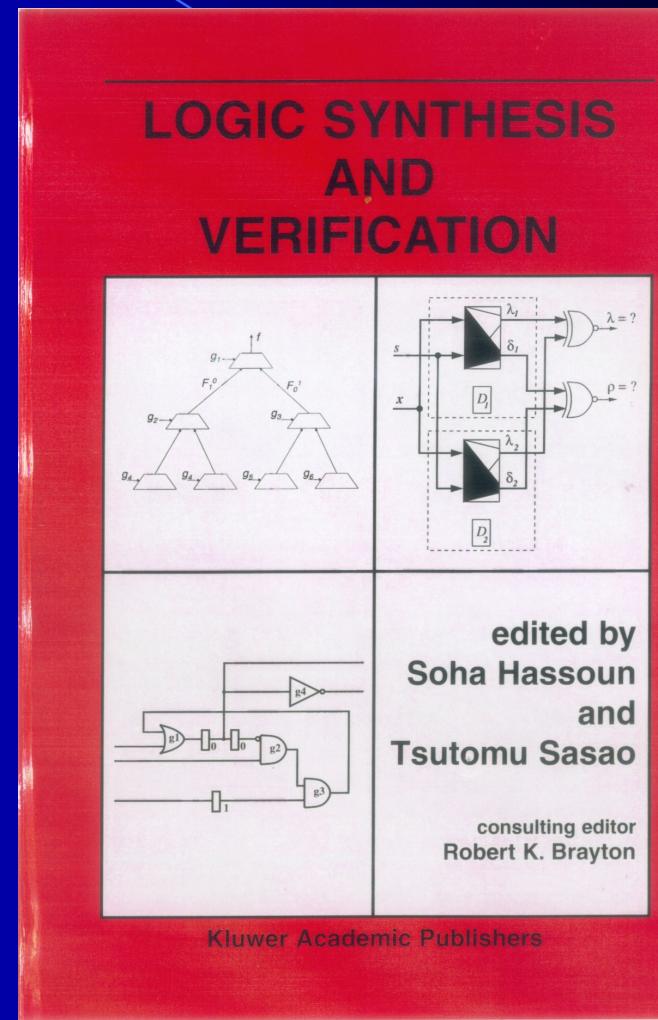
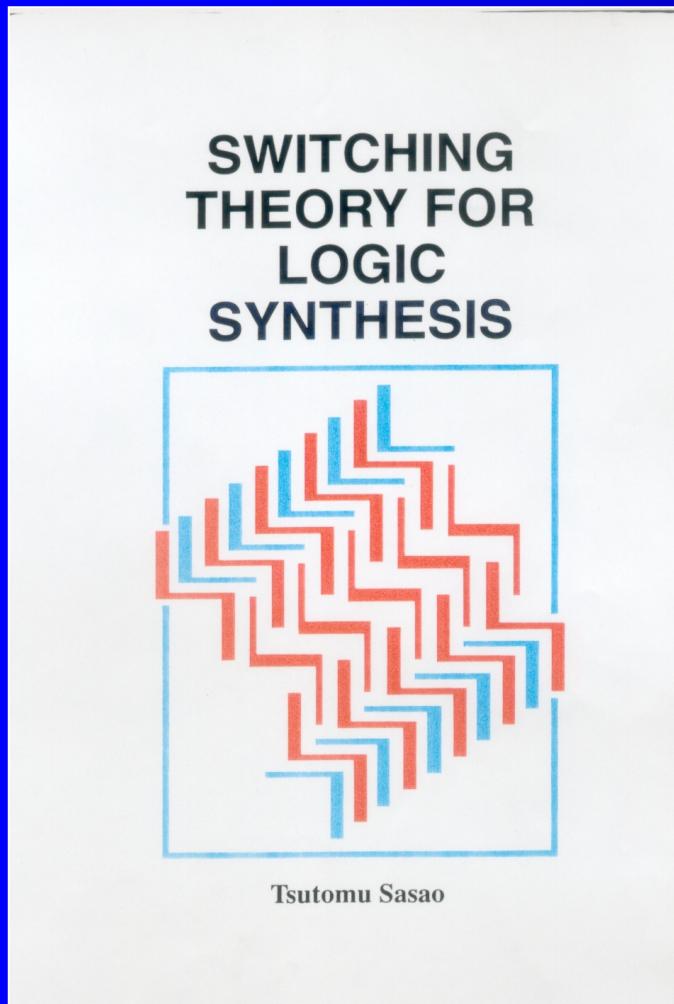
Literatura

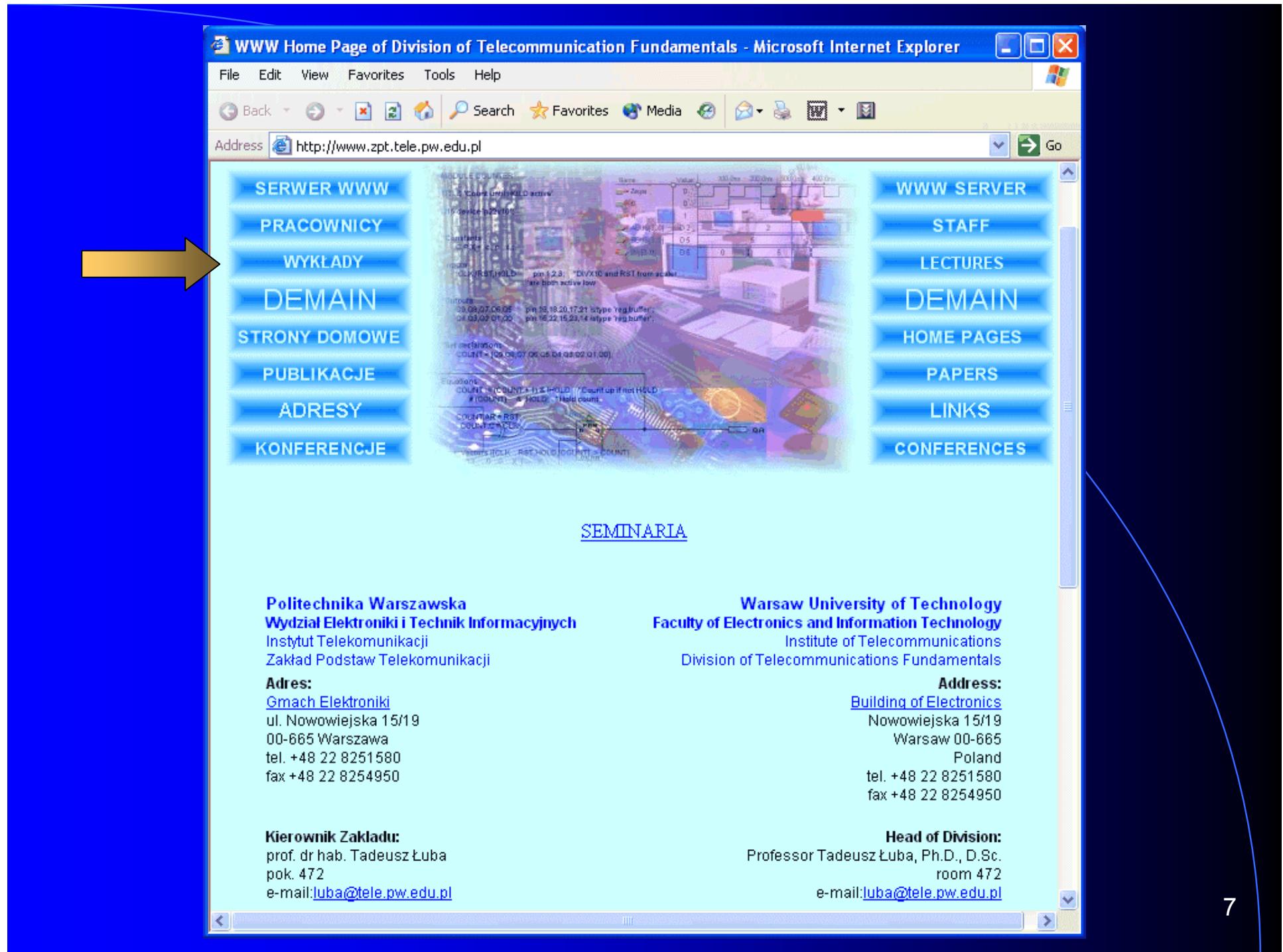
-
1. Ashar P., Devadas S., Newton A. R.: *Sequential logic synthesis*, Kluwer Academic
2. *Minimization Algorithms for VLSI Synthesis*, Kluwer Academic Publishers, Boston, 1984.
3. Brown F. M.: *Boolean Representations in Mathematics, Computer Science, and Engineering*, Kluwer Academic Publishers, Boston, 1990.
4. Brzozowski J. A.: *Formal Languages*, Academic Press, New York 1968.
5. Brzozowski J. A.: *Equivalences of Finite Automata*, Trans. Amer. Math. Soc., Vol. 9, no. 4, 1958.
6. De Michelis L., Simeone B.: *Algebraic methods for digital circuit design*, New York 1994.
7. Devadas S., Ashar P.: *Design of Sequential Circuits*, New York 1994.
8. Gajski D.: *Digital System Design*, Prentice-Hall, New Jersey 1994.
9. Hwang F.: *Computer Arithmetic*, Prentice-Hall, New Jersey 1979.
10. Imielinski T.: *Algebraic Methods in Data Analysis*, Kluwer Academic Publishers, Dordrecht 1986.
11. Karpowicz W.: *Analiza i projektowanie systemów cyfrowych*, Gliwice 1987.
12. Karpenko A.: *Programowalne układy cyfrowe*, Wyd. Nauk. i Techn. Nr 16, Warszawa 1987.
13. Katz R.: *Practical Digital Logic*, Prentice-Hall, New Jersey 1992.
14. Kohavi Z.: *Switching and Finite State Machines*, New York, 1978.
15. Kuźmicz W.: *Układy programowalne dla telekomunikacji i Wiadomości*, PWN, Warszawa 1992.
16. Lala P.K.: *Practical digital logic design*, Prentice-Hall, New Jersey 1996.
17. Łuba T.(red.), Rawski M., Tomaszewicz P., Zbierzchowski B.: *Synteza układów cyfrowych*. WKŁ Warszawa 2003.
18. Łuba T., Zbierzchowski B., Zbysiński P.: *Układy reprogramowalne dla potrzeb telekomunikacji cyfrowej*. Przegląd Telekomunikacyjny i Wiadomości Telekomunikacyjne, nr 5, 2002.
19. Łuba T.: *Synteza układów logicznych*. Wyższa Szkoła Informatyki Stosowanej i Zarządzania, Wyd. 2, Warszawa 2001.
20. Łuba T.: *Rola i znaczenie syntezy logicznej w technice cyfrowej układów programowalnych*. Elektronika, str. 15 - 19, nr 7-8, 2002.
- Łuba T., Jasiński K., Zbierzchowski B.: *Programowalne układy przetwarzania sygnałów i informacji - technika cyfrowa w multimediaciach i kryptografii*, Przegląd Telekomunikacyjny i Wiadomości Telekomunikacyjne, str. 408-418, nr 8-9, 2003.
- Łukasiewicz W., Albicki A.: *Algebraiczna teoria automatów*. WNT, Warszawa 1980.
- Mitak B.: *Algebraiczna i strukturalna teoria automatów*. PWN, Warszawa 1985.
- Nowakowski J.: *Systemy ekspertowe*. WNT, Warszawa 1996.
- Ponieka L.: *Analiza danych metodą zbiorów*, PWN, Warszawa 1988.
- Prus W.: *Zastosowania w ekonomii, medycynie i sterowaniu*. Oficyna Wydawnicza PLJ, Warszawa 1999.
- Roth R.L.: *Logic design principles, with emphasis on testable circuits*. Prentice-hall International, Inc., New Jersey 1985.
- Shapiro R.: *Foundations without Foundationalism. The Case for Second-Order Logic*. Academic Publishers, 1999.
- Silberstein M.: *Fundamentals of Logic Design*. West Publ. CO., 1985.
- Silva C., Salazar A.: *Digital systems design and prototyping using programmable logic*. Kluwer Academic Publishers, 1997.
- Silva C., Slobodnicki L.: *Algebraic Theory for Logic Synthesis*, Kluwer Academic Publishers, 1996.
- Silva C., Slobodnicki L.: *Algebraic Methods for Logic Optimization*. Kluwer Academic Publishers, 1998.
- Silva C., Slobodnicki L.: *Intelligent Techniques for Logic Synthesis and Optimization*. Kluwer Academic Publishers, 1999.
- Silva C., Slobodnicki L.: *Support - Handbook of Logic Synthesis*. Kluwer Academic Publishers, Dordrecht 1999.
- Scholl C.: *Function minimization and composition with respect to FPGA Synthesis*. Kluwer Academic Publisher, Boston 2000.
- Tyszer J.: *Układy cyfrowe. Matematyczno-techniczne podstawy*. Wyd. Politechniki Poznańskiej. Poznań 1986.
- Zieliński C.: *Podstawy projektowania układów cyfrowych*. PWN, Warszawa 2003.
- Zbysiński P., Pasierbiński J.: *Układy programowalne – pierwsze kroki*. Wyd. II, Wydawnictwo BTC. Warszawa 2004.

Literatura



Literatura dla najbardziej zainteresowanych





The diagram illustrates a website's main menu structure. At the top, there is a horizontal navigation bar with several items: SERWER WWW, PRACOWNICY, WYKŁADY, DEMAIN, STRONY DOMOWE, and PUBLIKACJE. A large yellow arrow points from the left towards the 'WYKŁADY' item. Another yellow arrow points from the right towards the same item. Below this, a central content area features a screenshot of a computer interface showing a circuit board and various data tables. The title 'WYKŁADY W ZAKŁADZIE PODSTAW TELEKOMUNIKACJI' is displayed above the content. Below the title, a large blue button contains the text 'Plansze i materiały pomocnicze do wykładów z układów logicznych i cyfrowych'. To the right of this button, a cyan-colored circular button has the text 'Tu kliknąć!' in red. The bottom section of the page lists several topics in blue text: Układy Logiczne (ULOGT), Układy Logiczne (ULOGE), Laboratorium Układów Logicznych (Telekomunikacyjnych), Układy Cyfrowe, Synteza i Optymalizacja Układów Cyfrowych, Elementy Ochrony Informacji, Organizacja Sektora Telekomunikacyjnego, Projektowanie Programowalnych Układów Scalonych, and Projektowanie Wiarygodnych Systemów Cyfrowych.

SERWER WWW
PRACOWNICY
WYKŁADY
DEMAIN
STRONY DOMOWE
PUBLIKACJE

WWW SERVER
STAFF
LECTURES
DEMAIN
HOME PAGES
PAPERS

WYKŁADY
W ZAKŁADZIE PODSTAW TELEKOMUNIKACJI

**Plansze i materiały pomocnicze do wykładów
z układów logicznych i cyfrowych**

Układy Logiczne (ULOGT)
Układy Logiczne (ULOGE)
Laboratorium Układów Logicznych (Telekomunikacyjnych)
Układy Cyfrowe
Synteza i Optymalizacja Układów Cyfrowych

Elementy Ochrony Informacji
Organizacja Sektora Telekomunikacyjnego
Projektowanie Programowalnych Układów Scalonych
Projektowanie Wiarygodnych Systemów Cyfrowych

Tu kliknąć!

8

04/05/2005 10:10:05

1. Układy logiczne - ULOGT, ULOGE (Tadeusz Łuba)
2. Układy cyfrowe - sem. 4 (Mariusz Rawski)
3. Projektowanie Programowalnych Układów Scalonych (Krzysztof Jasiński, Paweł Tarczewicz)
4. Technika cyfrowa (Tadeusz Łuba)
5. Układy cyfrowe - projekt
6. Systemy projektowe (MAX+PLUSII), instrukcje, katalogi.
7. ORIENTACJA - Elektronika i Inżynieria komputerowa

Tu kliknąć!

ERRATA do książki: Synteza Układów Cyfrowych, Praca zbiorowa pod red. prof. T. Łuby, WKiŁ Warszawa 2003.

ERRATA do skryptu: T. Łuba, B. Zbierzchowski: Układy logiczne, WSiSiZ, Warszawa 2002.

Układy Logiczne:

- o Wykład wstępny-telekomunikacja (PPT - 12 108 kB)
- o Wykład wstępny-elektronika (PPT - 9 739 kB)
- o Wykład cz.1 (PDF - 197 kB) (PPT - 317 kB)
- o Wykład cz.2 (PDF - 242 kB) (PPT - 755 kB)
- o Wykład cz.3 (PDF - 494 kB) (PPT - 1 108 kB)
- o Wykład cz.4a (PDF - 315 kB) (PPT - 3 378 kB)
- o Eksperymenty do wykładu 4 (ZIP - 329 kB)
- o Wykład cz.4b (PDF - 302 kB) (PPT - 869 kB)
- o Wykład cz.5 (PDF - 350 kB) (PPT - 1 669 kB)
- o Wykład cz.6a (PDF - 324 kB) (PPT - 1 195 kB)
- o Wykład cz.6b (PDF - 357 kB) (PPT - 973 kB)
- o Wykład cz.6-E (PDF - 246 kB) (PPT - 1 418 kB)
- o Wykład cz.7a (PDF - 359 kB) (PPT - 2 136 kB)
- o Wykład cz.7b (PDF - 159 kB) (PPT - 542 kB)
- o Wykład cz.8a-E (PDF - 404 kB) (PPT - 1 392 kB)
- o Wykład cz.8b-E (PDF - 331 kB) (PPT - 824 kB)
- o Wykład cz.8a-T (PDF - 405 kB) (PPT - 1 180 kB)
- o Wykład cz.8b-T (PDF - 167 kB) (PPT - 432 kB)
- o Wykład cz.9 (PDF - 471 kB) (PPT - 699 kB)
- o Wykład cz.10 (PDF - 463 kB) (PPT - 760 kB)
- o Wykład cz.11 (PDF - 469 kB) (PPT - 4 792 kB)
- o Wykład cz.12-T (PPT - 351 kB)
- o Wykład cz.12-E (PDF - 366 kB) (PPT - 403 kB)
- o Wykład cz.13-T (PDF - 362 kB) (PPT - 1 051 kB)

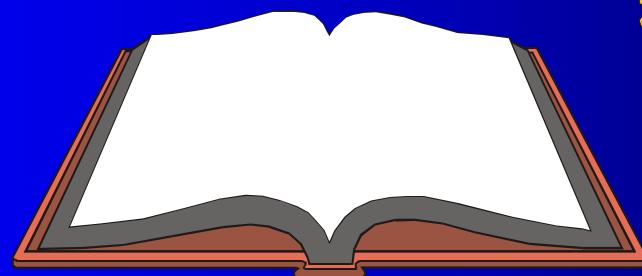
o

Z układami logicznymi mamy do czynienia od dawna...

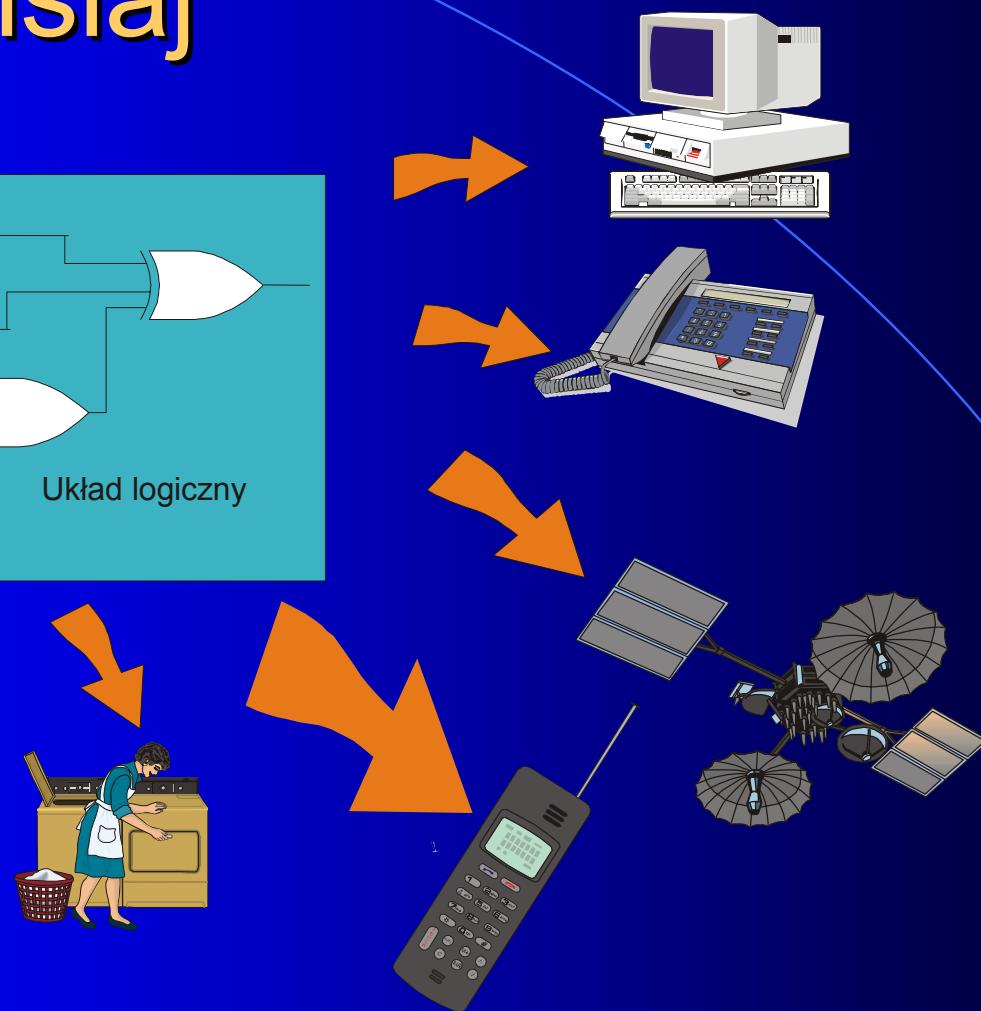
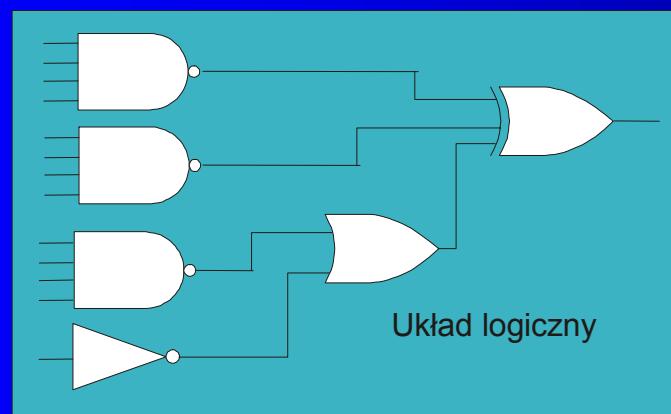
Rok 1847

George Boole

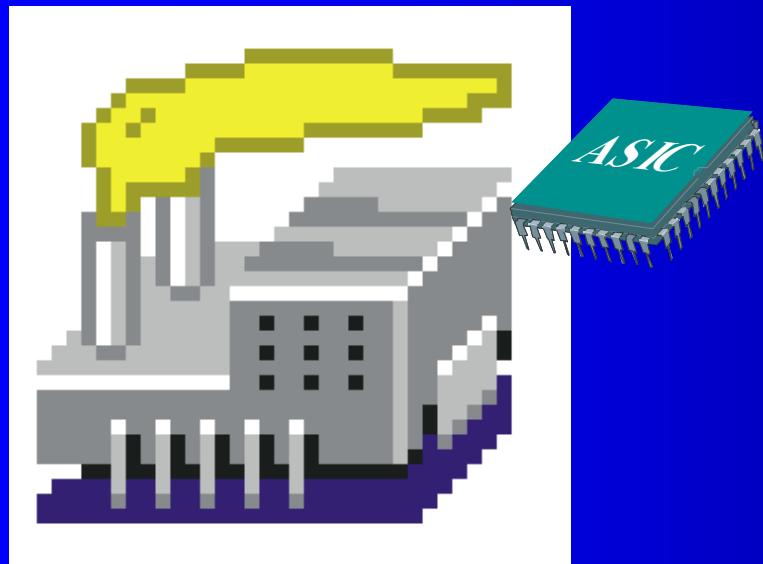
"The Mathematical Analysis of Logic"



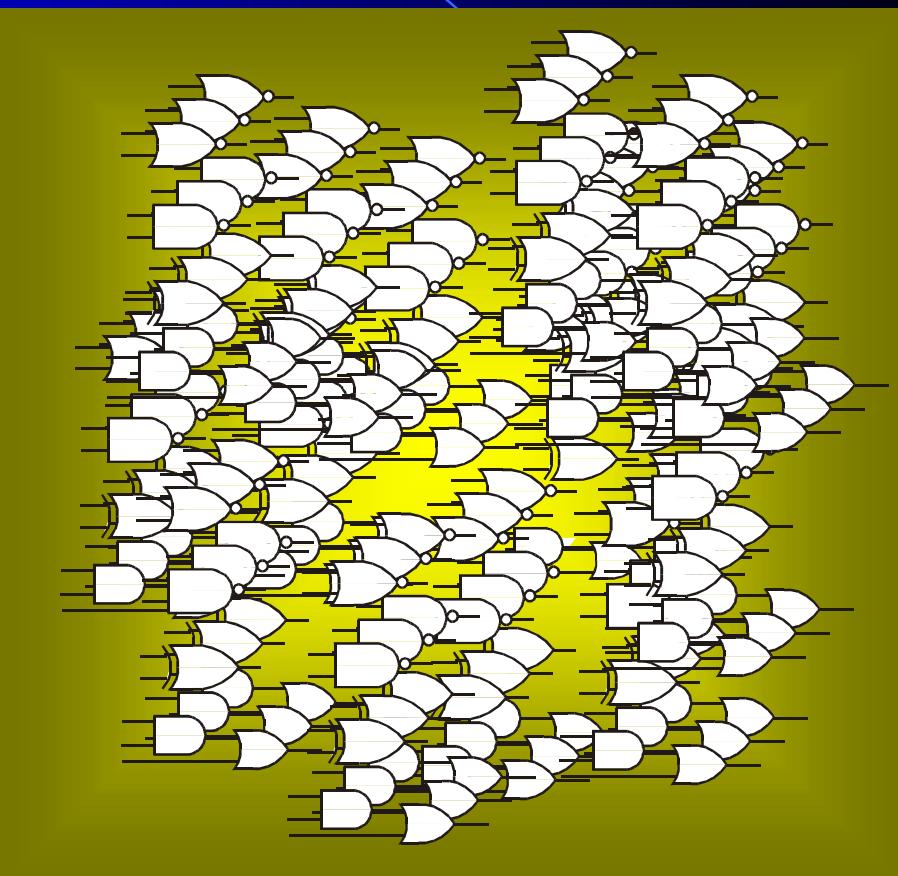
... dzisiaj



... Rozwój technologii

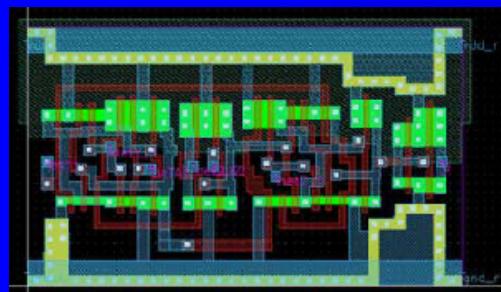


40 mln. tranzystorów
10 mln. bramek



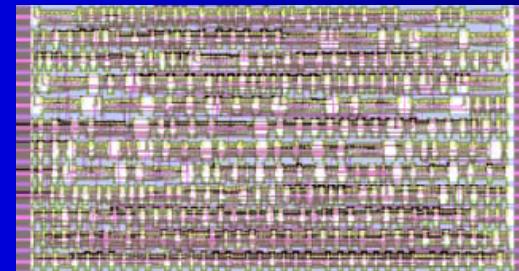
Rozwój technologii...

Full Custom



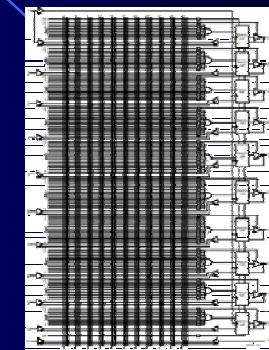
układy zamawiane
przez użytkownika

Semi custom



układy projektowane
przez użytkownika

**Układy
programowalne**



układy programowane
przez użytkownika
(PLD)

UKŁADY PROGRAMOWALNE

Osiągają pojemność pozwalającą realizować w jednym układzie systemy o złożoności odpowiadającej milionom bramek logicznych

Układy mające możliwość reprogramowania i rekonfiguracji

„Fabryka na biurku” – SOPC



FPLD



układy programowane
przez użytkownika
(PLD)

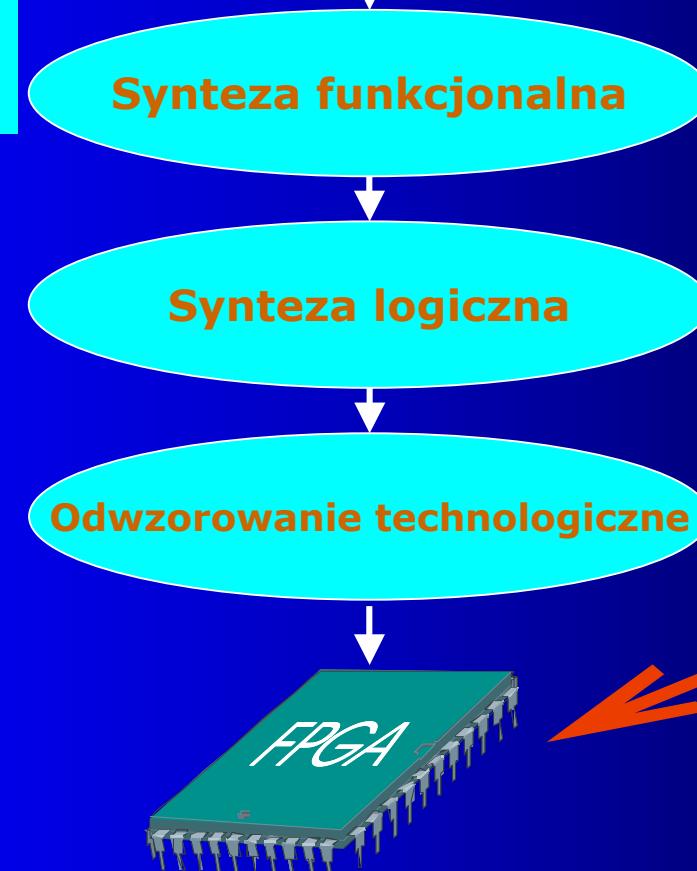
UKŁADY PROGRAMOWALNE



Systemy CAD



Specyfikacja HDL

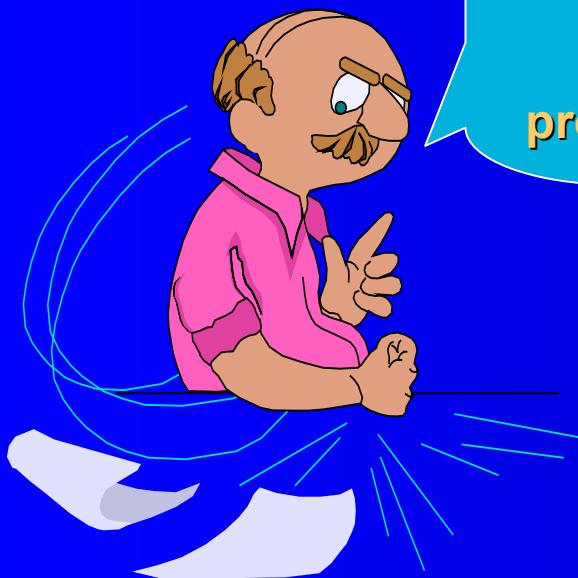


Miliony
bramek

Nowoczesna synteza logiczna

1984 (Espresso)





**Problem w tym, że najnowsze
procedury syntezy logicznej nie są
jeszcze wbudowane do
komercyjnych systemów
projektowania układów cyfrowych**

Systemy komercyjne i uniwersyteckie

Komercyjne systemy projektowania nie nadążają za rozwojem technologii. **Dlatego powstają**

Uniwersyteckie Systemy Syntezy Logicznej (USSL):
niewygodne do bezpośredniego projektowania,
ale...

**...generują wyniki niekiedy 10-krotnie
lepsze**

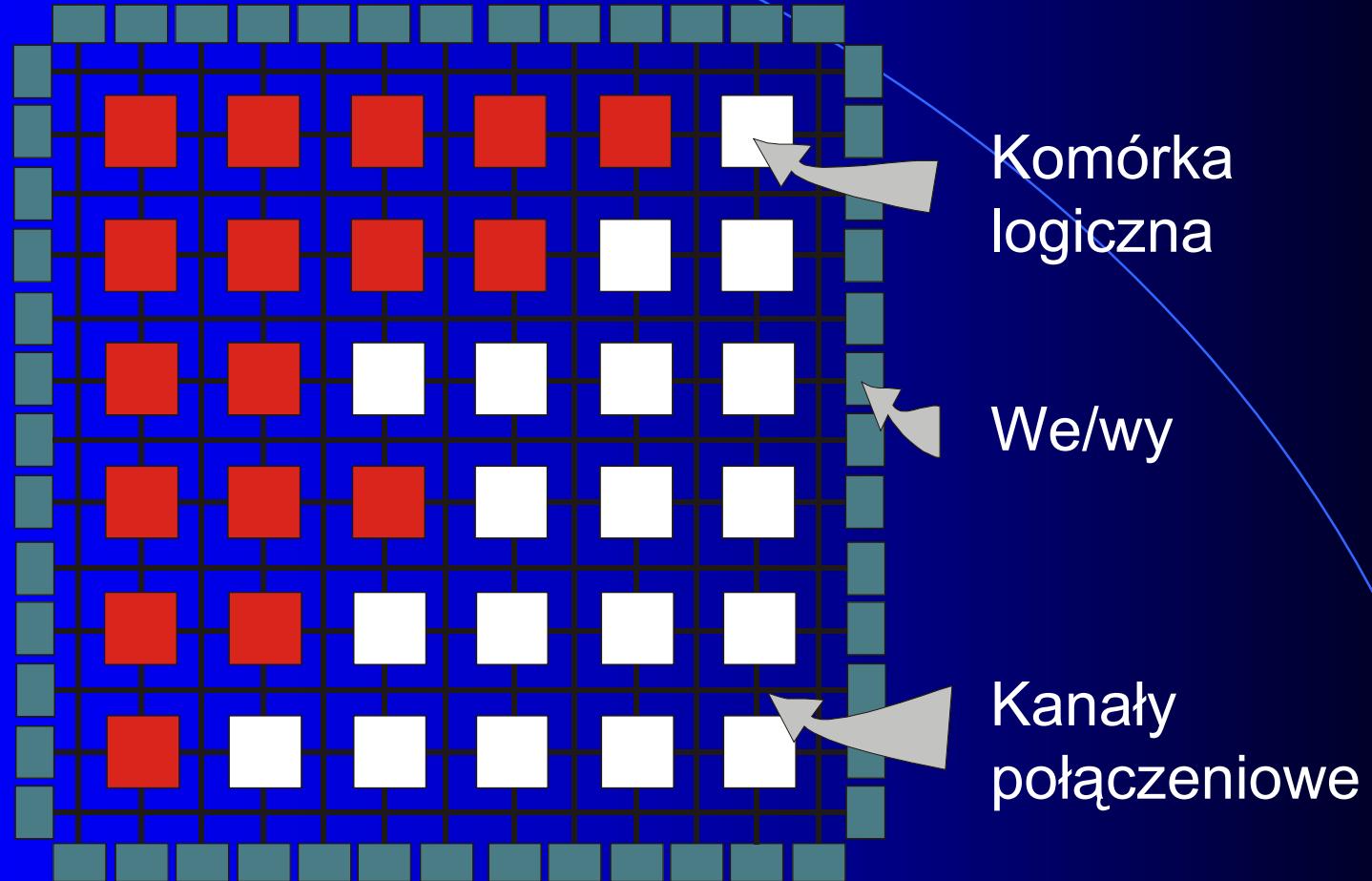


**I to jest główną przyczyną tego, że wykład ten
wbrew obiegowej opinii – ma ogromne znaczenie
dla praktyki projektowania układów cyfrowych**

Eksperyment z algorytmem DES

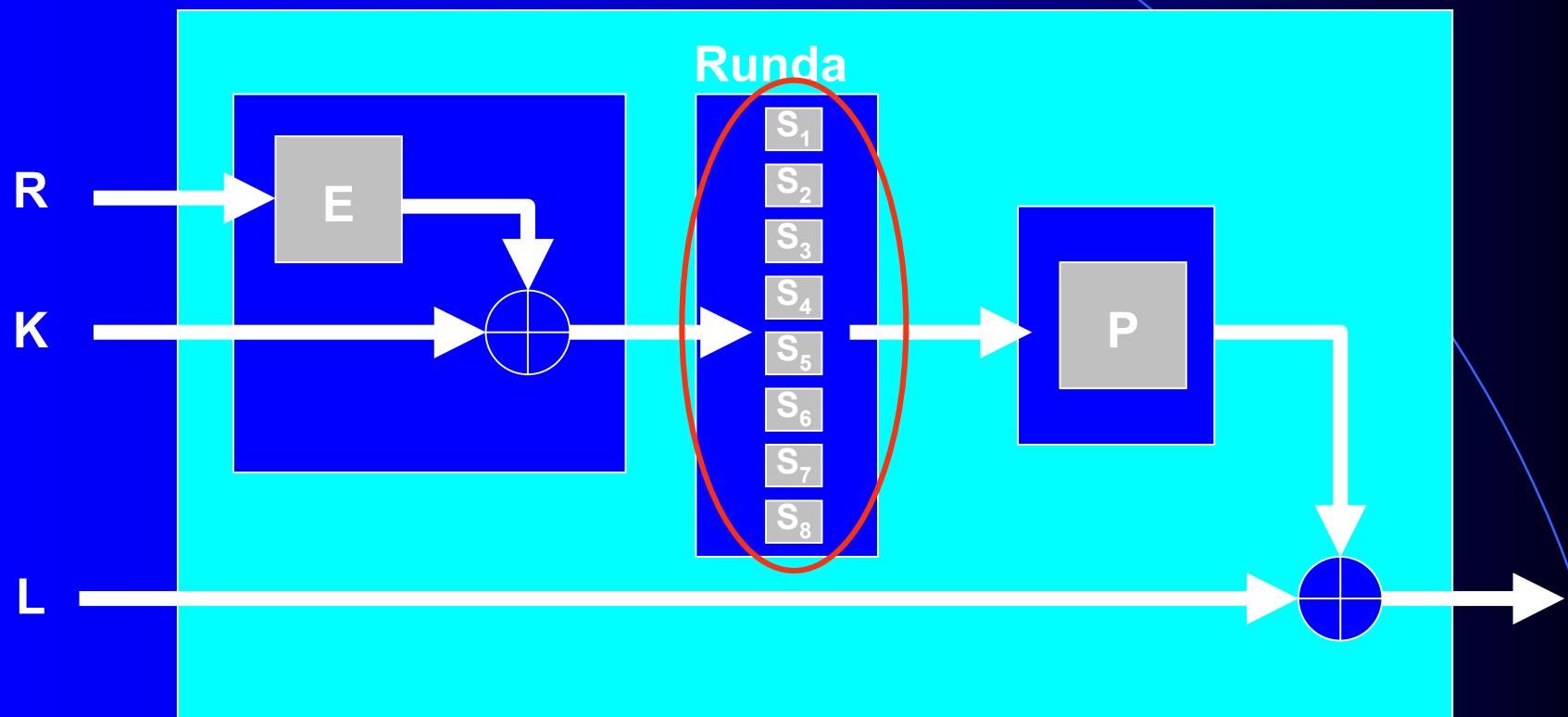
W eksperymencie tym porównamy wyniki syntezy uzyskiwane w komercyjnym systemie projektowania układów cyfrowych (MAX+PLUSII) z wynikami uzyskanymi przy wspomaganiu tego systemu – nie stosowanymi jeszcze w systemach komercyjnych – procedurami dekompozycji funkcjonalnej.

Jakość projektu ...

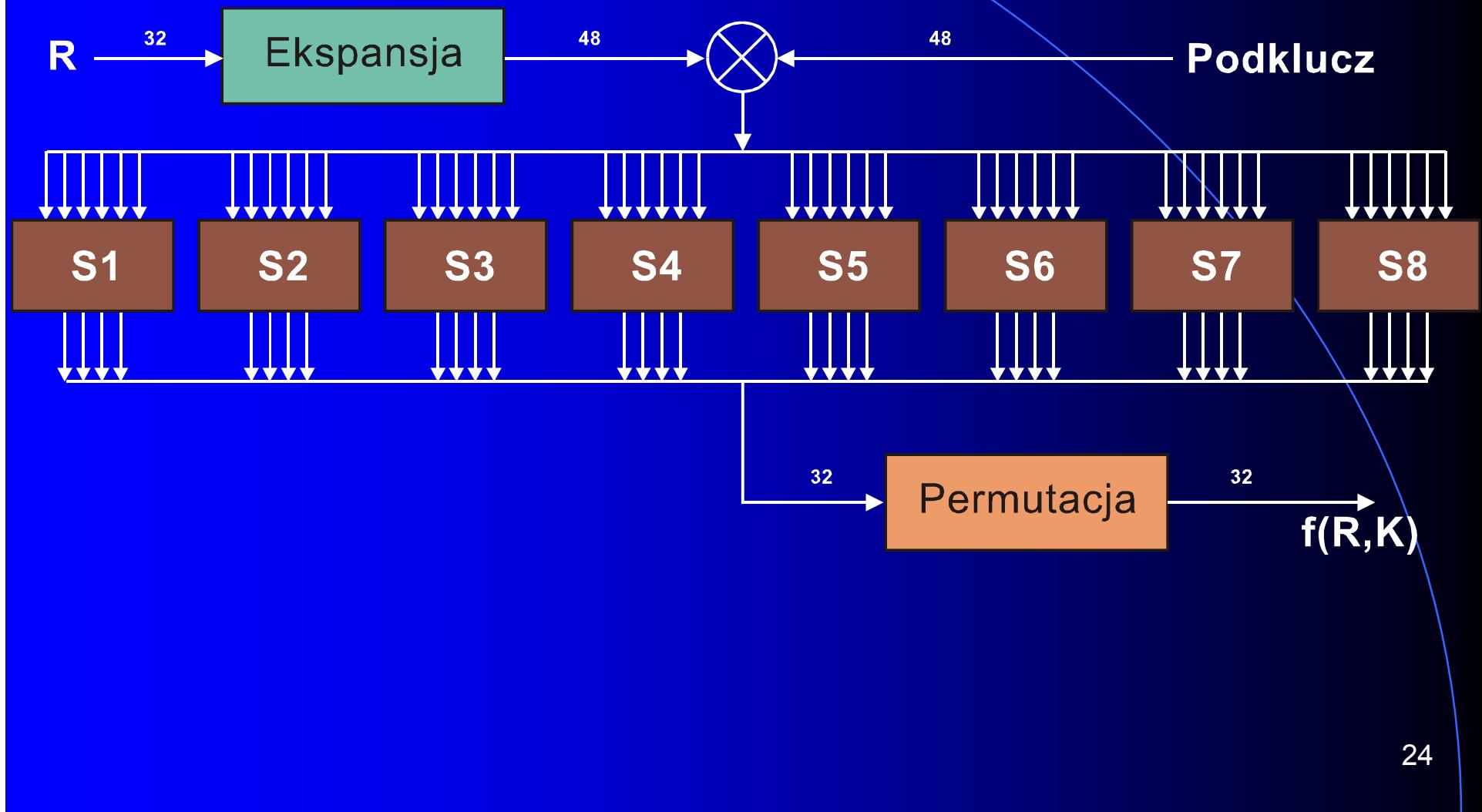


... określa liczba zajętych komórek

Schemat blokowy rundy algorytmu DES



Operacja podstawienia DES-a



Wyniki syntezy S-Boxów

		S ₁	S ₂	S ₃	S ₄	S ₅	S ₆	S ₇	S ₈
MAX+Plus II	Liczba komórek log.	55	74	77	80	68	73	77	81
	Max. opóźnienie [ns]	28,1	31,6	33,5	34,0	28,4	30,4	34,3	31,4

		S ₁	S ₂	S ₃	S ₄	S ₅	S ₆	S ₇	S ₈
MAX+Plus II + DEMAIN	Liczba komórek log.	25	20	22	24	25	22	23	23
	Max. opóźnienie [ns]	19,5	17,2	16,7	19,0	19,0	19,4	17,7	17,6

Ponad 3-krotna redukcja komórek logicznych

585 || → 184

Znaczenie praktyczne ...



Implementacja algorytmu DES

Altera

709 komórek logicznych

$$P = 28,8 \text{ MHz} / 16 \times 64 \text{ bits} = 115 \text{ Mbit/s}$$

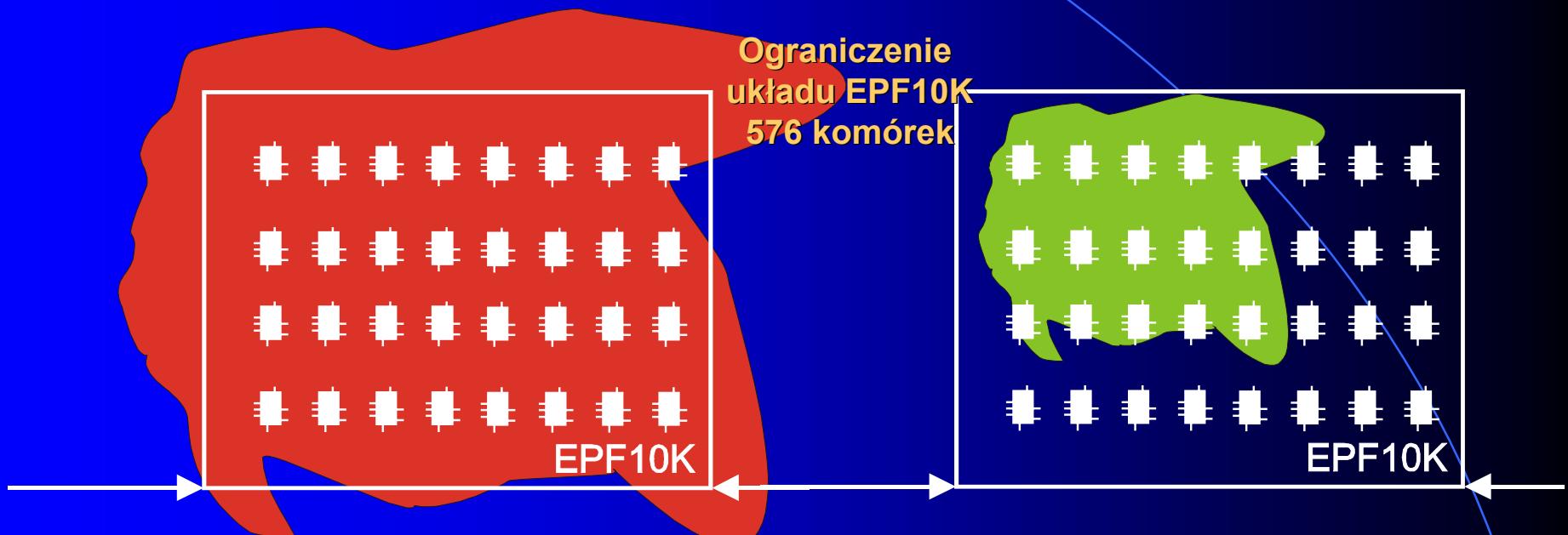
Altera + DEMAIN

296 komórek logicznych

$$P = 51,5 \text{ MHz} / 16 \times 64 \text{ bits} = 206 \text{ Mbit/s}$$

Znaczenie dekompozycji

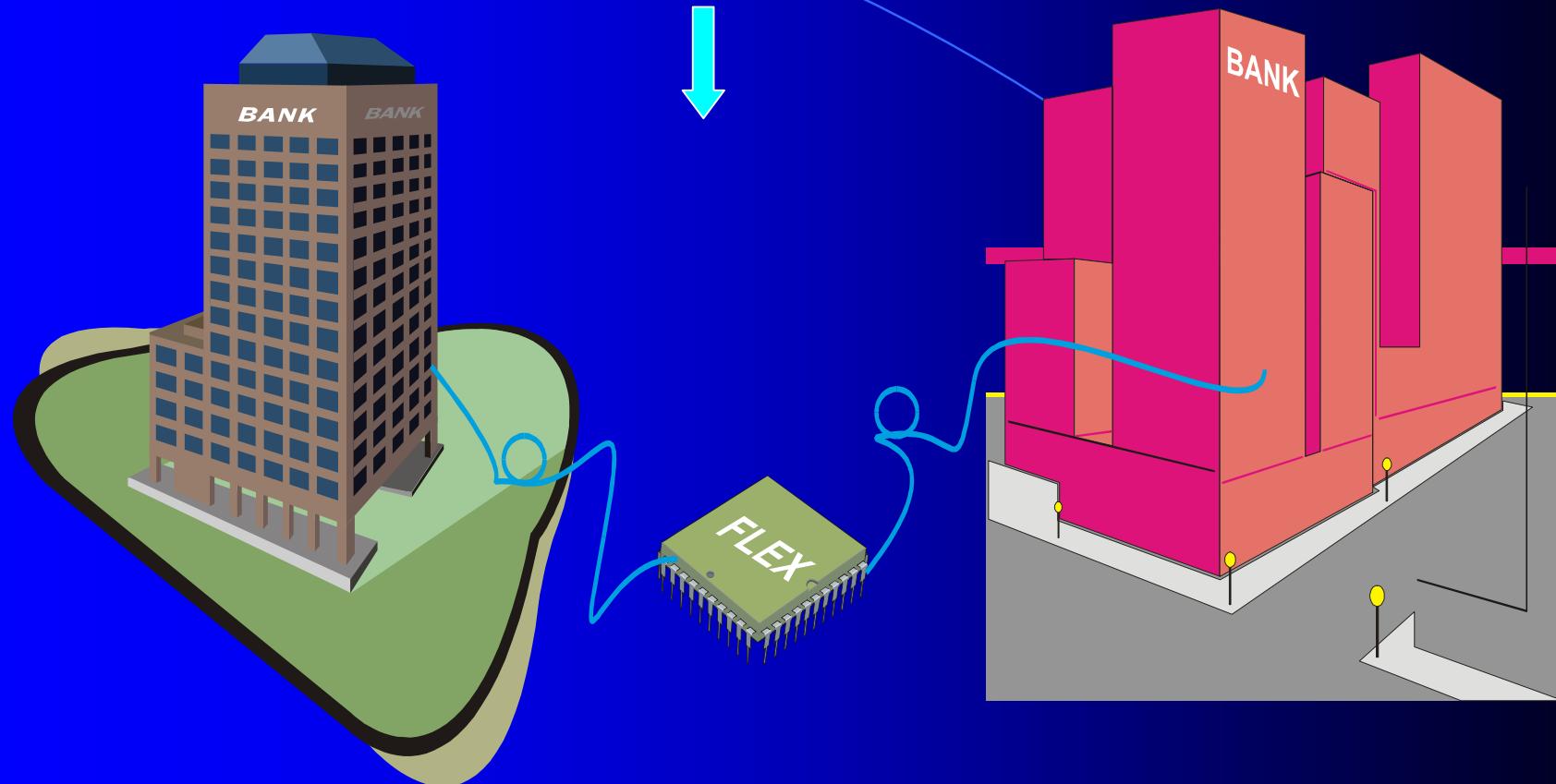
585 komórek



Realizacja bez dekompozycji

Realizacja z zastosowaniem dekompozycji

Układ kryptograficzny



Podsumowanie

**Realizacje różnych układów np.
kryptograficznych, DSP, w strukturach
PLD/FPGA, z zastosowaniem nowoczesnych
metod syntezy logicznej, a w szczególności
Uniwersyteckich Systemów Syntezy
Logicznej, to – ze względu na dynamikę
rozwoju technologii – szanse przede
wszystkim dla aktualnie studujących**

Więcej na ten temat w książce:



1. WSTĘP
 - 1.1. Rola i znaczenie syntezy logicznej
 - 1.2. Technologie mikroelektroniczne układów cyfrowych
 - 1.3. Programowalne moduły logiczne
 - 1.4. Zagadnienia związane z projektowaniem układów cyfrowych
 - 1.5. Charakterystyka zagadnień syntezy logicznej