

BC66F8x0 射频应用须知

文件编码: AN0493S

简介

Holtek 针对 2.4GHz 射频应用领域, 推出全新射频收发 SoC Flash MCU BC66F8x0, 适用于 2.4G(2400-2483.5MHz ISM)频带; 此 IC 整合了射频调变/解调变电路和高效能射频功率放大器, 及以 Holtek 8 位 MCU, 可有效简化无线控制电路, 并且采用 32QFN、40QFN、46QFN 封装适合多种应用需求。应用领域包含各式开关遥控、办公室自动化以及智能家居等等的无线控制应用。

BC66F8x0 工作电压为 2.2V~3.6V, 使用 GFSK 调变方式, 数据传输率最高可达 2Mbps, 发射功率最大可达-1dBm, 具自动重传(Auto Re-transmission)和自动应答(Auto Acknowledge)功能, 此自动传输功能一次最多可对应 6 个装置。使用射频传输数据时, 需采用分时双工(Time Division Duplex)的方式。

承上, BC66F8x0 为一射频信号收发 MCU, 对于初次接触的无线产品设计的工程师, 在实际设计产品时, 常会遇到不易厘清的问题, 本应用须知可让产品工程师对此射频信号收发 MCU 性能有初步的了解, 在遇到问题时也可通过本文将问题范围缩小。

Part No.	Program Memory	Data Memory	Data EEPROM	I/O	Timer	A/D Converter	SIM/SPIA	Stacks	RF Band	Package
BC66F840	4Kx16	256x8	128x8	21	16-bit CTMx1 16-bit STMx1 16-bit ETMx1	12-bitx8	√	8	2.4GHz	32QFN
BC66F850	8Kx16	384x8	256x8	29	16-bit CTMx2 16-bit STMx1 16-bit ETMx1	12-bitx16	√	8	2.4GHz	40QFN

表 1. BC66F8x0 选型表

工作原理

BC66F8x0 整合了 2.4GHz 射频收发器及 Holtek 8 位内核微控制器, 所以在使用它之前我们先对 BC66F8x0 内部结构做一个初步的了解, 如图 1 所示。

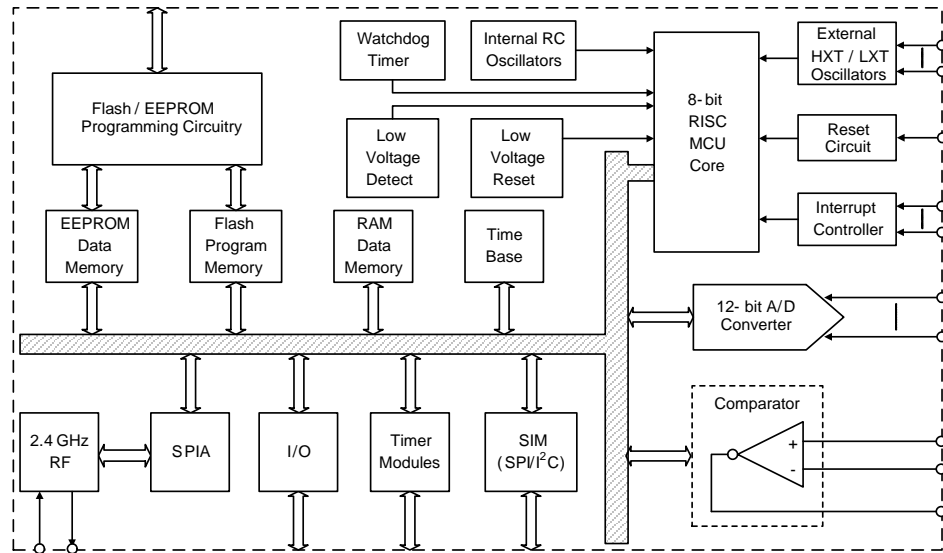


图 1. BC66F8x0 结构图

若要使用射频收发功能, 需通过 SPIA 对射频收发区块的控制寄存器设定, 如射频频率、工作模式、数据传输率等等的, 详细的设定将会在后面的叙述中介绍。

射频收发器

如图 2 所示是射频收发区块的结构图, 首先我们要注意射频收发区块的电源的部份 (VDD3RX、VDD3B) 是跟 IC 的电源 (VDD_MCU、VDDIO) 是独立开来的, 目的是可经由外部的分立电源走线降低电源噪声的干扰。另外 RFP 及 RFN 是射频信号发射跟接收进来的地方, 需加上对应频率的匹配电路, 再接天线, 才能将射频信号顺利的收发, 而对应频率的匹配电路, 请参考本文中的“匹配电路指南”。

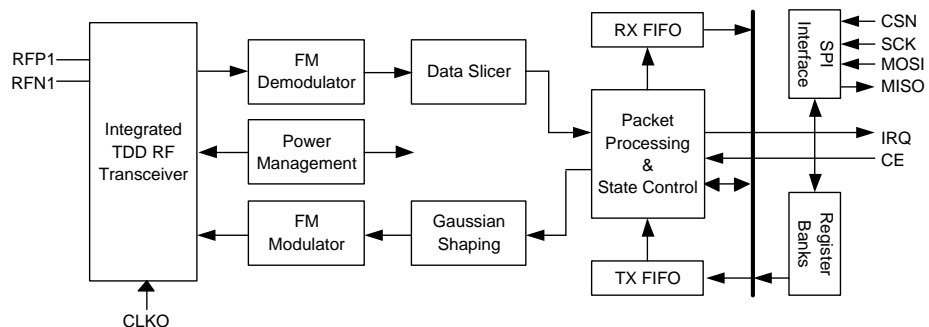


图 2. BC66F8x0 射频收发器区块结构图

在这个结构图中我们可以看到有一 SPI 的接口, 所有射频参数设定及控制都需通过此接口对其内部的寄存器(Register Banks)读写操作。启动收发射频信号时, 则还需启动 CLKO 和设定 CE 才可以顺利的收发数据。

发射数据模式

发射数据需先启动 CLKO(CLKOEN=1)后, 开启收发器电源(PWR_UP=1), 再将要传的数据写入 TX FIFO, 最后才设定 CE(CE=1), 收发器便会把 FIFO 里的数据, 根据寄存器内的设定参数, 调变为 2.4GHz 的射频信号发射出去了, 整个流程如图 3 所示。

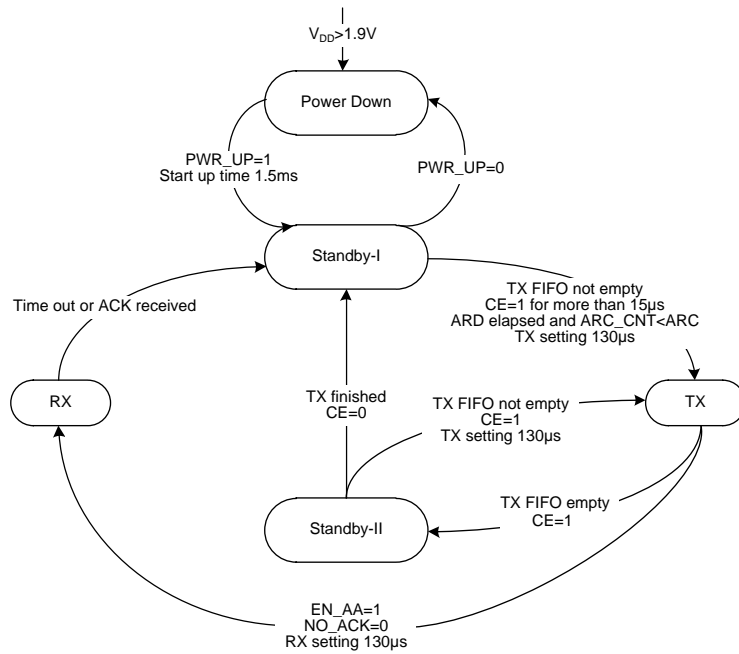


图 3. 发射数据流

接收数据模式

接收数据时先启动 CLKO(CLKOEN=1)后, 开启收发器电源(PWR_UP=1), 设定为接收模式 (PRIM_RX=1), 再设定 CE(CE=1), 收发器便会根据寄存器内的设定参数, 把 2.4GHz 的射频信号接收并解调变后, 存入 RX FIFO, 整个流程如图 4 所示。

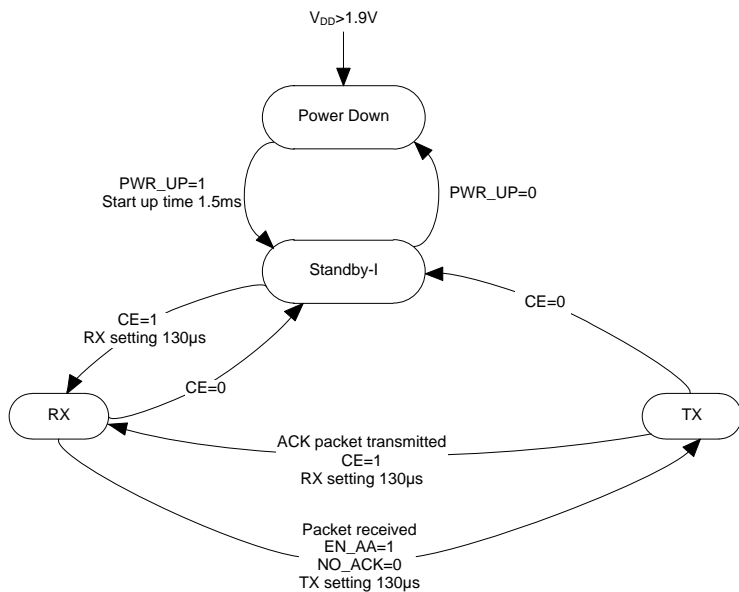


图 4. 接收数据流

数据包格式

在做无线传输时，经常会要将传送的数据加上一些指定的格式包装起来，这样可以减少错误信号的传递，也可利用不同的编码方式达到增加信号的传送成功机会。而 BC66F8x0 使用的数据包格式如下图，主要包含四个字段：前置信号(Preamble)、地址字符(Address)、数据包控制(Packet Control)、有效数据(Payload)及数据检查码(CRC)，其中数据包控制字段又包含的不同的数据域(Field)，在使用不同的传输方式时各有不同的用途；下面便为您介绍各个的字段和编码格式。

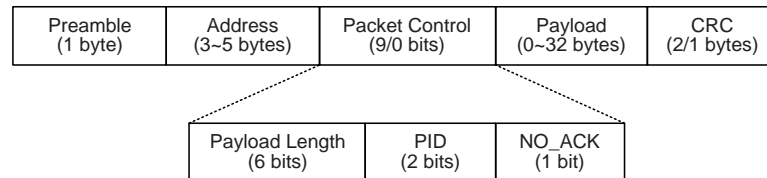


图 5. 数据包格式

- 前置信号(Preamble)

首先信号串的一开始是 8 位重复 1010...或 0101...的信号，称之为前置信号(Preamble)，此段信号可看出数字信号的数据传输率(Data Rate)。在传送数据时，电路会自动把这段信号加入要传送的数据串；在接收数据时，则是会由这段信号来达到同步，使后面接收数据能更精准。而前置信号的型式是 1010...还是 0101...会由接下来的地址字符的第一个位来决定，若地址字符第一个位是 1，那么前置信号就会是 0101...，反之则是 1010...

- 地址字符(Address)

接下来的地址字符是 3~5 个字节的数据，接收跟传送端的同步字符必须是一致的才可正常的通讯。而一个设定为接收器的 BC66F8x0，最多可接收 6 个不同的设定为发射器的 BC66F8x0 传来的数据。

- 数据包控制(Packet Control)

数据包控制数据域它一共包含了三个数据域：有效数据长度(Payload Length)、数据包标识符(PID)和无回应标志位(NO_ACK)；有效数据长度是指示目前这笔数据包的有效数据会有几个字节(byte)，在动态数据长度功能(Dynamic Payload Length)启用时，接收端可用此字段的数据来判断有效数据会有多少；数据包标识符指用来指示现在这笔数据是否为新的还是重送的，发射端在每次发射时，会自动增加数据包标识符的值，在连续传输数据时接收端便可由此判断是否有数据遗失；无响应标志位只有在自动应答功能启用时才有用，若标志位为"1"表示此笔数据不是自动应答的。

- 有效数据(Payload)

有效数据就是用户要传出或收进 FIFO 里的数据了。要把数据写进/读出 FIFO 需使用 SPI 快捷指令 W_TX_PAYLOAD/R_RX_PAYLOAD(0xA0/0x61)。

- 数据检查码(CRC: Cyclic Redundancy Check)

数据检查码会把要传出的数据先经过 CRC 的运算后，放在此数据域一起传出，接收时则是把接收到的数据先经过 CRC 运算后再与接收到的 CRC 值比对，若是不一致电路便不会把数据存入 FIFO。数据检查码可用 EN_CRC 来启用/开闭，用 CRCO 设定不同的运算公式。

CRCO=0: polynomial for 1byte $G(X)=X^8 + X^2 + 1$

CRCO=1: polynomial for 2byte $G(X)=X^{16} + X^{12} + X^5 + 1$

功能说明

在使用 BC66F8x0 射頻收发功能时，是以 SPI 对射頻收发电路做控制，下面我们便介绍射頻收发电路的控制及相关设定方式。

SPIA

BC66F8x0 是使用一独立的 SPI 对射頻收发电路做控制，称为 SPIA，可设定寄存器 SPIAC0、SPIAC1 及读写 SPIAD 来使用此 SPIA。

Register Name	Bit							
	7	6	5	4	3	2	1	0
SPIAC0	SASPI2	SASPI1	SASPI0	—	—	—	SPIAEN	—
SPIAC1	—	—	SACKPOL	SACKEG	SAMLS	SACSEN	SAWCOL	SATRF
SPIAD	D7	D6	D5	D4	D3	D2	D1	D0

表 2. SPIA 寄存器

使用 SPIA 控制射頻电路前，需先初始化 SPIA(SPIAC0=0x02、SPIAC1=0x38)。当要对射頻电路下指令时需先启动射頻电路的 SPI(SACSEN=1)，再将指令写入 SPIAD 既可。表 3 便是控制射頻电路时的快捷指令(Strobe Command)。

Command Name	Command Byte (Cn)	Data Byte (Dn)	Operation
R_REGISTER	000A AAAA	1 to 5	Read command and status registers AAAAA=5bit Register Map Address
W_REGISTER	001A AAAA	1 to 5	Write command and status registers AAAAA=5-bit Register Map Address Executable in power down or standby modes only
R_RX_PAYLOAD	0110 0001	1 to 32 LSB byte first	Read RX-payload: 1~32 bytes, used in the RX mode A read operation always starts at byte 0 The RX Payload is implemented in register bank 0 and is deleted from the FIFO after it is read.
W_TX_PAYLOAD	1010 0000	1 to 32 LSB byte first	Write TX-payload: 1~32 bytes A write operation always starts at byte 0 The TX Payload is implemented in register bank 0 and is used in the TX mode
FLUSH_TX	1110 0001	0	Flush TX FIFO, used in TX mode
FLUSH_RX	1110 0010	0	Flush RX FIFO, used in RX mode. Should not be executed during transmission of acknowledge, that is, an acknowledge package will not be completed.
REUSE_TX_PL	1110 0011	0	Used for a PTX device Reuse last transmitted payload Packets are repeatedly retransmitted as long as CE is high. The TX payload reuse is active until W_TX_PAYLOAD or FLUSH TX is executed. The TX payload reuse must not be activated or deactivated during package transmission.
ACTIVATE	0101 0000	1	This write command followed by data 0x73 activates the following features: • R_RX_PL_WID • W_ACK_PAYLOAD • W_TX_PAYLOAD_NOACK A new ACTIVATE command with the same data deactivates them again. This is executable in power down or standby modes only. The features registers named as R_RX_PL_WID, W_ACK_PAYLOAD, and W_TX_PAYLOAD_NOACK are initially in a deactivated state; a write operation has no effect, a read operation only results in zeros on MISO. To activate these registers, use the ACTIVATE command followed by data 0x73. Then they can be accessed just like any other registers. Using the same command and data will deactivate the registers again. This write command followed by data 0x53 toggles the register bank and the current register bank number can be read out from the STATUS register bit 7.
R_RX_PL_WID	0110 0000		Read RX-payload width for the top R_RX_PAYLOAD in the RX FIFO
W_ACK_PAYLOAD	1010 1PPP	1 to 32 LSB byte first	Write ACK Payload: 1~32 bytes, used in the RX mode Write Payload to be transmitted together with ACK packet on PIPE "PPP" where the "PPP" ranges from 000 to 101. Maximum three ACK packet payloads can be pending. Payloads with the same PPP are handled using first-in- first-out principle. A write operation to the ACK payload implemented in the register bank 0 always starts at byte 0.
W_TX_PAYLOAD_NOACK	1011 0000	1 to 32 LSB byte first	Used in TX mode and implemented in the register bank 0 Disables AUTOACK on this specific packet.
NOP	1111 1111	0	No Operation. Might be used to read the STATUS register.

表 3. 射頻控制指令

Ex:

```
// *****
//initial MCU SPI mode
// *****
_spiac0 = 0x02;
_spiac1 = 0x38;

// *****
// Read_Register subroutine
// *****
SET  SACSSEN           //SPI 传输前，请把 SACSSEN 设为"1"
MOV  A,0x00h           //将要读的地址写入 SPIAD，此处为读取地址 00h 的值
MOV  SPIAD,A
Waite_SATRF_equal_1    //等待指令传输完成
CLR  SATRF
SET  SPIAD
Waite_SATRF_equal_1    //等待读取传输完成
MOV  A,SPIAD           //读取数据
CLR  SACSSEN           //SPI 传输结束，请把 SACSSEN 设为"0"
RET
```

若想了解 SPIA 更多的信息,可参考 BC66F8x0 DataSheet 或是 Holtek 官网上的应用笔记 AN0252。

射频电路控制寄存器

下表(表 4、表 5)所示便是射频收发电路的控制寄存器，共分为两个区块 Bank 0 和 Bank 1，下面我们便介绍一般使用上会需要注意的功能设定，若是想作进一步的控制使用设定，可参考 BC66F8x0 DataSheet 或是 Holtek 官网上的应用笔记 AN0252。

Bank 0								
Register Name /Address	Bit							
	7	6	5	4	3	2	1	0
CONFIG /00H	Reserved	MASK_RX_DR	MASK_TX_DS	MASK_MAX_RT	EN_CRC	CRCO	PWR_UP	PRIM_RX
EN_AA /01H	Reserved		ENAA_P5	ENAA_P4	ENAA_P3	ENAA_P2	ENAA_P1	ENAA_P0
EN_RXADDR /02H	Reserved		ERX_P5	ERX_P4	ERX_P3	ERX_P2	ERX_P1	ERX_P0
SETUP_AW /03H	Reserved						AW1	AW0
SETUP_RETR /04H	ARD3	ARD2	ARD2	ARD0	ARC3	ARC2	ARC1	ARC0
RF_CH /05H	Reserved	RF_CH6	RF_CH5	RF_CH4	RF_CH3	RF_CH2	RF_CH1	RF_CH0
RF_SETUP /06H	Reserved		RF_DR_LOW	PLL_LOCK	RF_DR_HIGH	RF_PWR1	RF_PWR0	LNA_HCURR
STATUS /07H	RBANK	RX_DR	TX_DS	MAX_RT	RX_P_NO2	RX_P_NO1	RX_P_NO0	TX_FULL
OBSERVE_TX /08H	PLOS_CNT3	PLOS_CNT2	PLOS_CNT1	PLOS_CNT0	ARC_CNT3	ARC_CNT2	ARC_CNT1	ARC_CNT0
CD /09H	Reserved							CD
RX_ADDR_P0 /0AH	RX_ADDR_P0[39:0]							
RX_ADDR_P1 /0BH	RX_ADDR_P1[39:0]							
RX_ADDR_P2 /0CH	RX_ADDR_P2[7:0]							
RX_ADDR_P3 /0DH	RX_ADDR_P3[7:0]							
RX_ADDR_P4 /0EH	RX_ADDR_P4[7:0]							
RX_ADDR_P5 /0FH	RX_ADDR_P5[7:0]							
TX_ADDR /10H	TX_ADDR[39:0]							
RX_PW_P0 /11H	Reserved		RX_PW_P0					
RX_PW_P1 /12H	Reserved		RX_PW_P1					

Bank 0								
Register Name /Address	Bit							
	7	6	5	4	3	2	1	0
RX_PW_P2 /13H	Reserved		RX_PW_P2					
RX_PW_P3 /14H	Reserved		RX_PW_P3					
RX_PW_P4 /15H	Reserved		RX_PW_P4					
RX_PW_P5 /16H	Reserved		RX_PW_P5					
FIFO_STATUS /17H	Reserved	TX_REUSE	TX_FULL	TX_EMPTY	Reserved		RX_FULL	RX_EMPTY
DYNPD /1CH	Reserved		DPL_P5	DPL_P4	DPL_P3	DPL_P2	DPL_P1	DPL_P0
FUTURE /1DH	Reserved					EN_DPL	EN_ACK_PAY	EN_DYN_ACK

表 4. 射頻电路控制寄存器 Bank 0

Bank 1	
Register Name /Address	Bit[31:0]
/00H	Must write with 0x858AC01C
/01H	Must write with 0x1103C960
/02H	Must write with 0x00000004
/03H	Must write with 0x00000004
/04H	For normal work mode: 1Mbps, 2Mbps: 0x437D5D5F 250Kbps: 0x437D6D5F For single carrier mode: 1Mbps, 2Mbps: 0xC37D5D5D 250Kbps: 0xC37D6D5D
/05H	250Kbps: 0x74106C9F 1Mbps: 0x14126C9F 2Mbps: 0x74114C9F
/06H	250Kbps: 0x0007C002 1Mbps: 0x0007C022 2Mbps: 0x0007C002
BRANK /07H	Reserved[31:8] RBANK[7:7] Reserved[6:0]
CHIP ID /08H	Store the chip ID
/09H	Reserved
/0AH	Reserved
/0BH	Reserved
/0CH	Please initialize with 0x05731200
/0DH	250Kbps: 0x0080B436 1Mbps: 0x0080B434 2Mbps: 0x0080B434
RAMP /0EH	[87:0]Please write with 0x CFEFBEF7DF7CF3CF208104

表 5. 射頻电路控制寄存器 Bank 1

启动射频电路

使用射频通讯时要先启动射频电路，接下来做的控制/数据才能正确的由 SPI 写入。要启动射频电路的方式就是要把 PWR_UP 设为 1，后再等待 1.5ms，才可执行接下来的其他动作。

00H@Bank 0								
Bit	7	6	5	4	3	2	1	0
Name	Reserved	MASK_RX_DR	MASK_TX_DS	MASK_MAX_RT	EN_CRC	CRCO	PWR_UP	PRIM_RX
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	1	0	0	0

Bit 1 **PWR_UP**: RF Transceiver power control
0: Power down
1: Power up

表 6. 启动射频电路寄存器

频道设定

ISM 2.4GHz 频带是位在 2400MHz~2483.5MHz 的频率，共有 84 个频道，每频道间隔 1MHz，可用 RF_CH 做设定。例如 RF_CH=50，实际在做通讯时用的频率就会是 2450MHz。

05H@Bank 0								
Bit	7	6	5	4	3	2	1	0
Name	Reserved	RF_CH6	RF_CH5	RF_CH4	RF_CH3	RF_CH2	RF_CH1	RF_CH0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	1	0

Bit 6~0 **RF_CH6~RF_CH0**: RF Channel selection
0000000~1010011: RF channel 0~ RF channel 83

表 7. 射频频道寄存器

射频输出功率

射频输出的功率表示射频信号的强弱，会影响接收信号的质量，而在不同的应用中，所使用的信号强度也会有所不同。射频输出的功率一般使用 dBm 作为计量单位。用 RF_PWR 作调整，可支持四种等级的输出功率有：-26、-14、-6 和 -1dBm 可选择。

06H@Bank 0								
Bit	7	6	5	4	3	2	1	0
Name	Reserved	Reserved	RF_DR_LOW	PLL_LOCK	RF_DR_HIGH	RF_PWR1	RF_PWR0	LNA_HCURR
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	1	1	1	1

Bit 2~1 **RF_PWR1~RF_PWR0**: RF TX Output Power selection
00: -26dBm
01: -14dBm
10: -6dBm
11: -1dBm

表 8. 射频输出功率寄存器

传输数据率

而不管是有线还是无线的通讯，都需同步发射端和接收端传输的数据率。数据率便是指每一秒可传递的数据量(bps: bit per second)。要注意的是在 BC66F8x0 里设定传输数据率的需要较多的步骤，有三种传输数据率可设定：250Kbps、1Mbps 与 2Mbps，在 RF_DR_LOW、RF_DR_HIGH 和 Bank1 的 04H、05H、06H 和 13H 都需写入指定值。如下表所示。

06H@Bank 0								
Bit	7	6	5	4	3	2	1	0
Name	Reserved	Reserved	RF_DR_LOW	PLL_LOCK	RF_DR_HIGH	RF_PWR1	RF_PWR0	LNA_HCURR
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	1	1	1	1

Bit 5 **RF_DR_LOW**: Air Data Rate selection bit

Bit 3 **RF_DR_HIGH**: Air Data Rate selection bit

[RF_DR_LOW, RF_DR_HIGH] = Air Data Rate

00: 1Mbps

01: 2Mbps

10: 250Kbps

11: 2Mbps

Bank 1			
Address	2Mbps	1Mbps	250Kbps
04H	7D475F5DH	7D475F5DH	7D475F6DH
05H	11749F4CH	12149F6CH	10749F6CH
06H	070002C0H	070022C0H	070002C0H
13H	B4340080H	B4340080H	B4360080H

表 9. 数据传输率寄存器

操作模式

BC66F8x0 的射频收发电路是以分时双工的方式做数据传输的，所以需要先设定操作发射或是接收模式。是由 PRIM_RX 所决定的。

00H@Bank 0								
Bit	7	6	5	4	3	2	1	0
Name	Reserved	MASK_RX_DR	MASK_TX_DS	MASK_MAX_RT	EN_CRC	CRCO	PWR_UP	PRIM_RX
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	1	0	0	0

Bit 0 **PRIM_RX**: RX/TX mode selection

0: Primary Transmit - PTX

1: Primary Receiver - PRX

表 10. 射频操作模式寄存器

地址字符

在前一章节有提到通讯时需要将传送的数据使用指定的格式一起传送/接收，而其中的地址字符字段的长度是由 AW 来控制的，如表 11。而发射地址字符是 TX_ADDR 决定，接收地址字符则是 RX_ADDR_Px 决定，如表 12 及表 13。发射端跟接收端的地址值跟地址长度都要一致，才可以正常收发信号哦。

03H@Bank 0								
Bit	7	6	5	4	3	2	1	0
Name	Reserved						AW1	AW0
R/W	R/W						R/W	R/W
POR	0	0	0	0	0	0	1	1

Bit 1~0 **AW1~AW0**: Data pipe Address Field Width
00: Illegal, cannot be used.
01: 3bytes
10: 4bytes
11: 5bytes

表 11. 地址字符长度寄存器

10H@Bank 0					
Byte	4	3	2	1	0
Name	TX_ADDR[39:32]	TX_ADDR[31:24]	TX_ADDR[23:16]	TX_ADDR[15:8]	TX_ADDR[7:0]
R/W	R/W	R/W	R/W	R/W	R/W
POR	E7	E7	E7	E7	E7

表 12. 发射地址字符寄存器

0AH~0FH@Bank 0					
Address	4	3	2	1	0
0AH	RX_ADDR_P0 [39:32]	RX_ADDR_P0 [31:24]	RX_ADDR_P0 [23:16]	RX_ADDR_P0 [15:8]	RX_ADDR_P0 [7:0]
0BH	RX_ADDR_P1 [39:32]	RX_ADDR_P1 [31:24]	RX_ADDR_P1 [23:16]	RX_ADDR_P1 [15:8]	RX_ADDR_P1 [7:0]
0CH	—	—	—	—	RX_ADDR_P2 [7:0]
0DH	—	—	—	—	RX_ADDR_P3 [7:0]
0EH	—	—	—	—	RX_ADDR_P4 [7:0]
0FH	—	—	—	—	RX_ADDR_P5 [7:0]

表 13. 接收地址字符寄存器

注意：在设定 10H、0AH 和 0BH 时，请由最低有效地址到最高有效地址依序设定。接收地址字符 RX_ADDR_P2~RX_ADDR_P5 的 Byte4~Byte1 是与 RX_ADDR_P1 共享的，接收时决定要使用那一个地址(RX_ADDR_Px)，可用 EN_RXADDR 启用，如表 14。

02H@Bank 0								
Bit	7	6	5	4	3	2	1	0
Name	Reserved		ERX_P5	ERX_P4	ERX_P3	ERX_P2	ERX_P1	ERX_P0
R/W	R/W		R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	1	1

Bit 5 **ERX_P5**: Data Pipe 5 enable control
 Bit 4 **ERX_P4**: Data Pipe 4 enable control
 Bit 3 **ERX_P3**: Data Pipe 3 enable control
 Bit 2 **ERX_P2**: Data Pipe 2 enable control
 Bit 1 **ERX_P1**: Data Pipe 1 enable control
 Bit 0 **ERX_P0**: Data Pipe 0 enable control
 0: Disable
 1: Enable

表 14. 接收地址控制寄存器

启动射频发射流程

若想以射频传送数据请按以下步骤，如图 6。其中 CLKOE、CE 及 IRQ 不需通过 SPIA 便可设定，W_TX_PAYLOAD 是 SPI 的快捷指令。

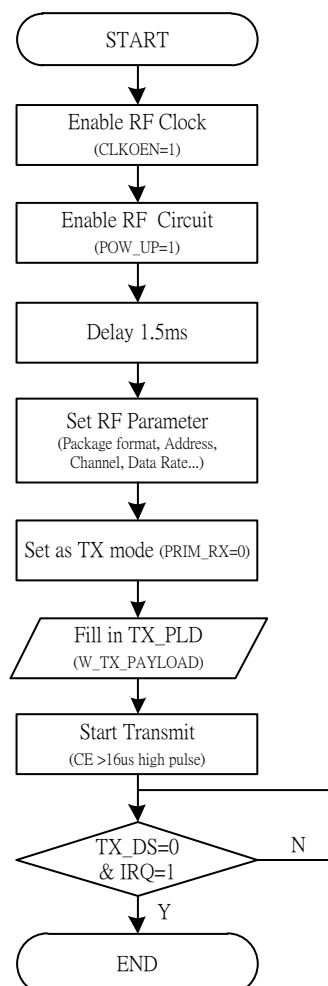


图 6. 发射流程

启动射频接收流程

若想接收射频信号中的数据请按以下步骤，如图 7。其中 CLKOE、CE 及 IRQ 不需通过 SPIA 便可设定，R_RX_PAYLOAD 是 SPI 的快捷指令。

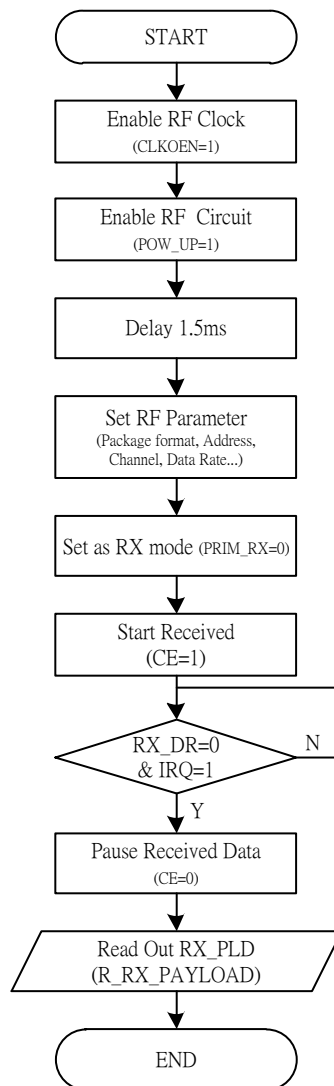


图 7. 数据流

The schematic diagram illustrates the antenna connection for the BC66F840 module. The antenna (ANT) is connected to the module's input through a series of components: a capacitor C9 (90pF), an inductor L3 (0R), a capacitor C8 (1pF), and an inductor L4 (2.7nH). A red arrow points to the C8/L4 junction. The module's input is also connected to a matching network consisting of inductor L1 (8.2nH) and capacitor C6 (1.2pF) to AVSS. The module's output is connected to a matching network consisting of inductor L2 (2nH) and capacitor C7 (2.2pF) to VDD. The module's power supply is connected to VDD (10nF) and VDDIO (33nF). The module's ground is connected to GND. The module's pins are labeled: 1 (VDDIO), 2 (PC6), 3 (PC5), 4 (PC4), 5 (PC3), 6 (PC2), 7 (PC1), 8 (PC0), 9 (PA7), 10 (PA6), 11 (PA5), 12 (PA4), 13 (PA3), 14 (PA2), 15 (PA1), 16 (PA0), 17 (VDD), 18 (VDDIO), 19 (VDDIO), 20 (VDDIO), 21 (VDDIO), 22 (VDDIO), 23 (VDDIO), 24 (VDDIO).

图中的红色框框所标示的元器件是其射频收发电路的射频匹配电路对 RF 射频性能影响很大，整个匹配电路大致分成：

1. 从 IC 的 RFP/RFN 到 L4/C8(红色箭头)的地方是 IC 端匹配电路,其主要功能为:射频信号差分与双单端点互转,高次谐波及本地信号滤波,及信号本身的匹配。(此部分元器件严重影响射频信号的性能,请严选相关元器件的厂商,及相关 Layout 排列方式请参考 Layout 注意事项)。
2. L3/C9 为天线端的匹配电路,可依实际天线调整。如果天线本身的输入阻抗已设计成 50Ω (需考虑到实际机壳和外围元器件对天线的影响),则 L3/C9 可以删除不用。但考虑到各种 PCB 材质及各种应用环境,建议 L3/C9 最好不要删除,方便于后续调整用。

BOM:

Designator	Descriptions	Value	unit	Manufacturer	Part number
U1	BC66F840	—	Pcs	BestComm RF	QFN32
C2, C3	Capacitor	20p	F	MuRata	NPO 50V ±5%
C4	Capacitor	100n	F	Samsung	103AT-4-050
C5	Capacitor	4.7p	F	MuRata	NPO 50V ±0.25PF
C6	Capacitor	1.2p	F	MuRata	NPO 50V ±0.25PF
C7	Capacitor	2.2p	F	MuRata	NPO 50V ±0.25PF
C10	Capacitor	33n	F	Samsung	X7R 16V ±10%
C11	Capacitor	10n	F	Samsung	X7R 16V ±10%
C8,C13	Capacitor	1.0p	F	MuRata	NPO 50V ±0.25PF
J1,J3	Header	CON8			8 pin
J2	Header	CON6			6 pin
L1	INDUCTOR	8.2n	H	MuRata	LQG15HS8N2J02D
L2	INDUCTOR	2.0n	H	MuRata	LQG15HS2N0S02D
L3	RESISTANCE	0	R	国巨	±5%
L4	INDUCTOR	2.7n	H	MuRata	LQG15HS2N7J02D
R3	RESISTANCE	1M	R	国巨	+/-5%
Y1	CRYSTAL	16M	Hz		Crystal , +/- 20 ppm

August 1, 2018

天线选型指南

您可选择市售 50Ω SMA 接头的 dipole、patch 天线如图 11。



图 11

若您是要直接将天线画在电路板上，请参考下一章节注意事项。

PCB Layout 注意事项

零件放置原则

- 零件摆放时，需优先考虑射频信号的路径，其零件的相关位置摆放方式，尽可能的靠近 BC66F8x0，元件与元件的 Pad 也尽量靠近 IC，使其拉线距离越短越好
- 零件摆放时，须预留 VCC、GND 的走线宽度

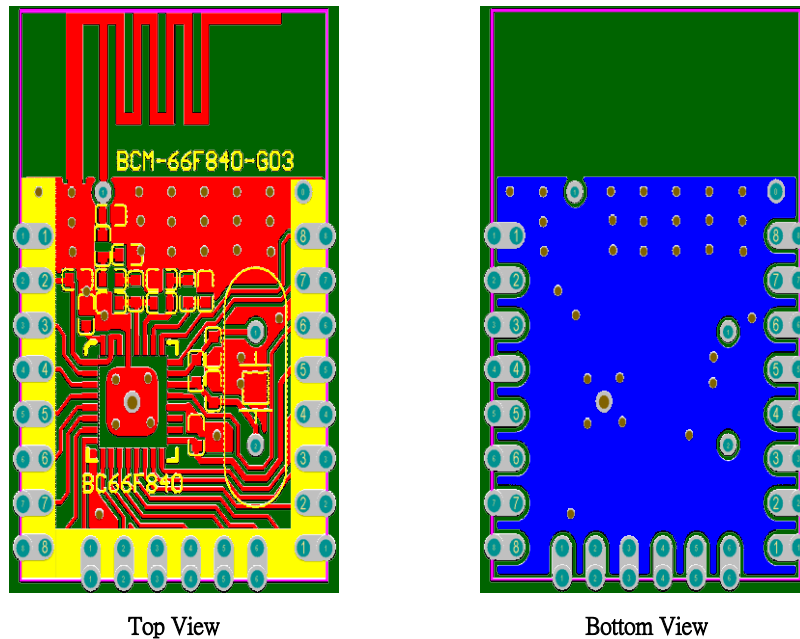
走线(Routing)

- 走线若为直角会造成阻抗不连续，且容易造成累积电荷，会有尖端放电的效应，容易影响 PCB 的稳定度，因此尽量以 45 度的斜角或弧角的方式进行绕线
- 线与线之距离不得少于 6 mils
- 线与贯穿孔的距离不得少于 6 mils
- 相邻两贯穿孔的距离不得少于 6 mils
- VCC 及 GND 的主干线的线宽不得小于 12 mils
- 各种电源信号线要进入 IC 时，必须先经过 Bypass 电容器后才进入 IC 电源脚

天线(Antenna)

- 在天线元件的下层不可铺地(GND)，避免影响 RF Performance
- 给天线用的匹配电路的部分，下层需铺地(GND)，否则会影响 RF Performance
- 在天线处，除了匹配零件之外，尽量避免摆放零件，以避免影响 RF 特性

PCB Layout Example



结论

本文介绍了 Holtek BC66F8x0 射频收发芯片，具闪存整合型微处理器的使用方式，其中射频收发端(RFN、RFP)需加上匹配(Matching)电路，芯片内部寄存器的设定，以达到最佳的接收效果。后续的使用有任何问题可洽询芯通科技。

版本及修改信息

Date 日期	Author 作者	Issue 发行、修订说明
2018.05.23	徐鸿文(Harry Hsu) 何信智(Walers Ho)	First Version

参考资料

参考文件 BC66F8x0 Datasheet。

如需进一步了解，敬请浏览 Holtek 官方网站 <http://www.holtek.com>。

免责声明

本网页所载的所有数据、商标、图片、链接及其他数据等（以下简称「数据」），只供参考之用，盛群半导体股份有限公司（以下简称「本公司」）将会随时更改数据，并由本公司决定而不作另行通知。虽然本公司已尽力确保本网页的数据准确性，但本公司并不保证该等数据均为准确无误。本公司不会对任何错误或遗漏承担责任。

本公司不会对任何人士使用本网页而引致任何损害（包括但不限于计算机病毒、系统故障、数据损失）承担任何赔偿。本网页可能会连结至其他机构所提供的网页，但这些网页并不是由本公司所控制。本公司不对这些网页所显示的内容作出任何保证或承担任何责任。

责任限制

在任何情况下，本公司并不须就任何人由于直接或间接进入或使用本网站，并就此内容上或任何产品、信息或服务，而招致的任何损失或损害负任何责任。

管辖法律

本免责声明受中华民国法律约束，并接受中华民国法院的管辖。

免责声明更新

本公司保留随时更新本免责声明的权利，任何更改于本网站发布时，立即生效。