

Actividad 3 - NAND NOR XOR



Índice

NAND gate (74ls00)	3
NOR gate (74ls02)	6
XOR gate (74ls86)	12
Implementación física general	16
Enlace al video explicativo	16

NAND gate (74ls00)

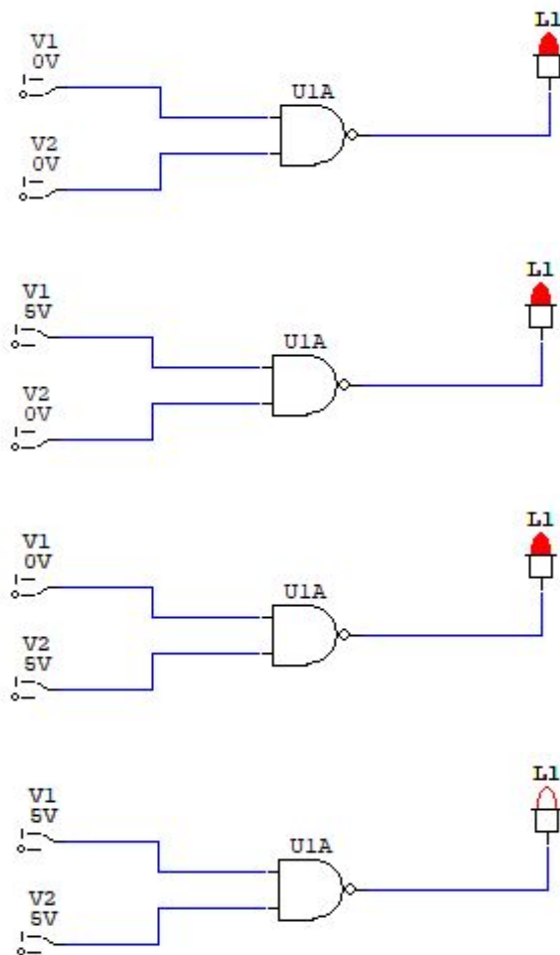
Tabla de verdad:

TABLA DE VERDAD "NAND"		
DipSwitch1	DipSwitch2	OUTPUT
0	0	1
1	0	1
0	1	1
1	1	0

Diagrama de pulsos:

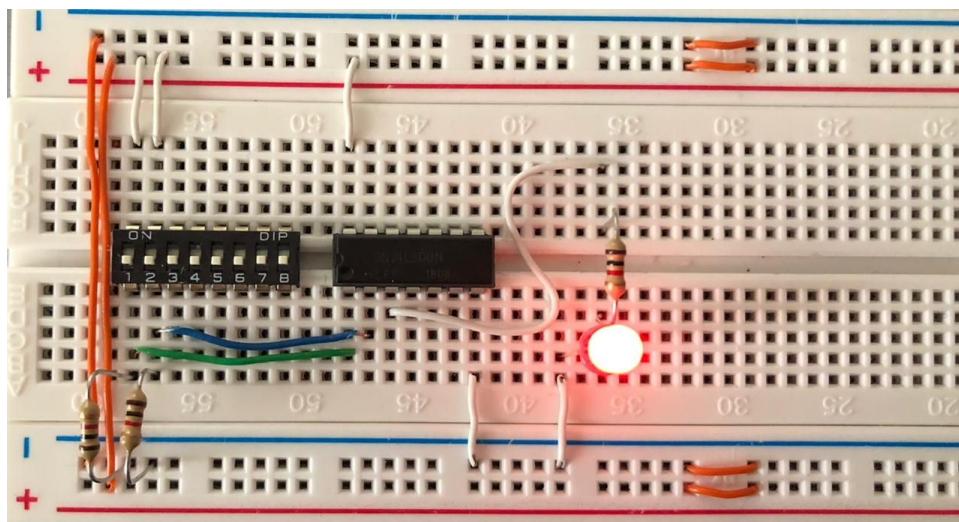
DIAGRAMA DE PULSOS "NAND"						
	1 s	2 s	3 s	4 s	5 s	6 s
DipSwitch1	0	0	1	1	1	1
DipSwitch2	0	1	0	1	1	1
OUTPUT	1	1	1	0	0	0
DIAGRAMA	<div> <div>1 s2 s3 s4 s5 s6 s</div> <div> <div>1 (5V)</div> <div>0 (0V)</div> </div> </div>					

Circuito en CircuitMaker:

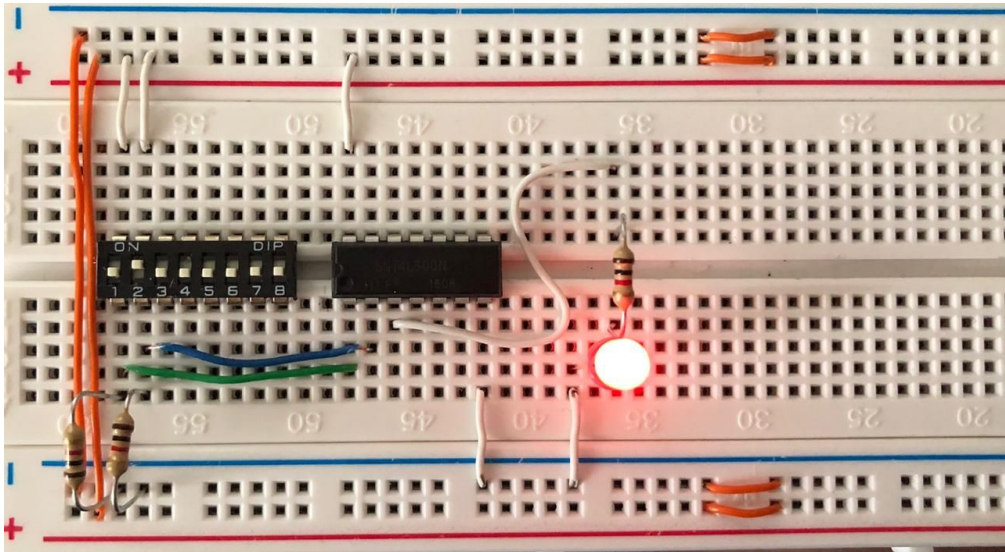


Implementación física:

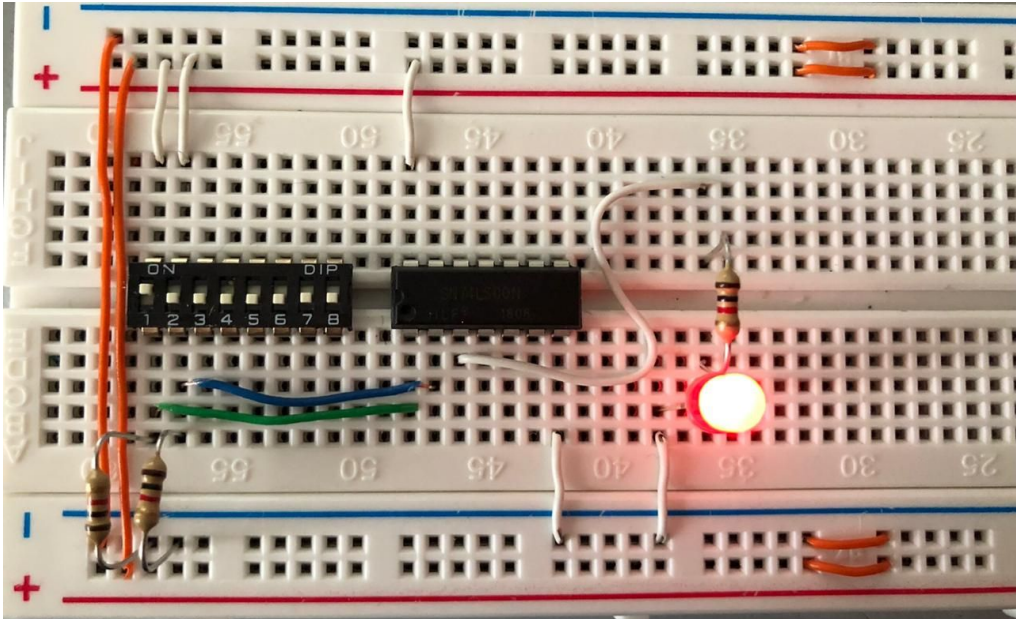
DipSwitch1	DipSwitch2	OUTPUT
0	0	1



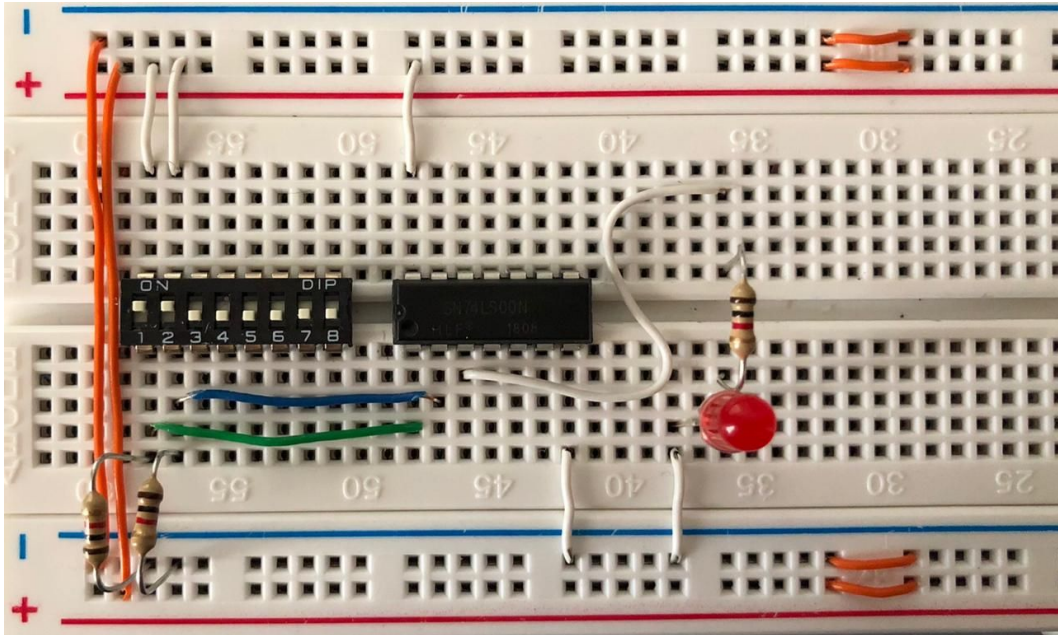
DipSwitch1	DipSwitch2	OUTPUT
0	1	1



DipSwitch1	DipSwitch2	OUTPUT
1	0	1



DipSwitch1	DipSwitch2	OUTPUT
1	1	0



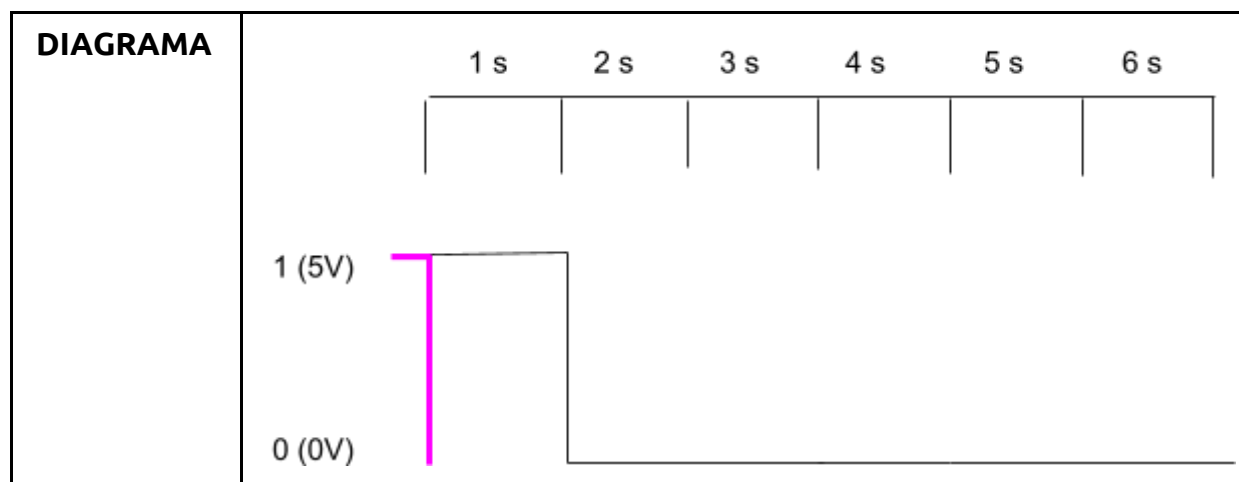
NOR gate (74ls02)

Tabla de verdad:

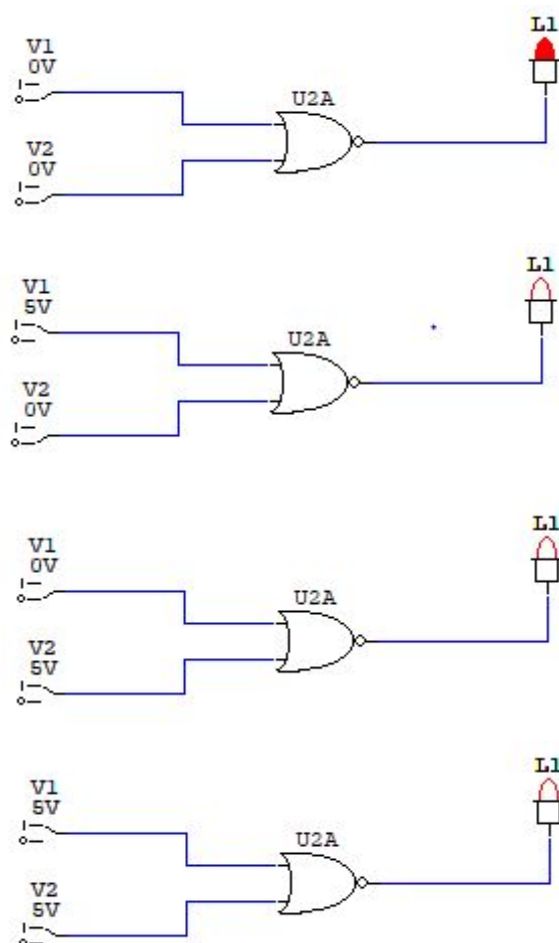
TABLA DE VERDAD "NOR"		
DipSwitch1	DipSwitch2	OUTPUT
0	0	1
1	0	0
0	1	0
1	1	0

Diagrama de pulsos:

DIAGRAMA DE PULSOS "NOR"						
	1 s	2 s	3 s	4 s	5 s	6 s
DipSwitch1	0	0	1	1	1	1
DipSwitch2	0	1	0	1	1	1
OUTPUT	1	0	0	0	0	0



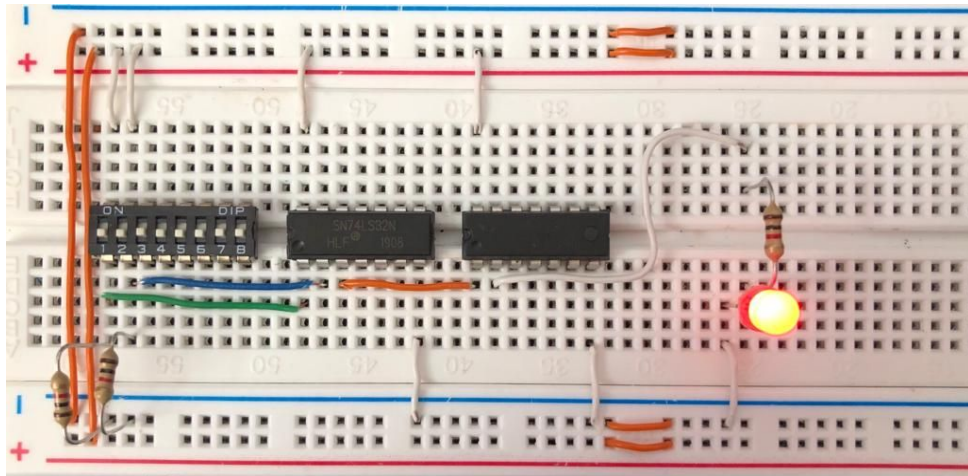
Circuito en CircuitMaker:



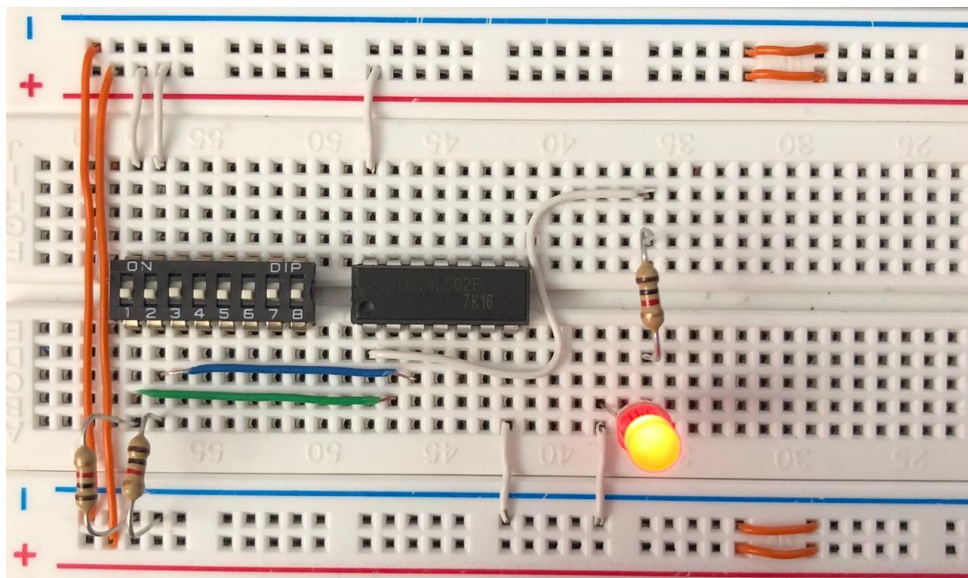
Implementación física:

DipSwitch1	DipSwitch2	OUTPUT
0	0	1

Usando compuertas OR y NOT:

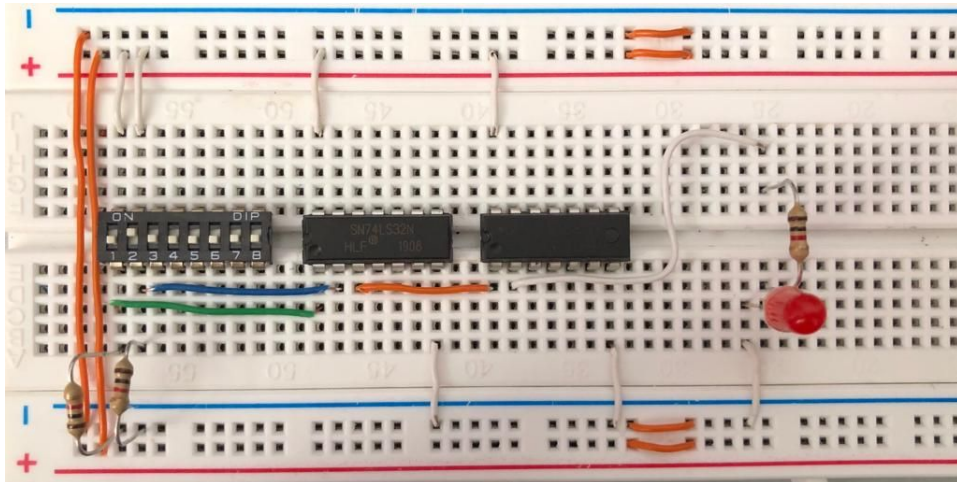


Usando compuerta NOR:

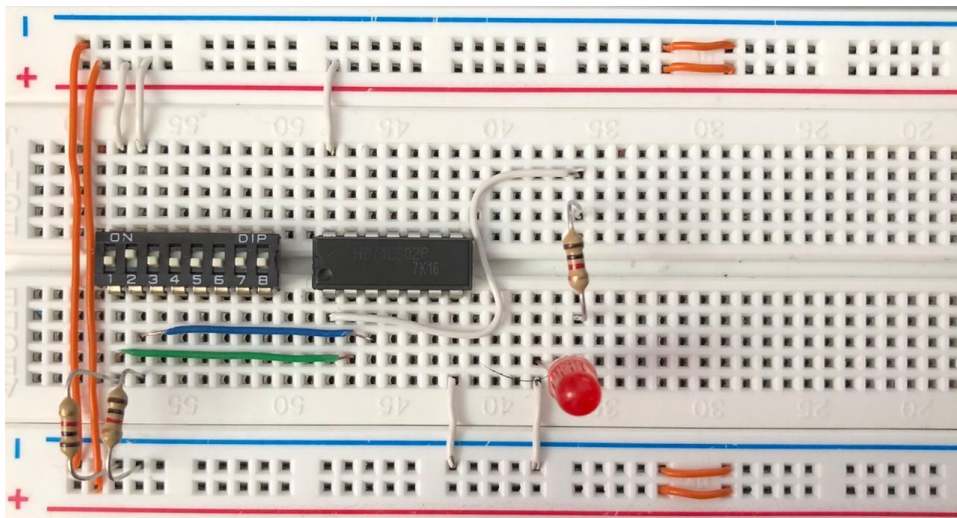


DipSwitch1	DipSwitch2	OUTPUT
0	1	0

Usando compuertas OR y NOT:

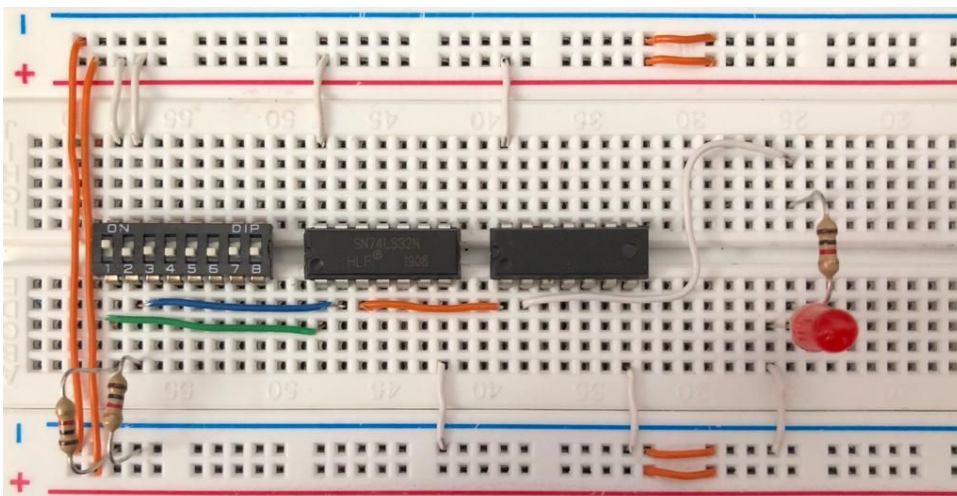


Usando compuerta NOR:

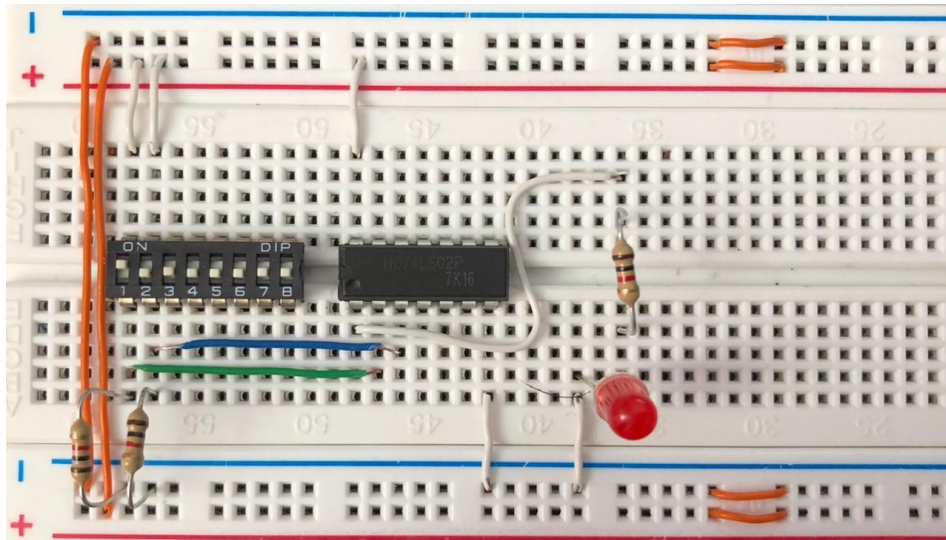


DipSwitch1	DipSwitch2	OUTPUT
1	0	0

Usando compuertas OR y NOT:

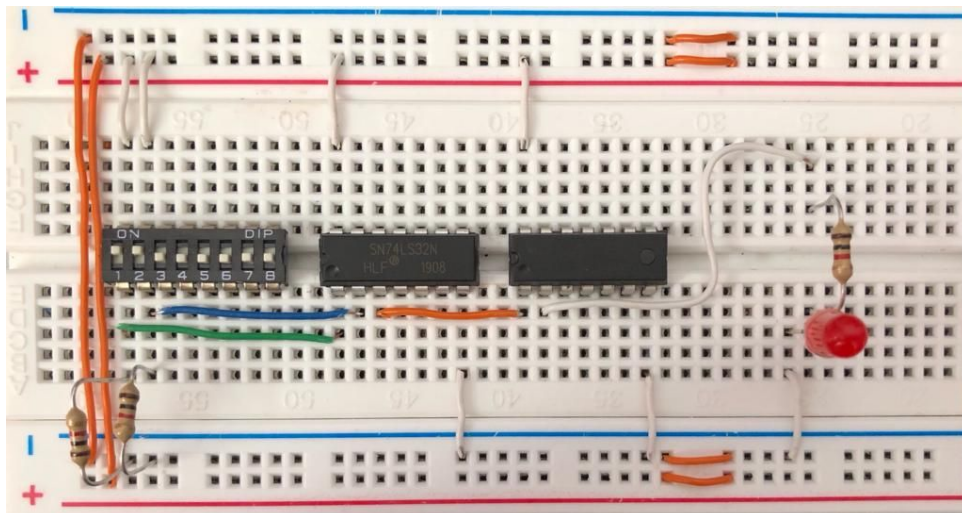


Usando compuerta NOR:

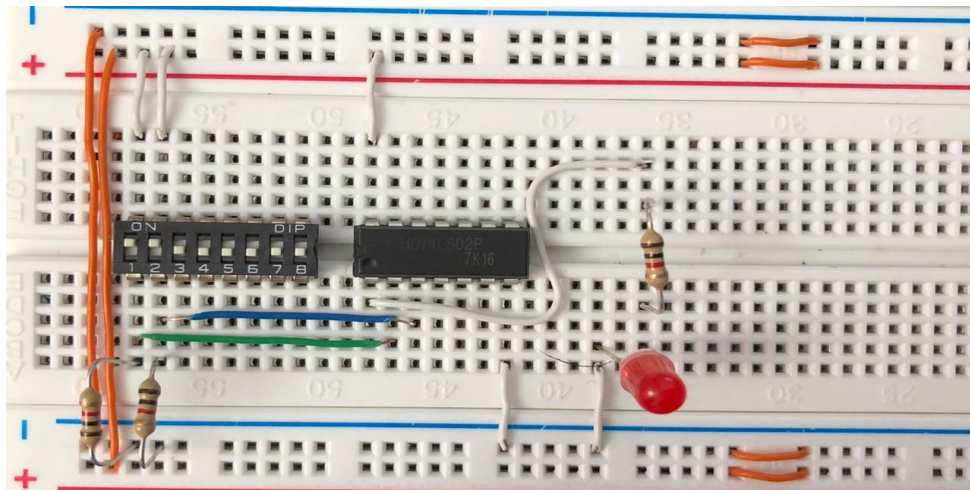


DipSwitch1	DipSwitch2	OUTPUT
1	1	0

Usando compuertas OR y NOT:



Usando compuerta NOR:



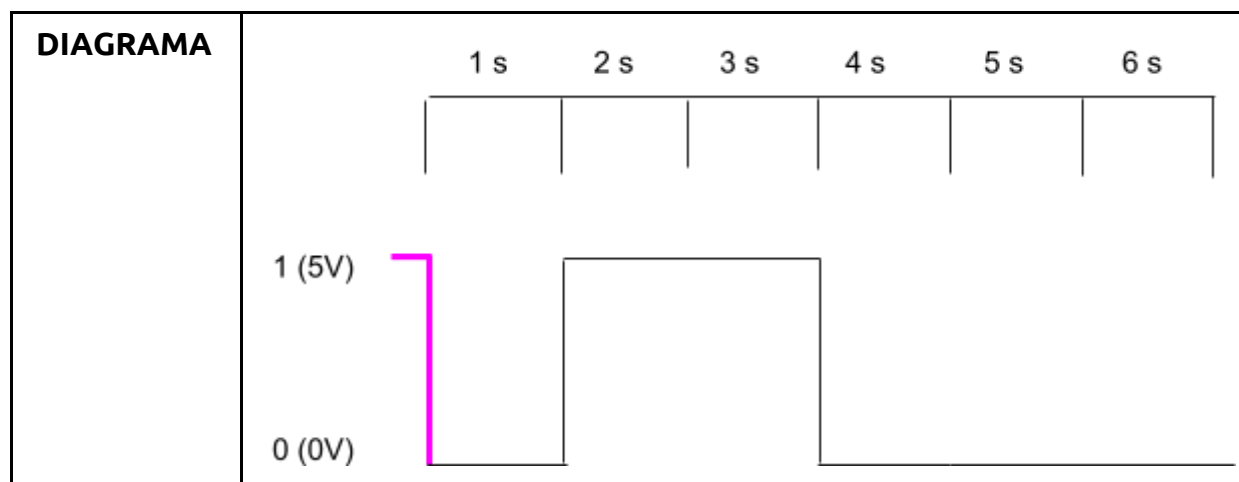
XOR gate (74ls86)

Tabla de verdad:

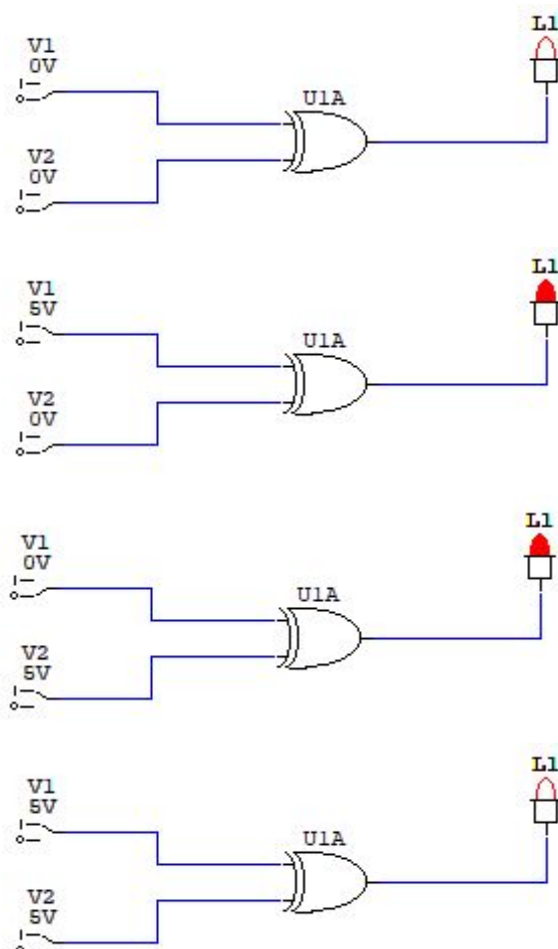
TABLA DE VERDAD "XOR"		
DipSwitch1	DipSwitch2	OUTPUT
0	0	0
1	0	1
0	1	1
1	1	0

Diagrama de pulsos:

DIAGRAMA DE PULSOS "XOR"						
	1 s	2 s	3 s	4 s	5 s	6 s
DipSwitch1	0	0	1	1	1	1
DipSwitch2	0	1	0	1	1	1
OUTPUT	0	1	1	0	0	0

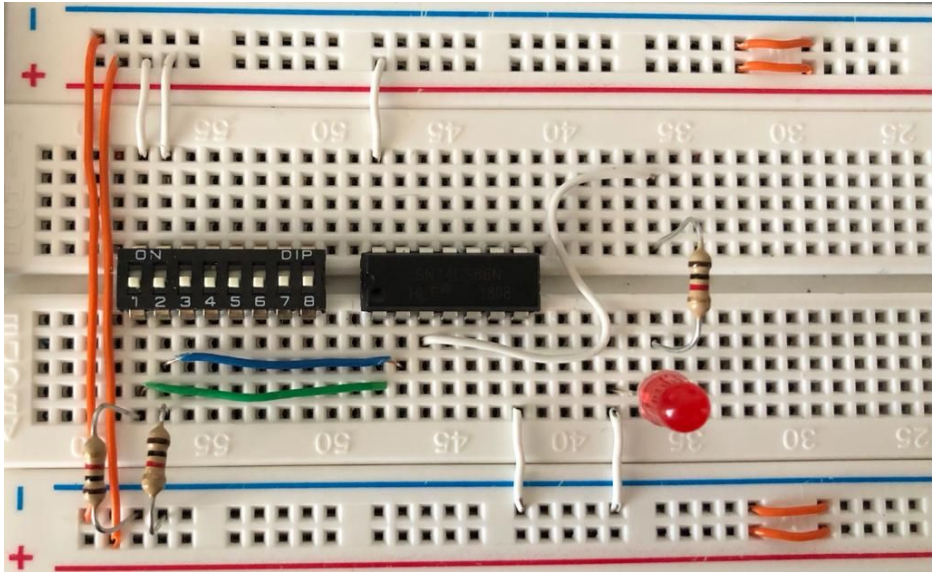


Circuito en CircuitMaker:

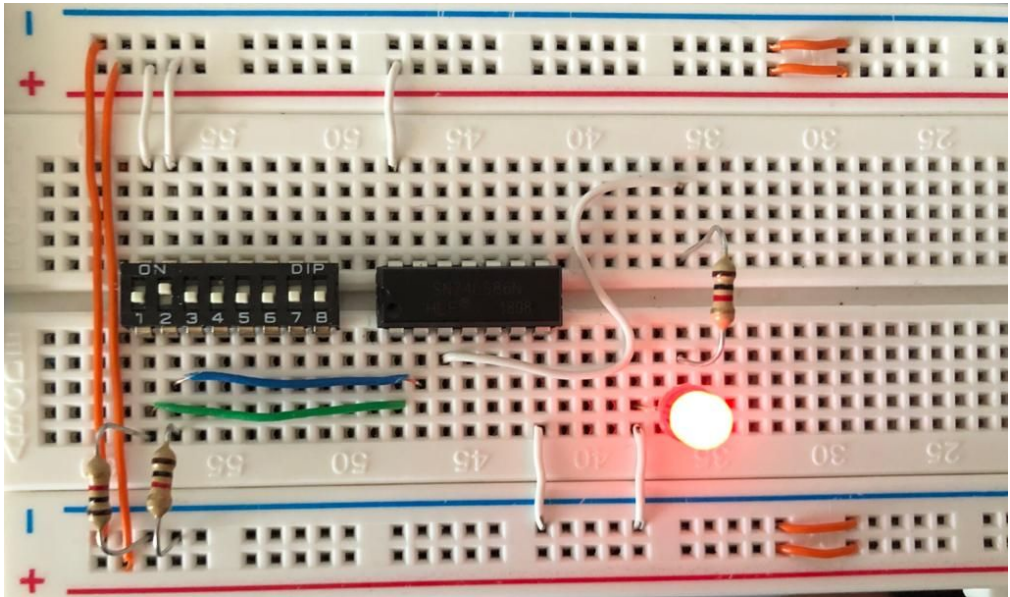


Implementación física:

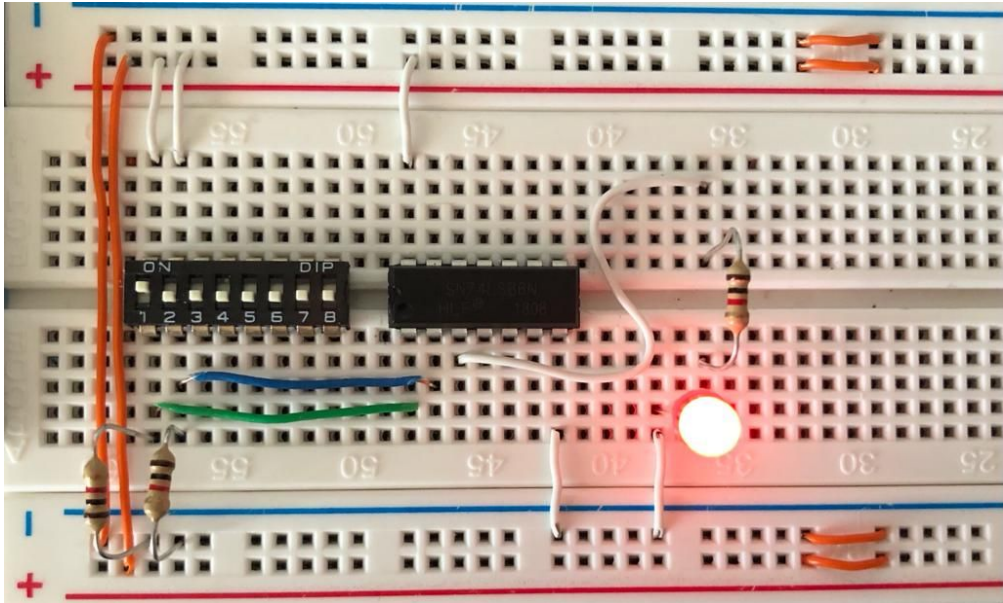
DipSwitch1	DipSwitch2	OUTPUT
0	0	0



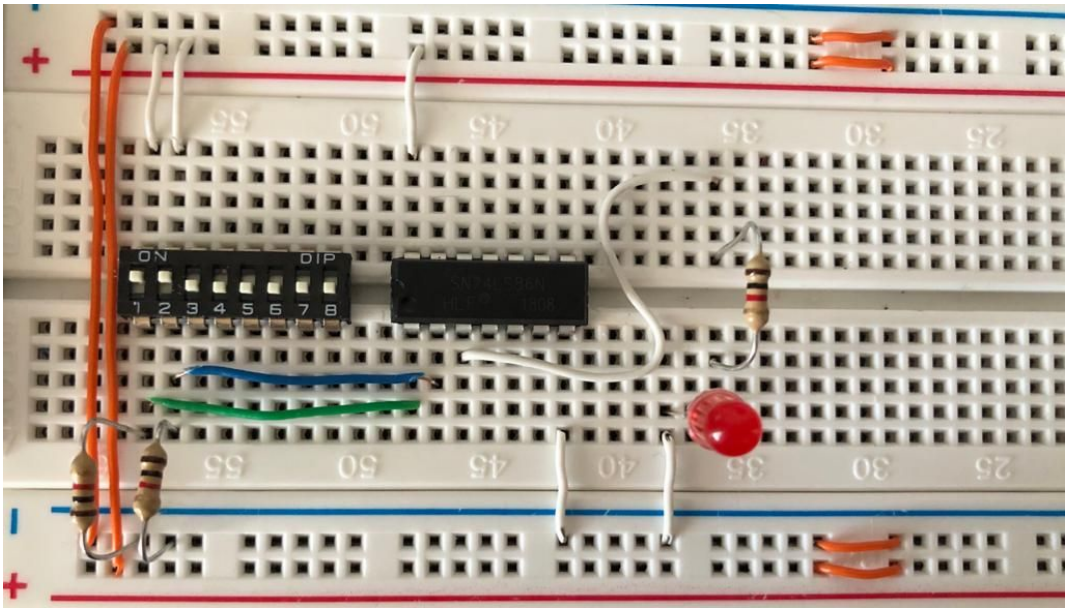
DipSwitch1	DipSwitch2	OUTPUT
0	1	1



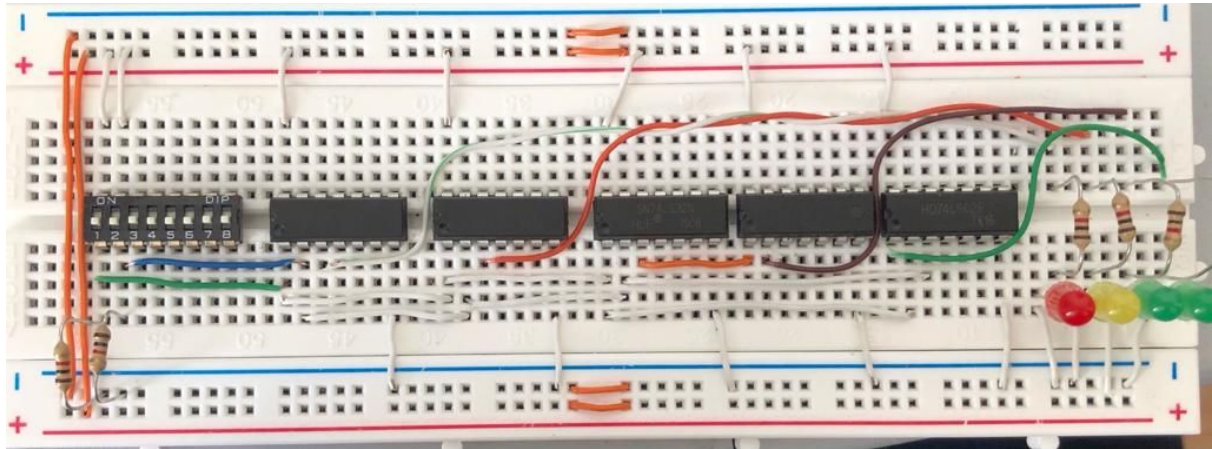
DipSwitch1	DipSwitch2	OUTPUT
1	0	1



DipSwitch1	DipSwitch2	OUTPUT
1	1	0



Implementación física general



Para la implementación física decidimos implementar de manera individual cada una de las compuertas para que el funcionamiento fuera más claro, e implementamos todas las compuertas en un mismo circuito para identificar las diferencias en el funcionamiento y que todas usaran la misma señal recibida por el dip switch. De izquierda a derecha podemos encontrar la compuerta **NAND** cuya salida se va a ver reflejada en el led **rojo**, posteriormente encontramos la compuerta **XOR** y su respuesta se desplegará en el led **amarillo**.

Por otro lado, la implementación del **NOR** se realizó de dos maneras; debido a que no se solicitó en el material la compuerta correspondiente se utilizaron las compuertas OR y NOT para emular el funcionamiento de esta, de manera que se negaba la salida del OR. Para corroborar que el resultado de esto fuera correcto se añadió la compuerta NOR y se corroboraron las salidas de la tabla de verdad con los leds **verdes** debido a que ambos representan el funcionamiento de la compuerta **NOR**.

Enlace al video explicativo

<https://youtu.be/f5tPcL3Qv4E>



Miguel Ángel Santamaría Vilchis A01366795
Grecia Pacheco Castellanos A01366730
Alberto Navarrete A01422954
Jorge Flores A01769059
Rubén Ruiz A01366792