1. 原理图绘图页中使用reports/bill of material打开BOM WIZARD 对话框，使用默认设置可以生成所有元件的关于footprint的xls格式的报表。

2.PCB绘图页中使用design/make library可以生成此PCB文件的新建封装库文件。

3.在使用板框向导生成板框的最后一步，设置使用几层板时，注意整个电路板使用的总信号板层数目应该加上内层板层数目。

4.自动布局几个小技巧：一个是预先布置一部分元件，启用其属性对话框中的Locked属性，使它们不能被移动；再一个是适当的使用禁制区域；排除较复杂庞大的网络不作自动布置，较大的网络会影响自动布局的执行速度与品质，而且我们实在也不需要将VCC与GND这类通用的电源、接地网络列入布局的考虑因素中。在群集式布线模式下，可在design/rules对话框placement选项卡中的nets to ignore设计规则选项内适当的定义好排除布局操作的网络名称。

5.PCB编辑程序中使用Tools/preferences,在display选项卡内，选取single layer mode 可以切换到单层显示模式,design option选项可以选择需要显示的层。

6.所谓内层板层是在电路板结构中整面都铺上铜膜的板层，通常作为电源或接地信号的板层，所以有时也称为电源板层。使用内层板层的最主要目的是有效的连接电源和接地信号的网络走线，进而大幅度降低电路板整体布线上的复杂度并提高电路板的保密性。

7.在课题电路板中，模拟电路部分地线接在TOP layer覆铜，数字电路部分接在BOTTOM layer覆铜，以次实现模拟地和数据地分离。

8.当有多张原理图时，可以在各原理图的接口处place port，注意相连的端口名称一样；然后再新建一个原理图，执行Design-create symbol from sheet，这样把所有的原理图都整合进来；最后把名称相同的port用导线连接起来，在此原理图上生成netlist即可。另一种方法，新建一张原理图，执行place sheet symbol,将file name改为与之绑定的原理图的名称，有几张原理图就放置几个sheet symbol,最后在此原理图上生成网络表就行了。

9.晶振布线，用地线把时钟区隔离起来，如果晶振放在顶层，则在晶振下面铺上一层地。

10.FLASH在布局时可以放在背面，因为其速度不高。