

**МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ
РОССИЙСКОЙ ФЕДЕРАЦИИ**

**Белгородский государственный технологический университет
им. В.Г. Шухова**

А.Н. Семернин, Н.Б. Сибирцева, Д.И. Прокопишин

Элементы систем автоматики

Методические указания к выполнению лабораторных работ для
студентов направления бакалавриата 13.03.02 «Электроэнергетика и
электротехника» профиля подготовки «Электропривод и автоматика»

Белгород
2018

УДК 681.52(07)
ББК 32.965.2-5я7
Э45

Составители: канд. техн. наук, доц. А.Н. Семернин
ст. преп. Н.Б. Сибирцева
ассистент Д.И. Прокопишин
Рецензент: канд. техн. наук, доц. А.Г. Бажанов

С30 Элементы систем автоматики: методические указания к выполнению лабораторных работ для студентов направления бакалавриата 13.03.02 «Электроэнергетика и электротехника» профиля подготовки «Электропривод и автоматика» / сост. А.Н. Семернин, Н.Б. Сибирцева, Д.И. Прокопишин – Белгород: Изд-во БГТУ, 2018. -44 с.

В методических указаниях излагается методика выполнения лабораторных работ по изучению элементной базы цифровой электроники.

Методические указания предназначены для студентов направления бакалавриата 13.03.02 «Электроэнергетика и электротехника» профиля подготовки «Электропривод и автоматика» в рамках курса «Элементы систем автоматики».

Учебное пособие публикуется в авторской редакции.

УДК 681.52(07)
ББК 32.965.2-5я7

© Белгородский государственный
технологический университет
(БГТУ) им. В.Г. Шухова, 2018

Лабораторная работа № 1

Изучение свойств основных логических элементов

Цель работы: изучение назначения и принципа действия основных логических элементов в системах автоматизации.

Основные понятия

При автоматизации технологических процессов необходимо, чтобы операции выполнялись в определенной логической последовательности. Для описания логических операций используется математический аппарат, получивший название алгебры логики. Основным понятием алгебры логики является высказывание или логическая переменная, которая может принимать только два значения – истинное (1) или ложное (0). Логическая переменная имеет двойственный характер, поэтому ее можно назвать двоичной переменной и изобразить двоичными цифрами (1 и 0). Функциональную логическую связь можно представить в виде формулы, таблиц истинности или временной диаграммы. Над логическими переменными можно выполнять различные логические операции, например, логическое сложение, логическое умножение, логическое отрицание.

Логическое сложение (ИЛИ, дизъюнкция) - это такая операция, когда результат ложный, если все аргументы ложны; во всех остальных случаях результат истинный. В табл. 1.1 дана запись операции логического сложения в виде таблицы истинности для двух аргументов.

Таблица 1.1.

Таблица истинности логического элемента ИЛИ

X1	X2	Y
0	0	0
0	1	1
1	0	1
1	1	1

Аналогией рассматриваемой логической операции служит электрическая цепь, содержащая несколько параллельных контактов реле. Логическая связь ИЛИ разрешает приходить сигналу от любого источника на общий выход и исключает воздействие этих сигналов друг на друга. Выходной сигнал будет в том случае, если хотя бы на одном входе имеется сигнал.

Схема логического элемента ИЛИ показана на рис. 1.1,а. На выходе элемента ИЛИ (диэъюнктора) должна быть 1, если хотя бы на одном входе присутствует 1. Для этого надо, чтобы 1, появившаяся на выходе, препятствовала поступлению туда 0 с другого входа.

В схеме рис. 1.1,а это достигается тем, что высокий потенциал (логическая 1) на одном из входов через открытый диод почти целиком выделяется на резисторе R ($R_{\text{д.отк}} \ll R$) и запирает со стороны катода тот диод, на анод которого со входа поступает низкий уровень логического 0.

На выходе элемента (рис. 1.1,а) будет логическая 1, если на первом входе или, на втором входе или на обоих входах одновременно будут логические 1. Условное изображение двухвходового диэъюнктора приведено на рис. 1.1, б.

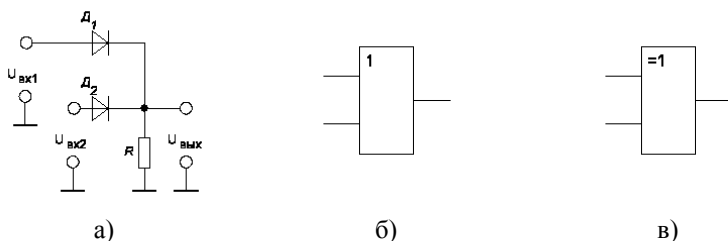


Рис. 1.1. Схема диодного логического элемента ИЛИ (а), его условное изображение (б) и условное изображение элемента «ИСКЛЮЧАЮЩЕЕ ИЛИ» (в)

Логическая операция "ИСКЛЮЧАЮЩЕЕ ИЛИ" ($\neq 1$) это такая логическая операция, в которой У истинно, когда один из Х истинно, а другой Х ложно, и ложно, когда оба Х истинны или ложны (табл. 1.2). Условное изображение элемента «ИСКЛЮЧАЮЩЕЕ ИЛИ» приведено на рис. 1.1, в).

Логическое умножение (И, конъюнкция) – это такая логическая операция, когда результат истинный, если все аргументы истинны; во всех остальных случаях результат ложный (табл. 1.3).

Схема диодного логического элемента И приведена на рис. 1.2, а.

Таблица 1.2.

Таблица истинности логического элемента
«ИСКЛЮЧАЮЩЕЕ ИЛИ»

X1	X2	Y
0	0	0
0	1	1
1	0	1
1	1	0

Таблица 1.3

Таблица истинности логического элемента «И»

X1	X2	Y
0	0	0
0	1	0
1	0	0
1	1	1

На выходе элемента И (конъюнктора) должен быть 0, если он присутствует хотя бы на одном входе. Для этого надо, чтобы 0, появившись на выходе, препятствовал поступлению туда логической единицы с другого входа.

В схеме рис. 1.2,а это достигается тем, что низкий потенциал U^0 (логический нуль) поступает со входа через отпертый диод на выход и запирает тот диод, к катоду которого со входа приложен высокий потенциал U^1 (логическая 1).

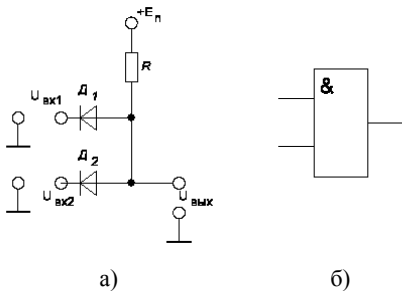


Рис. 1.2. Схема диодного логического элемента И (а) и его условное изображение (б)

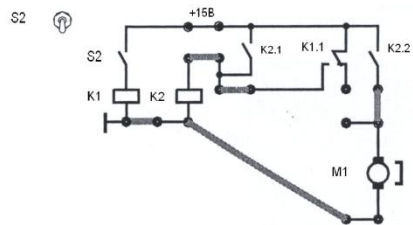


Рис. 1.3. Релейная схема логического элемента И

Напряжение источника превышает потенциал U^1 . Поэтому, когда на всех входах действуют логические 1, диоды открыты и на выход элемента с

его входов передается потенциал U^1 — логическая 1. На выходе элемента (рис.1.2, а) будет логическая 1, если на первом входе и на втором входе будут логические 1.

Условное изображение двухвходового конъюнктора приведено на рис. 1.2,б.

В электрической схеме элемент, реализующий логическое умножение, по своему действию аналогичен цепи, состоящей из последовательно включенных контактов реле. Сигнал на выходе будет, если имеются сигналы на всех входах одновременно.

Логическое отрицание (НЕ, инверсия) – это такая логическая операция, когда Y истинно, если X ложно, и наоборот (табл. 1.4). Выход всегда противоположен входу, т.е. переменная принимает противоположное значение.

Схема логического элемента НЕ приведена на рис. 1.4,а, а его условное изображение на рис. 1.4,б.

Таблица 1.4.

Таблица истинности логического элемента «НЕ»

X	Y
0	1
1	0

Элемент НЕ (инвертор) должен инвертировать логический сигнал: логическая единица на входе (соответствующая, к примеру, высокому потенциалу) должна обеспечивать логический 0 (низкий потенциал) на выходе, и наоборот.

Как известно, подобным свойством обладает ключевой каскад с общим эмиттером (рис. 1.4,а). Так, если на базу биполярного кремниевого транзистора $n-p-n$ -типа (рис. 1.4,а) воздействует положительное напряжение достаточной величины (логическая 1), то коллекторный ток достигает значения тока насыщения ($i_k = I_{кн} \approx E_k/R_k$), а напряжение на коллекторе снижается до значения, близкого к нулю ($u_k = E_k - I_{кн}R_k \approx 0$). При воздействии на базу небольшого положительного напряжения (логического 0) кремниевый транзистор практически заперт ($U_{отп} \approx 0,6 \text{ В}$) - коллекторный ток $i_k \approx 0$, а напряжение на коллекторе $u_k \approx E_k$. Релейная схема логического элемента НЕ приведена на рис. 1.5.

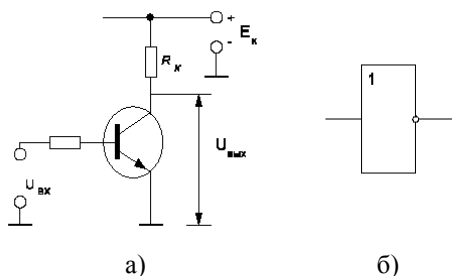


Рис. 1.4. Схема логического элемента НЕ (а) и его условное изображение (б)

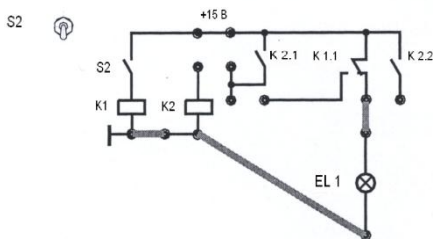


Рис. 1.5. Релейная схема логического элемента НЕ

ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ И - НЕ, ИЛИ - НЕ

Функционально элемент И - НЕ представляет собой совокупность конъюнктора и инвертора (рис. 1.6, а), а элемент ИЛИ - НЕ — совокупность дизъюнктора и инвертора (рис. 1.7, а). Условное изображение элемента И — НЕ показано на рис. 1.6, б, а элемента ИЛИ - НЕ - на рис. 1.7, б.

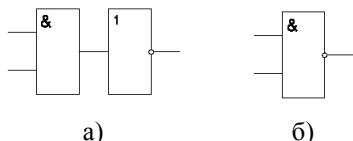


Рис. 1.6. Состав (а) и условное изображение (б) элемента И - НЕ

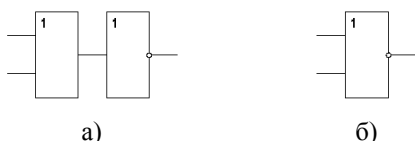


Рис. 1.7. Состав (а) и условное изображение (б) элемента ИЛИ - НЕ

Порядок выполнения работы

1. Убедиться, что все выключатели стенда выключены (находятся в нижнем положении)
2. Собрать схему генератора одиночных импульсов ГОИ (выход D1.3 соединить перемычкой со входом D1.2 для получения схемы триггера на элементах И-НЕ).
3. Вольтметр V использовать для измерения напряжения логического нуля U^0 и логической единицы U^1 . Гнездо «Общ.» вольтметра V соединить длинной перемычкой с ближайшим гнездом корпуса стенда. К гнезду 10В подсоединить длинный провод.

Примечание. Для ТТЛ-логики (транзисторно – транзисторной логики) $U^0 \leq 0,4В$, $U^1 = 1,6 \div 4,5В$. Для большинства цифровых элементов $U^0 < 0,8В$, $U^1 > 2В$.

Проверка работоспособности ГОИ

4. Вольтметр V на пределе 10В подсоединить к выходу ГОИ.
5. С разрешения преподавателя включить тумблер «Сеть».
6. Снять показание вольтметра (напряжение логической единицы U^1).
7. Нажать кнопку S_6 и снять показание вольтметра (напряжение логического нуля U^0).

Примечание: Для точного измерения U^0 необходимо при нажатой кнопке S_6 отсоединить провод от гнезда 10В и подсоединить к гнезду 1В. Снять показание U^0 . Провод вернуть в гнездо 10В. Отпустить кнопку S_6 .

Проверка таблицы истинности элемента D7.1

8. Измерить напряжение на входах D7.1. Горение H10 означает, что на выходе D7.1 напряжение логической единицы U^1 . Погасание H10 означает, что на выходе D7.1 напряжение логического нуля U^0 . Заполнить таблицу истинности элемента D7.1.

Примечание. Для подачи на вход элемента логического нуля U^0 необходимо соединить выход ГОИ со входом элемента и нажать кнопку S_6 или соединить вход элемента с гнездом корпуса прибора.

9. Составить таблицы истинности элементов HE (D6.2), И (D4.2, D4.3, D4.4), И-НЕ (D1.1), исключающее ИЛИ (D5.2), исключающее ИЛИ-НЕ (D5.1 и D6.1, D5.2 и D6.2, D5.3 и D6.3, D5.4 и D6.4). Результаты измерений записать в табл. 1.5. – 1.10.

10. Пояснить, почему при включении тумблера «Сеть» горят H10, H11, H12, H13, H14.

11. Собрать схему рис. 1.3, в которой при замыкании выключателя S_2 реле K_1 своим контактом включает или выключает объект управления (лампу или двигатель). Включить S_2 и проверить работу схемы (в присутствии преподавателя).

12. Собрать схему рис. 1.5, в которой электродвигатель должен включаться с помощью реле и оставаться во включенном состоянии после выключения реле. Использовать тумблер S_2 , реле K_1 , K_2 и двигатель. Включить S_2 и проверить работу схемы (в присутствии преподавателя).

Таблица 1.5

Таблица истинности элемента ИЛИ

(D7.1)

Вход 1	Вход 2	Выход

Таблица 1.6

Таблица истинности элемента НЕ

(D6.2)

Вход	Выход

Таблица 1.7

Таблица истинности элемента И

(D4.2, D4.3, D4.4)

Вход 1	Вход 2	Выход

Таблица 1.8

Таблица истинности элемента И - НЕ

(D1.1)

Вход 1	Вход 2	Выход

Таблица 1.9

Таблица ИСКЛЮЧАЮЩЕЕ ИЛИ

Вход 1	Вход 2	Выход

Таблица 1.10

Таблица ИСКЛЮЧАЮЩЕЕ ИЛИ - НЕ

Вход 1	Вход 2	Выход

13. Доложить преподавателю о выполнении измерений и сдать рабочее место преподавателю.

14. Описать работу релейных схем рис. 1.3, 1.5 и дать их условное логическое изображение.

Содержание отчета

Отчет должен содержать: название, цель работы, схемы (рис. 1.3, 1.5) с описанием их работы, таблицы истинности с результатами измерений и выводы по работе.

Контрольные вопросы

1. Таблица истинности логического элемента ИЛИ.
2. Схема диодного логического элемента ИЛИ и ее работа.
3. Таблица истинности логического элемента И.
4. Схема диодного логического элемента И и ее работа.
5. Релейная схема логического элемента И и ее работа.
6. Таблица истинности логического элемента НЕ.
7. Релейная схема логического элемента НЕ.
8. Нарисовать условное изображение элементов И-НЕ, ИЛИ-НЕ.

Лабораторная работа № 2 (М211 – Основы автоматизации)

Изучение схем сравнения двоичных чисел

Цель работы: изучение принципа действия схем блока сравнения.

Основные понятия

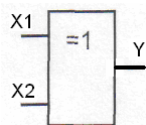
Существует ряд базисов, из числа которых И, ИЛИ, НЕ, И–НЕ и ИЛИ–НЕ рассмотрены в лабораторной работе №1. В каждом базисе могут быть реализованы любые логические функции. Рассмотрим несколько простых логических функций, реализуемых элементами указанных базисов.

Логическая операция "ИСКЛЮЧАЮЩЕЕ ИЛИ" (\oplus) это такая логическая операция, в которой Y истинно, когда один из X истинно, а другой X ложно, и ложно когда оба X истинны или ложны (табл. 2.1). Состояние логического элемента "ИСКЛЮЧАЮЩЕЕ ИЛИ - НЕ" определяется табл. 2.2. Условное обозначение элемента "ИСКЛЮЧАЮЩЕЕ ИЛИ" приведено на рис. 2.1, а, а элемента "ИСКЛЮЧАЮЩЕЕ ИЛИ - НЕ" – на рис. 2.1, б.

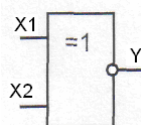
Таблица 2.1

Таблица истинности элемента
«Исключающее ИЛИ»

X1	X2	Y
0	0	0
0	1	1
1	0	1
1	1	0



а)



б)

Рис.2.1. Условные обозначения элемента «ИСКЛЮЧАЮЩЕЕ ИЛИ» (а) и элемента «ИСКЛЮЧАЮЩЕЕ ИЛИ - НЕ» (б)

Реализация логического элемента «ИСКЛЮЧАЮЩЕЕ ИЛИ – НЕ» на логических элементах НЕ, И, ИЛИ показана на рис. 2.2.

Таблица 2.2

Таблица истинности элемента
«Исключающее ИЛИ – НЕ»

X1	X2	Y
0	0	1
0	1	0
1	0	0
1	1	1

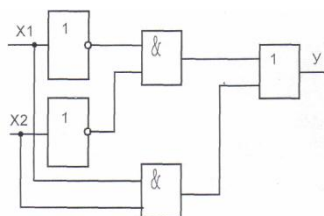


Рис. 2.2. Схема логического элемента
«ИСКЛЮЧАЮЩЕЕ ИЛИ – НЕ»

Элемент «РАВНОЗНАЧНОСТЬ». На выходе такого элемента должна быть логическая 1, если на входах одновременно присутствуют одинаковые логические переменные (единицы или нули) (табл. 2.3). Условное обозначение элемента «РАВНОЗНАЧНОСТЬ» приведено на рис. 2.3.

Элемент «НЕРАВНОЗНАЧНОСТЬ». На выходе такого элемента должна быть логическая 1, если на входах присутствуют неравнозначные логические переменные (табл. 2.4).

Таблица 2.3

Таблица истинности элемента
«Равнозначность»

X1	X2	Y
0	0	1
0	1	0
1	0	0
1	1	1

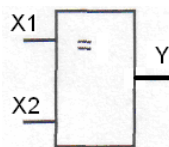


Рис. 2.3. Условное обозначение
элемента «Равнозначность»

Элемент «НЕРАВНОЗНАЧНОСТЬ» иначе называют сумматором по модулю два: сумма двоичных цифр дает в данном разряде 1, если одна из них 1, а другая – 0; эта сумма равна 0, если обе цифры 0 или 1 (в последнем случае 1 переносится в следующий разряд).

Условное обозначение элемента «НЕРАВНОЗНАЧНОСТЬ» приведено на рис. 2.4.

Таблица 2.4

Таблица истинности элемента
«Неравнозначность»

X1	X2	Y
0	0	0
0	1	1
1	0	1
1	1	0

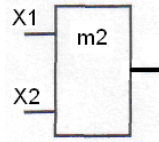


Рис. 2.4. Условное обозначение элемента
«НЕРАВНОЗНАЧНОСТЬ»

Элемент «ЗАПРЕТ». На выходе такого элемента должна быть логическая 1, если на основном входе присутствует логический сигнал $X1 = 1$, а на запрещающем входе – логический сигнал $X2 = 0$. Функция, реализуемая таким элементом, имеет вид $Y = X1 \overline{X2}$.

Схема элемента «ЗАПРЕТ» приведена на рис. 2.5.

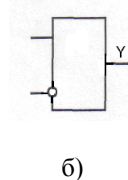
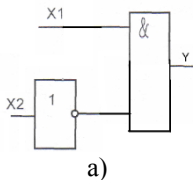


Рис. 2.5. Схема (а) и условное обозначение (б) элемента «ЗАПРЕТ»

Цифровой компаратор предназначен для определения равенства двоичных чисел.

Два числа равны при равенстве цифр в одноименных разрядах ($a_i = b_i$ где a_i - цифра в i -м разряде одного числа; b_i — цифра в том же разряде другого числа).

Равенство $a_i = b_i$ имеет место при $a_i = 1, b_i = 1$ или при $a_i = 0, b_i = 0$. Поэтому логическая функция, выражающая это равенство, равна единице, если единице равно произведение этих цифр или произведение их инверсных значений. Схема цифрового компаратора а) и ее условное обозначение б) представлены на рис. 2.6.

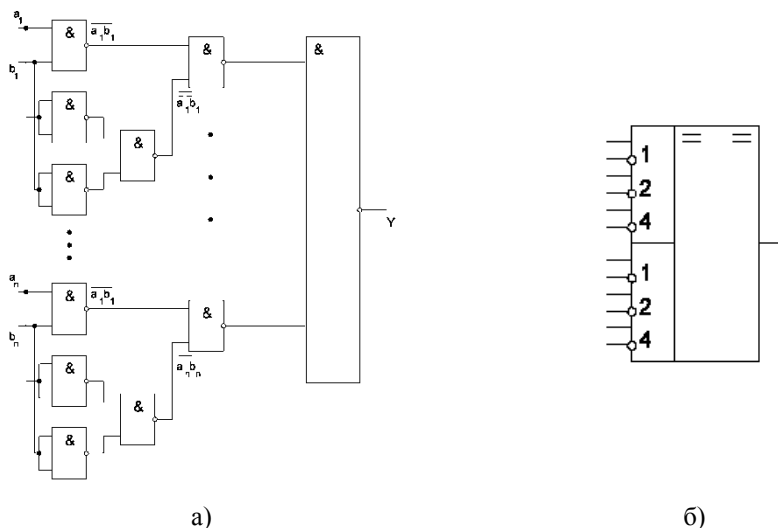


Рис. 2.6. Схема цифрового компаратора (а) и его условное обозначение (б)

Если необходимо, чтобы при равенстве кодов на выходе компаратора была логическая единица, то к выходу схемы (рис. 2.6,а) следует присоединить инвертор.

В лабораторной работе исследуется схема блока сравнения, представленная на рис. 2.7, 2.8.

Порядок выполнения работы

1. Убедиться, что все выключатели стенда выключены (находятся в нижнем положении).
2. Подготовить прибор V для измерения напряжений на пределе «10 В».
3. Собрать схему рис. 2.7 (выходы A_0, A_1, A_2, A_3 шифратора D10 соединить перемычками с гнездами 5,6,7,8). Ознакомиться с порядком выполнения работы.
4. С разрешения преподавателя включить тумблеры «Сеть» и S_9 (+5В).
5. Вольтметром V измерить напряжение на гнездах 17,18,19,20 и убедиться, что на них подано напряжение логической единицы U^1 . Результат измерений записать в табл. 2.5. Соединить длинной перемычкой или проводом любое из этих гнезд с гнездом корпуса стенда и убедиться, что при этом на присоединенном гнезде напряжение логического нуля U^0 .

6. Вольтметром V на пределе «1В» измерить напряжение на гнездах 5,6,7,8 и убедиться, что на них напряжение логического нуля U^0 . Результаты измерений записать в табл. 2.6.

Таблица 2.5

Результаты измерений				
Входы	17	18	19	20
U, В				

Таблица 2.6

Результаты измерений				
Входы	5	6	7	8
U, В				

7. Переключателем S8 задать любое число от 1 до 9. Это число высвечивается на табло индикатора, а на выходе шифратора D10 оно представлено в двоичном коде. Горение индикаторов Н19..Н22 означает, что в соответствующем разряде напряжение логической единицы U^1 . При помощи вольтметра V убедиться, что изменилось напряжение на соответствующих гнездах 5,6,7,8.

Сравнение двух четырехразрядных чисел А и В.

8. Выключить тумблер «Сеть». Собрать схему рис. 5.8.

9. Используя гнезда 17,18,19,20, задать любое число А от 1 до 9 в двоичном коде.

Примечание: Для задания логического нуля необходимо соответствующее гнездо соединить перемычкой с гнездом корпуса стенда.

10. Включить тумблер «Сеть». Изменяя положение переключателя S8, добиться одновременного загорания индикаторов Н9,Н13,Н12, сигнализирующих о совпадении кодов двух чисел (одно число А задано коммутацией гнезд 17,18,19,20, а второе число В задано переключателем S8 и оно высвечивается на табло индикатора).

11. Проверить правильность рассуждений, измеряя вольтметром напряжение в доступных точках схемы. Результаты измерений (0 или 1) записать в табл. 2.7 ($A=B$).

12. Изменить положение переключателя S8 ($A \neq B$).

13. Повторить операции по п. 11 для $A \neq B$.

14. Доложить преподавателю о выполнении работы.

15. Выключить тумблеры «Сеть», S9. Переключатель S8 установить на «0».

16. Разобрать схему и сдать рабочее место преподавателю.

17. Описать работу логических элементов при поразрядном сравнении чисел.

18. Сделать выводы по работе.

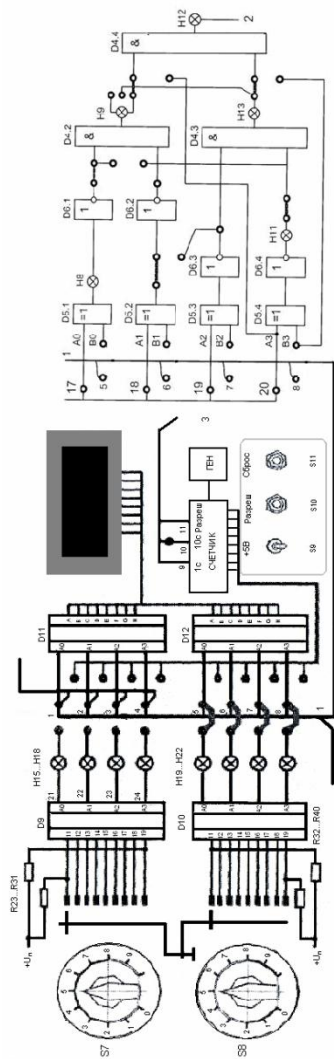


Рис. 2.7. Схема блока сравнения

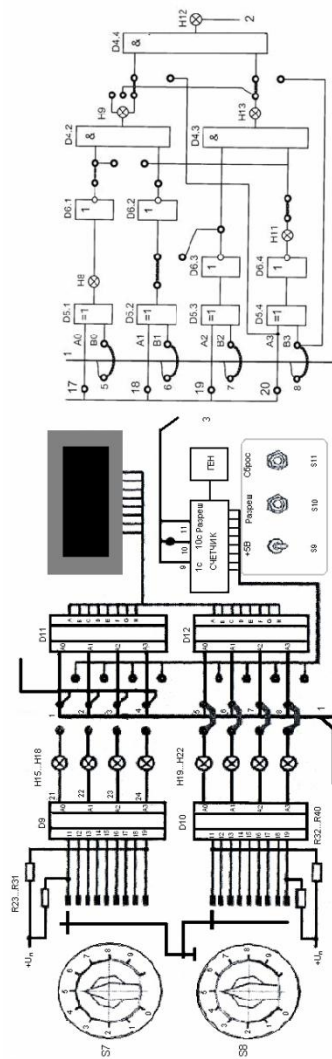


Рис. 2.8. Схема исследования блока сравнения

Таблица 2.7

Результаты измерений

	Входы		Выходы		Входы		Выходы			Входы		Выходы		Входы		Выходы	
	17	5	D6.	D4.	18	6	D5.	D6.	D4.	19	7	D6.3	D4.	20	8	D6.4	D4.3
A=B																	
A≠B																	

Содержание отчета

Отчет должен содержать: название, цель работы, схему блока сравнения, заполненные таблицы, описание работы логических элементов при поразрядном сравнении чисел и выводы по работе.

Контрольные вопросы

1. Нарисовать условное обозначение и таблицу истинности логического элемента «ИСКЛЮЧАЮЩЕЕ ИЛИ».
2. Нарисовать условное обозначение и таблицу истинности логического элемента «ИСКЛЮЧАЮЩЕЕ ИЛИ-НЕ».
3. Нарисовать условное обозначение и таблицу истинности логического элемента «РАВНОЗНАЧНОСТЬ».
4. Нарисовать условное обозначение и таблицу истинности логического элемента «НЕРАВНОЗНАЧНОСТЬ».
5. Нарисовать условное обозначение логического элемента «ЗАПРЕТ».
6. Назначение и принцип работы цифрового компаратора.

Лабораторная работа № 3 (М211 – Основы автоматизации)

Изучение особенностей работы шифраторов, дешифраторов и семисегментных индикаторов

Цель работы: изучение методов представления информации в двоичном и двоично-десятичном кодах, ознакомление с принципом действия шифраторов, дешифраторов и семисегментных индикаторов.

Основные понятия

Система счисления – способ выражения и обозначения чисел. В настоящее время общепринято позиционное счисление, в котором любая цифра определяется не только видом ее символа, но и положением (позицией) этого символа в числе. Количество различных символов, принятых для обозначения чисел, называют основанием счисления. В повседневной практике принято счисление с основанием десять.

В десятичной системе счисления (в десятичном коде) основанием системы является 10, используемых цифр – десять: 0,1,2...9, а цены («веса») единиц в соседних разрядах отличаются в 10 раз. В этой системе любое число представляется последовательностью коэффициентов в разложении этого числа по степеням числа 10. Так, например, число 38_{10} (индекс 10 указывает на запись числа в десятичной системе счисления) выражается суммой: $38_{10} = 3 \cdot 10^1 + 8 \cdot 10^0$, где основание системы 10 возводится в нулевую степень (в первом – младшем разряде), в первую степень (во втором разряде), а коэффициентами ряда являются цифры 3 и 8, последовательное написание которых представляет рассматриваемое число.

В двоичной системе счисления основанием системы является число 2, используемых цифр – две: 0 и 1, а веса единиц в соседних разрядах отличаются вдвое. Число в двоичной системе счисления представляется последовательностью коэффициентов в разложении этого числа по степеням числа 2. Так число 38_{10} выражается следующим рядом по степеням 2:

$$38_{10} = 1 \cdot 2^5 + 0 \cdot 2^4 + 0 \cdot 2^3 + 1 \cdot 2^2 + 1 \cdot 2^1 + 0 \cdot 2^0 = 100110_2,$$

где индекс 2 указывает, что данная совокупность знаков выражает число в двоичной системе счисления (является двоичным кодом числа).

Как следует из последнего примера, двоичный код формируется так же, как десятичный: его знаки – коэффициенты в разложении числа по степеням основания (в данном случае по степеням двух).

Заметим, что рассмотренный двоичный код (у которого веса единиц в соседних разрядах отличаются вдвое) называется натуральным двоичным кодом. В таком коде было записано приведенное ранее число.

Двоичные числа 0 и 1 названы *битами* (от *brinary digit*). Физически в цифровых электронных системах бит 0 представлен напряжением LOW (низким), а бит 1 – напряжением HIGH (высоким).

Примечание. Для большинства цифровых элементов любой сигнал ниже 0,8В интерпретируется ими как LOW (низкий) – логический 0, а любой сигнал выше 2В – как HIGH (высокий) – логическая 1.

Для перевода целых десятичных цифр в двоичную систему счисления пользуются следующим приемом: целое десятичное число делят на два до получения целого остатка. Полученное частное делят вновь до получения целого остатка и так до тех пор, пока не получится частное меньше двух. Число в двоичной системе счисления формируется из остатков от деления, начиная с последнего.

Пример. Перевести число 29 в двоичную систему счисления.

29	2
1	14
	0
	7
	2
	1
	3
	2
	1
	1

$$29/2=14/2=7/2=3/2=1$$

1 0 1 1

остаток

$$29_{10} = 11101_2$$

Второй способ перевода целых десятичных чисел в двоичную систему:

- пишем ряд коэффициентов (единиц) и над ними пишем значение числа 2 в соответствующей степени, т.е. справа налево пишем числа 1,2,4,8,16,32,64,128,256,512 и т.д. до ближайшего значения переводимого числа;

- суммируя числа выборки, начиная слева, получаем переводимое число;

- под числами, взятыми для суммирования, пишем коэффициент единица, а под остальными пишем нуль;

- получаем двоичный код числа.

К примеру число 181 имеет двоичный код:

	128	64	32	16	8	4	2	1
181 ₁₀ =	1	0	1	1	0	1	0	1

$$181_{10} = 10110101_2$$

В калькуляторах, цифровых измерительных приборах, цифровых устройствах автоматики, когда на доступных пользователю выходах и входах широко распространены десятичные числа, для их представления используют двоично-десятичный код (ДДК).

При преобразовании чисел из десятичной системы в двоичную, а также из двоичной - в десятичную в качестве промежуточного этапа применяется запись в *двоично-десятичной* системе. В двоично-десятичной системе каждая цифра десятичной записи задается в двоичной системе. Цифры 0, 1, 2, 3, 4, 5, 6, 7, 8, 9 записываются в виде двоичных четырехзначных чисел 0000, 0001, 0010, ..., 1001. Двоично-десятичная система менее экономна, чем двоичная, т.к. четыре двоичных разряда используются всего лишь для записи 10 цифр (вместо 16 возможных); запись числа в двоично-десятичной системе на 20% длиннее чисто двоичной его записи. Например, число 637 в двоично-десятичной системе имеет вид 0110 0011 0111 (12 цифр), а в двоичной записи 1001111101 (10 цифр).

При кодировании происходит процесс преобразования элементов сообщения в соответствующие кодовые им числа (кодовые символы). Каждому элементу сообщения присваивается определенная совокупность кодовых символов, которая называется кодовой комбинацией. Совокупность комбинаций, обозначающих дискретные сообщения, называется кодом.

Преимуществом двоичной системы счисления является то, что она использует только две цифры. Поэтому в аппаратуре для выполнения операций над числами в двоичной системе счисления (над двоичными числами) достаточно пользоваться двумя значениями, к примеру, напряжения. Наряду с этим в двоичной системе счисления число имеет большее количество разрядов, чем в десятичной, что является недостатком двоичной системы.

Рассмотрим функциональную схему на рис. 3.1. В этой цифровой системе информация в десятичном коде поступает на шифратор. Шифратор переводит информацию с клавишного устройства (десятичный код) в двоично-десятичный код. При нажатии клавиши на определенной входной шине шифратора появляется логическая единица (шина возбуждается) и на выходах устанавливается двоичный код, соответствующий нанесенному на клавишу знаку (букве, цифре и т.д.). Выходящая из шифратора двоично –

десятичная информация переводится *дешиф-ратором* в специальный код *семисегментного индикатора*.

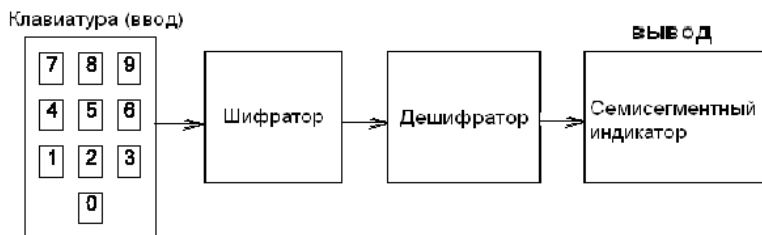


Рис. 3.1. Функциональная схема цифровой системы

На рис. 3.2 приведена логическая схема шифратора ДДК с приоритетом. У этого шифратора девять входов, активируемых L (LOW) – (логический 0) сигналом, и четыре выхода, соединенных со световыми индикаторами. Соединения с клавиатурой показаны слева, каждый ключ подсоединен на соответствующий вход шифратора. В приведенном на рис. 3.2 примере нажата клавиша 7, в результате чего заземлен вход 7 шифратора. Это повлечет за собой вывод двоично – десятичного числа 0111, что видно на индикаторах 8-4-2-1. Большинство шифраторов обладает свойством приоритета. Это означает, что если запрос поступает от двух клавиш одновременно, будут активизированы выходы той из них, которая соответствует более высокой десятичной величине.

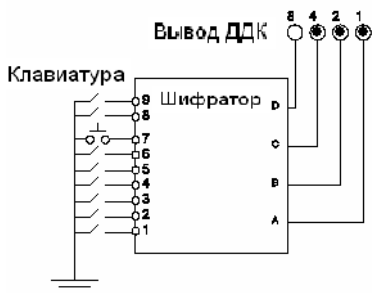


Рис. 3.2. Схема шифратора ДДК с приоритетом

Шифраторы. Шифратор переводит информацию с клавишного устройства (десятичный код) в двоично-десятичный код. Шифратор решает задачу, обратную дешифратору: на его выходных шинах устанавливается код, соответствующий номеру входа, на котором появилась логическая 1. При построении шифратора для получения натурального двоичного кода учитывают, что единицу в младшем разряде такого кода имеют нечетные десятичные цифры 1, 3, 5, 7..., т. е. на выходной шине младшего разряда должна быть 1, если она есть на входной шине № 1 или на входной шине № 3 и т. д. Поэтому входные шины под указанными номерами через элемент ИЛИ соединяются с выходной шиной младшего разряда.

Единицу во втором разряде двоичного кода имеют десятичные цифры 2, 3, 6, 7,...; шины с этими номерами через элемент ИЛИ должны подключаться к выходу шифратора, на котором устанавливается второй разряд кода. Аналогично шины с номерами 4, 5, 6, 7,... через элемент ИЛИ должны быть соединены с выходом, на котором устанавливается третий разряд, так как их коды имеют в этом разряде единицу и т. д.

Схема шифратора, построенная в соответствии с изложенным принципом, изображена на рис. 3.3. Условное изображение шифратора приведено на рис. 3.4.

Шифраторы применяются в устройствах, преобразующих один вид кода в другой. При этом вначале дешифрируется каждая комбинация исходного кода, в результате чего на соответствующем выходе дешифратора появляется логическая единица. Затем этот логический сигнал, значение которого определено номером выхода дешифратора, подается на шифратор и на его выходах устанавливается преобразованный код.

Примером использования шифраторов являются также устройства ввода двоичных кодов в цифровое устройство с клавиатуры. При нажатии клавиши на определенной входной шине шифратора появляется логическая 1 (шина возбуждается) и на выходах устанавливается двоичный код, соответствующий нанесенному на клавишу знаку (букве, цифре и т. д.).

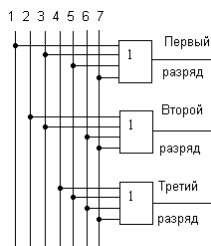


Рис. 3.3. Схема шифратора

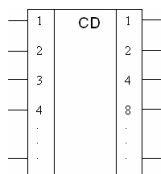


Рис. 3.4. Условное изображение шифратора

Дешифраторы. Каждому цифровому сигналу на входах дешифратора соответствует логическая 1 (или логический 0) на определенном выходе.

Так, на одном выходе дешифратора появляется логическая 1, а на остальных - логические 0, когда на входных шинах устанавливается, к примеру, двоичный код десятичного числа четырех; логическая 1 на другом выходе и логические 0 на остальных появляются, когда на шинах присутствует двоичный код десятичного числа пяти и т. д. Таким образом, дешифратор расшифровывает (дешифрирует) число, записанное в двоичном коде, представляя его логической 1 (логическим 0) на определенном выходе..

Число входов дешифратора равно количеству разрядов поступающих двоичных чисел, а число его выходов — полному количеству различных двоичных чисел этой разрядности. Так как каждый разряд двоичного кода принимает два значения, то полное количество n -разрядных комбинаций (n -разрядных двоичных чисел) равно 2^n . Такое число выходов имеет любой полный дешифратор.

Условное изображение дешифратора приведено на рис. 3.5, а. В данном случае он имеет 4 информационных входа (на которые поступают разряды входного кода с весами 8, 4, 2, 1) и шестнадцать выходов.

Отечественная промышленность выпускает ряд типов дешифраторов в виде интегральных микросхем.

На рис. 3.5, б приведено условное изображение дешифратора (микросхема серии K155), имеющего кроме четырех информационных входов (для кода 8 - 4 - 2 - 1) два входа стробирования A_1 и A_2 . Для работы дешифратора в режиме, описанном ранее, на входы A_1 , A_2 следует

подавать логические 0. Если хотя бы на одном из них будет логическая 1, то дешифратор блокируется: на его выходах устанавливаются логические 0.

Наличие входов стробирования расширяет функциональные возможности микросхемы. На рис. 3.6 изображен составной дешифратор, рассчитанный на поступление тридцати двух кодовых комбинаций. Их старший (пятый) разряд подается на вход A_2 дешифратора DC_1 непосредственно, а на вход A_2 дешифратора DC_2 — через инвертор. Поэтому первые шестнадцать комбинаций (от 00000 до 01111), имеющие в пятом разряде 0, дешифруются DC_1 и блокируют DC_2 . Коды, имеющие в пятом разряде 1 (от 10000 до 11111), дешифруются DC_2 и блокируют DC_1 .

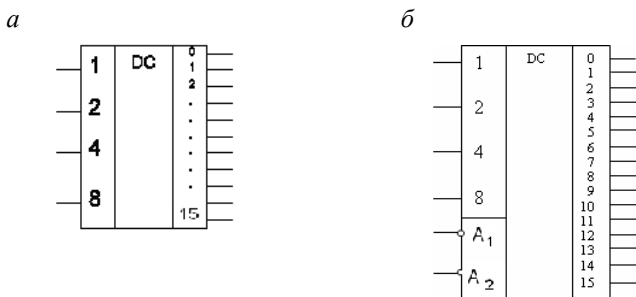


Рис. 3.5. Условное изображение дешифраторов

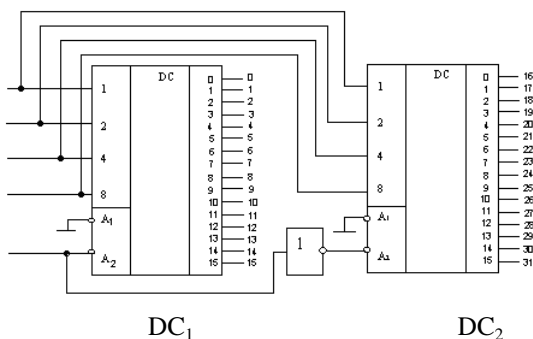


Рис. 3.6. Условное изображение составного дешифратора

Семисегментный индикатор используется для отображения цифровой информации. Каждый индикатор способен отобразить одну цифру, для вывода многоразрядных чисел используется несколько индикаторов.

Семисегментный индикатор состоит из семи отдельных светодиодов (рис. 3.7). Семь сегментов индикатора (*a, b, c, d, e, f, g*) расположены в определенном порядке. Индикатор способен отобразить все шестнадцатеричные цифры: 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, b, C, d, E, F.

Запись числа в шестнадцатеричной системе счисления считается его шестнадцатеричным кодом и обозначается как h-код (hexadecimal code). В одном корпусе могут располагаться несколько многоразрядных индикаторов. Там же могут быть установлены дополнительные светодиоды для вывода дополнительной информации (точки, знаки и др.) (см. рис. 3.7). Для подключения семисегментных индикаторов необходимо выполнить преобразование двоичного кода в семисегментный код. Эту задачу решают семисегментные дешифраторы.

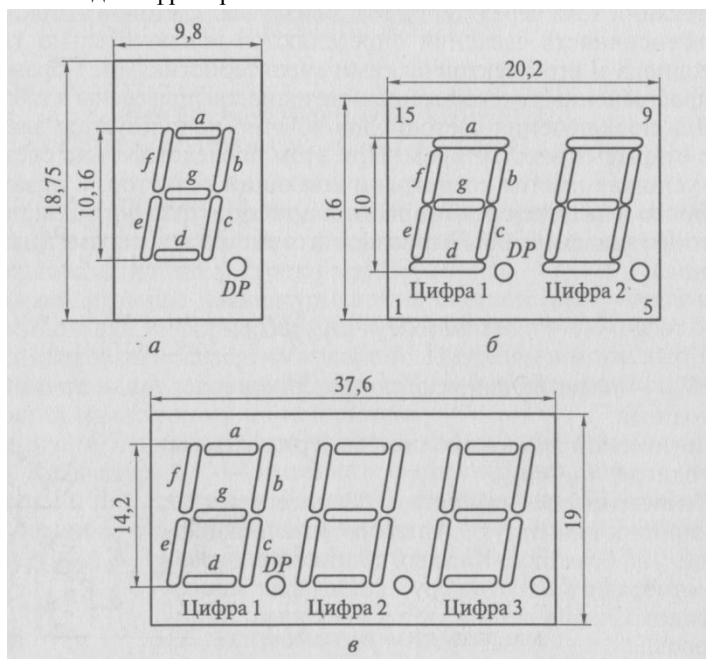


Рис. 3.7. Семисегментные индикаторы фирмы Kingbright: *a* – SA04; *б* – DA56; *в* – BA56

Семисегментный код (*s*-код) разработан из шестнадцатеричного кода специально для схем управления цифровыми индикаторами. Семисегментный код 7-разрядный (табл. 3.1). Каждый бит кода

соответствует одному сектору индикатора. Например, для индикации цифры **2** единица должна поступать на секторы *a, b, d, e, g* , что соответствует коду 1101101. Код является избыточным, из $2^7 = 128$ возможных кодов комбинации в нем используется только шестнадцать. Никакие вычисления в таком коде никогда не производятся.

Таблица 3.1

Таблица кодировки семисегментного кода

<i>h</i> -код	<i>s</i> -код	<i>h</i> -код	<i>s</i> -код	<i>h</i> -код	<i>s</i> -код	<i>h</i> -код	<i>s</i> -код
0	1111110	4	0110011	8	1111111	С	1001110
1	0110000	5	1011011	9	1111101	d	0111101
2	1101101	6	1011111	A	1110111	E	1001111
3	1111001	7	1111000	b	0011111	F	1000111

Рассмотрим систему дешифратор – индикатор, приведенную на рис. 6.8. Этот дешифратор двоично – десятичного кода с выводом на семь сегментов переводит 0111_{ддк} в его десятичный эквивалент 7, выводимый на семисегментный индикатор на фотодиодах. Используемый в этой схеме индикатор имеет общий анод – все аноды семи диодов (формирующих семь сегментов) подсоединены к выводу +5В общего источника питания.

Индикатор имеет L – активные входы, что может быть установлено по наличию кружков инверсии на входах *a – g*. Таким образом, для активизации сегмента нужен один L – сигнал. Дешифратор имеет L – активные совместимые выходы.

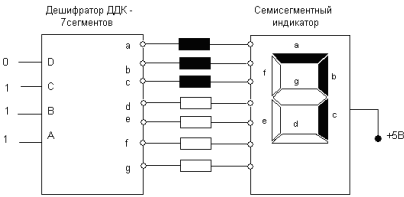


Рис. 3.8. Схема системы дешифратор-индикатор

Семь сопротивлений между дешифратором и индикатором являются элементами защиты, предназначенными для ограничения тока. В примере на рис. 3.8, активизированы только выходы *a, b* и *c* дешифратора. В действительности шифраторы двоично - десятичный код - индикатор содержат также входы для полного стирания (погашения всех сегментов) и проверки диодов (зажигание всех сегментов).

Порядок выполнения работы

1. Убедиться, что все выключатели стенда выключены (находятся в нижнем положении).
2. Собрать схему рис. 3.9. Ознакомиться с составом схемы и назначением органов управления и контроля.
3. С разрешения преподавателя включить тумблеры «Сеть» и S9.
4. Переключателем S8 устанавливать поочередно числа 1, 2, 3, 4, 5, 6, 7, 8, 9. Установленные числа отображаются на цифровом индикаторе в десятичной системе счисления, а на выходе микросхемы D10 – в двоичном коде (индикаторы H19÷H22). Свечение индикатора соответствует единице в разряде двоичного кода. Четырехразрядный двоичный код чисел записать в табл. 3.2.
5. Переключатель S8 вернуть в исходное (нулевое) положение.
6. Переключателем S7 устанавливать поочередно числа 1, 2, 3, 4, 5, 6, 7, 8, 9. Установленные числа отображаются на цифровом индикаторе в десятичной системе счисления в виде десятков 10, 20, 30, 40, 50, 60, 70, 80, 90. На выходе микросхемы D9 индикаторы H15÷H18 отображают четырехзначный двоичный код чисел 1, 2, 3, 4, 5, 6, 7, 8, 9.
7. Переключатель S7 вернуть в исходное (нулевое) положение.
8. Переключателями S7 и S8 набирать любые двухзначные числа в диапазоне 11-99 (по одному в каждом десятке). Эти числа отображаются на цифровом индикаторе. На выходе микросхем D9, D10 высвечивается двоично-десятичный код набранных чисел. Этот код записать в табл. 3.3.
9. Переключатели S7 и S8 вернуть в исходное (нулевое) положение.
10. Выключить тумблеры S10 и «Сеть».
11. В табл. 3.3 записать код набранных двухзначных чисел.
12. Доложить преподавателю о выполнении работы. Разобрать схему и сдать рабочее место преподавателю.
13. Сделать выводы по работе.
14. Ответить на контрольные вопросы (письменно).

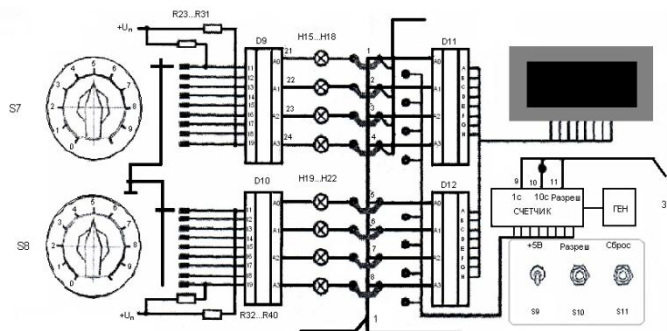


Рис. 3.9. Схема лабораторной установки

Таблица 3.2

Результаты кодирования двоичным кодом

Десятичное число	1	2	3	4	5	6	7	8	9
Двоичный код									

Таблица 3.3

Результаты кодирования двоично – десятичным и двоичным кодом

Двухзначное число									
Двоично-десятичный код									
Двоичный код									

Содержание отчета

Отчет должен содержать: название, цель работы, схему лабораторной установки (рис. 3.9), заполненные таблицы, выводы по работе и ответы на контрольные вопросы.

Контрольные вопросы

1. Преобразовать в десятичный код следующие двоичные числа: 0001; 0101; 1000; 1011; 1111; 0111; 01100100; 00011111; 11111111.
2. Преобразовать в двоичный код следующие десятичные числа: 23; 39; 55; 48; 204.
3. Записать следующие десятичные числа в ДДК 8-4-2-1: 39; 65; 40; 82; 99.
4. Записать следующие двоично - десятичные числа в десятичном коде: 1000 0000; 0000 0001; 1001 0010; 0111 0110; 0100 0011.

Лабораторная работа № 4 (М211 – Основы автоматизации)

Аналого-цифровое преобразование

Цель работы: изучение принципов построения аналого-цифровых преобразователей (АЦП), ознакомление с АЦП К1113ПВ1, исследование АЦП на дискретных элементах, применяемых в системах автоматизации.

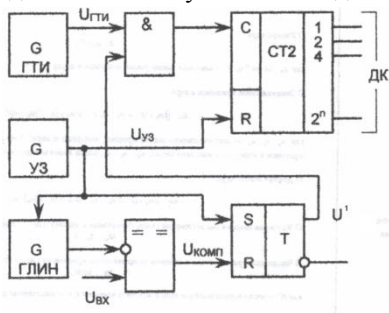
Основные понятия

Аналого-цифровой преобразователь АЦП преобразует аналоговый сигнал в цифровой.

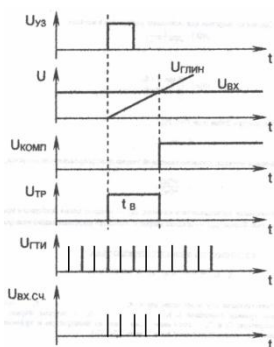
Схема АЦП зависит от метода преобразования и способа его реализации. Можно выделить следующие методы построения АЦП: временного преобразования, последовательного счета, последовательного приближения, параллельного преобразования.

В схеме *временного преобразования* (рис. 4.1,а) значению аналогового входного напряжения $U_{вх}$ ставится в соответствие временной интервал, длительность которого пропорциональна $U_{вх}$.

Этот интервал заполняется импульсами стабильной частоты, количество которых и является цифровым эквивалентом преобразуемого напряжения. Работа схемы заключается в следующем. Выходной импульс узла запуска УЗ обнуляет счетчик, устанавливает RS-триггер в "1" состояние U^1 и запускает генератор линейно изменяющегося напряжения ГЛИН. При наличии логической единицы на прямом выходе триггера выходные импульсы генератора тактовых импульсов ГТИ через схему совпадения «И» поступают на вход счетчика.



а)



б)

Рис. 4.1. Схема АЦП временного преобразования (а) и ее временные диаграммы (б)

Когда напряжение на выходе ГЛИН станет равным $U_{ВХ}$, на выходе компаратора появляется логическая "1", которая переключает триггер в "0" состояние и прерывает связь счетчика с ГТИ. Длительность положительного импульса $t_{в}$ на выходе триггера (рис. 4.1,б) пропорциональна $U_{ВХ}$, следовательно, при неизменной частоте ГТИ код, установившийся на выходе счетчика, является цифровым эквивалентом величины $U_{ВХ}$.

В АЦП последовательного счета (рис. 4.2) к выходу счетчика подключается ЦАП, преобразующий код в аналоговый сигнал. Этот сигнал сравнивается с входным напряжением на компараторе, выходной сигнал которого через элемент «И» разрешает или запрещает прохождение на вход счетчика импульсов от генератора тактовых импульсов.

Выходной код счетчика при этом является цифровым эквивалентом напряжения на входе ЦАП, т.е. $U_{ВХ}$.

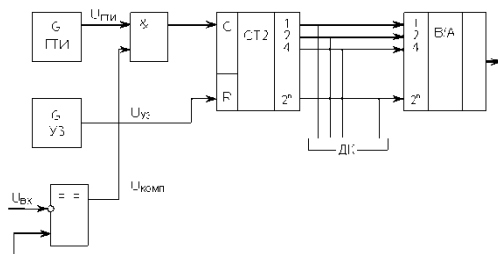


Рис. 4.2. Схема АЦП последовательного счета

Более быстродействующими являются АЦП последовательного приближения, в которых формируемый выходной код последовательно приближается к своему полному выражению: в начале определяется цифра в старшем n – ом разряде, а затем в $(n - 1)$ и т.д., завершая младшим (первым) разрядом. На рис. 4.3. представлена схема АЦП последовательного приближения.

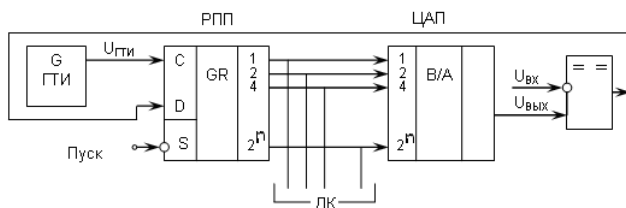


Рис.4.3. Схема АЦП последовательного приближения

После поступления импульса "ПУСК" на регистр последовательного приближения РПП на выходе его старшего p - го разряда появляется напряжение логической "1", а на остальных выходах - "0". На выходе ЦАП формируется напряжение .

$$U_{\text{вых}} = 0,5U_{\text{вх.мах}} ,$$

которое на входах компаратора сравнивается с $U_{\text{вх}}$. Если $U_{\text{вх}} < U_{\text{вых}}$, то под действием импульса ГТИ появляется единица на выходе $(p-1)$ разряда и сохраняется единица в старшем разряде. Если $U_{\text{вх}} > U_{\text{вых}}$, то при появлении единицы в $(p-1)$ разряде РПП содержание предыдущего старшего разряда обнуляется. Так перебираются все разряды до самого младшего. После выполнения последнего p -го сравнения цикл формирования выходного кода заканчивается. Состояние РПП соответствует цифровому эквиваленту входного напряжения. Если, например, $U_{\text{вх}} = U_{\text{вых.мах}}$, то комбинация выходного кода равна 11...1 (все единицы) . В рассмотренном АЦП время преобразования t постоянно и определяется числом разрядов n и тактовой частотой $f_{\text{ГТИ}}$.

Самым быстродействующим является АЦП параллельного действия (рис. 4.4.). Его основные элементы – $2^n - 1$ компараторов напряжения. На один из входов каждого компаратора (инвертирующий вход) задается индивидуальное опорное напряжение $U_{\text{оп.}}$, сформированное резистивным делителем напряжения. Разность между опорными напряжениями двух ближайших компараторов

$$\Delta U = U_{\text{оп}}/2.$$

Другие входы компараторов (не инвертирующие) объединены и на них подается входной сигнал. На тех компараторах, где $U_{\text{вх}}$ больше, чем соответствующее напряжение с делителя, на выходе будет логическая единица, а на остальных – логический нуль. Тактовым импульсом информация с выходов компараторов передается шифратору CD, который преобразует выходные сигналы компараторов в двоичный код. При поступлении управляющего импульса УИ на вход шифратора, сформированный двоичный код передается на выход преобразователя.

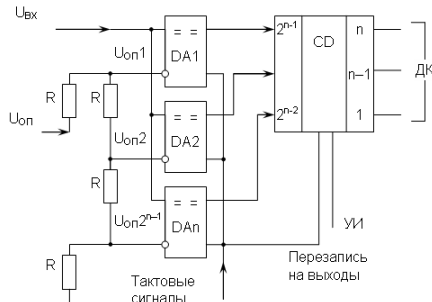


Рис 4.4. Схема АЦП параллельного действия

Исследуемый в лабораторной работе АЦП типа К1113ПВ1 (рис. 4.5) предназначен для применения в электронной аппаратуре в составе блоков аналогового ввода. Микросхема выполняет функцию 10 разрядного аналого-цифрового преобразователя однополярного или биполярного входного сигнала с представлением результатов преобразования в параллельном двоичном коде. Она содержит все функциональные узлы АЦП последовательного приближения, включая компаратор напряжения (КН), цифро-аналоговый преобразователь, регистр последовательного приближения, источник опорного напряжения ИОН, генератор тактовых импульсов ГТИ, выходной буферный регистр с тремя состояниями, схемы управления.

Для ее эксплуатации необходимо только два источника питания и регулировочные резисторы. Выходные каскады с тремя состояниями позволяют считывать результат преобразования непосредственно на шину данных микропроцессора и наоборот.

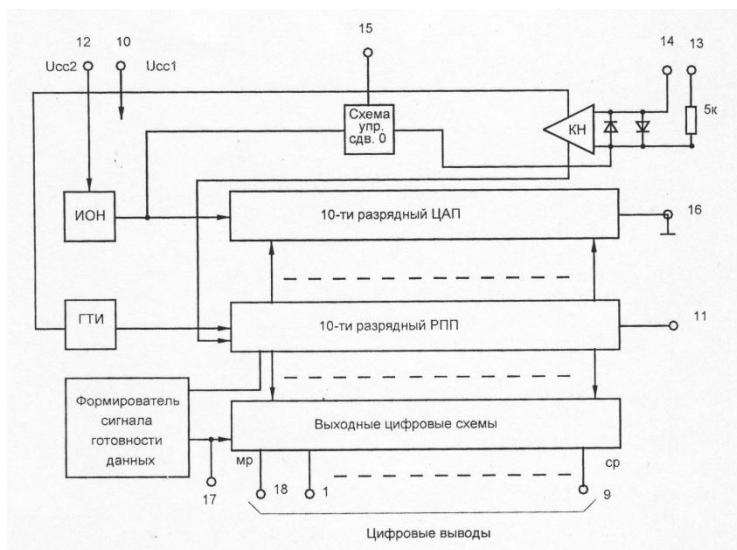


Рис. 4.5.Функциональная схема АЦП типа К1113ПВ1

Нумерация и назначение выводов микросхемы:

- 1 – 9 - цифровые выходы СР (старшие разряды),
- 10 – напряжение источника питания U_{cc1} ,
- 11– гашение преобразования,
- 12 – напряжение источника питания U_{cc2} ,
- 13 – аналоговый выход,
- 14 – общий (аналоговая земля),
- 15 – управление сдвигом нуля,
- 16 – общий (цифровая земля),
- 17 – готовность данных,
- 18 – цифровой вход МР (младший разряд).

Порядок выполнения работы

1. Убедиться, что все выключатели стенда выключены (находятся в нижнем положении).
2. Подсоединить ДУ (датчик угла) к источнику +5В (соединить перемычкой гнезда «+5В» и «+Уп»).
3. Вольтметр на пределе измерения 10В подсоединить к гнезду « $U_{\text{вых}}$ » ДУ. Гнездо «Общ.» вольтметра соединить с ближайшим гнездом корпуса стенда.

4. С разрешения преподавателя включить тумблер «Сеть».
5. Плавно вращая ручку ДУ, устанавливая ее в положения, указанные в табл. 7.1, снять зависимость выходного напряжения ДУ от угла поворота $U_{\text{вых}}=f(\alpha)$. Результаты измерений записать в табл. 4.1.
6. Выключить тумблер «Сеть». Ручку ДУ вернуть в исходное положение (30).

Таблица 4.1

Результаты измерений

$+U_n$	α^0	30	60	90	120	150	180	210	240	270	300
+5 В	$U_{\text{вых}}, \text{В}$										
+15 В	$U_{\text{вых}}, \text{В}$								-	-	-

7. Отсоединить ДУ от источника «+5В» и подсоединить к источнику «+15В». Вольтметр V заменить мультиметром.

8. Включить тумблер «Сеть» и повторить измерения по п. 5. Выключить тумблер «Сеть».

9. Собрать схему рис. 4.6. Подсоединить ДУ к источнику «+5В». Выход ДУ и вольтметр V подсоединить ко входу АЦП (гнездо «Вх»). С разрешения преподавателя включить тумблер «Сеть». Включить тумблер S9 (подать +5В на дешифраторы D11, D12, счетчик и индикаторы).

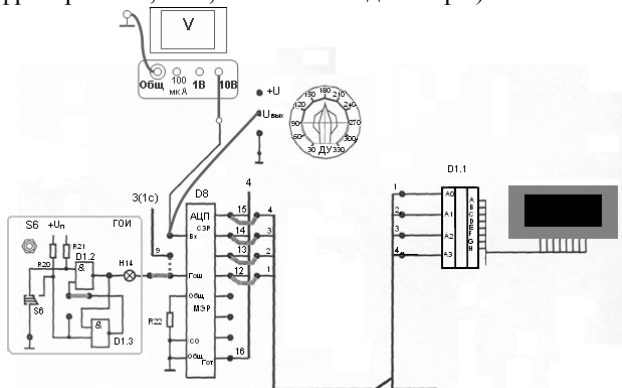


Рис. 4.6. Схема исследования АЦП

10. Нажимая и отпуская кнопку S6 ГОИ (генератора одиночных импульсов), подать управляющий сигнал на АЦП и проверить работоспособность схемы. При нажатии кнопки S6 на индикаторе появляется «0». При изменении положения ручки ДУ на индикаторе при нажатии кнопки появляются цифры 1...7.

11. Выключить тумблер «Сеть». Отсоединить ГОИ от входа «Гаш.» АЦП. На вход «Гаш.» подать импульсы «1с», для чего вход «Гаш.» соединить перемычкой с гнездом «9» (показано пунктиром).

12. Включить тумблеры «Сеть» и S10 «Разреш.».
13. Плавнo вращая ручку ДУ и используя вольтметр для измерения входного сигнала и индикатор для фиксирования выходного кода, заполнить табл. 4.2 соответствия: входной сигнал – выходной код.
14. Выключить тумблер «Сеть».

Таблица 4.2

Результаты измерений

Увых, В										
Показание счётчика	0	1	2	3	4	5	6	7	8	9

15. Включить в разрыв между D8 и D11 регистр D13 с фильтром G1, для чего снять 4 перемычки на выходе АЦП и поставить по 4 перемычки на входе и выходе D13.
16. Включить тумблер «Сеть».
17. Повторить измерения по п. 13, заполнить табл. 4.3.
18. Сравнить табл. 4.2 и 4.3.
19. Выключить тумблер «Сеть».

Таблица 4.3

Результаты измерений

Увых, В										
Показание счётчика	0	1	2	3	4	5	6	7	8	9

20. Доложить преподавателю о выполнении измерений.
21. Разобрать схему и сдать рабочее место преподавателю.
22. Построить графики зависимости $U_{\text{вых}} = f(\alpha)$.
23. Нарисовать временные диаграммы работы схемы.
24. Сделать выводы по работе.

Содержание отчета

Отчет должен содержать: название, цель работы, схему лабораторной установки (рис. 4.6), заполненные таблицы, выводы по работе и ответы на контрольные вопросы.

Контрольные вопросы

1. Перечислить методы построения АЦП.
2. Работа схемы временного преобразования АЦП.
3. Работа схемы АЦП последовательного счета.
4. Работа схемы АЦП последовательного приближения.
5. Работа схемы АЦП параллельного действия.

Лабораторная работа № 5 (М211 – Основы автоматизации)

Изучение реверсивного счетчика

Цель работы: изучение схемы включения реверсивного счетчика и проверка его работы в различных режимах.

Основные понятия

Подсчет числа импульсов является наиболее распространенной операцией в устройствах цифровой обработки информации. Повышенный интерес к таким устройствам объясняется их высокой точностью, возможностью применения регистрирующих приборов с непосредственным цифровым представлением результата, а также возможностью осуществления связи с ЭВМ.

В результате цифровой обработки информации измеряемый параметр (угол поворота, перемещение, скорость, частота, время, температура и т.д.) преобразуется в импульсы напряжения, число которых в соответствующем масштабе характеризует значение данного параметра. Эти импульсы подсчитываются счетчиками импульсов и выражаются в виде цифр.

Счетчик – устройство, преобразующее количество импульсов, поступающих на его вход, в цифровой код. Счетчики бывают чисто двоичные и счетчики с другими основаниями счета (чаще всего десятичные).

По целевому назначению счетчики подразделяют на простые и реверсивные. Простые счетчики, в свою очередь, подразделяют на суммирующие и вычитающие. Суммирующий счетчик предназначен для выполнения счета в прямом направлении, т.е. для сложения. С приходом счетного импульса на вход счетчика его показание увеличивается на единицу. Вычитающий счетчик служит для осуществления счета в обратном направлении, т.е. для вычитания. Каждый счетный импульс, поступающий на вход вычитающего счетчика, уменьшает его показание на единицу. Реверсивные счетчики предназначены для выполнения операции счета как в прямом, так и в обратном направлении, т.е. они могут работать в режиме сложения и вычитания.

Основными показателями счетчиков являются модуль счета (коэффициент счета K) и быстродействие. Быстродействие счетчика характеризуется максимальной частотой $f_{сч}$ следования счетных импульсов и связанным с ней временем $t_{уст}$ установки счетчика. Счетчики импульсов

выполняются на основе триггеров. Счет числа поступающих импульсов производится с использованием двоичной системы счисления.

Основным узлом двоичного счетчика (служащим также его разрядом) является триггер со счетным запуском, осуществляющий подсчет импульсов по модулю 2.

Многоразрядные двоичные суммирующие счетчики с непосредственной связью выполняются путем последовательного соединения счетных триггеров. Счетные импульсы подаются на счетный вход первого триггера. Счетные входы последующих триггеров связаны непосредственно с прямыми выходами предыдущих триггеров: вход второго триггера соединен с выходом первого триггера, вход третьего – с выходом второго и т.д.

Принцип действия двоичного счетчика с непосредственной связью рассмотрим на примере трехразрядного счетчика, показанного на рис. 5.1, а. Схема выполнена на Т-триггерах с внутренней задержкой. Работу схемы иллюстрируют временные диаграммы, приведенные на рис. 5.1, б.

Перед поступлением счетных импульсов все разряды счетчика устанавливаются в состояние "0" ($Q_1 = Q_2 = Q_3 = 0$) подачей импульса на вход "Установка нуля". При поступлении первого счетного импульса первый разряд подготавливается к переключению в противоположное состояние и после окончания действия входного импульса переходит в состояние $Q_1 = 1$. В счетчик записывается число 1. Уровень 1 с выхода Q_1 воздействует на счетный вход второго разряда, подготавливая его к переключению. По окончании второго счетного импульса первый разряд счетчика переходит в состояние "0", а второй разряд переключается в состояние "1". В счетчике записывается число 2 с кодом 010.

Подобным образом осуществляется работа схемы с приходом последующих импульсов. Первый разряд счетчика, как видно из рис. 5.1, б, переключается с приходом каждого входного импульса, второй разряд – каждого второго, а третий разряд срабатывает на каждый четвертый счетный импульс.

В процессе работы двоичного счетчика частота следования импульсов на выходе каждого последующего триггера уменьшается вдвое по сравнению с частотой его входных импульсов (см. рис. 5.1, б). Это свойство схемы используют для построения делителей частоты. При использовании схемы в качестве делителя частоты входной сигнал подают на счетный вход

первого триггера, а выходной снимают с последнего триггера. Выходная и входная частоты связаны соотношением $f_{\text{вых}} = f_{\text{вх}}/K_{\text{сч}}$.

Счетчики с $K_{\text{сч}} = 10$ называют десятичными или декадными. Они нашли широкое применение для регистрации числа импульсов с последующим визуальным отображением результата.

Для построения счетчика с $K_{\text{сч}} = 10$ необходимо иметь 4 - разрядный двоичный счетчик, число состояний которого следует уменьшить с 16 до 10. Счетная последовательность десятичного счетчика может быть представлена в двоично-кодированном десятичном коде (Q4 Q3 Q2 Q1 - 8 4 2 1), в котором каждая десятичная цифра кодируется 4 - разрядным числом. Счетная последовательность суммирующего десятичного счетчика в этом случае совпадает с двоичной последовательностью от 0000 до 1001, после чего следует 0, и последовательность повторяется.

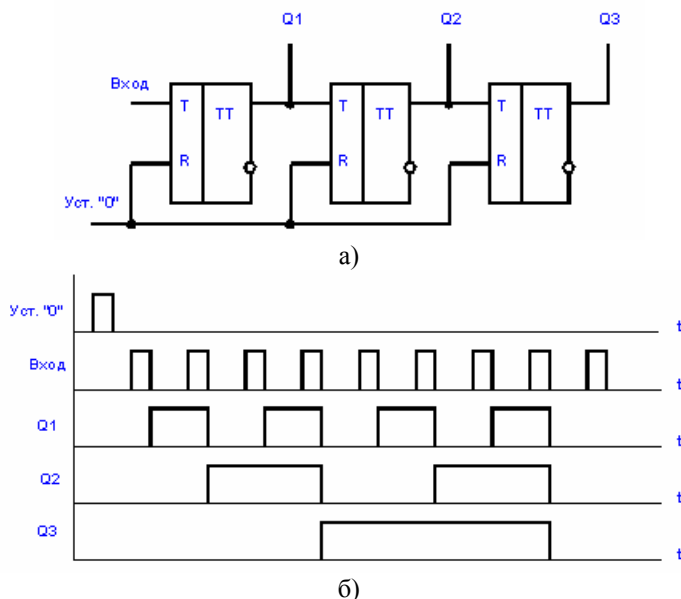


Рис. 5.1. Схема трехразрядного счетчика (а) и временные диаграммы (б) его работы

Последовательное соединение двух схем десятичного счета дает пересчет на 100, трех - на 1000 и т.д. Первая декада производит счет единиц входных импульсов от 0 до 9. Десятый импульс устанавливает разряды

первой декады в состояние "0", а формируемый на его выходе импульс записывает "1" во вторую декаду, что соответствует числу 10. Вторая декада считает десятки (от 10 до 90), третья - сотни (от 100 до 900) и т. д.

В работе используется двоично-десятичный четырехразрядный реверсивный счетчик K155IE6 (рис. 5.2).

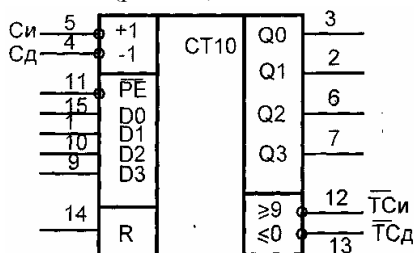


Рис. 5.2. Схема счетчика K155IE6

В счетчике заложена возможность прямого (в сторону увеличения кода) и обратного (в сторону уменьшения кода) счета входных импульсов, для чего входные импульсы подаются либо на вход «+1», либо на вход «-1» (такие счетчики называют реверсивными).

Счетчики имеют информационные входы D0...D3 и информационные выходы Q0...Q3.

Входы $C_u(+1)$ и $C_d(-1)$ – импульсные тактовые входы. Состояние счетчика меняется по положительным перепадам тактовых импульсов от низкого уровня к высокому.

Вход R – для сброса показаний счетчика.

Для упрощения построения счетчиков с числом разрядов больше четырех микросхемы имеют выходы переполнения (окончания счета) $\overline{T}C_{II} (\geq 9)$ и $\overline{T}C_{II} (\geq 0)$. От этих выходов берутся тактовые импульсы переноса для последующего счетчика. Входы D, C и выходы переполнения позволяют получить на счетчиках этого типа любые коэффициенты пересчета.

По входам разрешения параллельной загрузки \overline{PE} и \overline{E} запрещается действие тактовой последовательности и даются команды загрузки четырехразрядного кода в счетчик или его сброса.

Схема проверки работоспособности счетчика приведена на рис. 5.3.

При нажатии и отпускании кнопки S6 генератор одиночных импульсов ГОИ выдает импульс, который поступает на вход (+) или на вход (-)

счетчика. Происходит счет импульсов. С выхода счетчика число импульсов в двоичном коде поступает на вход дешифратора D11, который преобразует двоичный код числа импульсов в десятичный. Число поступивших импульсов высвечивается на индикаторе.

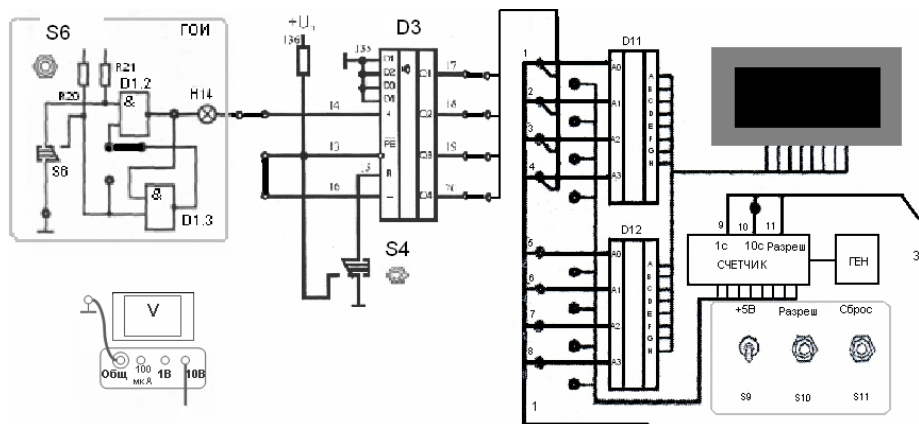


Рис. 5.3. Схема проверки работоспособности счетчика

Порядок выполнения работы

1. Убедиться, что все выключатели стенда выключены (находятся в нижнем положении).
2. Собрать схему рис. 5.3.
3. Вольтметр V подготовить к проведению измерений на пределе «10 В».
4. С разрешения преподавателя включить тумблеры «Сеть», S9.
5. При необходимости установить на цифровом индикаторе «0», для чего нажать кнопку S4.
6. Нажимая кнопку S6, устанавливать на индикаторе цифры 1...9. Вольтметром V измерять на гнездах 1, 2, 3, 4 (на входе D11) напряжение четырехразрядного двоичного кода числа импульсов, поданных с ГОИ на счетчик D3. Результаты измерений записать в табл. 5.1.

Примечание. Для точного измерения U^0 необходимо использовать предел измерения «1 В».

7. Пересоединить ГОИ со входа «+» на вход «-» счетчика D3, а вход \overline{PE} соединить перемычкой со входом «+».

8. Нажимая кнопку S6, убедиться, что счетчик считает в сторону уменьшения.

9. Нажимая кнопку S6, убедиться, что состояние счетчика меняется по положительному перепаду тактовых импульсов от низкого уровня к высокому (в момент отпускания кнопки S6).

10. Нажимая кнопку S4, убедиться, что счетчик устанавливается в нулевое состояние.

11. Выключить тумблеры S9, «Сеть».

12. Доложить преподавателю о выполнении работы.

13. Разобрать схему и сдать рабочее место преподавателю.

14. Сделать выводы по работе.

Таблица 5.1

Результаты измерений

		Показания цифрового индикатора									
Выходы счетчика		0	1	2	3	4	5	6	7	8	9
4	U, В										
3	U, В										
2	U, В										
1	U, В										
Цифровой код											

Содержание отчета

Отчет должен содержать: название, цель работы, схему (рис.5.3), таблицу с результатами измерений и выводы по работе.

Контрольные вопросы

1. Назначение счетчиков импульсов и их классификация по целевому назначению.

2. Принцип действия двоичного трехразрядного счетчика.

3. Принцип построения десятичного счетчика.

4. Состав двоично-десятичного четырехразрядного реверсивного счетчика К155ИЕ6.

Библиографический список

1. *Водовозов, А.М.* Элементы систем автоматики: учеб. пособие / А.М. Водовозов. – М.: Изд. центр «Академия», 2006. – 224 с.
2. *Кочетов, В.С.* Автоматизация производственных процессов в промышленности строительных процессов: учебник / В.С. Кочетов, В.И. Кубанцев, А.А. Ларченко и др. – Изд. 3-е. – М.: Стройздат, 1986. – 392 с.
3. *Браммер, Ю.А.* Цифровые устройства: учеб. пособие / Ю.А. Браммер, И.Н. Пашук – М.: Высшая школа, 2004. – 229 с.
4. *Новиков, Ю.В.* Введение в цифровую схемотехнику: учеб пособие / Ю.В. Новиков. – М.: Изд. Бином Лаборатория знаний «Интуит», 2009. – 343 с.
5. *Бушуев, С.Д.* Автоматика и автоматизация производственных процессов: учебник для вузов / С.Д. Бушуев, В.С. Михайлов. – М.: Высшая школа, 1990. – 256 с.
6. *Келим, Ю.М.* Типовые элементы систем автоматического управления: учеб. пособие. – М.: Изд. «Форум – Инфрам», 2002. – 384 с.
7. *Шандров, Б.В.* Технические средства автоматизации: учеб. для студентов высших учебных заведений / Б.В. Шандров, А.Д. Чудаков. – М.: Изд. Центр «Академия», 2007. – 368 с.

СОДЕРЖАНИЕ

Лабораторная работа № 1. Изучение свойств основных логических элементов.....	3
Лабораторная работа № 2. Изучение схем сравнения двоичных чисел.....	11
Лабораторная работа № 3. Изучение особенностей работы шифраторов, дешифраторов и семисегментных индикаторов.....	18
Лабораторная работа № 4. Аналого-цифровое преобразование.....	29
Лабораторная работа № 5. Изучение реверсивного счетчика.....	36
Библиографический список.....	42

Учебное издание

Семернин Андрей Николаевич
Сибирцева Наталья Борисовна
Прокопишин Дмитрий Игоревич

Элементы систем автоматики

Методические указания к выполнению лабораторных работ для
студентов направления бакалавриата 13.03.02 «Электроэнергетика и
электротехника» профиля подготовки «Электропривод и автоматика»

Подписано в печать __. __. __. Формат 60х84/16. Усл. печ. л. __. Уч.-изд. л. __.
Тираж __ экз. Заказ ____. Цена ____.

Отпечатано в Белгородском государственном технологическом университете
им. В. Г. Шухова
308012, г. Белгород, ул. Костюкова, 46