

本节内容

中央处理器

数据通路

专用通路结构

王道考研/CSKAOYAN.COM

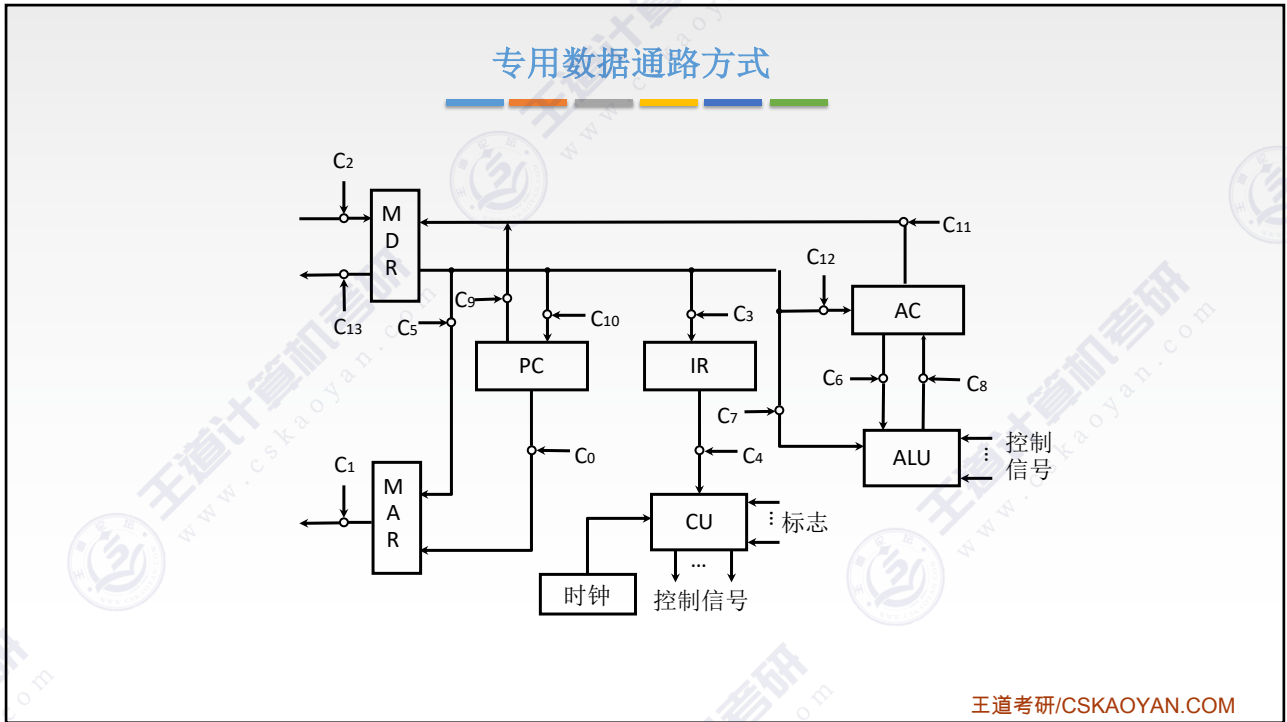
1

上节回顾

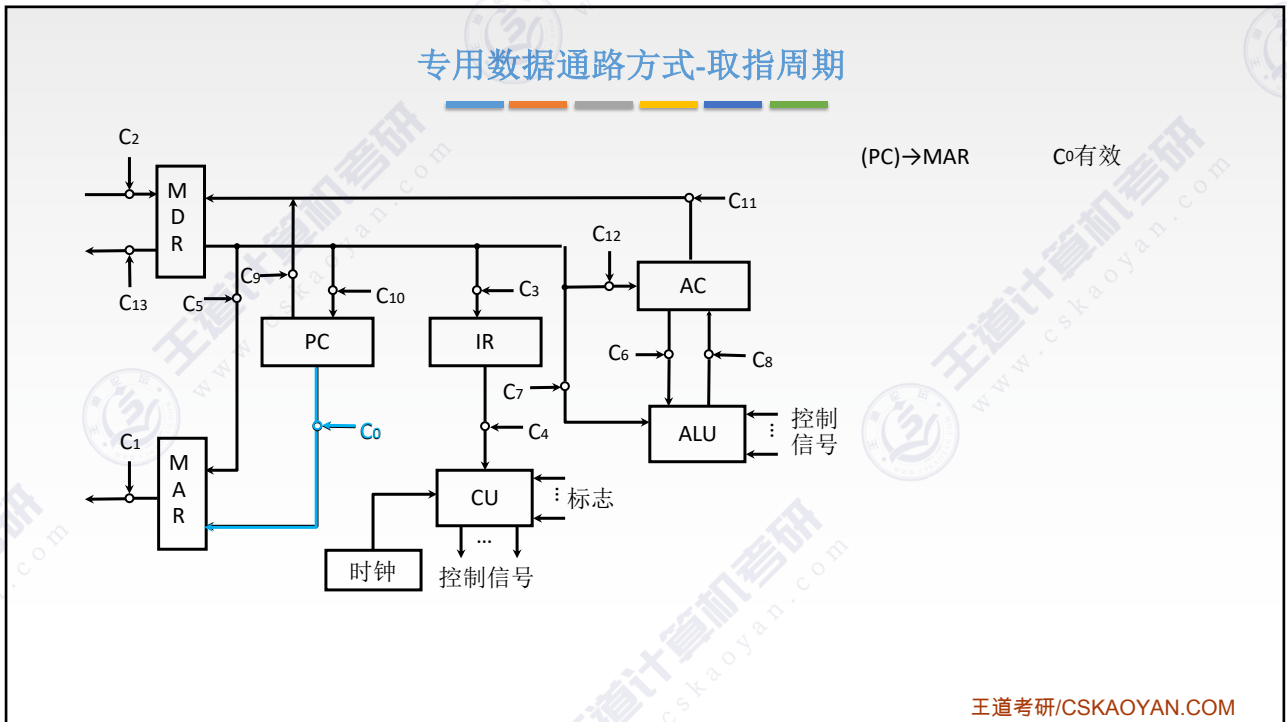


王道考研/CSKAOYAN.COM

2

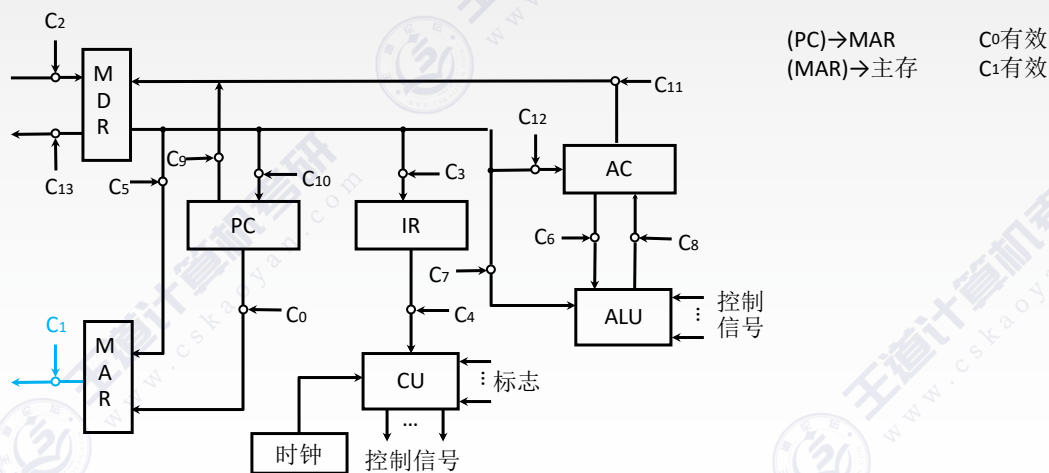


3



4

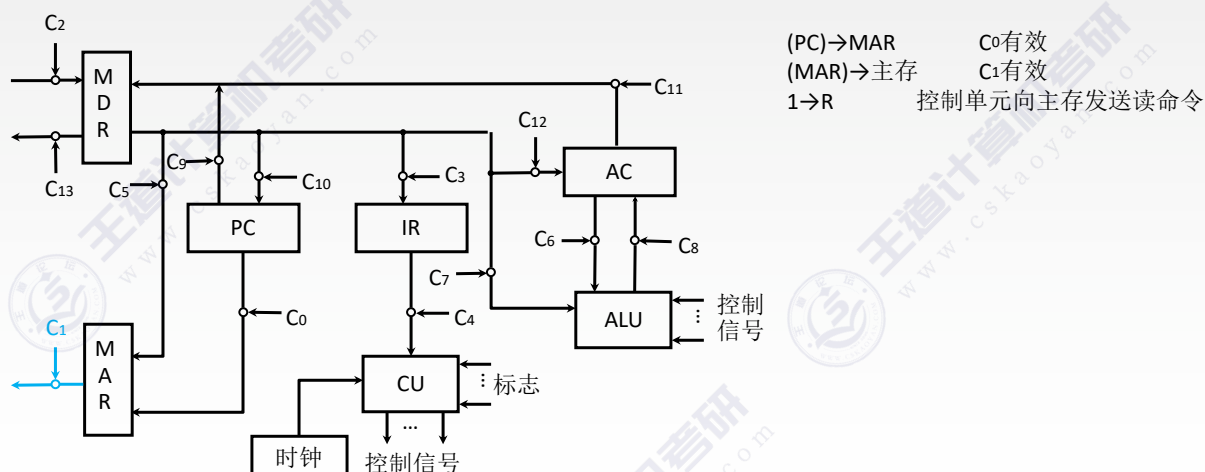
专用数据通路方式-取指周期



王道考研/CSKAOYAN.COM

5

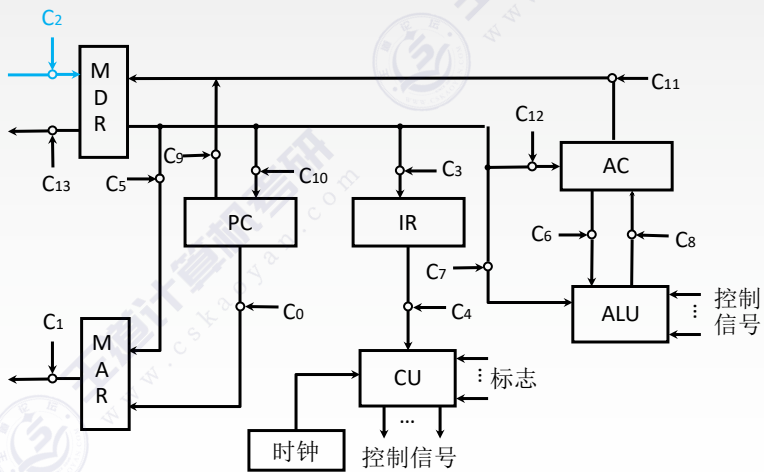
专用数据通路方式-取指周期



王道考研/CSKAOYAN.COM

6

专用数据通路方式-取指周期

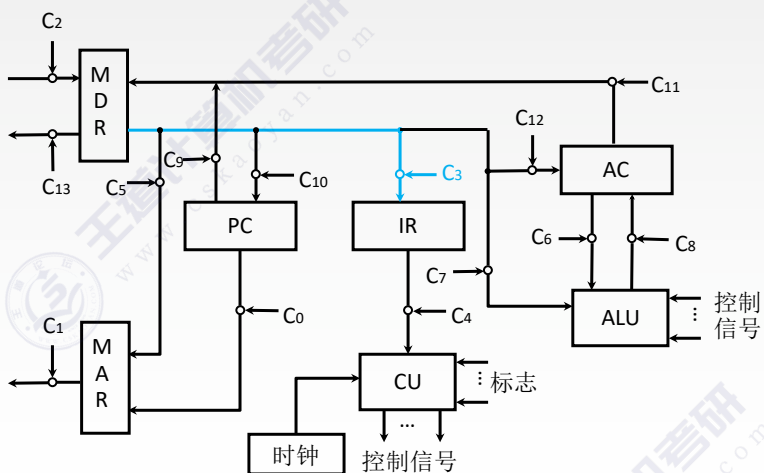


(PC)→MAR C0有效
 (MAR)→主存 C1有效
 1→R 控制单元向主存发送读命令
 M(MAR)→MDR C2有效

王道考研/CSKAOYAN.COM

7

专用数据通路方式-取指周期

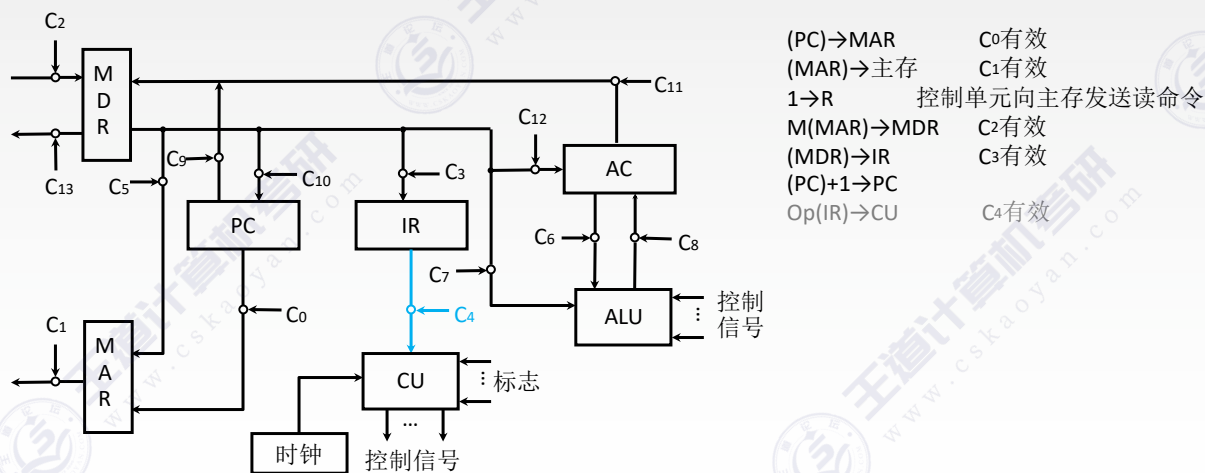


(PC)→MAR C0有效
 (MAR)→主存 C1有效
 1→R 控制单元向主存发送读命令
 M(MAR)→MDR C2有效
 (MDR)→IR C3有效
 (PC)+1→PC

王道考研/CSKAOYAN.COM

8

专用数据通路方式-取指周期



王道考研/CSKAOYAN.COM

9

专用数据通路方式-例题

下图是一个简化了的CPU与主存连接结构示意图（图中省略了所有的多路选择器）。其中有一个累加寄存器（ACC）、一个状态数据寄存器和其他4个寄存器：主存地址寄存器（MAR）、主存数据寄存器（MDR）、程序寄存器（PC）和指令寄存器（IR），各部件及其之间的连线表示数据通路，箭头表示信息传递方向。

要求：

- 请写出图中a、b、c、d 4个寄存器的名称。
- 简述图中取指令的数据通路。
- 简述数据在运算器和主存之间进行存/取访问。
- 简述完成指令LDA X的数据通路（X为主存地址）。
- 简述完成指令ADD Y的数据通路（Y为主存地址）。
- 简述完成指令STA Z的数据通路（Z为主存地址）。

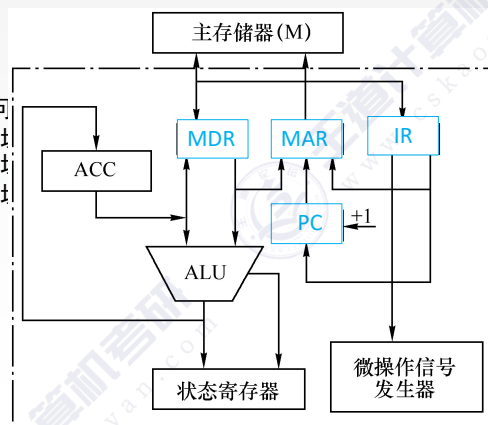
(1)

d能自动“+1”，是PC

PC内容是地址，送MAR，故c是MAR

b与微操作信号发生器相连，是IR

与主存相连的寄存器是MAR和MDR，c是MAR，则a是MDR



王道考研/CSKAOYAN.COM

10

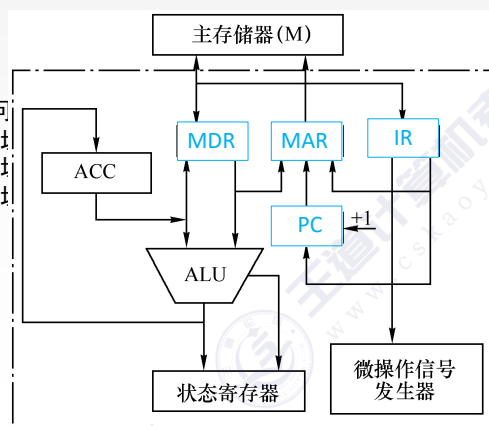
专用数据通路方式-例题

下图是一个简化了的CPU与主存连接结构示意图（图中省略了所有的多路选择器）。其中有一个累加寄存器（ACC）、一个状态数据寄存器和其他4个寄存器：主存地址寄存器（MAR）、主存数据寄存器（MDR）、程序寄存器（PC）和指令寄存器（IR），各部件及其之间的连线表示数据通路，箭头表示信息传递方向。

要求：

- (1) 请写出图中a、b、c、d 4个寄存器的名称。
- (2) 简述图中取指令的数据通路。
- (3) 简述数据在运算器和主存之间进行存/取访问。
- (4) 简述完成指令LDA X的数据通路（X为主存地址）。
- (5) 简述完成指令ADD Y的数据通路（Y为主存地址）。
- (6) 简述完成指令STA Z的数据通路（Z为主存地址）。

(2)
 (PC) → MAR
 M(MAR) → MDR
 (MDR) → IR



王道考研/CSKAOYAN.COM

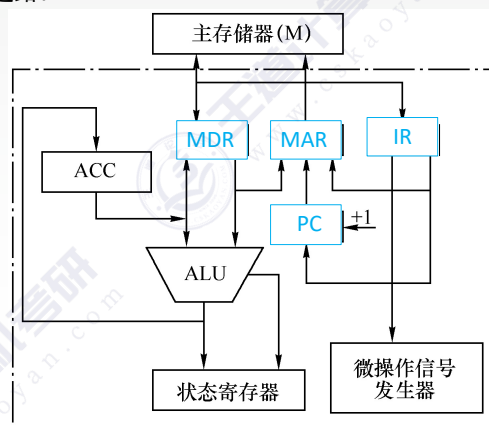
11

专用数据通路方式-例题

下图是一个简化了的CPU与主存连接结构示意图（图中省略了所有的多路选择器）。其中有一个累加寄存器（ACC）、一个状态数据寄存器和其他4个寄存器：主存地址寄存器（MAR）、主存数据寄存器（MDR）、程序寄存器（PC）和指令寄存器（IR），各部件及其之间的连线表示数据通路，箭头表示信息传递方向。

- (3) 简述数据在运算器和主存之间进行存/取访问的数据通路。

存/取的数据放到ACC中
 设数据地址已放入MAR
 取：
 M(MAR) → MDR
 (MDR) → ALU → ACC
 存：
 (ACC) → MDR
 (MDR) → M(MAR)



王道考研/CSKAOYAN.COM

12

专用数据通路方式-例题

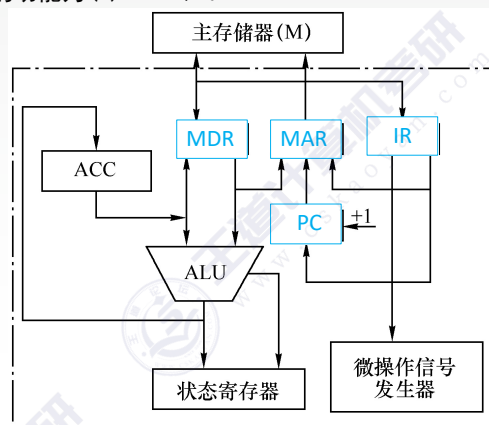
下图是一个简化了的CPU与主存连接结构示意图（图中省略了所有的多路选择器）。其中有一个累加寄存器（ACC）、一个状态数据寄存器和其他4个寄存器：主存地址寄存器（MAR）、主存数据寄存器（MDR）、程序寄存器（PC）和指令寄存器（IR），各部件及其之间的连线表示数据通路，箭头表示信息传递方向。

（4）简述完成指令LDA X的数据通路（X为主存地址，LDA的功能为 $(X) \rightarrow ACC$ ）。

$X \rightarrow MAR$

$M(MAR) \rightarrow MDR$

$(MDR) \rightarrow ALU \rightarrow ACC$



王道考研/CSKAOYAN.COM

13

专用数据通路方式-例题

下图是一个简化了的CPU与主存连接结构示意图（图中省略了所有的多路选择器）。其中有一个累加寄存器（ACC）、一个状态数据寄存器和其他4个寄存器：主存地址寄存器（MAR）、主存数据寄存器（MDR）、程序寄存器（PC）和指令寄存器（IR），各部件及其之间的连线表示数据通路，箭头表示信息传递方向。

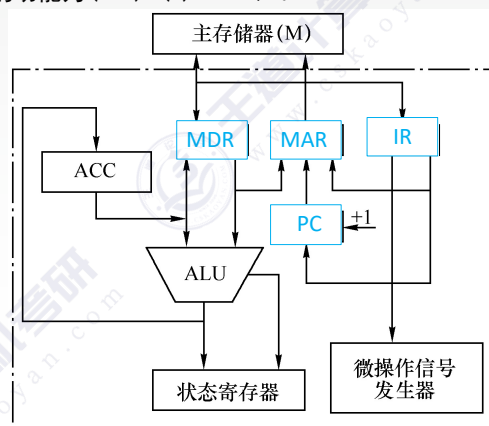
（5）简述完成指令ADD Y的数据通路（Y为主存地址，ADD的功能为 $(ACC) + (Y) \rightarrow ACC$ ）。

$Y \rightarrow MAR$

$M(MAR) \rightarrow MDR$

$(MDR) \rightarrow ALU, (ACC) \rightarrow ALU$

$ALU \rightarrow ACC$



王道考研/CSKAOYAN.COM

14

专用数据通路方式-例题

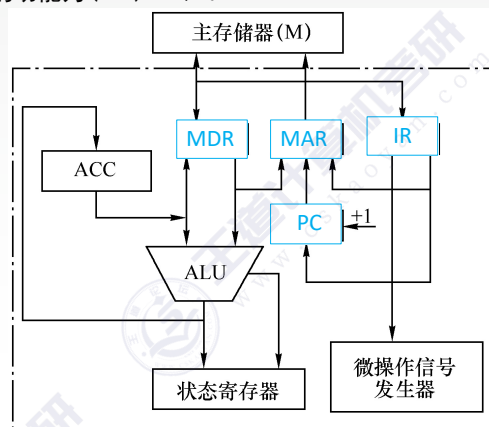
下图是一个简化了的CPU与主存连接结构示意图（图中省略了所有的多路选择器）。其中有一个累加寄存器（ACC）、一个状态数据寄存器和其他4个寄存器：主存地址寄存器（MAR）、主存数据寄存器（MDR）、程序寄存器（PC）和指令寄存器（IR），各部件及其之间的连线表示数据通路，箭头表示信息传递方向。

(6) 简述完成指令STA Z的数据通路（Z为主存地址，STA的功能为 $(ACC) \rightarrow Z$ ）。

$Z \rightarrow MAR$

$(ACC) \rightarrow MDR$

$(MDR) \rightarrow M(MAR)$



王道考研/CSKAOYAN.COM

15

本节回顾



涉及的主要操作类型：
寄存器之间的数据传送；
主存与CPU之间的数据传送；
使用ALU进行算术逻辑运算。

基本思路：
利用题目提供的数据通路进行数据传送；
由CU发出的控制信号实现通路的建立。

王道考研/CSKAOYAN.COM


16


你还可以在这里找到我们


快速获取第一手计算机考研信息&资料




购买2024考研全程班/领学班/定向班
可扫码加微信咨询


 微博: @王道计算机考研教育

 B站: @王道计算机教育

 小红书: @王道计算机考研

 知乎: @王道计算机考研

 抖音: @王道计算机考研

 淘宝: @王道论坛书店