

Processeu NONO 1et 2

Cédric BOIS Benjamin SIENTZOFF

9 décembre 2014

Table des matières

1	Réalisation	3
1.1	Opcode des instructions	3
2	Les différents circuits	3
2.1	L' unité arithmétique et logique	3
2.2	Le contrôleur de saut	3
2.3	Décodeur d'instructions	3
2.4	Sélection des registres	3
2.5	Le banc de registres	3
3	Utilisation Nono-1	6

Introduction

le paragraphe d'intro

1 Réalisation

1.1 Opcode des instructions

titre xflmxclmfdglmdf

Instruction	Format	Opcode	paramètres	?
add r_d, r_s, r_t	F ₁	1000		
sub r_d, r_s, r_t	F ₁	1001		
or r_d, r_s, r_t	F ₁	1010		
and r_d, r_s, r_t	F ₁	1011		
not r_d, r_s	F ₁	1100		
shl r_d, r_s, r_t	F ₁	1101		
shr r_d, r_s, r_t	F ₁	1110		
li r_d, val	F ₂	1111		
halt	F ₁	0000		
b <i>offset</i>	F ₃	0001		
beq $r_s, r_t, offset$	F ₃	0010		
bne $r_s, r_t, offset$	F ₃	0011		
bge $r_s, r_t, offset$	F ₃	0100		
ble $r_s, r_t, offset$	F ₃	0101		
bgt $r_s, r_t, offset$	F ₃	0110		
blt $r_s, r_t, offset$	F ₃	0111		

2 Les différents circuits

2.1 L'unité arithmétique et logique

intro, explications

2.2 Le contrôleur de saut

intro, explications

2.3 Décodeur d'instructions

intro, explications

2.4 Sélection des registres

intro, explications

2.5 Le banc de registres

intro, explications

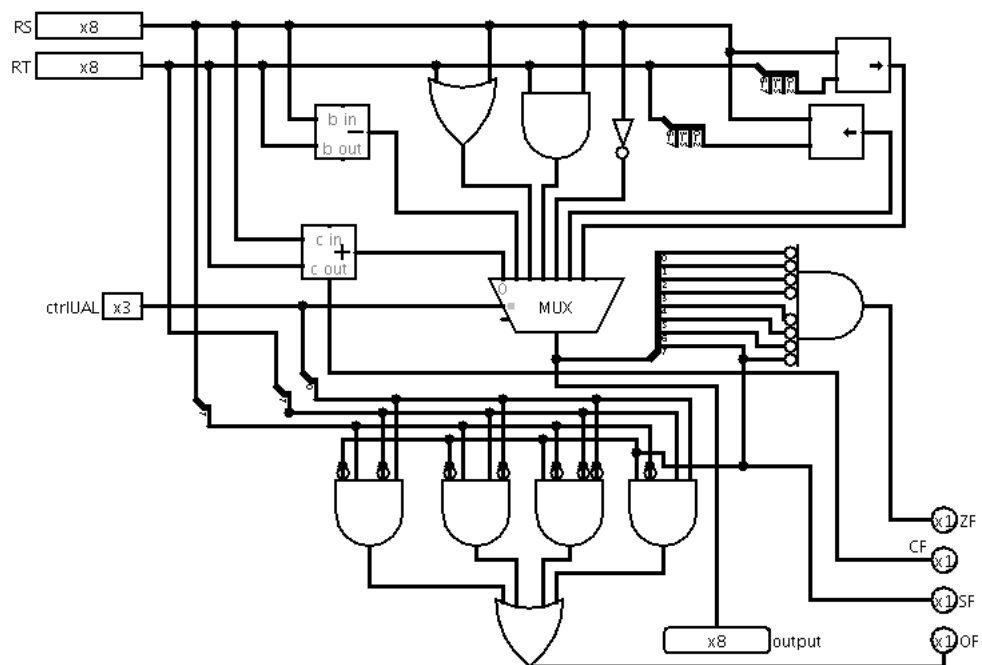


FIGURE 1 – Schéma électronique de l'Unité Arithmétique et Logique

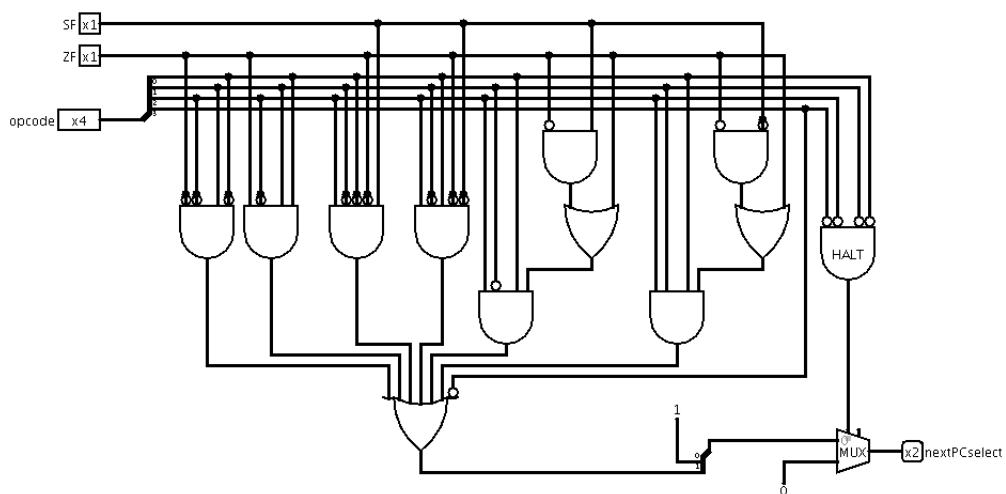


FIGURE 2 – Schéma électronique pour le contrôleur de sauts

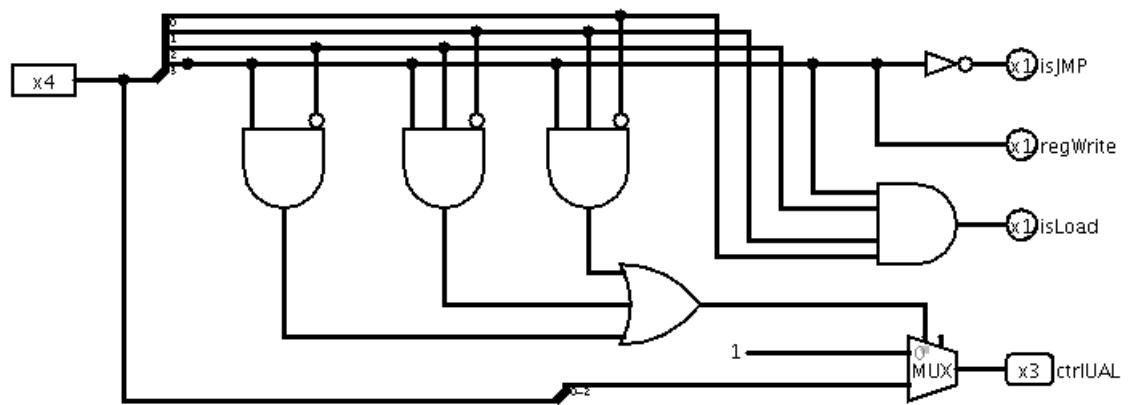


FIGURE 3 – Schéma électronique pour le décodeur d'instructions

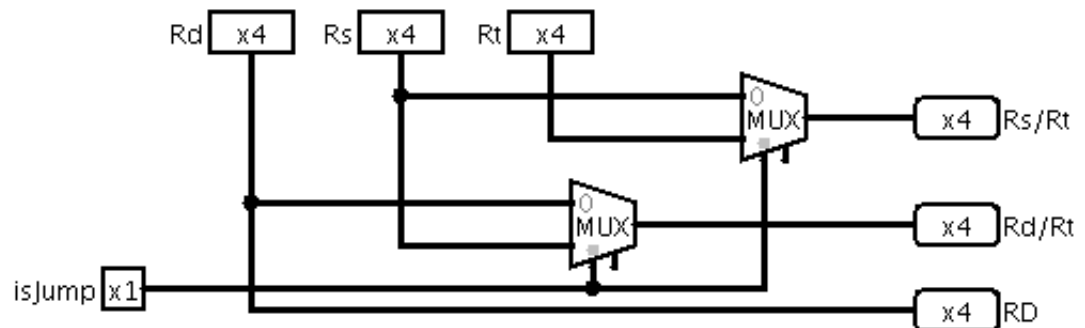


FIGURE 4 – Schéma électronique pour la sélection de registres

FIGURE 5 – Schéma électronique pour le banc de registres

3 Utilisation Nono-1

Conclusion

je conclu