

# **MYD-CZU3EG**

## 开发板产品 用户手册

版本 V1.0

## 版本记录

版本号	说明	时间
V1.0	初始版本	2019/05/08

# 目 录

目 录 .....	3
第 1 章 产品概述 .....	1
1.1 产品简介 .....	1
1.2 产品预览 .....	1
第 2 章 硬件资源介绍 .....	2
2.1 核心板硬件资源 .....	2
2.2 底板硬件资源 .....	3
第 3 章 核心板电路及底板设计说明 .....	5
3.1 电源 .....	5
3.2 引导模式和 JTAG 模式选择 .....	6
3.3 DDR .....	6
3.4 存储 .....	6
3.4.1 SPI Flash .....	6
3.4.2 eMMC .....	8
3.5 以太网 .....	9
3.6 USB .....	10
3.7 多路可编程时钟发生器 .....	11
3.8 外部看门狗与复位 .....	12
第 4 章 硬件接口 .....	14
4.1 板上接口说明 .....	14
4.2 PS 单元接口 .....	15
4.2.1 以太网 .....	15
4.2.2 USB-C .....	15
4.2.3 DisplayPort .....	16
4.2.4 SATA .....	16
4.2.5 PCI-E .....	16
4.2.6 CAN .....	16
4.2.7 串口 .....	16

4.2.8 按键 .....	16
4.2.9 JTAG .....	16
4.2.10 TF 卡 .....	16
4.2.11 实时时钟 .....	17
4.3 PL 单元接口 .....	17
4.3.1 FMC .....	17
4.3.2 Pmod .....	17
4.3.3 Arduino .....	17
4.3.4 LCD/HDMI .....	18
4.3.5 I2C .....	18
4.3.6 SFP+ .....	19
4.4 BTB 连接器 .....	19
第 5 章 机械参数 .....	20
附录一 售后服务与技术支持 .....	21

# 第 1 章 产品概述

## 1.1 产品简介

MYD-CZU3EG 开发板由 MYC-CZU3EG 核心板加 MYB-CZU3EG 底板组成。核心板采用了 Xilinx 最新的基于 16nm 工艺的 Zynq UltraScale+ All Programmable SoC 平台，集成了四核 Cortex™-A53 处理器，双核 Cortex™-R5 实时处理单元以及 Mali-400 MP2 图形处理单元及 16nm FinFET+ 可编程逻辑相结合的异构处理系统，具有高性能，低功耗，高扩展等特性，能在工业设计中满足各种需要。底板搭载串口，网口，HDMI，DP，SATA，PCIE，USB3.0 typeC，LCD，PMOD，Aurduino，FMC-LPC，TF 卡接口，SFP+，ADC，CAN 等多种接口，方便评估或集成。开发板采用 Linux，提供包括用户手册，PDF 底板原理图，外扩接口驱动，BSP 源码包，开发工具等，为开发者提供了完善的软件开发环境，帮助降低产品开发周期，实现产品快速上市。

## 1.2 产品预览

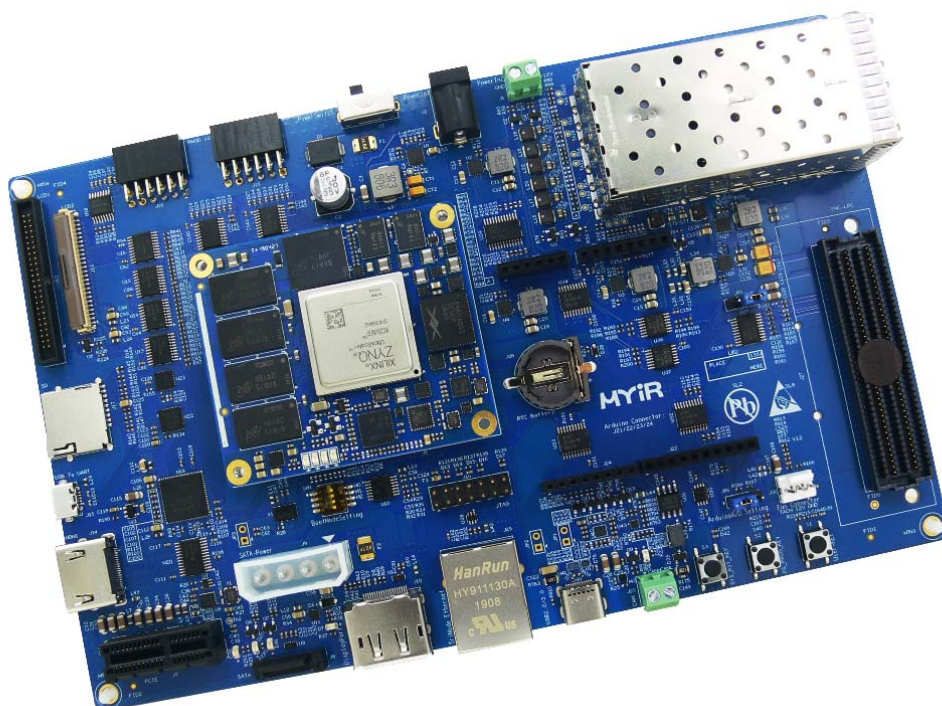


Figure 1-2

## 第 2 章 硬件资源介绍

### 2.1 核心板硬件资源

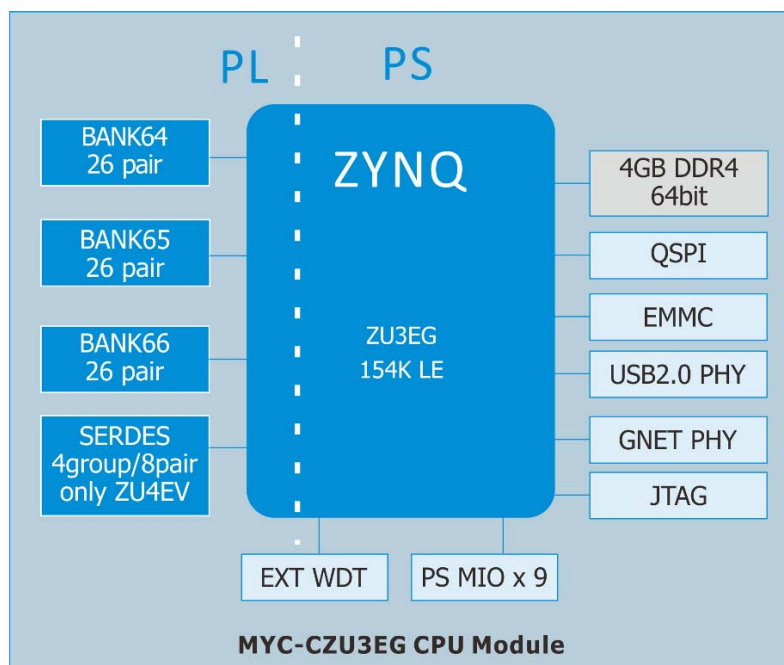


Figure 2-1

- ◆ 4GB DDR4 SDRAM
- ◆ 4GB eMMC
- ◆ 两个 Qual SPI-Flash 64MB，共 128MB
- ◆ 10/100/1000M 千兆以太网接口
- ◆ 集成 USB2.0 PHY
- ◆ 外置看门狗电路
- ◆ 4 个状态指示 LED

## 2.2 底板硬件资源

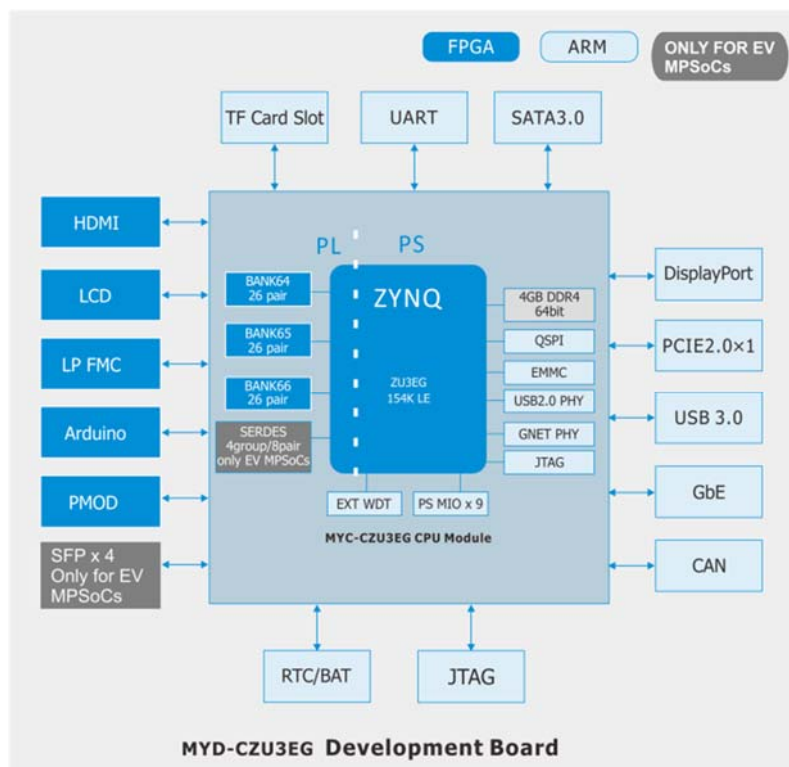


Figure 2-2

### ➤ PS 单元

- 1 路千兆以太网
- 1 路 USB3.0 typeC 接口
- 1 路 DisplayPort 接口
- 1 路 PCIE2.1 x1 接口
- 1 路 SATA3.1 接口
- 1 路 CAN 接口
- 1 路 RS232 串口
- 1 路 TF 卡接口
- 1 路 I2C 接口
- 1 个复位按键，2 个用户按键，
- 1 路 JTAG
- 内置实时时钟

➤ PL 单元

- XADC 接口
- 1 路 Xilinx 标准 LPFMC 接口
- 1 路 HDMI 接口，RGB 24bit，不支持音频
- 1 路 LCD DIP/LPC 接口，RGB 24bit，与 HDMI 复用显示信号
- 电阻式电容式触摸屏接口，集成在 LCD 触摸屏接口
- 2 路 PMoD
- 5 个电源指示灯
- 4 路 SFP+模块接口
- 1 路 Arduino 接口



## 第 3 章 核心板电路及底板设计说明

### 3.1 电源

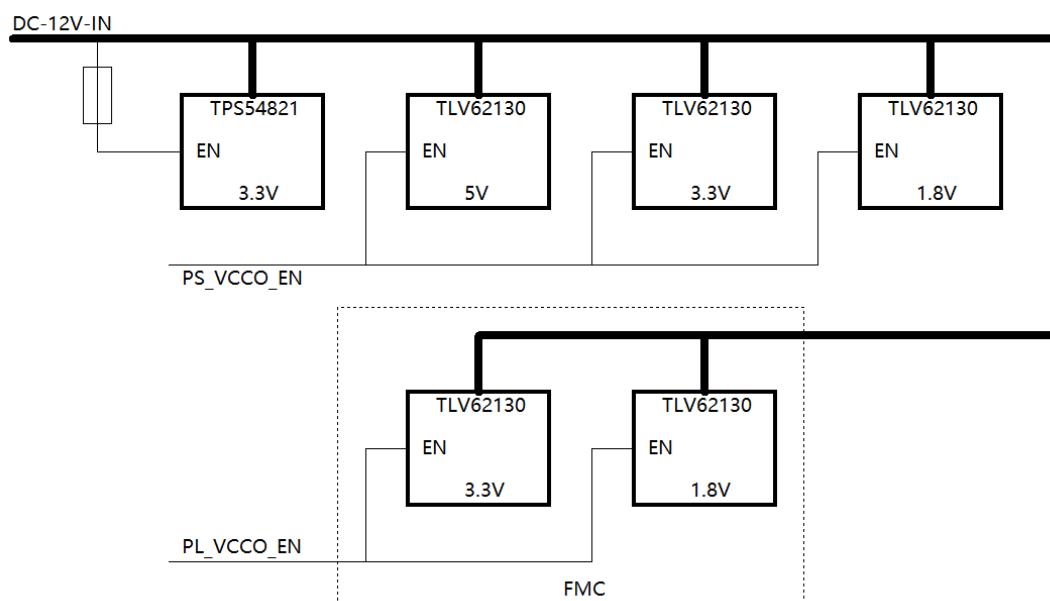
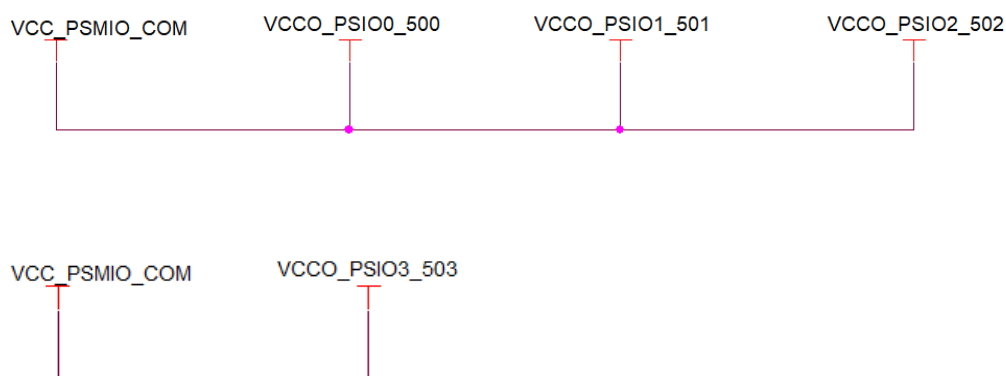


Figure 3-1

上图为开发板底板电源框图，待 12V 电源打开后，Main 电源会自动上电给核心板提供 3.3V 电源，后核心板自动完成上电，再通过 PS\_VCCO\_EN 和 PL\_VCCO\_EN 打开底板上的相关电源。



各 BANK 电压:

BANK0: 3.3V

BANK64: 由底板供电, 配套的底板供电为 1.8V

BANK65: 由底板供电, 配套的底板供电为 1.8V

BANK66: 由底板供电, 配套的底板供电为 1.8V

BANK500: 1.8V

BANK501: 1.8V

BANK502: 1.8V

BANK503: 1.8V

## 3.2 引导模式和 JTAG 模式选择

开发板提供四种启动方式供选择, 分别是 JTAG, SD1, eMMC 和 Quad-SPI 启动, 可通过管脚的上拉电阻进行设置。

Name	PS_MODE0	PS_MODE1	PS_MODE2	PSMODE3
<b>SW1</b>	<b>M0</b>	<b>M1</b>	<b>M2</b>	<b>/</b>
<b>JTAG</b>	ON	ON	ON	/
<b>QSPI32</b>	ON	OFF	ON	/
<b>SD1</b>	OFF	ON	OFF	/
<b>eMMC18</b>	ON	OFF	OFF	/

Table 3-2

注: ON=0, OFF=1。

## 3.3 DDR

开发板采用四片 Micron 公司的 (MT40A512M16HA-083E IT:A) DDR4 内存芯片, 64 位接口, 共计 4 GB 容量。DDR4 存储器连接到 SoC 的 PS DDR 控制器的物理端口上, IO 电压为 1.2V, 支持的最高速度达 2400MT/s。

## 3.4 存储

### 3.4.1 SPI Flash

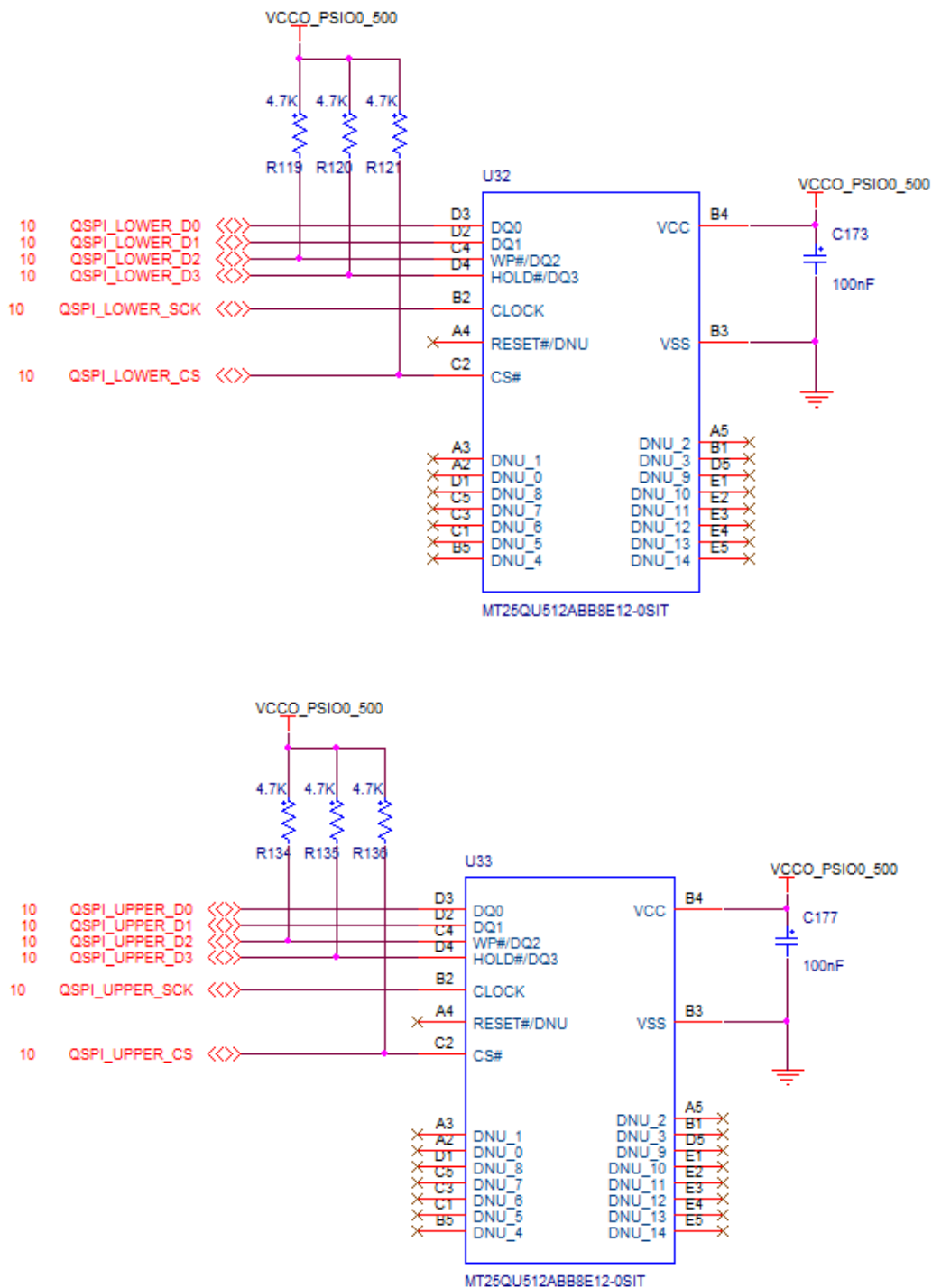


Figure 3-4-1

开发板带有 2 片 Quad-SPI Flash(MT25QU512ABB8E12-0SIT), 连接到 CPU 的 QSP  
IO 接口—BANK500 的 PS\_MIO0~PSMIO5, 以及 PS\_MIO7~PSMIO12 引脚:

U32	
PS_MIO0	QSPI_LOWER_SCK
PS_MIO1	QSPI_LOWER_D1

PS_MIO2	QSPI_LOWER_D2
PS_MIO3	QSPI_LOWER_D3
PS_MIO4	QSPI_LOWER_D0
PS_MIO5	QSPI_LOWER_CS
U33	
PS_MIO7	QSPI_UPPER_CS
PS_MIO8	QSPI_UPPER_D0
PS_MIO9	QSPI_UPPER_D1
PS_MIO10	QSPI_UPPER_D2
PS_MIO11	QSPI_UPPER_D3
PS_MIO12	QSPI_UPPER_SCK

Table 3-4-1

可以用于引导 SoC，初始化 PS 并配置 PL 单元。

### 3.4.2 eMMC

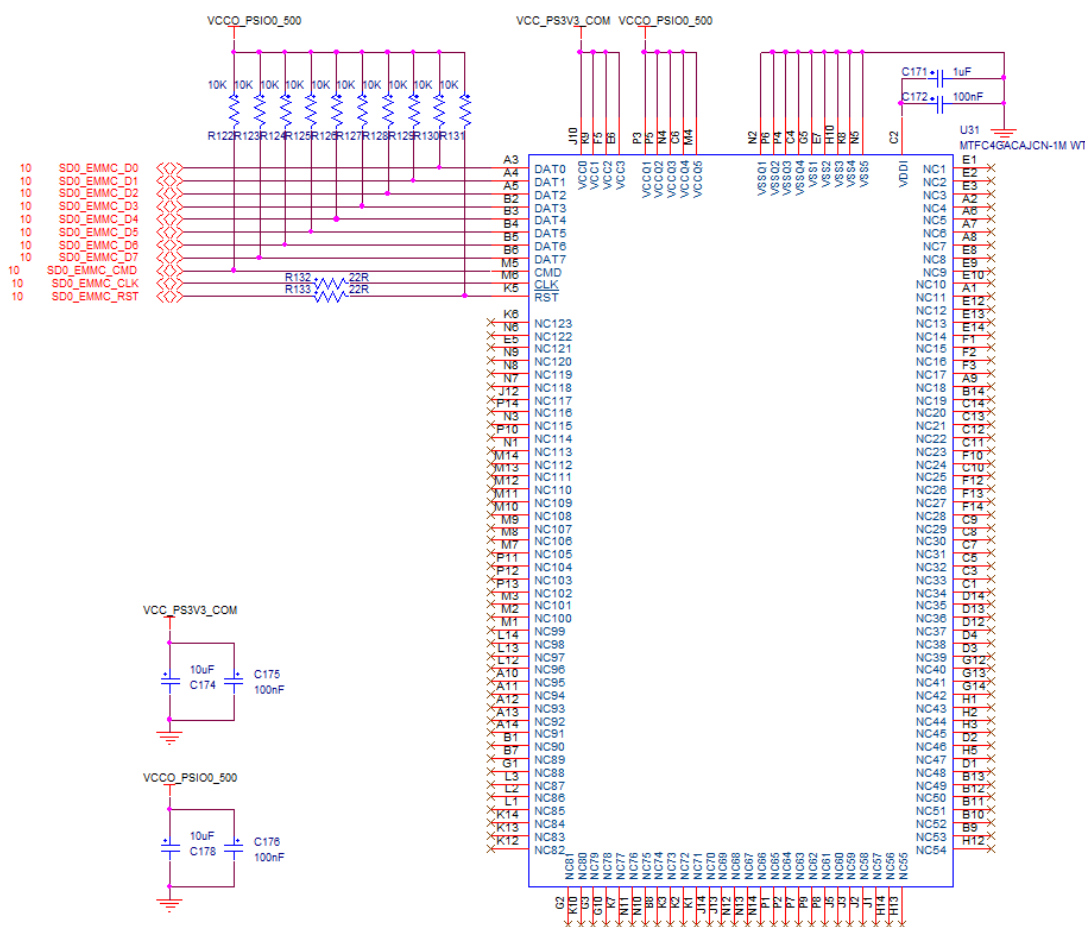


Figure 3-4-2

板载镁光 4GB eMMC -- MTFC4GACAJCN-1M WT, 8 位接口, 连接到了 CPU 的 S  
DIO1-- BANK500 的 PS\_MIO13~的 PS\_MIO23 引脚:

U31	
PS_MIO13	SD0_EMMC_D0
PS_MIO14	SD0_EMMC_D1
PS_MIO15	SD0_EMMC_D2
PS_MIO16	SD0_EMMC_D3
PS_MIO17	SD0_EMMC_D4
PS_MIO18	SD0_EMMC_D5
PS_MIO19	SD0_EMMC_D6
PS_MIO20	SD0_EMMC_D7
PS_MIO21	SD0_EMMC_CMD
PS_MIO22	SD0_EMMC_CLK
PS_MIO23	SD0_EMMC_RST

Table 3-4-2

### 3.5 以太网

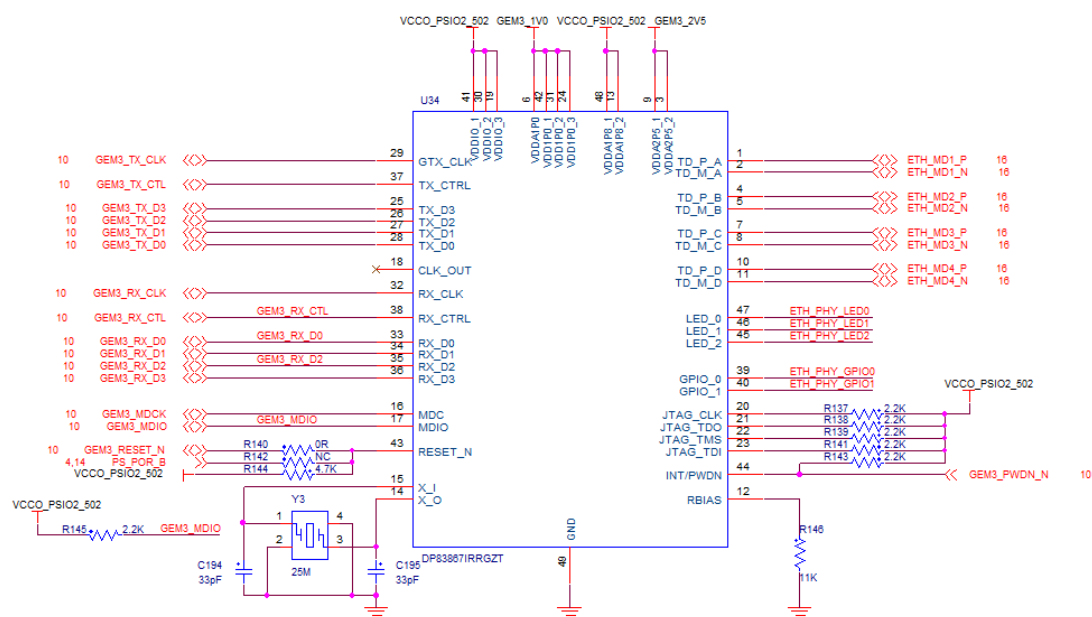


Figure 3-5

Zynq UltraScale+的 PS 单元包含一路千兆以太网 MAC 硬件控制器, 外部需接有以太网物理层传输芯片, 开发板采用 DP83867IRRGZT 作为 PHY, 利用 PS 端 RGMII 接口接出一路千兆以太网口。其中 PHY 的 IIC 地址为 0x5。

DP83867IRRGZT 接到了 CPU 的 ETH0—BANK501 的 PS\_MIO64 ~ PS\_MIO77 引脚。

U34	
PS_MIO64	GEM3_TX_CLK
PS_MIO65	GEM3_TX_D0
PS_MIO66	GEM3_TX_D1
PS_MIO67	GEM3_TX_D2
PS_MIO68	GEM3_TX_D3
PS_MIO69	GEM3_TX_CTL
PS_MIO70	GEM3_RX_CLK
PS_MIO71	GEM3_RX_D0
PS_MIO72	GEM3_RX_D1
PS_MIO73	GEM3_RX_D2
PS_MIO74	GEM3_RX_D3
PS_MIO75	GEM3_RX_CTL
PS_MIO76	GEM3_MDCK
PS_MIO77	GEM3_MDIO
PS_MIO39	GEM3_PWDN_N
PS_MIO40	GEM3_RESET_N

Table 3-5

### 3.6 USB

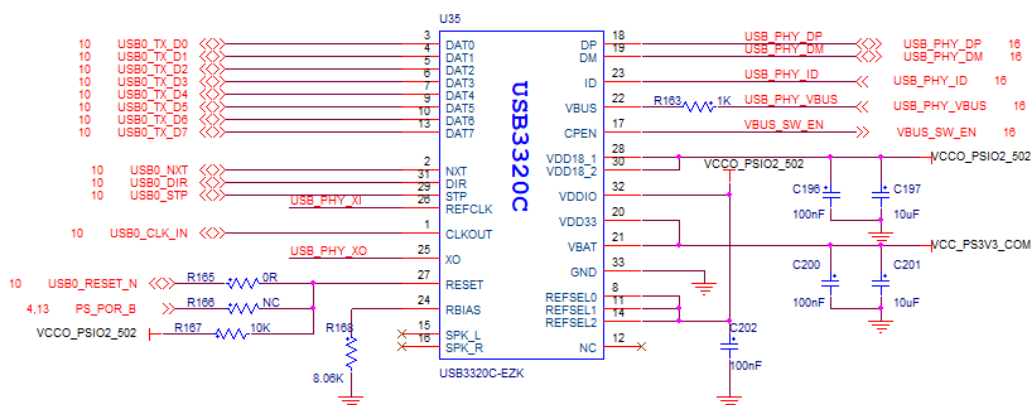


Figure 3-6

SoC 通过 PS 端的 USB 控制器与一片 SMSC 公司的 USB PHY 芯片 USB3320C 连接构成一个带有 OTG 功能的 USB 2.0 端口。既可以作为 USB Host 又可以作为 USB device，作为 USB Host 时可以连接 U 盘、鼠标等 USB 设备，作为 USB device 时，可以连接其他

主机，这时开发板充当 USB 网卡或者 U 盘的角色。

USB3320C 连接到了 CPU 的 USB0—BANK501 的 PS\_MIO52~PS\_MIO63 引脚。

U35	
PS_MIO52	USB0_CLK_IN
PS_MIO53	USB0_DIR
PS_MIO54	USB0_TX_D2
PS_MIO55	USB0_NXT
PS_MIO56	USB0_TX_D0
PS_MIO57	USB0_TX_D1
PS_MIO58	USB0_STP
PS_MIO59	USB0_TX_D3
PS_MIO60	USB0_TX_D4
PS_MIO61	USB0_TX_D5
PS_MIO62	USB0_TX_D6
PS_MIO63	USB0_TX_D7
PS_MIO38	USB0_RESET_N

Table 3-6

### 3.7 多路可编程时钟发生器

MYC-CZU3EG 具有编程的 IDT SI5338 I2C 可编程任意频率，任意输出四分频时钟发生器。该时钟 IC 为下面列出的接口生成必要的 LVDS 时钟。该器件内置 25 MHz 晶振时钟源，无需外部时钟。该器件能够提供多种时钟频率，输出类型，扩频，相移控制和转换速率控制。开发板套件的详细时钟框架图如下：

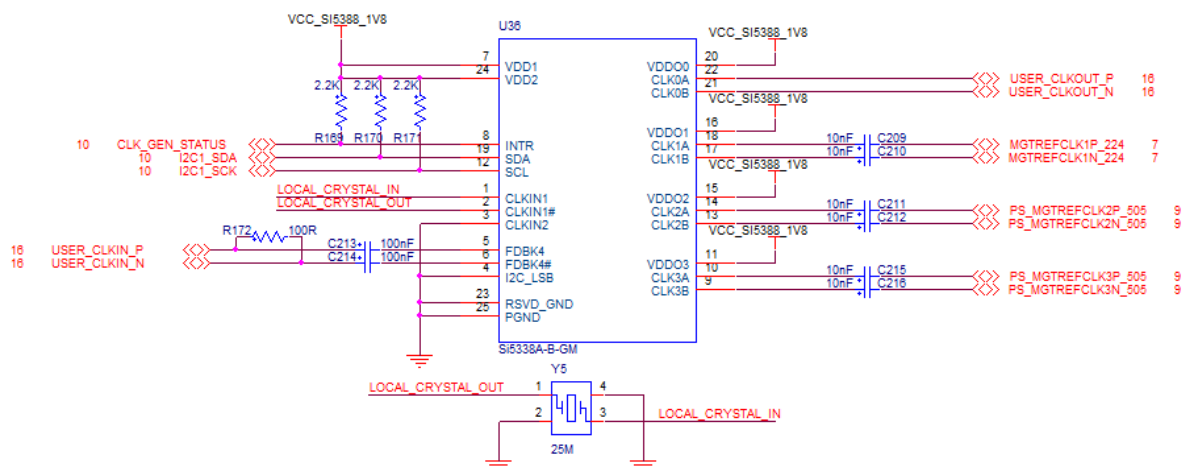


Figure 3-7-1

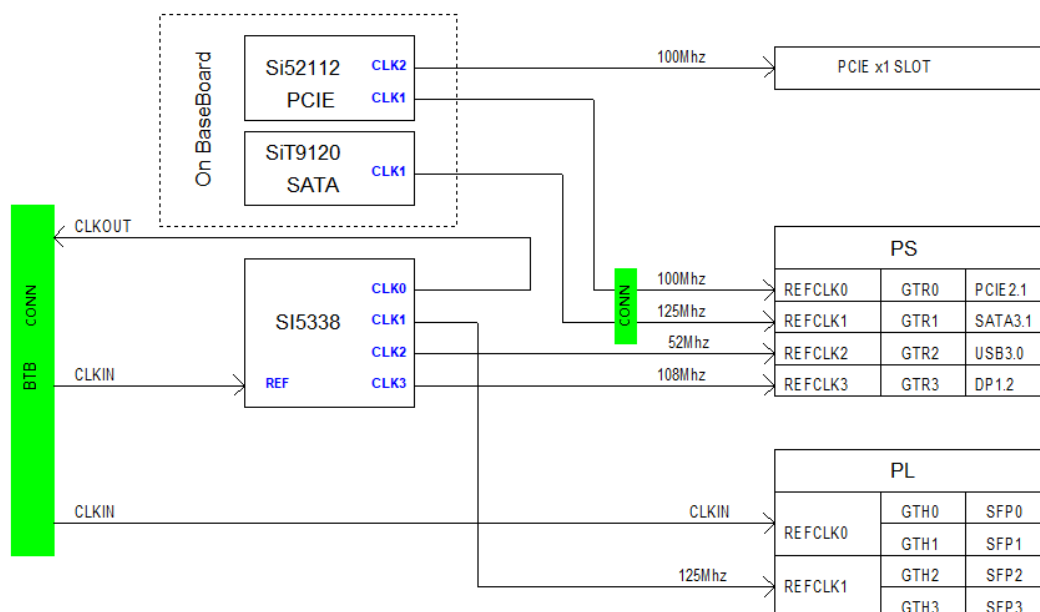


Figure 3-7-2

### 3.8 外部看门狗与复位

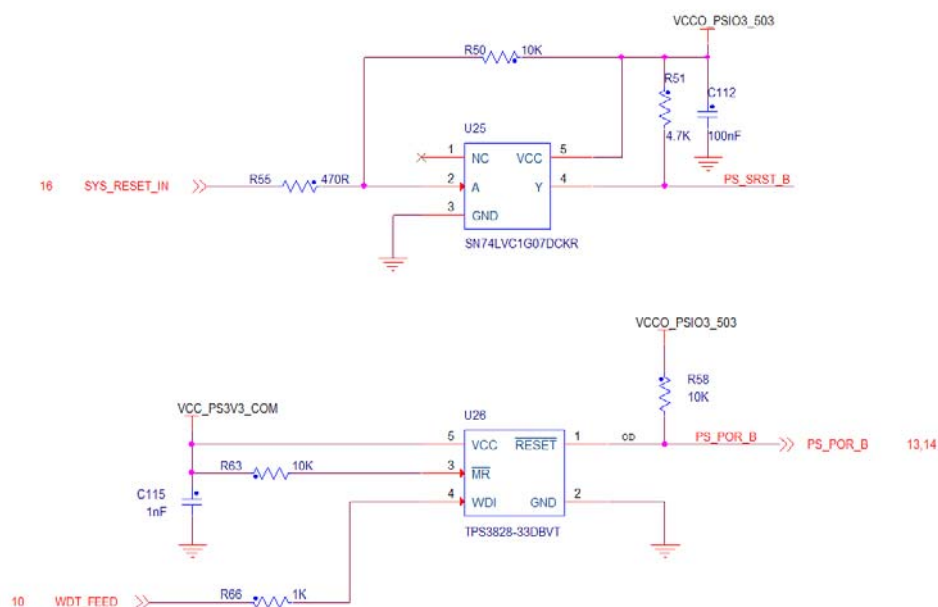


Figure 3-8-1

使用外部看门狗芯片 TPS3828-33DBVT，该芯片的喂狗引脚连接到了 CPU 的 PS\_MIO41 引脚，PS\_MIO41 设置为高阻态时看门狗不工作，调试阶段可以通过设置 PS\_MIO41 为高阻态禁止看门狗工作。



TPS3828-33DBVT 同时具有监控电压复位系统的功能，当电源电压达到门限电压后，复位自动拉高启动系统。复位信号连接到 ZU3EG，千兆网卡 PHY，USB PHY 这些设备上。

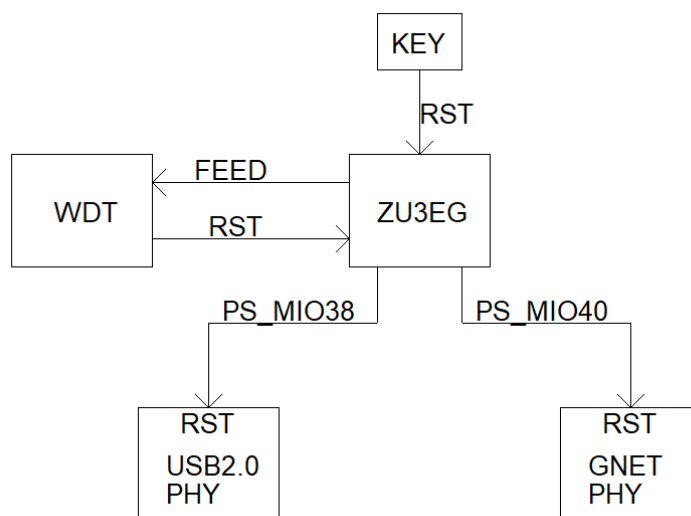


Figure 3-8-2

## 第 4 章 硬件接口

### 4.1 板上接口说明

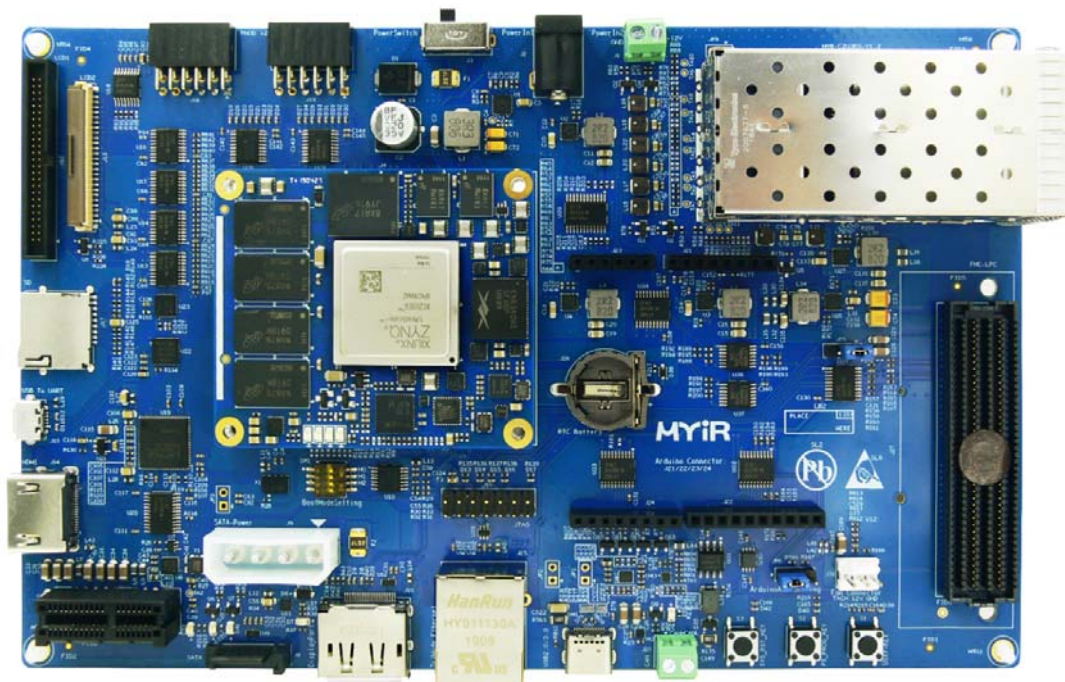


Figure 4-1

Num	Description
J1, J2	电源输入(12V)
J3	电源开关
J4, J5	板对板连接器母座
J30	TYPE-C 插座包含 USB2.0&USB3.0 信号
J7	PCI-E x 1 Slot
J8	SATA
J9	SATA 电源插座
J10	DisplayPort 视频输出接口
J11	SFP+ x 4 笼子
J12	显示屏接口, 直插封装
J13	显示屏接口, FPC
J14	HDMI 视频输出接口
J15	Micro USB 接口
J16	JTAG 接口
J17	TF 卡插槽
J18, J19	PMOD 1, PMOD 2 接口

Num	Description
J20	CAN 接口
J21,J22 J23,J24	Arduino 接口
J25	千兆以太网接口
J27	LP FMC 插座
J28	RTC 电池座, 支持 LR55
JP1	用户时钟输入
JP2	用户时钟输出
JP3	PS_MGTRRX3_505 调试信号输入
JP4	MGTREFCLK0P_224 参考时钟输入
JP5	FMC JTAG 调试选择
JP6	数字模拟信号输入选择
S1	用户按键
S2	PS_PROG_B 按键
S3	复位按键
D5	TYPEC 过流指示 (红色)
D7	DisplayPort 电源指示 (绿色)
D36	核心板电源指示 (蓝色)
D37	用户可编程 LED (黄色)
D41	用户可编程 LED (黄色)

Table 4-1

## 4.2 PS 单元接口

### 4.2.1 以太网

1 路 10/100/1000Mbps 以太网接口, PHY 芯片集成在核心板上, 8 线千兆 PHY 信号经由底板上的 RJ45 接出, 端口为 J25。

### 4.2.2 USB-C

1 路 USB 2.0 高速接口, 1 路 USB3.0 接口, 一起经由底板上的 TYPEC 接口引出, 可根据不同需要配置成主从设备, 端口为 J30。

### 4.2.3 DisplayPort

1 路 DisplayPort 接口，用于输出图像，接口为 J10。

### 4.2.4 SATA

1 路 SATA3.1 接口，用于连接 SATA 存储设备，与之配套的电源接口为 J9，SATA 接口为 J8。对应供电接口为 J9。

### 4.2.5 PCI-E

1 路 PCI-E2.1 x1 host 接口，用以连接外部 PCI-E 设备，接口为 J7。

### 4.2.6 CAN

1 路 CAN 接口，端口为 J20。

### 4.2.7 串口

1 路 UART TTL，通过 USB 转串口芯片 CP2012 对联，作为系统默认调试串口，端口为 J15。

### 4.2.8 按键

一个复位按键 S3 可对 PS 单元进行复位，一个用户按键 S1，一个 PS 编程按键 S2。

### 4.2.9 JTAG

1 路 14 Pin ARM 标准的 JTAG，可对 PS 和 PL 单元进行调试，端口为 J16。

### 4.2.10 TF 卡

1 路 SD/MMC 接口，接在 SD/SDIO 2.0/MMC4.5 控制器 SD0 上，J17 为 TF 卡插槽。

### 4.2.11 实时时钟

内部 RTC 芯片，电池座 J26 使用 LR55 电池，可用于实现日期时间以及内部密钥保存等相关功能。

## 4.3 PL 单元接口

### 4.3.1 FMC

FMC 标准描述了一个通用的模块，它是以一定范围的应用，环境和市场为目标的。该标准由包括 FPGA 厂商和最终用户在内的公司联盟开发，旨在为基础板(载卡)上的 FPGA 提供标准的夹层板（子卡）尺寸、连接器和模块接口。通过这种方式将 I/O 接口与 FPGA 分离，不仅简化了 I/O 接口模块设计，同时还最大化了载卡的重复利用率。

MYD-CZU3EG 包含一路 Xilinx 标准 FMC 接口，采用的是 160 引脚数的 LPC 连接器，FMC LPC female 母座，即 J27，对于的公座参考型号为 Samtec 公司的 ASP-134603-01。详细管脚定义请参考原理图以及管脚描述表。

### 4.3.2 Pmod

Pmod 是一种少 I/O 数的扩展接口，提供一种简易的方式来实现功能的扩展，Pmod 可连接各种功能的模块，例如 I/O、外设、传感器、数据采集等等。

Pmod 有 6 针和 12 针两种，开发板包含 3 组 12 针的 Pmod，即 J18，J19。详细管脚定义请参考原理图以及管脚描述表。

### 4.3.3 Arduino

Arduino 模块拥有 16 位数字 IO，6 个 ADC IO，部分管脚复用，通过 JP6 跳线来设置，最终所有信号连接到 J21，J22，J23，J24 以实现 Arduino 接口。另有部分引脚可能参与实现其他功能，具体请参考底板原理图。有关更多引脚信息，请参阅<MYC-CZU3EG Pin MAP 表>。

### 4.3.4 LCD/HDMI

MYD-CZU3EG 通过 PL 端 BANK64 上 IO 直接引出实现 LCD 端口功能，相关信号同时也被引到 SiI9022 上用以实现 HDMI 接口功能。具体信号路径如下图所示：

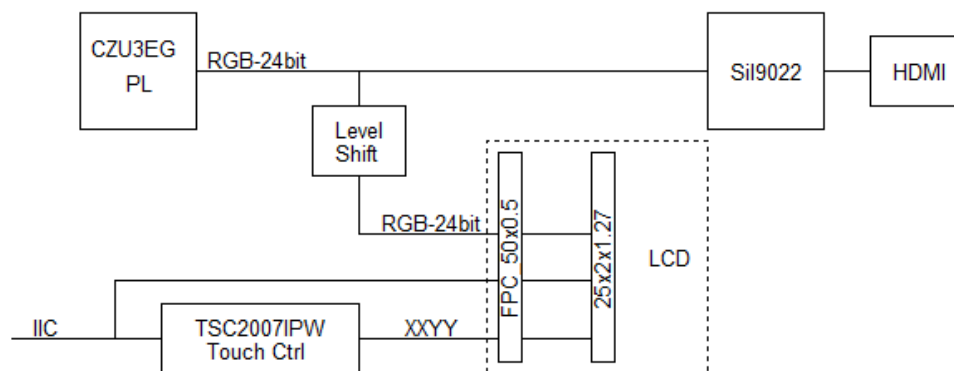


Figure 4-3-4

### 4.3.5 I2C

1 路 I2C 接口，通过 TCA9548APWR 扩展出 8 路，被用于 FMC、SFP+、HDMI 芯片、触摸屏等的控制。

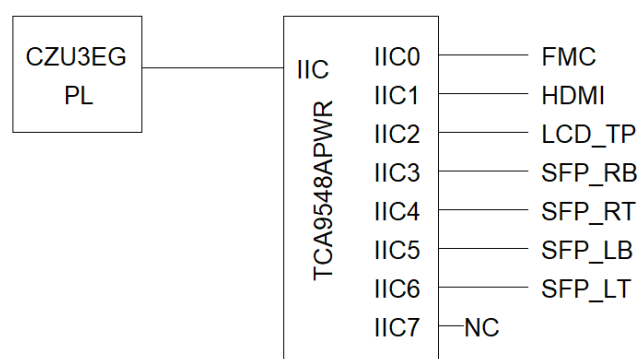


Figure 4-3-5

### 4.3.6 SFP+

Xilinx Ultrascale+具有集成高速 MGT (Multi-Gigabit Transceiver)的 BANK，可以通过使用相应 IP 在 PL 端实现 SFP+的物理层，目前底板上 有 4 个 SFP+接口可供扩展。

注：此部分高速 SERDES 仅部分型号芯片支持（如 ZU4EV 等）。

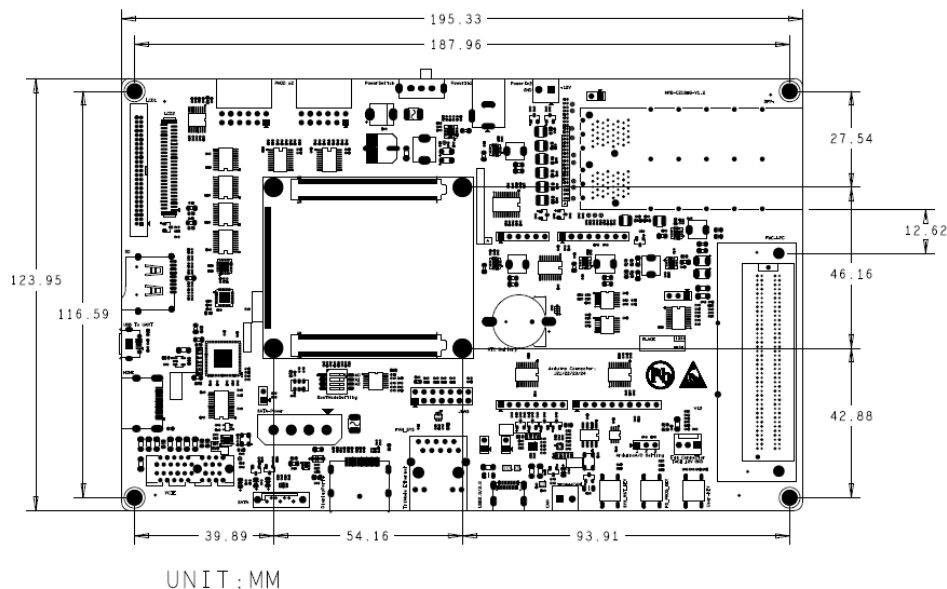
## 4.4 BTB 连接器

MYD-CZU3EG 采用 Samtec 的 0.5mm pitch 的双排高速 BTB 连接器，核心板采用的连接器型号为 ST5-80-1.50-L-D-P-TR，对应底板采用的型号为 SS5-80-3.50-L-D-K-TR。目前我们选用的这两款结合后高度为 5mm，该款连接器有不同高度的型号，可根据需要配对选用，以满足不同的空间要求，更详细内容请参考相关器件规格书。我们提供的资料中包含了该元件封装，格式为 Allegro 16.6，可以在光盘的硬件资料里面找到。

STACK HEIGHT*		
ST5 LEAD STYLE	SS5 LEAD STYLE	
	-3.00	-3.50
-1.00	4.00mm [.157]	4.50mm [.177]
-1.50	4.50mm [.177]	5.00mm [.197]
*Processing conditions will affect mated height.		

Table 4-4

## 第 5 章 机械参数



### 电气参数:

- 工作温度:
  - 工业级:  $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$
  - 商业级:  $0^{\circ}\text{C} \sim +70^{\circ}\text{C}$
- 工作湿度: 20%~90%, 非冷凝
- 电源供电:
  - 核心板: 3.3V
  - 套板: 12V
- 核心板接口: 320 Pin 0.5mm 间距双排 PCB 连接器
- PCB 板层:
  - 底板, 6 层, 沉金工艺生产, 独立的接地信号层, 无铅
  - 核心板, 12 层盲埋孔, 沉金工艺生产, 独立的接地信号参考层, 无铅
- 机械尺寸:
  - 底板: 195.4mm x 124 mm
  - 核心板: 60mm x 52 mm



## 附录一 售后服务与技术支持

凡是通过米尔科技直接购买或经米尔科技授权的正规代理商处购买的米尔科技全系列  
产品，均可享受以下权益：

- 1、6 个月免费保修服务周期
- 2、终身免费技术支持服务
- 3、终身维修服务
- 4、免费享有所购买产品配套的软件升级服务
- 5、免费享有所购买产品配套的软件源代码，以及米尔科技开发的部分软件源代码
- 6、可直接从米尔科技购买主要芯片样品，简单、方便、快速；免去从代理商处购买时，  
漫长的等待周期
- 7、自购买之日起，即成为米尔科技永久客户，享有再次购买米尔科技任何一款软硬件产  
品的优惠政策
- 8、OEM/ODM 服务

**如有以下情况之一，则不享有免费保修服务：**

- 1、超过免费保修服务周期
- 2、无产品序列号或无产品有效购买单据
- 3、进液、受潮、发霉或腐蚀
- 4、受撞击、挤压、摔落、刮伤等非产品本身质量问题引起的故障和损坏
- 5、擅自改造硬件、错误上电、错误操作造成的故障和损坏
- 6、由不可抗拒自然因素引起的故障和损坏

**产品返修：**用户在使用过程中由于产品故障、损坏或其他异常现象，在寄回维修之  
前，请先致电米尔科技客服部，与工程师进行沟通以确认问题，避免故障判断错误造成不  
必要的运费损失及周期的耽误。

**维修周期：**收到返修产品后，我们将即日安排工程师进行检测，我们将在最短的时间  
内维修或更换并寄回。一般的故障维修周期为 3 个工作日（自我司收到物品之日起，不计

运输过程时间)，由于特殊故障导致无法短期内维修的产品，我们会与用户另行沟通并确认维修周期。

**维修费用：**在免费保修期内的产品，由于产品质量问题引起的故障，不收任何维修费用；不属于免费保修范围内的故障或损坏，在检测确认问题后，我们将与客户沟通并确认维修费用，我们仅收取元器件材料费，不收取维修服务费；超过保修期限的产品，根据实际损坏的程度来确定收取的元器件材料费和维修服务费。

**运输费用：**产品正常保修时，用户寄回的运费由用户承担，维修后寄回给用户的费用由我司承担。非正常保修产品来回运费均由用户承担。

**购买请联系：**

电话：0755-25622735

传真：0755-25532724

邮箱：[sales@myirtech.com](mailto:sales@myirtech.com)

网站：[www.myir-tech.com](http://www.myir-tech.com)

**技术支持请联系：**

电话：0755-25622735

传真：0755-25532724

邮箱：[support@myirtech.com](mailto:support@myirtech.com)

网站：[www.myir-tech.com](http://www.myir-tech.com)