

TRAVEO™ II ファミリでのモータ制御方法

About this document

Scope and purpose

AN220268 は、TRAVEO™ II ファミリを使用して、ホール IC を用いた 120 度通電制御方式によって 3 相ブラシレス DC モータ (BLDC) を制御する方法を記載します。システム構成例やペリフェラルの設定もあわせて紹介しています。

関連製品ファミリ

TRAVEO™ II ファミリ CYT2B5/B7 シリーズ

Table of contents

About this document	1
Table of contents	1
1 はじめに	2
2 3 相 BLDC モータの 120 度通電制御.....	3
3 TRAVEO™ II ファミリでの 120 度通電制御.....	5
3.1 構成.....	5
3.2 モータ制御動作.....	6
3.3 初期設定とモータ制御フロー.....	7
4 設定と操作例	10
4.1 I/O System	10
4.1.1 モータ制御信号	10
4.1.2 ホール IC の信号	13
4.2 TCPWM.....	14
4.2.1 初期設定	14
4.2.2 PWM Output (UH/VH/WH)の動作.....	16
5 用語集.....	19
6 関連ドキュメント.....	20
改訂履歴.....	21

はじめに

1 はじめに

TRAVEO™ II ファミリは、ホール IC を使用した 120 度通電制御方式によって BLDC モータを制御できます。このアプリケーションノートでは、システム構成, ペリフェラル設定およびモータ制御方法の例を示します。BLDC モータは、永久磁石である回転子と、コイルである 3 つの固定子で構成されます。3 つの固定子は、それぞれ U 相, V 相および W 相と定義されます。

ターゲット製品は、TRAVEO™ II ファミリの CYT2B5000 シリーズと CYT2B7000 シリーズです。

3 相 BLDC モータの 120 度通電制御

2 3 相 BLDC モータの 120 度通電制御

Figure 1 は 120 度通電制御のブロック図を、**Figure 2** は 120 度通電制御での時計回り (CW) のタイムチャート示しています。一般に、ホール IC を用いた 120 度通電制御では、ホール IC からのモータ回転位置に基づき、モータに流れる電流の方向と強度を制御してモータを回転させます。

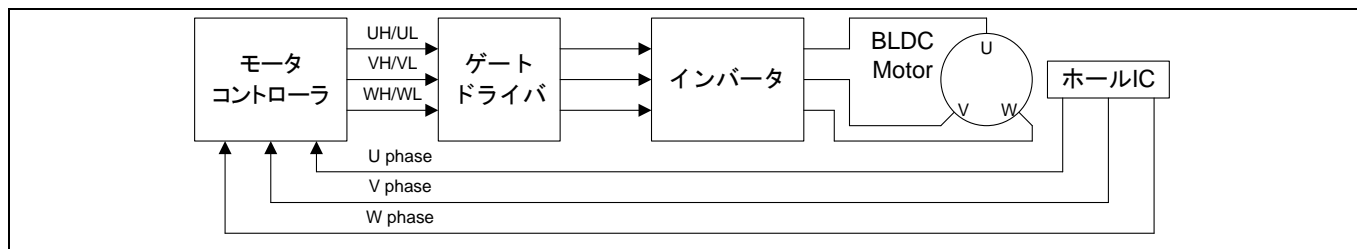


Figure 1 120 度通電制御のブロック図

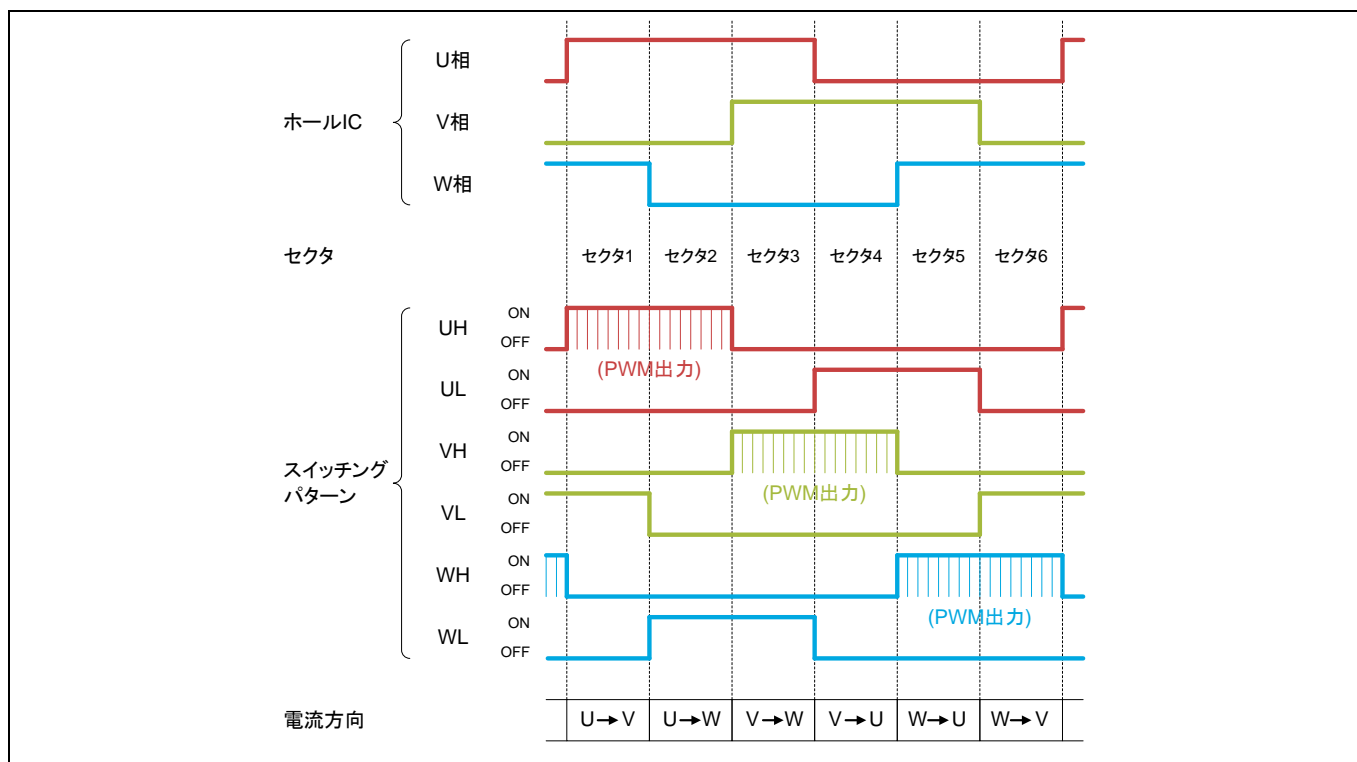


Figure 2 120 度通電制御のタイムチャート (CW)

Figure 2 において、ホール IC の出力はモータの回転位置を示しています。モータには 120 度ごとに 3 つのホール IC (U 相, V 相, W 相) が実装されています。回転位置に依存して、6 つのパターンが 60 度ごとに出力されます。セクタ (1~6) は、ホール IC の出力パターンに応じて決定され、電流の方向はセクタに応じて決定されます。

スイッチングパターンは、TRAVERO™ II ファミリからモータへ出力される制御信号出力です。制御信号は、UH/UL/VH/VL/WH/WL の 6 つの信号で構成されます。これらの信号を組み合わせ、モータに印加される電流の方向および大きさを制御します。

3 相 BLDC モータの 120 度通電制御

これらの信号は、インバータ回路を介してモータに対する電流を制御します。電流の方向は Hi 側から Low 側に流れます。**Figure 2** のセクタ 1 では、UH と VL は ON です。従って、電流は U 相から V 相に流れます (**Figure 2** の電流方向は、各セクタでの電流の向きを示しています)。

3 つのハイサイド信号 (UH/VH/WH) は PWM 信号を出力し、PWM 信号のデューティに応じて電流の大きさを制御します。3 つのローサイド信号 (UL/VL/WL) は、現在のセクタに応じて HIGH または LOW を出力します。

まず、ホール IC の出力が [U 相, V 相, W 相] = [1, 0, 1] すなわちセクタ 1 の場合、モータコントローラは [UH, UL, VH, VL, WH, WL] = [PWM, 0, 0, 1, 0, 0] を出力します。このとき、モータの電流は U 相から V 相に流れ、モータが回転を開始します。

次に、モータが回転し、ホール IC の出力は [U 相, V 相, W 相] = [1, 0, 0] (セクタ 2) に変わります。この状態を検出すると、モータコントローラは [UH, UL, VH, VL, WH, WL] = [PWM, 0, 0, 0, 0, 1] を出力し、モータの電流は、U 相から W 相に流れモータが回転を継続します。この動作をセクタ 1 からセクタ 6 まで順次実行することでモータが回転を維持します。

セクタ 6 の制御が完了すると、制御はセクタ 1 から繰り返されます。

TRAVEO™ II ファミリでの 120 度通電制御

3 TRAVEO™ II ファミリでの 120 度通電制御

3.1 構成

Figure 3 は、TRAVEO™ II ファミリで、ホール IC を使用して 120 度通電制御を構成する例を示しています。このアプリケーションノートでは、**Figure 2** に示すユースケースを例として説明します。

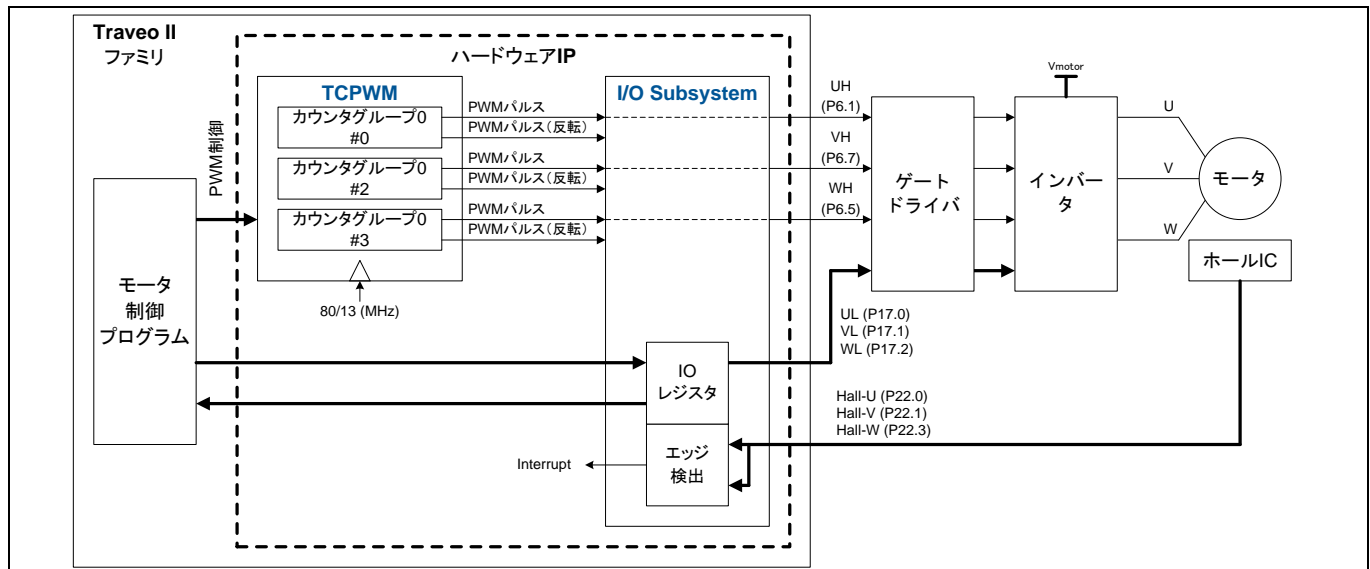


Figure 3 TRAVEO™ II ファミリでのホール IC を使用した 120 度通電制御の構成例

BLDC モータ制御システムは、BLDC モータ、インバータ、ゲートドライバおよび MCU で構成されます。MCU から出力される制御信号はゲートドライバに接続され、ゲートドライバはインバータを駆動してモータに電流を供給します。ホール IC 出力は MCU に直接接続されます。モータ電源 (Vmotor) はインバータに接続され、MCU 制御信号はモータ電源電圧に変換されます。

ハイサイド信号 (UH/VH/WH) の PWM 出力は、3 つの TCPWM によって生成します。TCPWM は PWM 機能を持ち、各チャネルに PWM パルスを出力できます。ローサイド信号 (UL/VL/WL) は I/O System を使用します。割込み機能は、ホール IC の信号変化を検出するために使用されます。詳細は、[Architecture Technical Reference Manual \(TRM\)](#) の TCPWM および I/O System のセクションを参照してください。

以下に、このユースケースで使用するペリフェラル機能を要約します。

1. 使用する TRAVEO™ II ファミリ
 - CYT2B5/B7 シリーズ
2. TCPWM
 - 動作モード: PWM モード
 - カウンタクロック: 80/13 MHz
 - PWM 周期: 39 μ s
 - 使用する TCPWM チャンネル: TCPWM グループ = 0,
チャンネル 0 (for UH)
チャンネル 3 (for VH)
チャンネル 2 (for WH)
3. I/O System
 - ハイサイド出力ピン : UH (P6.1), VH (P6.7), WH (P6.5)
 - ローサイド出力ピン : UL (P17.0), VL (P17.1), WL (P17.2)

TRAVERO™ II ファミリでの 120 度通電制御

- ホール IC 入力ピン (エッジ検出) : Hall-U (P22.0), Hall-V (P22.1), Hall-W (P22.3)

Note: 詳細は、[Architecture TRM](#) の CPU interrupt handling セクションを参照してください。

Note: このアプリケーションノートのコンテンツは、評価環境で検証した結果です。実際のユ—ザ環境に応じて、設定は変更する必要があります。

3.2 モータ制御動作

Figure 4 は、ユ—スケースにおけるホール IC を使用した 120 度通電制御の例を示しています。ここで、ホール IC による回転位置の変化は割り込みで検出します。

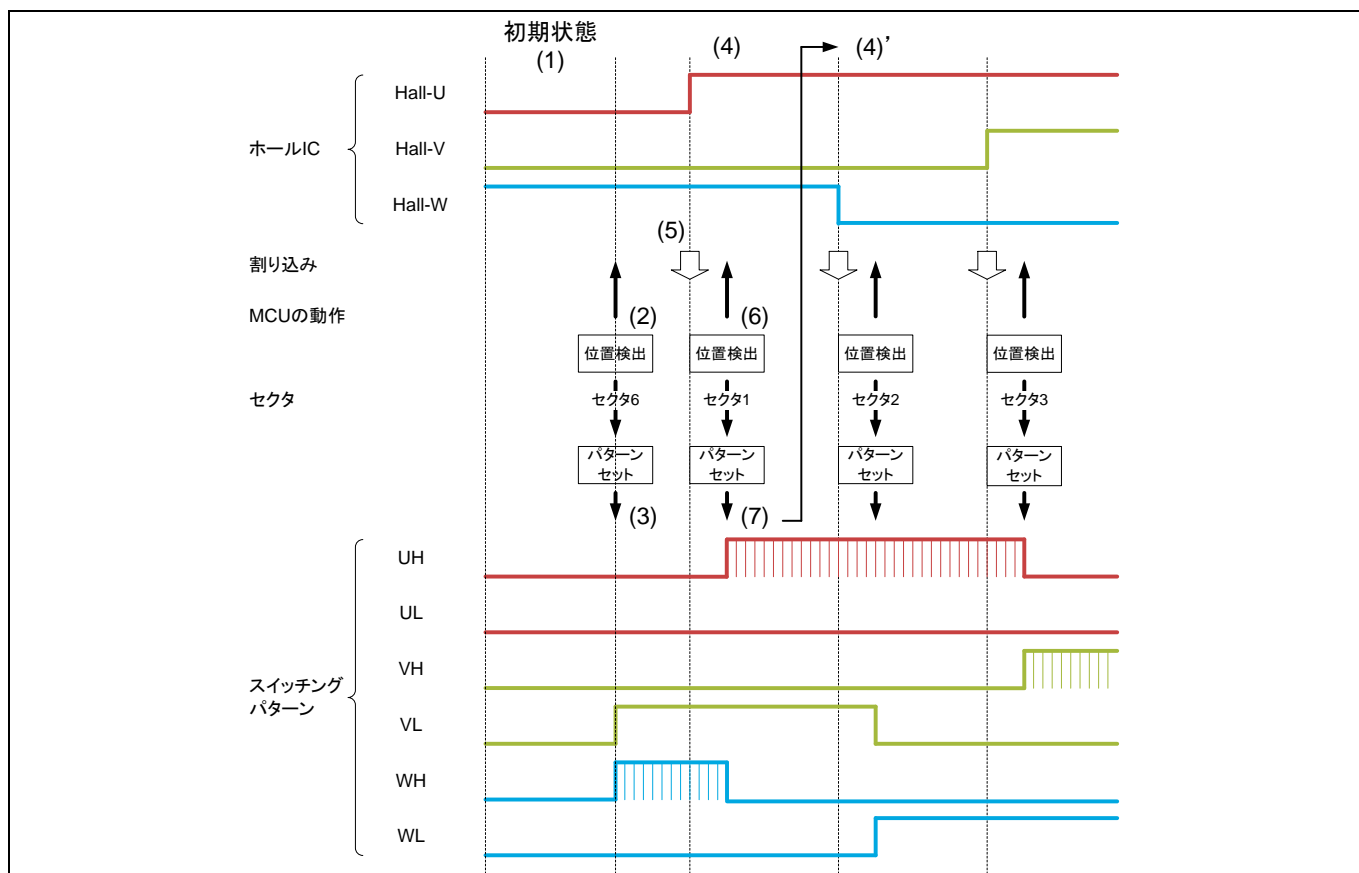


Figure 4 120 度通電制御の動作例

- (1) 初期状態では、モータは停止しています。
- (2) MCU がモータ制御を開始する場合、MCU は割り込みの発生なしにモータの現在の回転位置を読み取ります (この例ではセクタ 6)。
- (3) 現在の回転位置 (初期状態) はセクタ 6 なので、MCU はセクタ 6 に対応する制御信号 (UH, UL, VH, VL, WH, WL) を TCPWM と I/O System に設定するために、ルックアップテーブル (LUT¹) を使用します。

¹ 120 度通電制御では、セクタ番号に対応するスイッチングパターンが一義的に決定されます。従って、セクタに対応するスイッチングパターンの LUT を予め用意することで、モータ制御処理の性能を向上できます。

TRAVERO™ II ファミリでの 120 度通電制御

- (4) 制御信号がドライブされると、モータに電流が供給されます。その結果、モータは回転を開始し、次のセクタに移行します。
- (5) 次のセクタに移行すると、ホール IC の回転位置信号が次のセクタ状態に変化します。この状態変化によって割込みが発生します。
- (6) MCU は、割込みによってモータのセクタ状態の変化を検出し、現在のセクタを読み込みます。
- (7) MCU は LUT を使用して、現在のセクタに対応する制御信号を TCPWM と I/O System に設定します。
- (8) ステップ(4)から(7)を繰り返します。

3.3 初期設定とモータ制御フロー

Figure 5 に、ユースケースでのホール IC を使用した 120 度通電制御の初期設定と制御フローの例を示します。

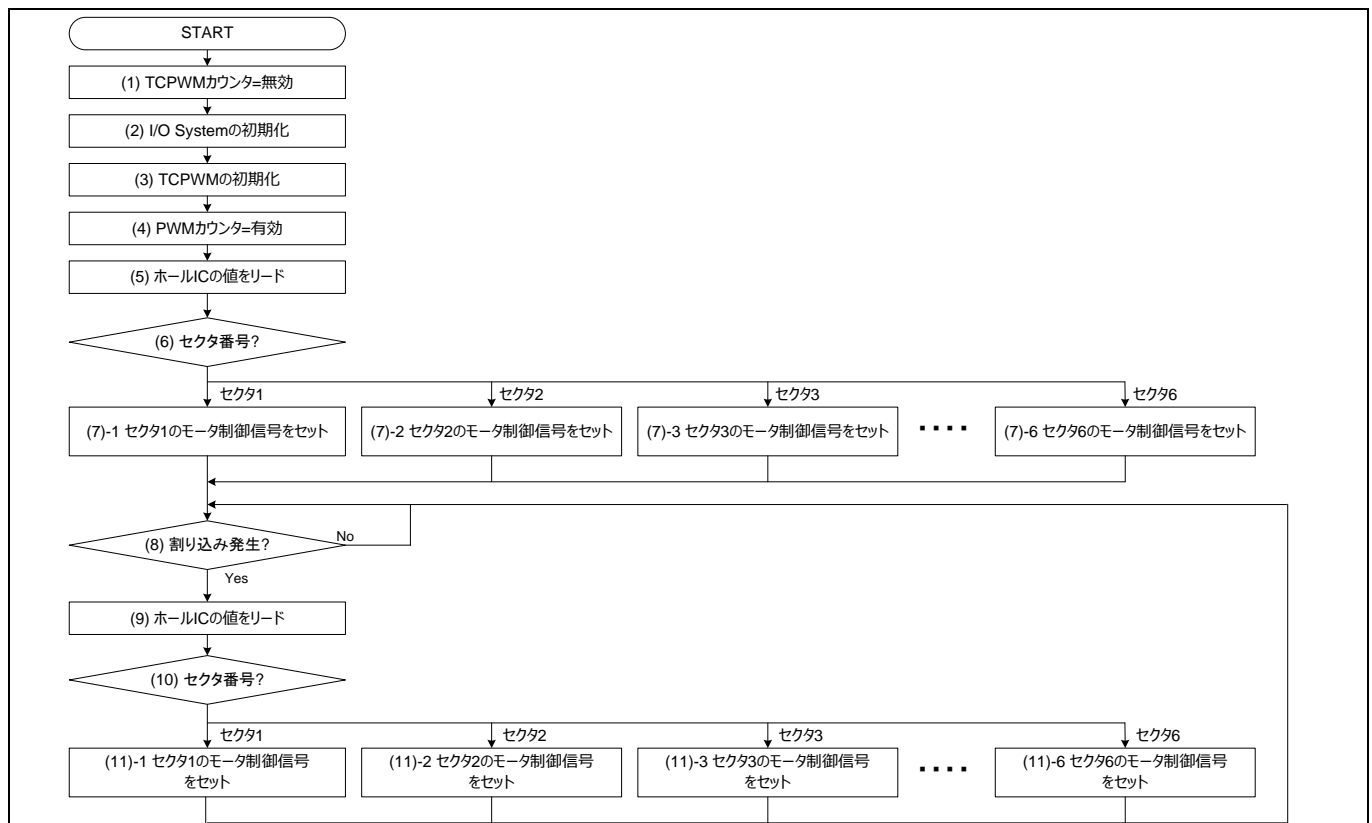


Figure 5 初期設定/制御/設定フローの例

- (1) PWM パルスの意図しない出力を防ぐため、TCPWM のカウンタをディセーブルします。
 TCPWM0_GRP0_CNT0_CTRL.ENABLE = "0" 書込み (カウンタグループ 0#0 をディセーブル)
 TCPWM0_GRP0_CNT2_CTRL.ENABLE = "0" 書込み (カウンタグループ 0#2 をディセーブル)
 TCPWM0_GRP0_CNT3_CTRL.ENABLE = "0" 書込み (カウンタグループ 0#3 をディセーブル)
- (2) I/O System の端子インタフェース条件を設定します。4.1.1 と 4.1.2 を参照してください。
- (3) TCPWM の動作モードやトリガ条件を設定します。4.2.1 を参照してください。

TRAVERO™ II ファミリでの 120 度通電制御

(4) TCPWM のカウンタをイネーブルします。

TCPWM0_GRP0_CNT0_CTRL.ENABLE = “1” 書込み (カウンタグループ 0#0 をイネーブル)

TCPWM0_GRP0_CNT3_CTRL.ENABLE = “1” 書込み (カウンタグループ 0#3 をイネーブル)

TCPWM0_GRP0_CNT2_CTRL.ENABLE = “1” 書込み (カウンタグループ 0#2 をイネーブル)

(5) ホール IC の値をリードします。Table 8 を参照してください。

GPIO_PRT22.IN0 U 相のホール IC 値のレジスタビット読出し

GPIO_PRT22.IN1 V 相のホール IC 値のレジスタビット読出し

GPIO_PRT22.IN3 W 相のホール IC 値のレジスタビット読出し

(6) ホール IC の値からセクタを決定します。このユースケースにおいて、ホール IC の値からセクタ番号を決定するには、Table 1 を参照してください。[U 相, V 相, W 相] が [0, 0, 1] のとき、セクタ番号は 6 です。

(7) セクタ番号に応じて制御信号を設定します。このユースケースにおけるセクタ番号と出力信号の間のマッピングは、Table 1 を参照してください。セクタ 1 の例を以下に示します。

TCPWM0_GRP0_CNT0_TR_CMD.Reload = “1” (UH) 書込み

TCPWM0_GRP0_CNT3_TR_CMD.Stop/kill = “1” (VH) 書込み

TCPWM0_GRP0_CNT2_TR_CMD.Stop/kill = “1” (WH) 書込み

GPIO_PRT17_OUT[0] = “0” (UL) 書込み

GPIO_PRT17_OUT[1] = “1” (VL) 書込み

GPIO_PRT17_OUT[2] = “0” (WL) 書込み

TCPWM 出力の設定詳細は、4.2.2 を参照してください。

(8) 回転位置の変化による割込みを待ちます。

(9) 割込みが発生したら、ホール IC の値を読み出します。ステップ (5) を参照してください。

(10) ホール IC の値からセクタを決定します。ステップ (6) を参照してください。

(11) セクタ番号に応じて制御信号を設定します。ステップ (7) を参照してください。回転位置の変化による割込みを待ちます。ステップ (8) ~ (11) を繰り返します。

Table 1 に、このユースケースでのホール IC の値, セクタ番号, 出力信号を示します。これらはホール IC の値によって一意的に決定され、モータ制御の LUT として使用します。ホール IC の値と出力信号は使用するモータによって異なりますので注意してください。

Table 1 スイッチングパターンの通電テーブル

セクタ	ホール IC 値			出力信号					
	U	V	W	UH	UL	VH	VL	WH	WL
1	1	0	1	PWM ²	0	0	1	0	0
2	1	0	0	PWM ²	0	0	0	0	1
3	1	1	0	0	0	PWM ²	0	0	1

² PWM は、PWM パルス出力を意味します

TRAVEO™ II ファミリでの 120 度通電制御

セクタ	ホール IC 値			出力信号					
	U	V	W	UH	UL	VH	VL	WH	WL
4	0	1	0	0	1	PWM ²	0	0	0
5	0	1	1	0	1	0	0	PWM ²	0
6	0	0	1	0	0	0	1	PWM ²	0

設定と操作例

4 設定と操作例

4.1 I/O System

4.1.1 モータ制御信号

(1) UH/VH/WH の初期設定

UH, VH, WH は、それぞれ TCPWM のカウンタグループ 0#0, カウンタグループ 0#2, カウンタグループ 0#3 の出力に接続します。ここでは、**Figure 6** のハイライト部分に PWM_0, PWM_2 および PWM_3 を割り当てる例を示します。TCPWM の出力設定については、このアプリケーションノートの TCPWM のセクションを参照してください。

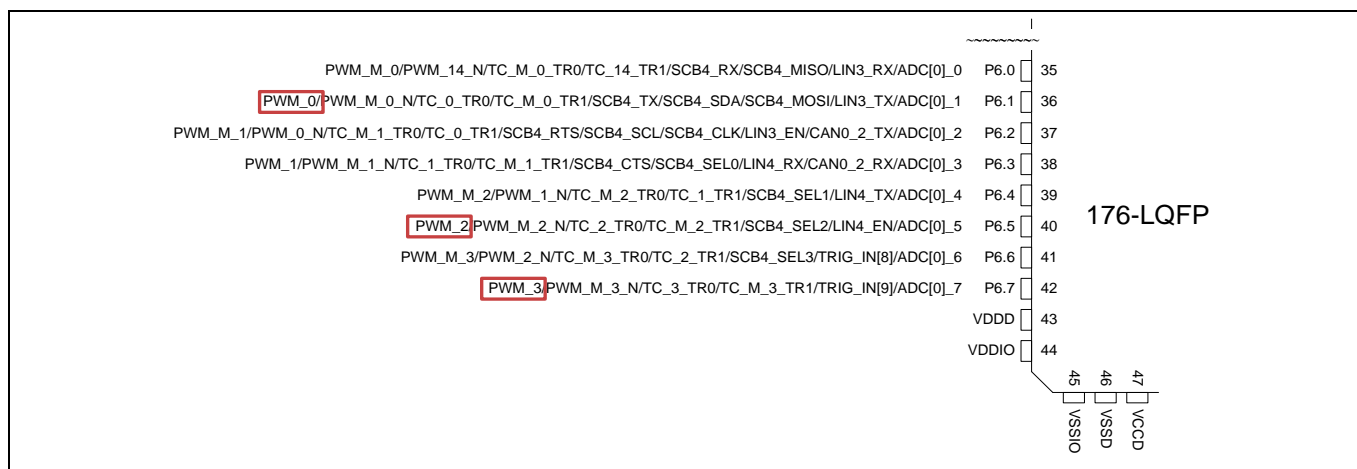


Figure 6 モータ制御信号のピン配置

Table 2 と **Table 3** に、**Figure 6** に記載した PWM_0, PWM_2 および PWM_3 を割り当てる設定例を示します。

Table 2 モータ制御信号の GPIO 設定

レジスタ				説明	初期設定
Name		Bits			
GPIO_PRT6	CFG	[6:4]	DRIVE_MODE1	0x0: HIGHZ	0x6 (UH, PWM_0)
		[22:20]	DRIVE_MODE5	0x1: RESERVED	0x6 (WH, PWM_2)
				0x2: PULLUP	
		[30:28]	DRIVE_MODE7	0x3: PULLDOWN	0x6 (VH, PWM_3)
				0x4: OD_DRIVESLOW	
				0x5: OD_DRIVESHIGH	
	CFG_IN	[1]	VTRIP_SEL1_0	0x6: STRONG	0 (VH, PWM3)
				0x7: PULLUP_DOWN	
				0: CMOS	
[5]		VTRIP_SEL5_0	1: TTL	0 (WH, PWM2)	
			[7]	VTRIP_SEL7_0	

Note: 詳細は、**Architecture TRM** の I/O System のセクションを参照してください。

設定と操作例

Table 3 モータ制御信号の HSIOM 設定

出力 ピン	レジスタ				説明	初期設定
	Name		Bits			
P6.1	HSIOM_PRT6	PORT_SEL0	[12:8]	IO1_SEL	0x0: GPIO: GPIO controls "out" :	0x8 (UH, PWM_0)
P6.5		PORT_SEL1	[12:8]	IO5_SEL	0x8: ACT_0: Active functionality 0 0x9: ACT_1: Active functionality 1	0x8 (WH, PWM_2)
P6.7			[28:24]	IO7_SEL	0xa: ACT_2: Active functionality 2 0xb: ACT_3: Active functionality 3 : 0x1f: DS_7: DeepSleep functionality 7	0x8 (VH, PWM_3)

Note: 詳細は、[Datasheet](#) の Alternate Function Pin Assignments のセクションと [Registers TRM](#) を参照してください。

(2) UL/VL/WL の初期設定

UL, VL, WL 信号は、端子 P17.0, P17.1, P17.2 から出力されます。ここでは、[Figure 7](#) でハイライトされた値に UL, VL および WL を割り当てる例を示します。

176-LQFP	132	VDDIO
	131	P17.7 PWM_50/PWM_51_N/TC_50_TR0/TC_51_TR1/PWM_H_3_N/CAN1_2_RX/TRACE_DATA_3/ADC[2]_23
	130	P17.6 PWM_51/PWM_52_N/TC_51_TR0/TC_52_TR1/PWM_H_3/SCB1_SEL3/CAN1_2_TX/TRACE_DATA_2/ADC[2]_22
	129	P17.5 PWM_52/PWM_53_N/TC_52_TR0/TC_53_TR1/PWM_H_2_N/SCB1_SEL2/TRACE_DATA_1/ADC[2]_21
	128	P17.4 PWM_53/PWM_54_N/TC_53_TR0/TC_54_TR1/PWM_H_2/SCB1_SEL1/TRACE_DATA_0/ADC[2]_20
	127	P17.3 PWM_54/PWM_55_N/TC_54_TR0/TC_55_TR1/PWM_H_1_N/SCB1_CTS/SCB1_SEL0/TRACE_CLOCK/ADC[2]_19
	126	P17.2 PWM_55/PWM_M_7_N/TC_55_TR0/TC_M_7_TR1/PWM_H_1/SCB1_RTS/SCB1_SCL/SCB1_CLK/ADC[2]_18
	125	P17.1 PWM_M_7/PWM_M_6_N/TC_M_7_TR0/TC_M_6_TR1/PWM_H_0_N/SCB1_TX/SCB1_SDA/SCB1_MOSI/FAULT_OUT_1/ADC[2]_17
	124	P17.0 PWM_M_6/PWM_M_5_N/TC_M_6_TR0/TC_M_5_TR1/PWM_H_0/SCB1_RX/SCB1_MISO/FAULT_OUT_0/ADC[2]_16
	123	P16.7 PWM_M_5/PWM_M_4_N/TC_M_5_TR0/TC_M_4_TR1

Figure 7 モータ制御信号のピン配置

[Table 4](#) および [Table 5](#) に、UL, VL, WL を割り当てる設定例を示します。

設定と操作例

Table 4 モータ制御信号の GPIO 設定

レジスタ				説明	初期設定
Name		Bits			
GPIO_PRT17	OUT	[7:0]	OUT7:0	'0': Output state set to '0' '1': Output state set to '1'	0 詳細は 3.3 を参照してください。
	CFG	[3]	IN_EN0	'0': Input buffer disabled '1': Input buffer enabled	0 (UL)
		[7]	IN_EN1		0 (VL)
		[11]	IN_EN2		0 (WL)
		[2:0]	DRIVE_MODE0	0x0: HIGHZ 0x1: RESERVED 0x2: PULLUP 0x3: PULLDOWN 0x4: OD_DRIVESLOW 0x5: OD_DRIVESHIGH 0x6: STRONG 0x7: PULLUP_DOWN	0 (UL)
		[6:4]	DRIVE_MODE1	0 (VL)	
		[10:8]	DRIVE_MODE2	0 (WL)	
	CFG_IN	[0]	VTRIP_SEL0_0	0: CMOS 1: TTL	0 (UL)
		[1]	VTRIP_SEL1_0		0 (VL)
		[2]	VTRIP_SEL2_0		0 (WL)

Note: 詳細は、[Architecture TRM](#) の I/O System のセクションを参照してください。

Table 5 モータ制御信号の HSIOM 設定

出力 ピン	レジスタ				説明	初期設定	
	Name		Bits				
P17.0	HSIOM_PRT17	PORT_SELO	[4:0]	IO0_SEL	0x0: GPIO: GPIO controls "out"	0x0 (UL)	
P17.1			[12:8]	IO1_SEL	:	0x8: ACT_0: Active functionality 0	0x0 (VL)
P17.2			[20:16]	IO2_SEL	0x9: ACT_1: Active functionality 1 0xa: ACT_2: Active functionality 2 0xb: ACT_3: Active functionality 3 : 0x1f: DS_7: DeepSleep functionality 7	0x0 (WL)	

Note: 詳細は、[Datasheet](#) の Alternate Function Pin Assignments のセクションと [Registers TRM](#) を参照してください。

設定と操作例

4.1.2 ホール IC の信号

ホール IC の信号は、Hall-U (P22.0), Hall-V (P22.1), Hall-W (P22.3)に入力されます。Figure 8 にホール IC の信号を P22.0, P22.1, P22.3 に割り当てる例を示します。

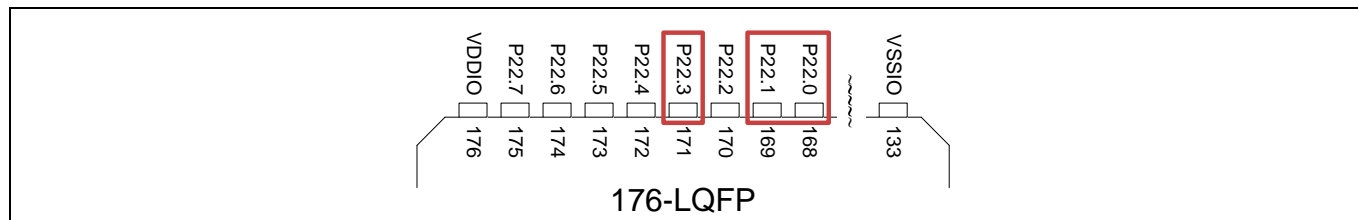


Figure 8 ホール IC 出力信号のピン配置

Table 6 および Table 7 に、Hall-U, Hall-V, Hall-W の設定例を示します。

Table 6 ホール IC 出力信号の GPIO 設定

レジスタ				説明	初期設定
Name		Bits			
GPIO_PRT22	INTR_CFG	[1:0]	EDGE0_SEL	0x0: DISABLE	0x3 (Hall-U)
		[3:2]	EDGE1_SEL	0x1: RISING	0x3 (Hall-V)
		[7:6]	EDGE3_SEL	0x2: FALLING 0x3: BOTH	0x3 (Hall-W)
	CFG	[3]	IN_EN0	'0': Input buffer disabled	1 (Hall-U)
		[7]	IN_EN1	'1': Input buffer enabled	1 (Hall-V)
		[15]	IN_EN3		1 (Hall-W)
		[2:0]	DRIVE_MODE0	0x0: HIGHZ	0x0 (Hall-U)
		[6:4]	DRIVE_MODE1	0x1: RESERVED	0x0 (Hall-V)
		[14:12]	DRIVE_MODE3	0x2: PULLUP 0x3: PULLDOWN 0x4: OD_DRIVESLOW 0x5: OD_DRIVESHIGH 0x6: STRONG 0x7: PULLUP_DOWN	0x0 (Hall-W)
	CFG_IN	[0]	VTRIP_SEL0_0	0: CMOS	0 (Hall-U)
		[1]	VTRIP_SEL1_0	1: TTL	0 (Hall-V)
		[3]	VTRIP_SEL3_0		0 (Hall-W)

Note: 詳細は、[Architecture TRM](#) の I/O System のセクションを参照してください。

設定と操作例

Table 7 ホール IC 出力信号の HSIOM 設定

入力 ピン	レジスタ				説明	初期設定
	Name		Bits			
P22.0	HSIOM_PRT22	PORT_SEL0	[4:0]	IO0_SEL	0x0: GPIO: GPIO controls "out"	0x0 (Hall-U)
P22.1			[12:8]	IO1_SEL	:	0x0 (Hall-V)
P22.3			[28:24]	IO3_SEL	0x8: ACT_0: Active functionality 0 0x9: ACT_1: Active functionality 1 0xa: ACT_2: Active functionality 2 0xb: ACT_3: Active functionality 3 : 0x1f: DS_7: DeepSleep functionality 7	0x0 (Hall-W)

Note: 詳細は、[Datasheet](#) の Alternate Function Pin Assignments のセクションと [Registers TRM](#) を参照してください。

ホール IC の出力値は、[Table 8](#) のレジスタで確認できます。[Table 6](#) と [Table 7](#) に示す設定により、ホール IC 出力の変化に応じて割込みが発生します。割込みが発生した時、ソフトウェアは [Table 8](#) のレジスタを読み出すことで回転子の位置を検出できます。

Table 8 ホール IC 出力信号状態の GPIO 読み出しレジスタ

入力 ピン	レジスタ				説明	備考
	Name		Bits			
P22.0	GPIO_PRT22	IN	[0]	IN0	Port input state register	No (Hall-U)
P22.1			[1]	IN1		No (Hall-V)
P22.3			[3]	IN3		No (Hall-W)

Note: 詳細は、[Architecture TRM](#) の I/O System のセクションを参照してください。

4.2 TCPWM

4.2.1 初期設定

[Table 9](#) に、ユースケースにおける TCPWM の設定例を示します。

Table 9 120 度通電制御のための PWM モードの設定

対象カウンタ		レジスタ		説明	初期設定
Group	No	Name	Bits		
Group [0]	CNT0,2,3	CTRL	AUTO_RELOAD_CC0 [0]	0: never switch. 1: switch ON a terminal count event with an actively pending switch event.	0
			AUTO_RELOAD_PERIOD [1]	0: never switch. 1: switch ON a terminal count event with and	0

設定と操作例

対象カウンタ		レジスタ		説明	初期設定
Group	No	Name	Bits		
				actively pending switch event.	
			PWM_IMM_KILL [8]	0: synchronous kill activation 1: immediate kill activation	0
			PWM_STOP_ON_KILL [9]	0: kill event does NOT stop counter 1: kill event stops counter	0
			PWM_SYNC_KILL [10]	1: synchronous kill mode 0: asynchronous kill mode	0
			UP_DOWN_MODE [17:16]	0x0: COUNT_UP 0x1: COUNT_DOWN 0x2: COUNT_UPDN1 0x3: COUNT_UPDN2	0x0
			MODE [26:24]	0x0: TIMER 0x1: Reserved 0x2: CAPTURE 0x3: QUAD 0x4: PWM 0x5: PWM_DT 0x6: PWM_PR 0x7: SR	0x4
		CC0	CC0 [31:0]	Compare value	0x40 詳細は Note: を参照してください。
		PERIOD	PERIOD [31:0]	PWM period	0xEF (39 μ s) 詳細は Note: を参照してください。
		DT	DT_LINE_OUT_L [7:0]	0x0: Divide by 1 0x1: Divide by 2 0x2: Divide by 4 0x3: Divide by 8 0x4: Divide by 16 0x5: Divide by 32 0x6: Divide by 64 0x7: Divide by 128	0x00

設定と操作例

対象カウンタ		レジスタ		説明	初期設定
Group	No	Name	Bits		
		TR_IN_SEL0	CAPTURE0_SEL [7:0]	0x00: 0 fixed	0x00
			COUNT_SEL [15:8]	0x01: 1 fixed	0x01
			RELOAD_SEL [23:16]	0x02 to 0xff: one of the 254 input triggers	0x00
			STOP_SEL [31:24]		0x00
Group [0]	CNT0,2,3	TR_IN_EDGE_SEL	CAPTURE0_EDGE [1:0]	0x0: RISING_EDGE	0x3
			COUNT_EDGE [3:2]	0x1: FALLING_EDGE	0x3
			RELOAD_EDGE [5:4]	0x2: ANY_EDGE	0x3
			STOP_EDGE [7:6]	0x3: NO_EDGE	0x3
			START_EDGE [9:8]		0x3
			CAPTURE1_EDGE [11:10]		0x3
		TR_PWM_CTRL	CC0_MATCH_MODE [1:0]	0x0: SET (Set to '1')	0x1
				0x1: CLEAR (Set to '0')	
			OVERFLOW_MODE [3:2]	0x2: INVERT	0x0
			UNDERFLOW_MODE [5:4]	0x3: No Change	0x3
			CC1_MATCH_MODE [7:6]		0x3

Note: 詳細は、[Architecture TRM](#) の TCPWM のセクションを参照してください。

4.2.2 PWM Output (UH/VH/WH)の動作

PWM モードにおいて、PWM パルスを生成するためのカウンタは、[Figure 9](#) でハイライトされた制御信号によって制御されます。

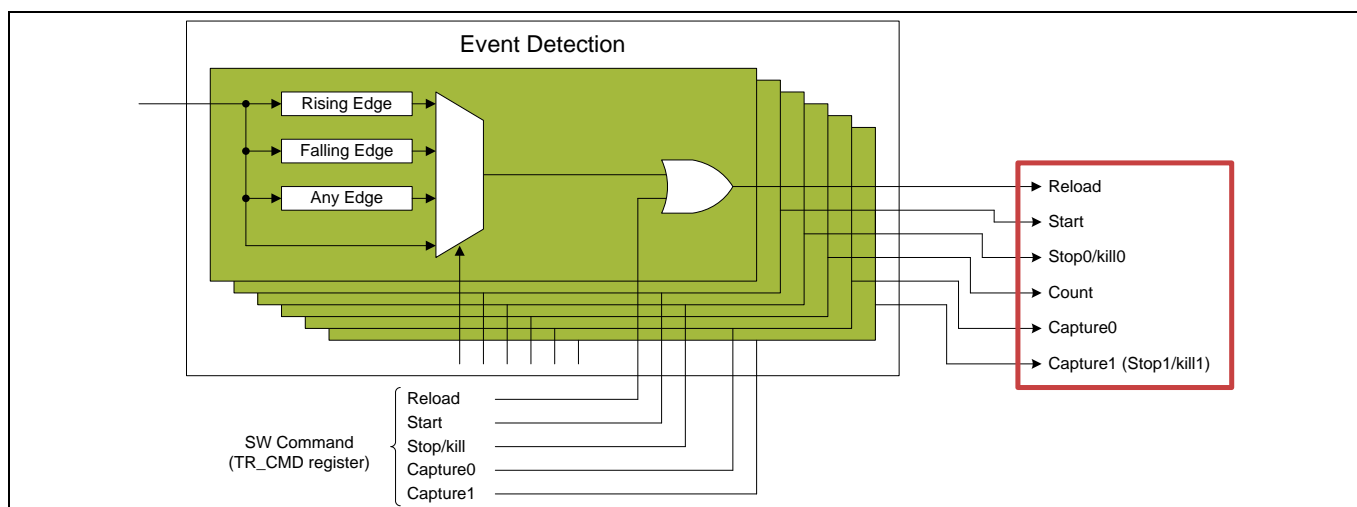


Figure 9 カウンタ制御信号とソフトウェアコマンド

- Reload: カウンタ値を設定し、カウンタをスタートします。

設定と操作例

- Start: カウンタをスタートします。
- Stop0/kill0: カウンタを停止し、出力信号を抑止します。
- Count: カウンタをインクリメントまたはデクリメントします。
- Capture0: スイッチイベントとして機能します。
- Capture1 (Stop1/kill1): 2 つめの stop/kill として機能します。

PWM パルス出力は、Reload 信号と Stop0/kill0 信号を使用して ON/OFF できます。Reload 信号と Stop0/kill0 信号は、TCPWM ブロックソフトウェアコマンド (SW コマンド) を使用して簡単に生成できます。

SW コマンドは、[Table 10](#) の TR_CMD レジスタを操作して生成できます。

- TR_CMD レジスタの Reload ビットが "1" にセットされると、Reload 信号がカウンタに入力されます。カウンタが初期化して起動し、PWM パルスが出力されます。
- TR_CMD レジスタの Stop/Kill ビットが "1" にセットされると、Stop0/kill0 信号がカウンタに入力されます。PWM パルスは抑制されます。

Table 10 TR_CMD レジスタの動作

対象カウンタ		レジスタ		説明
Group	No	Name	Bits	
Group [0]	CNT0,2,3	TR_CMD	CAPTURE0 [0]	このイベントは、スイッチイベントとして機能します。 このビットはここでは使用しません。
			Reload [2]	このビットが "1" にセットされると、カウンタが起動し、PWM 出力信号が出力されます。
			Stop/kill [3]	このビットが '1' にセットされると、PWM 出力信号は '0' に抑止されます。
			START [4]	カウンタがスタートします。カウンタはハードウェアによって初期化されません このビットはここでは使用しません。
			CAPTURE1 [5]	このイベントは、セカンド stop/kill イベントとして機能します。stop1/kill1 イベントと同じ機能を持ちます。 このビットはここでは使用しません。

Note: 詳細は、[Architecture TRM](#) の TCPWM のセクションを参照してください。

PWM 出力の周期とデューティは、それぞれ PERIOD レジスタと CC0 レジスタの設定によって決まります。カウンタの周期は PERIOD レジスタの周期で決まり、出力デューティは CC0 レジスタのコンペア値で変化します ([Figure 10](#))。詳細は、[Architecture TRM](#) の TCPWM セクションを参照してください。

速度制御を使用する場合は、CC0 レジスタに設定された回転数に応じてソフトウェアで比較値を決定する必要があります。

設定と操作例

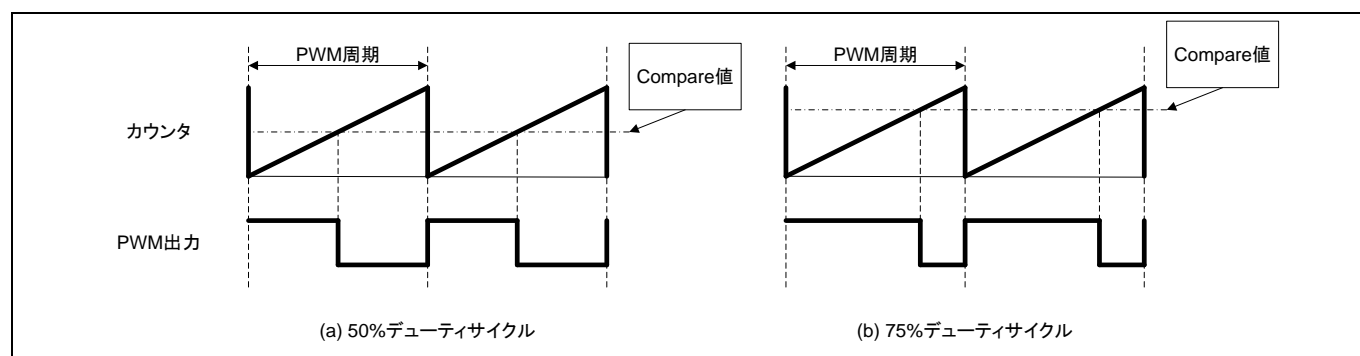


Figure 10 PWM パルスの Duty 制御

用語集

5 用語集

Terms	Description
BLDC Motor	Brushless DC Motor (ブラシレス直流モータ)
CW	Clockwise (時計回り)
GPIO	General-Purpose Input/Output (汎用入出力)
HSIOM	High-Speed I/O Matrix (ハイスピード I/O マトリックス)
IP	Intellectual Property (機能マクロ)
LQFP	Low profile Quad Flat Package (半導体のパッケージの 1 つ)
LUT	Lookup Table (入力値を出力値に変換するデータ配列)
PWM	Pulse Width Modulation (パルス幅変調)
SW Command	Software Command (ソフトウェアで発生するコマンド)
TCPWM	Timer, Counter, and Pulse Width Modulator (タイマ, カウンタおよびパルス幅変調, 詳細は Architecture TRM for details の TCPWM のセクションを参照してください。)
UH/UL	U 相のハイサイド信号/ローサイド信号
VH/VL	V 相のハイサイド信号/ローサイド信号
WH/WL	W 相のハイサイド信号/ローサイド信号

関連ドキュメント

6 関連ドキュメント

- Datasheet
 - CYT2B5/B7 シリーズ Datasheet ([テクニカルサポート](#)にお問い合わせください。)
- Technical Reference Manuals
 - TRAVEO™ II Automotive Body Controller Entry Family Architecture Technical Reference Manual ([テクニカルサポート](#)にお問い合わせください。)
 - Traveo™ II Automotive Body Controller Entry Registers Technical Reference Manual ([テクニカルサポート](#)にお問い合わせください。)

改訂履歴

改訂履歴

Document version	Date of release	Description of changes
**	2018-12-11	これは英語版 002-20268 Rev. **を翻訳した日本語版 002-25669 Rev. **です。
*A	2021-08-04	テンプレートの変更を実施。 これは英語版 002-20268 Rev. *A を翻訳した日本語版 Rev. *A です。

Trademarks

All referenced product or service names and trademarks are the property of their respective owners.

Edition 2021-08-04

Published by

Infineon Technologies AG

81726 Munich, Germany

© 2021 Infineon Technologies AG.

All Rights Reserved.

Do you have a question about this document?

Go to www.cypress.com/support

Document reference

002-25669 Rev. *A

重要事項

本文書に記載された情報は、いかなる場合も、条件または特性の保証とみなされるものではありません（「品質の保証」）。本文に記載された一切の事例、手引き、もしくは一般的価値、および／または本製品の用途に関する一切の情報に関し、インフィニオンテクノロジーズ（以下、「インフィニオン」）はここに、第三者の知的所有権の不侵害の保証を含むがこれに限らず、あらゆる種類の一切の保証および責任を否定いたします。

さらに、本文書に記載された一切の情報は、お客様の用途におけるお客様の製品およびインフィニオン製品の一切の使用に関し、本文書に記載された義務ならびに一切の関連する法的要件、規範、および基準をお客様が遵守することを条件としています。

本文書に含まれるデータは、技術的訓練を受けた従業員のみを対象としています。本製品の対象用途への適合性、およびこれら用途に関連して本文書に記載された製品情報の完全性についての評価は、お客様の技術部門の責任にて実施してください。

本製品、技術、納品条件、および価格についての詳しい情報は、インフィニオンの最寄りの営業所までお問い合わせください (www.infineon.com)。

警告事項

技術的要件に伴い、製品には危険物質が含まれる可能性があります。当該種別の詳細については、インフィニオンの最寄りの営業所までお問い合わせください。

インフィニオンの正式代表者が署名した書面を通じ、インフィニオンによる明示の承認が存在する場合を除き、インフィニオンの製品は、当該製品の障害またはその使用に関する一切の結果が、合理的に人的傷害を招く恐れのある一切の用途に使用することはできないこと予めご了承ください。