

高解析度 MIMO Radar 與 100GHz 4D Vital Detection 系統筆記

一、MIMO Radar 核心優勢

- 虛擬天線陣列：實體天線數少，透過發射接收器切換組合形成虛擬天線（例如 $8T \times 8R = 64$ 虛擬天線）
- 掃描速度快：多發送、多接收並行掃描，無需逐度掃描（與傳統 phased array 相比）

二、3D / 4D MIMO Radar 應用案例

1. 文獻 3D MIMO Radar 系統

- 8T8R 架構，64 虛擬通道
- 24 GHz FMCW 波形，能同時偵測距離、方位角、仰角
- 水平解析度約 7.2° ，達成 3D 雷達點雲成像

2. 德州儀器 (TI) 車載影像雷達

- 4 核心晶片，12T + 16R
- 頻率 76 – 81 GHz
- 水平解析度 1.4° ，垂直解析度 18°
- 可辨識車門開關等細節

3. MIT 微型人體偵測雷達

- 頻率 5 – 7 GHz
- 透過多張 frame 疊加人體輪廓
- 可辨識頭部、胸部、手、腳等基本輪廓

三、本研究雷達系統設計目標與規格

- 目標：開發 100 GHz 高頻雷達系統，實現 4D 偵測（距離、方位、仰角、生命跡象）
- 系統規格
 - 發射天線 4 支（可擴展）
 - 接收天線 4 支（可擴展）
 - 使用 FMCW 波形
 - 微動訊號處理：IQ 信號分析胸腔起伏與生命跡象

四、高頻元件整合與增益放大技術

- 最大挑戰：100 GHz 頻率訊號損耗與增益不足
- 解決方案：KSK 架構（多級放大器串聯 + switch 級聯）
- 透過多級堆疊提升增益，維持天線擴展後足夠增益

五、異質整合設計（Heterogeneous Integration）

- 使用 65nm CMOS 技術製作 switch、IQ mixer、amplifier
- 材料與平台：
 - GaN：高功率、高頻放大器（VCO 輸出高達 20 dBm）
 - GaAs：低損耗濾波器（SIW 結構）
 - IPT/Glass Substrate（TSRI 平台）：超低損耗、三層金屬支援天線與濾波整合

六、主要元件與電路設計

元件	說明
天線陣列	面積 $>1 \times 1 \text{ cm}^2$ ，高增益方向性，整合於 IPT
Filter	SIW 高通與帶通濾波，旁波抑制良好
VCO	GaN 製作，20 dBm 輸出，頻率含 15GHz 與 110GHz
放大器	65nm CMOS，多級堆疊（KSK 結構）
Mixer	CMOS IQ mixer，負責中頻與射頻混頻
Switch	CMOS + KSK，實現多輸出切換

七、KSK 架構與增益提升

- 多級放大器串接，每級提供額外增益
- 克服高頻下損耗，支援天線陣列擴展不損增益

八、功能實作與驗證成果

項目	內容
量測方法	VNA 量測 S21，搭配 PC 顯示
解析度	距離 10 cm，角度 7° ，距離範圍 1 m
4D 偵測能力	距離 + 方位角 + 仰角 + 生命跡象
生命跡象	偵測呼吸週期約 0.2 Hz，人體主要部位輪廓

- 驗證圖示包含 1D 測距、3D 定位點雲、4D 人體姿勢與呼吸微動特徵

九、太赫茲 (THz) 應用與 CMOS 電路技術挑戰

- 高速無線通訊 (>100 Gbps)、衛星通訊、安檢感測等
- 挑戰：傳統 CMOS 低轉換速度、輸出功率不足

十、TELPERS 專案技術亮點

1. 高頻 CMOS transistor 優化

- Layout 優化降低 gate 阻抗與電容，速度提升約 53%

2. 302.5 GHz CMOS 放大器

- 65nm CMOS, 30.9 dB 增益，報導最高

3. 340 GHz 360° 相位 LO Source

- 85 GHz PA + 磁耦合諧振器 + 頻率倍增器 (x4)
- 相位調整範圍 >360°, 功率最高 -3.7 dBm

4. THz 相位鎖定迴路 (PLL)

- 85 GHz PLL + 頻率倍增器，頻率穩定性佳

十一、異質整合互連技術

- CMOS、GaN、GaAs、玻璃/IPT/Quartz 基板多材料整合
- 採用電磁耦合 (EM Coupling)、雙面共振腔設計，插入損耗 <3.3 dB (DC-330 GHz)
- 三種互連版本：寬頻、單頻、雙頻

十二、CMOS 240 GHz IQ 傳送器與相位陣列

項目

成果與特色

IQ 傳送器 240 GHz, 360° 相位旋轉, 12 Gbps, 功耗 375 mW

2x2 相位陣列 天線為介電共振天線，具波束轉向能力，功率回升至 -45 dBm

十三、整體技術成果總結

指標

成果

PLL 輸出頻率 302.4 - 306.0 GHz

PLL 相位雜訊 -79.6 dBc/Hz @ 100 kHz

指標	成果
PLL 輸出功率	-6 dBm (最高報導值)
THz 互連損耗	< 3.3 dB (至 330 GHz)
IQ 傳送器增益	-14.8 dB, 支援 12 Gbps, 360° phase shift
相位陣列	2x2 陣列波束轉向能力
功耗	PLL: 234 mW; TX: 375 mW
整合平台	40 nm CMOS、GaN、InP、玻璃基板異質整合