# Liste des sections traitées

```
• 0x00000000ffffff0:0x0000000fffffff4 CODE16
• 0x00000000fffffff40:0x00000000ffffff6a CODE16
• 0x00000000fffffb8:0x00000000fffffbd GDTR32
• 0x00000000ffffffe66:0x00000000fffffb7 GDT32
• 0x00000000fffffe66:0x00000000fffffe80 CODE32
• 0x00000000fffffe81:0x00000000fffffe93 CODE32
• 0x00000000fffffe94:0x00000000fffffe9a CODE32
• 0x00000000fffffe62:0x00000000fffffe65 DATA32
• 0x00000000fffffe9b:0x0000000fffffe4 CODE32
• 0x00000000fffffe85:0x00000000fffffe65 CODE32
```

# Passage en mode protégé

```
d.bios.rom: format de fichier binary
Déassemblage de la section .data:
fffffff40 <.data+0x3ffff40>:
fffffff40: db e3
                                 fninit
fffffff42: Of 6e c0
                                 movd %eax, %mm0
fffffff45: fa
                                 cli
fffffff46: 66 2e 0f 01 16 b8 ff
                                 lqdtl %cs:-0x48
fffffff4d: Of 20 c0
                                        %cr0,%eax
                                 mov
ffffff50: 0c 01
                                        $0x1,%al
                                 or
ffffff52: Of 22 c0
                                        %eax,%cr0
                                 mov
ffffff55: fc
                                 cld
ffffff56: b8 08 00
                                        $0x8,%ax
                                 mov
ffffff59: 8e d8
                                        %ax,%ds
                                 mov
ffffff5b: 8e c0
                                 mov %ax, %es
ffffff5d: 8e d0
                                        %ax,%ss
                                 mov
ffffff5f: 8e e0
                                 mov
                                        %ax,%fs
ffffff61:
          8e e8
                                 mov
                                        %ax,%qs
ffffff63: 66 ea 66 fe ff ff 10 ljmpl $0x10,$0xfffffe66
fffffffa: 00
```

```
0000000ffffffb8 0047-ffffff70
```

```
00000000ffffff70 00000000 00000000

00000000ffffff78 0000ffff 00cf9300

00000000ffffff88 0000ffff 00cf9b00

00000000ffffff88 0000ffff 00cf9b00

00000000ffffff90 0000ffff 00cf9b00

00000000ffffff98 0000000 00000000

0000000ffffffa0 0000ffff 00cf9300

0000000ffffffa8 0000ffff 00af9b00

0000000ffffffb0 00000000 00000000
```

Le bios commence par sauter à une routine permettant de passer en mode protégé. La GDT est en mode FLAT pour chacun de ses descripteurs de segments. A présent, le processeur est en mode protégé.

### Fonction 0xfffffe66

```
d.bios.rom:
                format de fichier binary
Déassemblage de la section .data:
fffffe66 <.data+0x3ffe66>:
fffffe66: b8 60 00 00 80
                                            $0x80000060, %eax
                                     mov
fffffe6b: 66 ba f8 0c
                                            $0xcf8,%dx
                                     mov
fffffe6f: ef
                                            %eax,(%dx)
                                     out
fffffe70: 66 ba fc 0c
fffffe74: b8 04 00 00 00
                                     mov
                                            $0xcfc,%dx
                                     mov
                                            $0x4, %eax
fffffe79: ef
                                     out
                                            %eax,(%dx)
fffffe7a: ed
                                     in
                                            (%dx), %eax
fffffe7b: 0d 01 00 00 f8
                                            $0xf8000001,%eax
```

Le controlleur mémoire du processeur est initialisé. Il est configurable à travers l'espace PCI en utilisant les I/O. Son identifiant est : B0:D0:F0. Pour obtenir ces informations, il suffit d'appliquer les formules suivantes :

```
address = 0x80000060

B = (address - 0x80000000) >> 16

D = ((address - 0x80000000) >> 11) & 31

F = ((address - 0x80000000) >> 8) & 7

register = (address - 0x80000000) & 255
```

Dans son espace de configuration, le registre 0x60 correspond au PCIEXBAR. L'espace MMIO est donc configuré pour être adressé en 0xf8000000. Le 4 signifie que seulement 64MO seront adressables, ce qui est cohérent avec les composants dans le portable et ce qui évite les gaspillage de mémoire. Le pseudo-code est le suivant :

```
io(0xcf8) = 0x80000060
io(0xcfc) = 0x4
io(0xcfc) = io(0xcfc) | 0xf8000001
```

Ces informantions sont disponibles dans le document :

Mobile 3rd Generation Intel CoreTM Processor Family, Mobile Intel Pentium Processor Family, and Mobile Intel Celeron Processor Family

```
d.bios.rom:
               format de fichier binary
Déassemblage de la section .data:
fffffe81 <.data+0x3ffe81>:
fffffe81: bf f0 80 0f f8
                                          $0xf80f80f0,%edi
                                   mov
fffffe86:
           c7 07 01 c0 d1 fe
                                   movl
                                          $0xfed1c001,(%edi)
fffffe8c:
           bf 10 f4 d1 fe
                                   mov
                                          $0xfed1f410,%edi
fffffe91:
           83 27 fb
                                   andl
                                          $0xfffffffb,(%edi)
```

L'espace 0xf80f80f0 correspond au composant B0:D0:F0. Pour obtenir cette information, il suffit d'appliquer les formules suivantes :

```
address = 0xf80f80f0

PCIEXBAR = 0xf8000000

R = address % 4096

F = ((address - PCIEXBAR) / 4096) % 8

D = ((address - PCIEXBAR) / (4096 * 8)) % 32

B = ((address - PCIEXBAR) / (4096 * 8 * 32))
```

Ce composant correspond à l'interface avec le bus LPC (*LPC Interface Bridge Registers*). Le registre  $0 \times 10^{\circ}$  est l'adresse du RCBA (*Root Complex Base Address*). Cette zone contient les registres de configuration du chipset. Elle est à présent accessible à l'adresse  $0 \times 10^{\circ}$  correspond au registre  $0 \times 3410^{\circ}$  de cette zone, le GCS (*General Control and Status*). En masquant ce registre avec  $0 \times 10^{\circ}$  le bios positionne à  $0^{\circ}$  le bit RPR : **TODO : mieux comprendre ce bit** 

Reserved Page Route (RPR) — R/W. Determines where to send the reserved page registers. These addresses are sent to PCI or LPC for the purpose of generating POST codes. The I/O addresses modified by this field are: 80h, 84h, 85h, 86h, 88h, 8Ch, 8Dh, and 8Eh.

- 0 = Writes will be forwarded to LPC, shadowed within the PCH, and reads will be returned from the internal shadow
- 1 = Writes will be forwarded to PCI, shadowed within the PCH, and reads will be returned from the internal shadow.

NOTE: if some writes are done to LPC/PCI to these I/O ranges, and then this bit is flipped, such that writes will now go to the other interface, the reads will not return what was last written. Shadowing is performed on each interface. The aliases for these registers, at 90h, 94h, 95h, 96h, 98h, 9Ch, 9Dh, and 9Eh, are always decoded to LPC.

Ces informantions sont disponibles dans le document :

Intel 6 Series Chipset and Intel C200 Series Chipset

```
d.bios.rom: format de fichier binary
```

```
Déassemblage de la section .data:

fffffe94 <.data+0x3ffe94>:

fffffe94: 66 b8 01 00 mov $0x1,%ax

fffffe98: 66 e7 80 out %ax,$0x80
```

Le port 0x80 semble être utilisé comment port de diagnostic :

I/O port 0x80 is traditionally used for POST Codes. (POST = Power On Self Test)

```
0000000fffffe62 fffffea5
```

Les instructions aux adresses 0xffffffe9b et 0xffffffea0 correspondent à un call. Par contre, au lieu de laisser le processeur empiler l'adresse de retour, cette dernière est définie statiquement à l'adresse a0x`fffffe62`. Après l'exécution de la routine à l'adresse 0xfffffd8d l'exécution se poursuivra à l'adresse \*0xfffffe62 == 0xfffffea5.

```
d.bios.rom:
               format de fichier binary
Déassemblage de la section .data:
fffffea5 <.data+0x3ffea5>:
fffffea5:
           0b c0
                                          %eax,%eax
                                   or
fffffea7:
           74 Oc
                                          0xfffffeb5
                                   je
fffffea9: b9 79 00 00 00
                                   mov
                                          $0x79, %ecx
fffffeae: 33 d2
                                          %edx,%edx
                                   xor
fffffeb0: 83 c0 30
                                          $0x30,%eax
                                   add
           Of 30
fffffeb3:
                                   wrmsr
           bf dc 80 0f f8
fffffeb5:
                                   mov
                                          $0xf80f80dc,%edi
fffffeba:
           83 Of 08
                                   orl
                                          $0x8,(%edi)
fffffebd: b9 a0 01 00 00
                                   mov
                                          $0x1a0, %ecx
fffffec2: Of 32
                                   rdmsr
fffffec4: Of ba f0 16
                                   btr
                                          $0x16,%eax
fffffec8:
           73 02
                                          0xfffffecc
                                   jae
fffffeca:
           0f 30
                                   wrmsr
fffffecc:
           b9 1b 00 00 00
                                   mov
                                          $0x1b, %ecx
fffffed1:
           Of 32
                                   rdmsr
fffffed3:
                                   and
           83 e2 f0
                                          $0xfffffff0,%edx
fffffed6:
           25 ff Of 00 00
                                          $0xfff,%eax
                                   and
fffffedb:
           0d 00 00 e0 fe
                                   or
                                          $0xfee00000, %eax
```

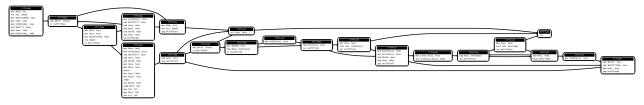
```
fffffee0: Of 30
                                   wrmsr
fffffee2: Of 20 e0
                                   mov
                                          %cr4,%eax
fffffee5: 0d 00 06 00 00
                                          $0x600,%eax
                                   or
fffffeea: Of 22 e0
                                          %eax,%cr4
                                   mov
fffffeed: b0 03
                                   mov
                                          $0x3,%al
fffffeef: e6 80
                                          %al,$0x80
                                   out
fffffef1:
           ba 52 65 72 50
                                          $0x50726552,%edx
                                   mov
fffffef6:
           b0 73
                                          $0x73,%al
                                   mov
fffffef8: e6 b2
                                         %al,$0xb2
                                   out
fffffefa: e6 84
                                          %al,$0x84
                                   out
fffffefc: e6 84
                                   out
                                          %al,$0x84
fffffefe: 0a c0
                                          %al,%al
                                   or
ffffff00:
           75 Oc
                                          0xffffff0e
                                   jne
           66 ba f9 0c
                                          $0xcf9,%dx
ffffff02:
                                   mov
         b0 02
ffffff06:
                                   mov
                                          $0x2,%al
ffffff08:
                                          %al,(%dx)
           ee
                                   out
ffffff09: b0 06
                                          $0x6,%al
                                   mov
ffffff0b:
           ee
                                   out
                                          %al,(%dx)
ffffff0c:
                                          0xffffff0c
           eb fe
                                   jmp
ffffff0e: e9 dd fb ff ff
                                          0xfffffaf0
                                   jmp
```

#### **TODO**

## Fonction 0xfffffd8d

```
d.bios.rom:
                 format de fichier binary
Déassemblage de la section .data:
fffffd8d <.data+0x3ffd8d>:
fffffd8d:
            b0 02
                                              $0x2,%al
                                      mov
            e6 80
fffffd8f:
                                              %al,$0x80
                                      out
fffffd91:
            bb 00 00 c2 ff
                                              $0xffc20000, %ebx
                                      mov
            8b d3
fffffd96:
                                      mov
                                              %ebx, %edx
fffffd98:
            8b 43 30
                                              0x30(%ebx),%eax
                                      mov
            25 ff ff 00 00
fffffd9b:
                                              $0xffff, %eax
                                      and
fffffda0:
            03 d8
                                              %eax,%ebx
                                      add
fffffda2:
            03 52 20
                                      add
                                              0x20(%edx),%edx
fffffda5:
            83 3b ff
                                      cmpl
                                              $0xfffffffff,(%ebx)
fffffda8:
            74 24
                                      je
                                              0xfffffdce
            b9 04 00 00 00
fffffdaa:
                                      mov
                                              $0x4, %ecx
                                              %ebx,%esi
fffffdaf:
            8b f3
                                      mov
            bf 65 fd ff ff
fffffdb1:
                                              $0xfffffd65,%edi
                                      mov
fffffdb6:
            f3 a7
                                      repz cmpsl %es:(%edi),%ds:(%esi)
fffffdb8:
            74 1d
                                              0xfffffdd7
                                       jе
fffffdba:
            8b 43 14
                                              0x14(%ebx),%eax
                                      mov
fffffdbd:
            25 ff ff ff 00
                                      and
                                              $0xffffff, %eax
fffffdc2:
            03 d8
                                      add
                                              %eax,%ebx
fffffdc4:
            83 c3 07
                                      add
                                              $0x7, %ebx
fffffdc7:
            83 e3 f8
                                              $0xfffffff8,%ebx
                                      and
fffffdca:
            3b da
                                      cmp
                                              %edx,%ebx
fffffdcc:
            72 d7
                                              0xfffffda5
                                      jb
fffffdce:
            b0 0e
                                              $0xe,%al
                                      mov
fffffdd0:
            e6 80
                                      out
                                              %al,$0x80
fffffdd2:
            e9 88 00 00 00
                                              0xfffffe5f
                                      jmp
fffffdd7:
            8b fb
                                              %ebx,%edi
                                      mov
            8b 43 14
                                              0x14(%ebx), %eax
fffffdd9:
                                      mov
             25 ff ff ff 00
fffffddc:
                                      and
                                              $0xffffff, %eax
fffffdel:
            03 f8
                                      add
                                              %eax,%edi
fffffde3:
            83 c3 18
                                      add
                                              $0x18,%ebx
            8b f3
fffffde6:
                                              %ebx,%esi
                                      mov
fffffde8:
            b8 01 00 00 00
                                      mov
                                              $0x1, %eax
            0f a2
fffffded:
                                      cpuid
fffffdef:
            8b d8
                                      mov
                                              %eax,%ebx
fffffdf1:
            b9 17 00 00 00
                                              $0x17, %ecx
                                      mov
fffffdf6:
            Of 32
                                      rdmsr
fffffdf8:
            c1 ea 12
                                      shr
                                              $0x12, %edx
fffffdfb:
            80 e2 07
                                              $0x7,%dl
                                      and
fffffdfe:
            8a ca
                                      mov
                                              %dl,%cl
fffffe00:
            b2 01
                                              $0x1,%dl
                                      mov
fffffe02:
            d2 e2
                                              %cl,%dl
                                      shl
            3b f7
                                              %edi,%esi
fffffe04:
                                      cmp
            73 57
fffffe06:
                                              0xfffffe5f
                                       jae
                                              $0xfffffffff,(%esi)
fffffe08:
            83 3e ff
                                      cmpl
            74 52
fffffe0b:
                                      je
                                              0xfffffe5f
fffffe0d:
            b9 00 08 00 00
                                              $0x800, %ecx
                                      mov
fffffe12:
            83 7e 1c 00
                                              $0x0,0x1c(%esi)
                                      cmpl
```

```
fffffe16:
            74 03
                                              0xfffffe1b
                                      je
fffffe18:
             8b 4e 20
                                      mov
                                              0x20(%esi),%ecx
             3b 5e 0c
fffffelb:
                                      cmp
                                              0xc(%esi),%ebx
fffffele:
             75 07
                                              0xfffffe27
                                      jne
fffffe20:
             8b c6
                                              %esi,%eax
                                      mov
fffffe22:
             84 56 18
                                              %dl,0x18(%esi)
                                      test
fffffe25:
             75 3a
                                      jne
                                              0xfffffe61
fffffe27:
             8b 6e 20
                                              0x20(%esi),%ebp
                                      mov
fffffe2a:
             8b 46 1c
                                      mov
                                              0x1c(%esi),%eax
fffffe2d:
             83 c0 30
                                              $0x30,%eax
                                      add
fffffe30:
             3b e8
                                              %eax, %ebp
                                      cmp
fffffe32:
             76 1b
                                      jbe
                                              0xfffffe4f
             8b 0c 30
fffffe34:
                                              (%eax,%esi,1),%ecx
                                      mov
             8d 6c 30 14
fffffe37:
                                      lea
                                              0x14(%eax,%esi,1),%ebp
fffffe3b:
             39 5d 00
                                      cmp
                                              %ebx,0x0(%ebp)
fffffe3e:
            75 07
                                              0xfffffe47
                                      jne
fffffe40:
                                              %esi,%eax
             8b c6
                                      mov
fffffe42:
             84 55 04
                                              %dl,0x4(%ebp)
                                      test
fffffe45:
             75 1a
                                      jne
                                              0xfffffe61
fffffe47:
             83 c5 0c
                                              $0xc, %ebp
                                      add
fffffe4a:
                                              0xfffffe3b
             e2 ef
                                      loop
fffffe4c:
             8b 4e 20
                                              0x20(%esi),%ecx
                                      mov
fffffe4f:
             81 c1 ff 01 00 00
                                              $0x1ff,%ecx
                                      add
fffffe55:
             81 e1 00 fe ff ff
                                      and
                                              $0xfffffe00,%ecx
fffffe5b:
             03 f1
                                      add
                                              %ecx,%esi
fffffe5d:
             eb a5
                                              0xfffffe04
                                      jmp
fffffe5f:
             33 c0
                                              %eax,%eax
                                      xor
```



**TODO**