

E课网 - 半导体集成电路在线教育平台 半导体集成电路教育内容和产品提供商







数字设计 EDA 工具

Verdi 基本操作

文档版本: 最后修改日期:

Ver3.0 2022-04-17



实验简介:

使用 Verdi 来进行 Debug。

实验目的:

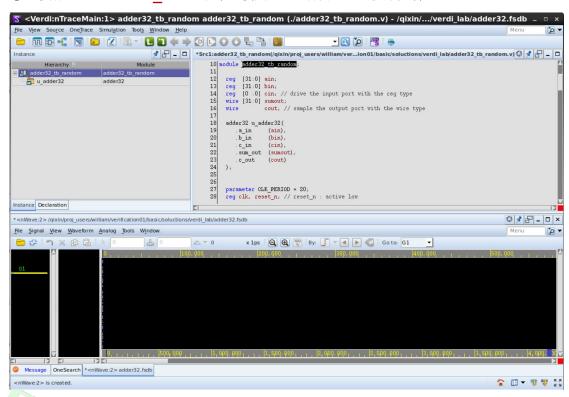
熟悉 Verdi 的各种基本操作

实验准备:

eccourse com 续接 Verdi Dump FSDB 波形文件实验

实验步骤:

- 1. 执行仿真并打开波形文件
 - ① 执行 make 命令,运行仿真并产生 FSDB 波形文件
 - ② 执行 make Verdi fsdb 命令,使用 Verid 打开 FSDB 波形文件

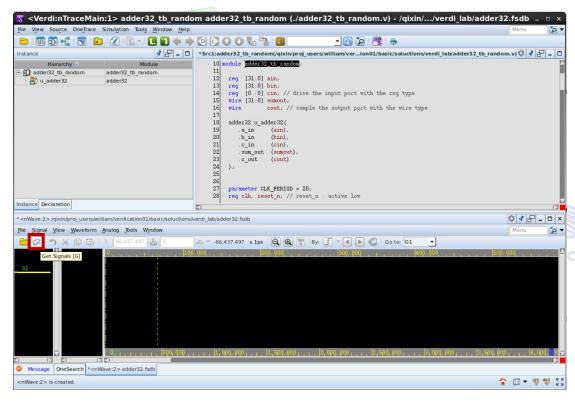


添加信号到波形窗口

方法一:在波形窗口中点击。图标(Get Signals),如下图红色方框位置: MooreFilte Com







随即弹出信号选择窗口。使用在鼠标选中波形窗口的情况下,可使用快捷键 g 快速打开 该窗口。



- 层次结构显示区
 - 在该区域选则要添加信号所在的模块
- 被选中模块的子模块显示区
 - 当在"层次结构显示区"中选中某个模块时,该模块中所包含的子模块会在该 MooreElite The 区域中显示









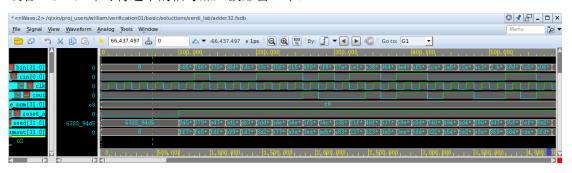
MooreElite.com

- 被选中模块的信号显示区
 - 当在"层次结构显示区"中选中某个模块时,该模块中所包含的信号会在该区 域中显示。需要注意的是,该区域中所显示的信号受到"信号筛选区"的影响, 可以根据需要进行信号筛选。
- 已被加入波形窗口的信号显示区
 - 如果信号已经被添加到波形窗口中,该信号会在该区域显示。
- 信号筛选区
 - 可对"被选中模块的信号显示区"中所显示的信号按照添加进行筛选显示。



- 显示所有信号,包括后面5种条件
- 显示该模块的输入端口
- 显示该模块的输出端口
- 显示该模块的双向端口
- 显示该模块内定义的线网
- 显示该模块内定义的寄存器类型的变量

在"被选中模块的信号显示区"中使用鼠标选中所要加入波形的信号,然后点击"Apply" 或者 "OK",即可将选中的信号加入波形窗口中:



Tips:

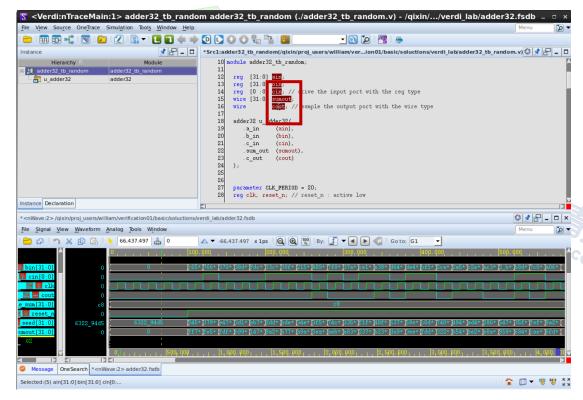


当信号过多时,可以在方框位置输入信号名称,也可以达到筛选信号的作用,默认情况 下这里是*,表示显示所有信号。*是通配符,在搜索信号时也可以使用。

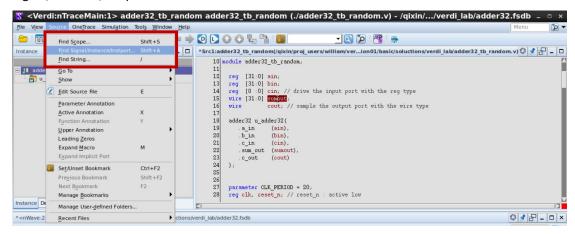
使用 Moorasia 方法二: 可以在代码显示窗口,直接选中信号,使用鼠标拖拽到波形窗口中,或者







③ 方法三: 当 RTL 的层次结构十分复杂时,使用上面的方法层层寻找信号十分麻烦, 可以使用信号搜索快速找到信号的位置。点击菜单 "Source → Find Signal/Instance/Instport":



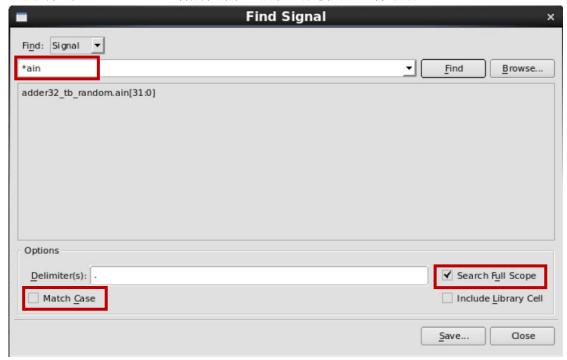
打开信号搜索窗口:







可以选中是搜索信号,还是实例化的模块。在"Find"按钮的左边文本框中输入要 查找的信号名。注意这里包含层次路径,所以一般使用通配符*开始。

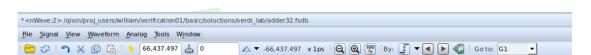


输入"*ain", 去掉"Match Case"忽略大小写, 勾选"Search Full Scope"在整个设 计中全局搜索。然后点击"Find",即可在中间窗口中看到被搜索出来的信号。 使用鼠标点击窗口中的信号,可以快速跳转到对应的代码位置。选中信号,使用 "ctrl+w"快捷键快速添加到波形窗口中。

3. 波形窗口基本操作

波形窗口提供了丰富的工具,方便用户对波形进行查看/搜索/定位/运算 MooreElite Co.



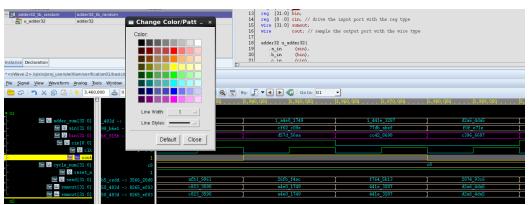


① 波形的缩放

- 使用 🔍 🔍 🖁 i.
- 使用 "Ctrl+鼠标滚轮" ii.
- 使用鼠标左键拖拽出一个区域, 可对该区域进行放大 iii.

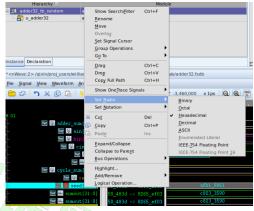


- 快捷键 z 缩小波形, shift+z 放大波形, f 缩小到整个波形
- ② 更换波形颜色
 - 选中信号,使用快捷键c,在弹出的颜色选择窗口中选中要更换的颜色



- 选中信号,只用快捷键t,可快速更改颜色
- ③ 更换信号值的显示进制

选中信号,鼠标右键,选择 Set Radix,选择对应的进制



- ④ 调整信号位置 选择信号后直接鼠标拖拽
- ⑤ 调整信号添加位置





在信号列表中有一条黄色的横线,表示信号的插入位置,新加入波形的信号会插入 到该黄色横线的位置处。可以将鼠标放置在需要调整的位置处,使用点击鼠标中间 即可移动黄色横线到新的位置。

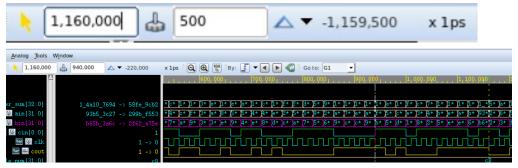




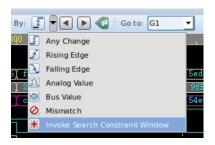
⑥ 仿真时间定位

在第一个文本框内输入时间后, 敲回车键, 自动跳转到对应的仿真时间位置, 波形窗口中有一条黄色的竖直虚线, 用于表示具体的仿真时间点。

第二个文本框内的时间是标记时间,用于做参考,计算时间差(后面的数字)。可以 在波形窗口使用点击鼠标中键,快速创建一个标记点,一般用白色竖直虚线显示。



⑦ 信号值的快速跳转



- ■ 跳转到信号的前一个/后一个边沿
- ■ 跳转到信号的前一个/后一个上升沿
- 跳转到信号的前一个/后一个下降沿

MooreElite Can

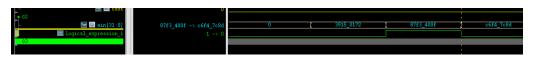


⑧ 信号运算

当选中一个或者多个信号后,可以利用"Logical Operation"进行计算,并在波形中 新创建出一个信号波形。选中 ain 信号,在"Logical Operation"的表达式中判断该 信号是否等于'h87f3400f。然后点击"Create/Modify"



可以在波形窗口中看到新创建了一个信号波形。该信号不是一个真实存在的信号, 是对之前表达式求解的结果。通过该波形,可以快速的找到 ain 等于'h87f3400f 的 位置。



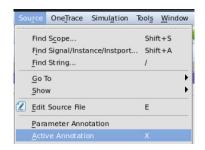
不仅仅是单个信号,可以通过"Logical Operation"创建出多个信号直接满足某种条 件的复杂表达式,方便进行 Debug。

4. 代码窗口的基本操作

在代码窗口中, 也有很多实用的功能

① 在代码中标记信号的值

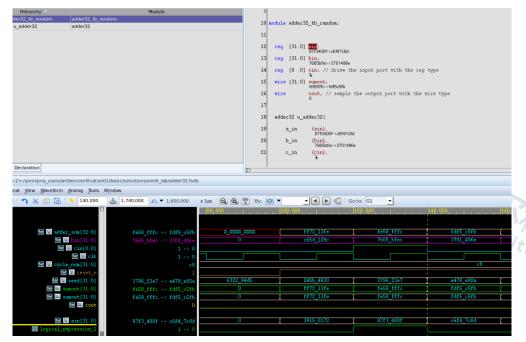
通过 "Source→Active Annotation" 可以打开在代码中显示信号值的功能



如下图,在信号名称的下方,会显示当前时刻该信号对应的值。当前时间为 eecourse.com/ 140000(黄色游标的位置),波形中 ain 的值和代码窗口中 ain 信号下方的值是一样







② 在代码中标记信号的值

通过"Source→Parameter Annotation"可以打开在代码中显示常量值(使用 parameter 定义的常量)的功能



③ 信号驱动源的追踪

驱动源,也叫 Driver,在代码窗口中,双击某个信号可以快速跳转到该信号的驱动 源

```
*Src1:adder32_tb_random(/qixin/proj_users/william/verification01/basic/soluctions/verdi_lab/adder32_tb_random.v)
            ain = $random(seed); // $urandom returns a unsigned 32-bit random number 6574" 379623e7->e478e82a
            91
    92
            adder sum = ain + bin + cin; // expected results
            $display ("%0t:adder_sum=%0d, ain=%0d, bin=%0d, cin=%0d", $time, adder_sum, ain, bin, cin);
    93
```

需要注意的是, Verdi 寻找驱动源是根据当前时刻该信号的驱动源。对于 reg 类型的 变量来说, 在不同时刻可能有不同的驱动源, Verdi 会根据实际情况定位某一时刻驱 动源的位置,大大方便了 Debug。

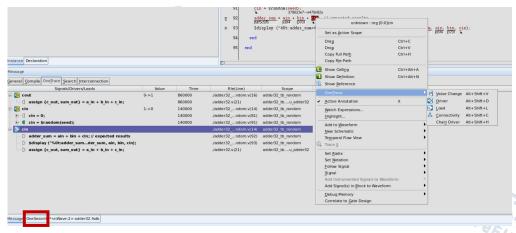
注意:可以在波形窗口中,双击某个信号,也可以快速追踪驱动源。

Moore Flite

④ 信号负载的追踪

某个信号会作为其他信号的驱动源,此时被驱动的信号即为该信号的负载,也叫 "Load"。选中某个信号,右键鼠标,选中 "OneTrace→Load" 即可跳转到该信号的 负载信号。如果有多个负载,可以通过查看 OneSearch 获取更多的信息。



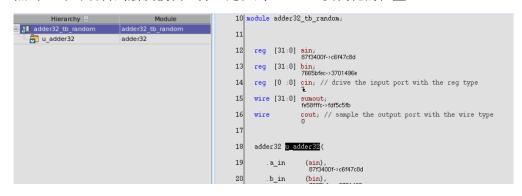


⑤ 层次结构的跳转

窗口所在的模块的上一层模块或者子模块代码中。 例如当前代码窗口位于 adder32,

```
*Src1:adder32_tb_random.u_adder32(/qixin/proj_users/william/veri
                                                        // Coryright: www.eecourse.com
🗄 📻 adder32_tb_random
                         adder32_tb_random
   🚛 u_adder32
                                                     10 module adder32(
                                                     11
                                                         // module head: verillog-2001 format
                                                         input wire [31:0] a in,
87f3400f->c6f47c8d
                                                     12
                                                         input wire [31:0] b in,
7565bfec->3701496e
                                                         input wire [ 0:0] c_in,
                                                     14
                                                         output wire [31:0] sum_out,
fe58fffc->fdf5c5fb
                                                          17)
```

点击🚨即可跳转到层次模块,并且定位到 adder32 实例化的位置



保存波形窗口中的信号

可以将加入到波形窗口中的信号列表进行保存,以便于下一次打开波形后快速向波形窗 口中加入信号。

在波形窗口的菜单中执行"File→Save Signal",在弹出的窗口中指定文件的名字和存储位 MooreElite Can 置,点击"OK"即可保存。







如果要使用该文件,在波形窗口中执行"File→Open",找到保存的文件双击,然后点击。

