BSIM3v3.22 手册



BSIM3v3.22 使用手册

目 录

第一章 简介	3
1.1 总说明	4
1.2 手册的组织	4
第二章 基于物理的I-V模型的推导	6
2.1 非均匀掺杂和小沟道效应对阈值电压的影响	6
2.2 迁移率模型	13
2.3 载流子漂移速度	15
2.4 体电荷效应	15
2.5 强反型漏极电流(线性区)	16
2.6 强反型电流与输出电阻(饱和区)	17
2.7 亚阈漏极电流	21
2.8 有效沟道长度与沟道宽度	22
2.9 多晶耗尽效应	23
第三章 统一的I-V模型	26
3.1 统一的沟道电荷密度表达式	26
3.2 统一的迁移率表达式	28
3.3 统一的线性电流表达式	29
3.4 统一的Vdsat表达式	30
3.5 统一的饱和电流表达式	30
3.6 适用于所有Vgs和Vds工作区的单一电流表达式	31
3.7 衬底电流	32
3.8 对Vbs的注释	33
第四章 电容的建模	33
4.1 对电容模型的一般描述	34
4.2C-V模型的几何学定义	35
4.3 本征电容模型的建模	35
4.4 电荷厚度电容模型	40
4.5 非本征电容	43
第五章 非准静态模型	45
5.1 背景知识	45
5.2 NQS模型	45
5.3 模型的表达式	
第六章 参数提取	49

6.1 优化策略	49
6.2 提取策略	49
6.3 提取流程	49
6.4 对参数提取的注释	55
第七章 测试基准结果	58
7.1 测试基准类型	
7.2 测试基准结果	
第八章 噪声的建模	64
8.1 闪烁噪声	64
8.2 沟道热噪声	65
8.3 噪声模型的标识	66
第九章 MOS二极管的建模	67
9.1 二极管的I-V模型	67
9.2 MOS二极管的电容模型	68
附录A. 参数列表	71
A.1 模型控制参数	
A.2 DC参数	
A.3 C-V模型参数	74
A.4 NQS参数	76
A.5 dW与dL参数	76
A.6 温度参数	77
A.7 闪烁噪声模型参数	78
A.8 工艺参数	78
A.9 几何范围参数	79
注 1. 关于工艺参数	80

第一章 简介

1.1 总说明

BSIM3v3 是最新的基于物理的深亚微米 MOSFET 模型,适用于数字和模拟电路设计,由 Berkeley 加州大学的器件组开发。BSIM3v3 相比上一个版本(BSIM3v2)做了大量的修改,包括:

- 用一个I-V表达式描述从亚阈到强反型以及从线性区到饱和区的电流和输出电导。这就保证 I_{ds} 、 G_{ds} 、 G_{m} 及其导数在所有 V_{gs} 、 V_{ds} 和 V_{bs} 偏置条件下都是连续的。除此之外,还消除了器件工作边界处的kink和glitch。
- 考虑了宽度对体电荷和源/漏电阻 (R_{ds}) 的影响,极大地增加了窄沟器件的建模精度。
- W_{drawn} 和 L_{drawn} 对 ΔW 和 ΔL 的影响。这提高了模型用一组参数拟合各种不同宽长比的能力。
- 使用了新的电容模型,改进了短沟和窄沟器件的建模。

最后,BSIM3v3包含一个新的弛豫时间模型,用于刻画 MOS 电路的非准静态效应,改进了瞬态效应的建模。

虽然包含了许多新的特征,但 BSIM3v3 仍然保留了与 BSIM3v2 相同的物理基础。例如,新的模型仍然考虑了重要几何和工艺参数(如沟道长度、沟道宽度、栅氧厚度、结深、衬底掺杂浓度、等等)的大量内在相关性。这允许用户在大的沟道长度和沟道宽度范围内对 MOSFET 进行精确建模。(意思就是说,BSIM3v3 这个模型的适用面很广。)另外,BSIM3v3 仍然使用耦合的伪二维公式(coherent pseudo-2D formulation)对各种短沟效应和高场效应进行建模,这些短沟效应和高场效应包括:

- 阈值电压的 roll-off
- 非均匀掺杂效应
- 纵向电场导致的迁移率下降
- 载流子速度饱和
- 沟长调制
- 漏致势垒降低
- 衬底电流诱导的体效应
- 亚阈导通
- 寄生电阻效应。

为了在新的模型中融入以上这些改进,并同时保持高精度和最小的模拟开销,进行了大量的努力。除此之外,改进的表达式具有更好的连续性,从而使得 SPICE 更容易快速收敛。

另外, BSIM3v3.22 在 BSIM3v3.2 的基础上, 做了如下改动:

- 在capMod = $1 \pi 2$ 两种情况下的电容模型中使用了与偏压有关的 V_{fb} ,从而消除了积累—耗尽区 C_{es} 和 C_{ed} 的小的负电容。
- 增加了版本号的检查;如果用户给定的版本号与默认值 3.2.2 不同,将给出警告。
- 修复了已知的 bug。

1.2 手册的组织

第二章介绍推导 I-V 公式时用到的物理基础。

第三章将不同工作区的 BSIM3v3 公式组合为统一的 I-V 模型。

第四章阐述 C-V 建模, 重点关注电荷厚度模型。

第五章详细介绍用于瞬态建模的新模型,亦即 NQS(Non-Quasi-Static,非准静态)模型。 第六章讨论 SPICE 模型参数的提取。

第七章给出一些 benchmark 的测试结果,以证明 BSIM3v3 模型的精度和性能。

第八章介绍噪声模型。

第九章阐述 MOS 二极管的 I-V 和 C-V 模型。

最后,附录将列出所有的模型方程和参考文献。另外,还将列出在参数提取过程中能够 binned 的模型参数。

第二章 基于物理的 I-V 模型的推导

BSIM3v3 的开发以使用缓变沟道近似和耦合的准二维(coherent 2D)近似方法求解泊松方程为基础,考虑了器件几何参数和工艺参数的影响。BSIM3v3 考虑了 MOS 器件中的以下物理现象[1]:

- 短沟和窄沟效应对阈值电压的影响
- 横向和纵向的非均匀掺杂效应
- 垂直电场导致的迁移率下降
- 体电荷效应(bulk charge effect)
- 载流子速度饱和
- 漏致势垒降低 (DIBL, Drain-Induced Barrier Lowering)
- 沟长调制 (CLM, Channel Length Modulation)
- 衬底电流导致的体效应(SCBE, Shubstrate Current induced Body Effect)
- 亚阈导通
- 源/漏寄生电阻

2.1 非均匀掺杂和小沟道效应对阈值电压的影响

对阈值电压 (V_{th}) 的精确建模是精确描述器件电气特性的最重要要求之一。另外,阈值电压还可作为划分器件工作区的参考点。使用阈值电压,可将器件工作区划分为三个区域。

首先,如果栅压大于阈值电压,那么反型电荷密度大于衬底掺杂浓度,此时,MOSFET 工作在强反型区,漂移电流占主导。第二,如果栅压远低于阈值电压,那么反型电荷低于衬底掺杂浓度,MOSFET 工作在弱反型区(或者称为亚阈区),扩散电流占主导[2]。最后,如果栅压非常接近阈值电压,反型电荷密度接近衬底掺杂浓度,MOSFET 工作在过渡区,此时,漂移电流和扩散电流同等重要。

长沟道、宽沟道以及均匀衬底掺杂浓度条件下,MOSFET 的标准阈值电压为[2]:

$$V_{th} = V_{FB} + \phi_s + \gamma \sqrt{\phi_s - V_{bs}} = V_{Tideal} + \gamma (\sqrt{\phi_s - V_{bs}} - \sqrt{\phi_s})$$
 (2.1.1)

(注:
$$\phi_s = -2\phi_F$$
, 而 $\phi_F = \phi_T \ln\left(\frac{N_a}{n_i}\right)$, 为费米势, 对于典型的 p 型衬底硅, $\phi_F \approx -0.3V$ 。)

其中, V_{FB} 为平带电压, V_{Tideal} 为长沟器件在零衬偏条件下的理想阈值电压, γ 为衬底偏压效应(译者注:体效应)系数,由以下公式给出:

$$\gamma = \frac{\sqrt{2\varepsilon_{si}qN_a}}{C_{ox}} \tag{2.1.2}$$

(注: C_{ox} 为栅氧的单位面积电容, $C_{ox} = \frac{\mathcal{E}_{ox}}{T_{ox}}$,

 $\varepsilon_{ox} = 3.97 \times \varepsilon_0 = 3.97 \times 8.854 \times 10^{-12} \, \mathrm{F/m} = 3.5 \times 10^{-11} \, \mathrm{F/m}$,若 $T_{ox} = 4 \, \mathrm{nm}$,则 $C_{ox} = 8.75 \times 10^{-11} \, \mathrm{F/m}$

 10^{-3} F/m^2 o

取 $q = 1.6 \times 10^{-19} \text{ C}$, $N_a = 10^{16} \text{ cm}^{-3}$, $\varepsilon_{si} = 11.7 \times \varepsilon_0$, $\gamma = 0.07 \text{ V}^{1/2}$)

其中, Na为衬底掺杂浓度。表面势由以下公式给出:

$$\phi_s = 2\frac{K_B T}{q} \ln(\frac{N_a}{n_i}) \tag{2.1.3}$$

注:
$$N_{ch}$$
默认为 1.7e17 cm⁻³, $\phi_s = 2 \frac{1.381 \times 10^{-23} \,\mathrm{J} \cdot \mathrm{K}^{-1} \times 300 \mathrm{K}}{1.6 \times 10^{-19} \,\mathrm{C}} \ln \left(\frac{1.7 \times 10^{17} \,\mathrm{cm}^{-3}}{1.5 \times 10^{10} \,\mathrm{cm}^{-3}} \right) = 0.84 \,\mathrm{V}$ 。

公式(2.1.1)假设沟道是均匀掺杂的,在沟道的垂直方向使用了一维泊松方程。该模型只在衬底掺杂浓度为常数和长沟条件下才成立。在这些条件下,沿沟道方向的电势是相同的。但实际上,这两个条件并不总是满足。在衬底掺杂浓度不均匀,或者长沟/窄沟条件下,必须对公式(2.1.1)进行修正。

2.1.1 纵向非均匀掺杂效应

图 2-1 给出了垂直方向上衬底掺杂浓度不为常数的情形。

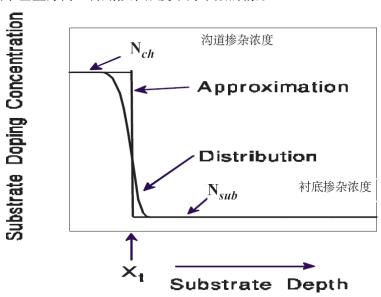


图 2-1 真实的衬底掺杂分布及其近似

通常, Si/SiO₂界面附近的衬底掺杂浓度要高于衬底深处,这归因于阈值调整注入。衬底内部杂质原子的分布近似为半高斯分布,如图 2-1 所示。这种非均匀性使得公式 (2.1.2)中的γ将受到衬底偏压的影响。

如果耗尽层宽度小于图 2-1 中的 X_i ,那么公式(2.1.2)中的 N_a 等于 N_{ch} ,否则 N_a 等于 N_{sub} 。为了考虑纵向上的非均匀掺杂,提出了以下阈值电压模型:

$$V_{th} = V_{Tideal} + K_1 (\sqrt{\phi_s - V_{bs}} - \sqrt{\phi_s}) - K_2 V_{bs}$$
 (2.1.4)

在零衬偏条件下,公式(2.1.1)和(2.1.4)的结果相同。注意到 V_{bs} 等于最大衬底偏置电压 V_{bm} 时,根据公式(2.1.1)和(2.1.4)计算得到的 V_{th} 以及 V_{th} 相对 V_{bs} 的导数应该相同,由此可以确定 K_1 和 K_2 。因此,根据公式(2.1.1)和(2.1.4), K_1 和 K_2 可由以下公式给出[3]:

$$K_1 = \gamma_2 - 2K_2 \sqrt{\phi_s - V_{bm}} \tag{2.1.5}$$

$$K_{2} = (\gamma_{1} - \gamma_{2}) \frac{\sqrt{\phi_{s} - V_{bx}} - \sqrt{\phi_{s}}}{2\sqrt{\phi_{s}} (\sqrt{\phi_{s} - V_{bm}} - \sqrt{\phi_{s}}) + V_{bm}}$$
(2.1.6)

其中, γ_1 和 γ_2 分别对应衬底掺杂浓度为 N_{ch} 和 N_{sub} 时的体效应系数。

附表 1 SMIC 0.18 描述纵向非均匀掺杂的参数(版本: v2p8) ☆

晶体管类型	K_{I}	K_2
NMOS	0.68	-4.99E-02
PMOS	0.58	7.09E-03

$$\gamma_1 = \frac{\sqrt{2q\varepsilon_{si}N_{ch}}}{C_{cr}} \tag{2.1.7}$$

$$\gamma_2 = \frac{\sqrt{2q\varepsilon_{si}N_{sub}}}{C_{cr}} \tag{2.1.8}$$

 V_{br} 为耗尽层宽度等于 X_{br} 时的体偏压。因此, V_{br} 满足如下公式:

$$\frac{qN_{ch}X_t^2}{2\varepsilon_{ci}} = \phi_s - V_{bx} \tag{2.1.9}$$

如果器件可以获得,那么 K_1 和 K_2 能够通过实验确定。如果器件不可获得,但是知道掺杂浓度分布,那么用户可以输入适当的参数(如 N_{ch} 、 N_{sub} 、 X_t)指定掺杂浓度分布。然后,根据公式(2.1.5)和(2.1.6)可以确定 K_1 和 K_2 。(译者:通过公式计算 K_1 和 K_2 ,看与SMIC的值是否相近。)

2.1.2 横向非均匀掺杂效应

对于某些工艺,漏极和源极附近的掺杂浓度要高于沟道中央。这被称为横向非均匀掺杂,如图 2-2 所示。随着沟道变短,横向非均匀掺杂将导致阈值电压增加,因为沟道的平均掺杂浓度在变大。平均的沟道掺杂可由如下公式计算:

$$N_{eff} = \frac{N_a(L - 2L_x) + N_{ds} \cdot 2L_x}{L} = N_a(1 + \frac{2L_x}{L} \frac{N_{ds} - N_a}{N_a}) \equiv N_a(1 + \frac{Nlx}{L})$$
 (2.1.10)

由于横向非均匀掺杂,公式(2.1.4)变为:

$$V_{th} = V_{th0} + K_1(\sqrt{\phi_s - V_{bs}} - \sqrt{\phi_s}) - K_2 V_{bs} + K_1(\sqrt{1 + \frac{N_{LX}}{L_{eff}}} - 1)\sqrt{\phi_s}$$
 (2.1.11)

体偏压对横向非均匀掺杂效应的影响使用公式(2.1.11)的第四项进行经验建模。在更低的体偏压下,这一效应变得更强。从公式(2.1.11)可以看出,阈值电压随沟道长度的减小而增加[3]。(译者:从公式(2.1.10)可以看出, N_{LX} 与 L_x 、 N_{ds} 和 N_a 有关。 L_x 越大, N_{LX} 越大; N_{ds} - N_a 越大, N_{LX} 越大。)

附表 2 SMIC 0.18 描述横向非均匀掺杂的参数(版本: v2p8) ☆

晶体管类型	N_{LX}
NMOS	7.54E-08
PMOS	9.00E-08

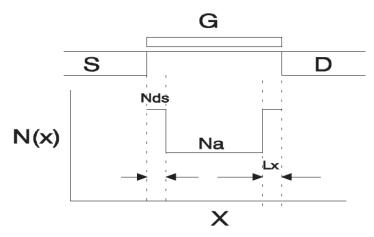


图 2-2 沿沟道的掺杂浓度是不均匀的

2.1.3 短沟效应

长沟器件的阈值电压与沟道长度和漏极电压无关。体偏压对长沟器件的阈值电压的影响由公式(2.1.4)给出。但是,随着沟道长度变得越来越短,沟道长度和漏极电压对阈值电压的影响变得越来越大。随着沟道长度变短,体偏压对阈值电压的影响变得微弱,因为体偏压对耗尽区的控制变弱。为了对深亚微米器件进行正确的建模,必须考虑短沟效应对阈值电压的影响。

短沟效应对阈值电压的影响可由如下公式进行建模:

$$V_{th} = V_{th0} + K_1(\sqrt{\phi_s - V_{bs}} - \sqrt{\phi_s}) - K_2V_{bs} + K_1(\sqrt{1 + \frac{N_{LX}}{L_{eff}}} - 1)\sqrt{\phi_s} - \Delta V_{th}$$
 (2.1.12)

其中, ΔV_{th} 为短沟效应引起的阈值电压下降。为了计算 ΔV_{th} ,人们开发了许多模型。这些模型有的使用数值解[4],有的使用二维电荷共享方法[5,6],还有的使用耗尽区的简化泊松方程[7-9]。Z. H. Liu等人开发了一个简单、精确的物理模型[10]。该模型通过沿沟道方向求解准二维泊松方程得到。该准二维模型为:

$$\Delta V_{th} = \theta_{th}(L)[2(V_{bi} - \phi_s) + V_{ds}]$$
 (2.1.13)

其中, V_{hi} 为衬底和源极之间PN结的内建电压:

$$V_{bi} = \frac{K_B T}{q} \ln(\frac{N_{ch} N_d}{n_i^2})$$
 (2.1.14)

其中, N_a 为源极掺杂浓度, N_{ch} 为衬底掺杂浓度。 $\theta_{th}(L)$ 为短沟效应系数,强烈依赖于沟道长度:

$$\theta_{th}(L) = \exp(-L/2l_t) + 2\exp(-L/l_t)$$
 (2.1.15)

l_t为"特征长度":

$$l_{t} = \sqrt{\frac{\varepsilon_{si} T_{ox} X_{dep}}{\varepsilon_{ox} \eta}}$$
 (2.1.16)

 X_{dep} 为衬底一侧的耗尽区宽度:

$$X_{dep} = \sqrt{\frac{2\varepsilon_{si}(\phi_s - V_{bs})}{qN_{ch}}}$$
 (2.1.17)

归因于漏极电压,漏极附近的 X_{dep} 要大于沟道中央。 X_{dep}/η 代表沿沟道的平均耗尽区宽度。基于以上讨论,漏/源电荷共享和DIBL效应对 V_{th} 的影响由(2.1.15)给出。但是,为了使模型适用于更宽的工艺范围,引入了 D_{vt0} 、 D_{vt2} 、 D_{sub} 、 E_{ta0} 、 E_{tab} 等多个参数,在SPICE中,用以下模型分别考虑电荷共享和DIBL效应。

$$\theta_{th}(L) = D_{vt0}[\exp(-D_{vt1}L/2l_t) + 2\exp(-D_{vt1}L/l_t)]$$
 (2.1.18)

$$\Delta V_{th}(L) = \theta_{th}(L)(V_{bi} - \phi_s) \tag{2.1.19}$$

$$l_{t} = \sqrt{\frac{\varepsilon_{si} T_{ox} X_{dep}}{\varepsilon_{ox}}} (1 + D_{vt2} V_{bs})$$
 (2.1.20)

$$\theta_{dibl}(L) = \exp(-D_{sub}L/2l_{t0}) + 2\exp(-D_{sub}L/l_{t0})$$
(2.1.21)

$$\Delta V_{th}(V_{ds}) = \theta_{dibl}(L)(E_{ta0} + E_{tab}V_{bs})V_{ds}$$
 (2.1.22)

(注:公式(2.1.19)描述电荷共享,公式(2.1.22)描述DIBL效应。值得注意的是,沟长L越短, $\theta_{dibl}(L)$ 越大,DIBL效应对阈值电压的影响越大。)

其中 I_{t0} 由公式(2.1.20)计算,体偏压设为 0。 D_{vtl} 基本上等于公式(2.1.16)中的 $1/(\eta)^{1/2}$ 。引入 D_{vt2} 是为了考虑衬底偏压对掺杂浓度的影响,因为垂直沟道方向的掺杂浓度是不均匀的。 X_{dep} 使用 N_{ch} 进行计算。通过实验确定 D_{vt0} 、 D_{vtl} 、 D_{vt2} 、 D_{sub} 、 E_{ta0} 、 E_{tab} ,可以极大地提高精度。尽管公式(2.1.18)、(2.1.21)和(2.1.15)具有不同的系数,但它们仍然具有相同的函数形式。公式(2.1.18)、(2.1.21)和(2.1.15)描述的器件物理仍然是相同的。

随着沟道长度的减小, ΔV_{th} 将增加,进而 V_{th} 将减小。如果MOSFET具有LDD结构,公式 (2.1.14)中的 N_d 为轻掺杂区的掺杂浓度。LDD-MOSFET中的 V_{bi} 将小于传统的MOSFET,因此,在LDD-MOSFET中,短沟效应引起的阈值电压下降要小一些。

随着体偏压变得更负,耗尽区宽度将增加,见公式(2.1.17)。从而,归因于 I_t 的增加, ΔV_{th} 将增加。随着 V_{bs} 变得更负, $V_{Tideal}+K_1\sqrt{\phi_s-V_{bs}}-K_2V_{bs}$ 也会增加(对NMOS)。因此, ΔV_{th} 的变化和 $V_{Tideal}+K_1\sqrt{\phi_s-V_{bs}}-K_2V_{bs}$ 的变化二者将相互抵消,从而使得 V_{th} 对 V_{bs} 不太敏感。随着沟长变短,这个补偿效应更加显著。因此,相比长沟MOSFET,短沟MOSFET的 V_{th} 对体偏压的敏感度要低一些。同样的道理,随着 V_{bs} 变得更负,DIBL效应以及沟长对 V_{th} 的影响更强。图 2-3 和图 2-4 中的实验数据进一步验证了以上结论。尽管Liu等人发现当沟道变得非常短时, V_{th} 的roll-off将加速,并且漏极电压对 V_{th} 的影响是非线性的[10],但对于电路模拟而言, V_{th} 随 V_{ds} 线性变化仍然是一个好的近似,如图 2-4 所示。图 2-4 表明,公式(2.1.13)与实验数据非常吻合。

附表 3 SMIC 0.18 描述短沟效应的参数(版本: v2p8)☆

晶体管 类型	D_{vt0}	D_{vtl}	D_{vt2}	D_{sub}	E_{ta0}	E_{tab}
NMOS	1.30	0.57	-0.17	无	无	无
PMOS	0.71	0.24	7.80E-02	无	无	无

注 1: 前 3 个参数用于描述电荷共享,后 3 个参数用于描述 DIBL 效应。

除此之外,图 2-5 还表明,该模型能够描述各种偏压条件下 V_{th} 随沟长的变化。

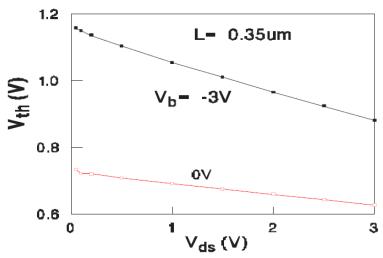


图 2-3 不同体偏压下,漏极电压对阈值电压的影响(译者:此图说明,随 V_{bs} 变得更负,DIBL 效应更强,亦即,漏极电压对阈值电压的影响更强。)

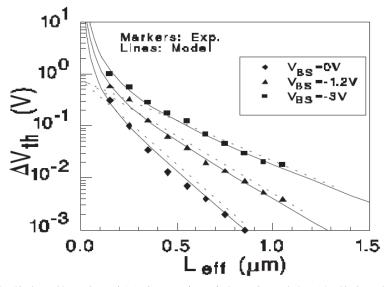


图 2-4 沟长对阈值电压的影响(此图说明,随 V_{bs} 变得更负,沟长对阈值电压的影响更强。)

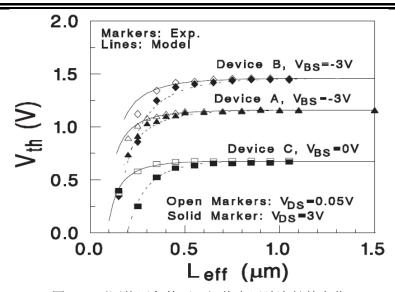


图 2-5 不同偏压条件下,阈值电压随沟长的变化

2.1.4 窄沟效应

由于存在边缘电场,沟道中的实际耗尽区总是要大于一维分析通常计算的值[2]。随着沟道宽度的减小,这一效应变得非常重要,因为边缘电场之下的耗尽区变得与垂直电场形成的"经典"耗尽层可比拟。这一效应将导致阈值电压的增加(译者:更多的电压用于形成边缘电场),可由如下公式进行建模[2]:

$$\frac{\pi q N_a (X_{d \max})^2}{2C_{ox} W} = 3\pi \frac{T_{ox}}{W} \phi_s$$
 (2.1.23)

公式(2.1.23)的右边描述了电压的增加。BSIM3v3 使用等式(2.1.24a)对阈值电压的这一改变进行建模。该公式包括了但不局限于沟道宽度的倒数,这是因为,总的窄沟效应还与工艺(亦即,隔离技术)有关。因此,引入了参数 K_3 、 K_{3b} 和 W_0 。

$$(K_3 + K_{3b}V_{bs})\frac{T_{ox}}{W'_{eff} + W_0}\phi_s$$
 (2.1.24a)

 W_{eff} 为有效沟道宽度(与偏压无关),将在 2.9 节进行定义。除此之外,我们还必须考虑小沟长时的窄沟效应。为此,我们引入以下公式:

$$D_{VT0w}[exp(-D_{VTIw}\frac{W_{eff}^{'}L_{eff}}{2l_{rw}}) + 2exp(-D_{VTIw}\frac{W_{eff}^{'}L_{eff}}{l_{rw}})](V_{bi} - \phi_{s})$$
 (2.1.24b)

当考虑了非均匀掺杂、短沟和窄沟效应对阈值电压的影响之后,SPICE中实现的最终的、完整的 V_t 表达式如下:

$$\begin{split} &V_{th} = V_{th0} + K_{1}(\sqrt{\Phi_{s} - V_{bseff}} - \sqrt{\Phi_{s}}) - K_{2}V_{bseff} \\ &+ K_{1}(\sqrt{1 + \frac{N_{LX}}{L_{eff}}} - 1)\sqrt{\Phi_{s}} + (K_{3} + K_{3b}V_{bseff}) \frac{T_{ox}}{W_{eff}' + W_{0}} \Phi_{s} \\ &- D_{VT0w}(exp(-D_{VT1w} \frac{W_{eff}' L_{eff}}{2l_{tw}}) + 2exp(-D_{VT1w} \frac{W_{eff}' L_{eff}}{l_{tw}}))(V_{bi} - \Phi_{s}) \\ &- D_{VT0}(exp(-D_{VT1} \frac{L_{eff}}{2l_{t}}) + 2exp(-D_{VT1} \frac{L_{eff}}{l_{t}}))(V_{bi} - \Phi_{s}) \\ &- (exp(-D_{sub} \frac{L_{eff}}{2l_{t0}}) + 2exp(-D_{sub} \frac{L_{eff}}{l_{t0}}))(E_{ta0} + E_{tab}V_{bseff})V_{ds} \end{split}$$

附表 4 SMIC 0.18 描述窄沟效应的参数(版本: v2p8) ☆

晶体管 类型	D_{vt0w}	D_{vtlw}	D_{vt2w}	K_3	K_{3b}	W_0
NMOS	0.00	0.00	0.00	10.00	-3.00	5.58E-07
PMOS	0.00	8.00E+05	0.00	2.59	2.48	0.00

注 1: D_{VT2W} 应当与 l_{tw} 有关,因为 D_{VT2} 与 l_{t} 有关。

在等式(2.1.25)中,所有的 V_{bs} 项都已经被替换为 V_{bseff} , V_{bseff} 由公式(2.1.26)给出。这是为了在模拟时设置一个体偏压的上限。如果不引入这个公式,那么可能产生不合理的值。详情请参考 3.8 节。

$$V_{bseff} = V_{bc} + 0.5[V_{bs} - V_{bc} - \delta_1 + \sqrt{(V_{bs} - V_{bc} - \delta_1)^2 - 4\delta_1 V_{bc}}]$$
 (2.1.26)

其中, $\delta_I=0.001$ 。参数 V_{bc} 为允许的最大 V_{bs} 值,在(2.1.4)、(2.1.5)和(2.1.6)的 V_{th} 表达式中令 $dV_{th}/dV_{bs}=0$,可以求得 V_{bc} :

$$V_{bc} = 0.9(\phi_s - \frac{K_1^2}{4K_2^2})$$
 (2.1.27)

2.2 迁移率模型

表面载流子迁移率的模型对于MOSFET模型的精度是很关键的。影响表面迁移率的散射机制包括声子、库仑散射点和表面粗糙度[11,12]。对于高质量的界面,声子散射通常是室温下的主要散射机制。通常,迁移率与多个工艺参数和偏压条件有关。例如,迁移率与栅氧厚度、掺杂浓度、阈值电压、栅压和衬底电压等有关。Sabnis和Clemens基于有效电场 E_{eff} 的概念提出了一个经验的统一表达式,该表达式将多个工艺参数和偏压条件的影响囊括在一起[13]。 E_{eff} 定义为:

$$E_{eff} = \frac{Q_B + (Q_n / 2)}{\varepsilon_{si}}$$
 (2.2.1)

 E_{eff} 的物理含义可解释为载流子在反型层运动的过程中所经历的平均电场[14]。迁移率的统一经验表达式为:

$$\mu_{eff} = \frac{\mu_0}{1 + (E_{eff} / E_0)^{v}}$$
 (2.2.2)

根据Liang等人[15]和Toh等人[16]的报道,电子和空穴的 μ_0 、 E_0 和v值为:

表 2-1 电子和空穴的迁移率和相关参数

Parameter	Electron (surface)	Hole (surface)
$\mu_0 (cm^2/V)$	670	160
E_{O} (MV/cm)	0.67	0.7
ν	1.6	1.0

对于n型多晶硅栅的NMOS晶体管,公式(2.2.1)可被重新写成更有用的形式,将 E_{eff} 与器件参数显式地联系起来[14]:

$$E_{eff} \cong \frac{V_{gs} + V_{th}}{6T_{or}} \tag{2.2.3}$$

公式(2.2.2)与实验数据非常吻合[15],但该公式包含一个幂函数,使得在电路模拟器(例如 SPICE)中解算时非常耗时。因此,使用了公式(2.2.2)的泰勒展开,系数可以采用实验数据或者通过拟合统一表达式获得。从而有:

$$\mu_{eff} = \frac{\mu_0}{1 + (U_a + U_c V_{bseff})(\frac{V_{gst} + 2V_{th}}{T}) + U_b(\frac{V_{gst} + 2V_{th}}{T})^2}$$
 (Mobmod=1) (2.2.4)

其中, $V_{gst} = V_{gs} - V_{th}$ 。为了考虑耗尽模式的器件,提供另一个迁移率模型选项:

$$\mu_{eff} = \frac{\mu_0}{1 + (U_a + U_c V_{bseff})(\frac{V_{gst}}{T_{or}}) + U_b (\frac{V_{gst}}{T_{or}})^2}$$
 (Mobmod=2) (2.2.5)

亚阈和强反型区的统一迁移率表达式将在3.2节讨论。

为了考虑体偏压的影响,在公式(2.2.4)的基础上进一步引入以下公式:

$$\mu_{eff} = \frac{\mu_0}{1 + \left[U_a \left(\frac{V_{gst} + 2V_{th}}{T_{ox}}\right) + U_b \left(\frac{V_{gst} + 2V_{th}}{T_{ox}}\right)^2\right] \left(1 + U_c V_{bseff}\right)}$$
 (Mobmod=3) (2.2.6)

附表 SMIC 0.18 描述迁移率的参数(版本: v2p8) ☆

晶体管 类型	MOBMOD	U0	UA	UB	UC
NMOS	1	3.40E-02	-1.03E-09	2.36E-18	1.20E-10
PMOS	1	8.66E-03	2.85E-10	1.00E-18	-4.77E-11

2.3 载流子漂移速度

载流子漂移速度是影响器件性能特性的最重要参数之一。BSIM3v3 使用一个简单的半经验饱和速度模型[17]:

$$v = \frac{\mu_{eff} E}{1 + (E / E_{sat})}, \qquad E < E_{sat}$$

$$= v_{sat}, \qquad E > E_{sat}$$

$$(2.3.1)$$

参数 E_{sat} 对应于载流子速度开始饱和的临界电场。为了在 $E=E_{sat}$ 处使速度模型连续, E_{sat} 必须满足:

$$E_{sat} = \frac{2v_{sat}}{\mu_{eff}} \tag{2.3.2}$$

附表 SMIC 0.18 描述载流子漂移速度的参数(版本: v2p8) ☆

晶体管 类型	VSAT
NMOS	1.00E+05
PMOS	8.25E+04

2.4 体电荷效应

当漏极电压很大并且/或者沟道很长时,沟道的耗尽区厚度沿沟道方向是不均匀的。这将导致阈值电压沿沟道方向发生变化。这一效应称为体电荷效应[14]。

在BSIM3v3 中,使用参数 A_{bulk} 考虑体电荷效应。这一参数在BSIM1 和BSIM2 的基础上进行了修正,原来的体充电参数为 "a" [3]。引入了多个提取参数,如 A_0 、 B_0 和 B_1 ,以考虑沟道长度和宽度对体电荷效应的影响。除此之外,引入了参数Keta,用于对高衬底偏压条件下体电荷效应的变化进行建模。值得指出的是,公式(2.4.1)已经考虑了窄沟效应。BSIM3v3 中使用的 A_{bulk} 表达式为:

$$A_{bulk} = \{1 + \frac{K_{1}}{2\sqrt{\phi_{s} - V_{bseff}}} \{\frac{A_{0}L_{eff}}{L_{eff} + 2\sqrt{X_{j}X_{dep}}} [1 - A_{gs}V_{gsteff}(\frac{L_{eff}}{L_{eff} + 2\sqrt{X_{j}X_{dep}}})^{2}] + \frac{B_{0}}{W_{eff}B_{1}}\} \} \frac{1}{1 + KetaV_{bseff}}$$

$$(2.4.1)$$

其中, A_0 、 A_{gs} 、 K_I 、 B_0 、 B_I 和Keta由实验数据确定。从等式(2.4.1)可以看出,当沟道长度很小时, A_{bulk} 非常接近 1.0,随着沟道长度的增加, A_{bulk} 增加。

附表 SMIC 0.18 描述迁移率的参数(版本: v2p8)☆

晶体管 类型	A_0	A_{gs}	B_{θ}	B_I	Keta
NMOS	0.83	0.32	6.00E-08	0.00	-3.00E-03

PMOS 1.00 0.200 6.30E-08 0	0.00 2.00E-02
----------------------------	---------------

2.5 强反型漏极电流(线性区)

2.5.1 本征条件(R_{ds} = 0)

在强反型区,沿沟道方向任意点 v 处的一般电流表达式为:

$$I_{ds} = WC_{ox}[V_{gst} - A_{bulk}V(y)]v(y)$$
 (2.5.1)

参数 $V_{gst} = V_{gs} - V_{th}$,W为器件沟道宽度, C_{ox} 为单位面积的栅电容,V(y)为y点处的少子准费米势与热平衡费米势之差,v(y)为y点处的载流子速度, A_{bulk} 为考虑体电荷效应的系数。

根据公式(2.3.1),在载流子速度饱和之前,漏极电流为:

$$I_{ds} = WC_{ox}[V_{gs} - V_{th} - A_{bulk}V(y)] \frac{\mu_{eff}E(y)}{1 + E(y)/E_{sat}}$$
(2.5.2)

公式 (2.5.2) 可变换为:

$$E(y) = \frac{I_{ds}}{\mu_{eff}WC_{ox}[V_{oxt} - A_{bulk}V(y)] - I_{ds} / E_{sat}} = \frac{dV(y)}{dy}$$
(2.5.3)

$$I_{ds} = \mu_{eff} C_{ox} \frac{W}{L} \frac{1}{1 + V_{ds} / E_{sat} L} (V_{gst} - A_{bulk} V_{ds} / 2) V_{ds}$$
 (2.5.4)

公式(2.5.4)给出的漏极电流模型在载流子速度饱和之前是有效的。

当漏极电压很高时,漏极一侧的横向电场很高,漏极附近的载流子速度达到饱和。此时,沟道可被合理地划分为两个部分:一部分靠近源极,此处的载流子速度与电场有关;第二部分为速度饱和区。在这两个区域的边界,沟道的电压为饱和电压 V_{dsat} ,横向电场等于 E_{sat} 。在达到饱和之后,我们可以将公式(2.5.1)中的v和 V_{ds} 分别替换为 v_{sat} 和 V_{dsat} ,从而得到饱和电流:

$$I_{ds} = WC_{ox}[V_{est} - A_{bulk}V_{dsat}]v_{sat}$$
 (2.5.5)

观察到 $E = E_{sat}$ 和 $V_{ds} = V_{dsat}$ 时公式(2.5.4)和(2.5.5)相等,可以求出饱和电压 V_{dsat} :

$$V_{dsat} = \frac{E_{sat}L(V_{gs} - V_{th})}{A_{bulk}E_{sat}L + (V_{gs} - V_{th})}$$
(2.5.6)

2.5.2 非本征条件(R_{ds} > 0)

寄生的源/漏电阻是一个重要的器件参数,可能对MOSFET的性能产生显著影响。随着MOSFET的沟道长度缩减,寄生电阻并没有随之成比例缩减。因此,*R*_{ds}对器件特性的影响变大。采用直接的方法对寄生电阻进行建模将得到一个复杂的漏极电流表达式。为了使模拟更加高效,BSIM3v3 采用简单的表达式对寄生电阻进行建模。考虑寄生电阻之后,线性区的漏极电流表达式为[3]:

$$I_{ds} = \frac{V_{ds}}{R_{tot}} = \frac{V_{ds}}{R_{ch} + R_{ds}} = \mu_{eff} C_{ox} \frac{W}{L} \frac{1}{1 + V_{ds} / (E_{sat}L)} \frac{(V_{gst} - A_{bulk}V_{ds} / 2)V_{ds}}{1 + R_{ds}\mu_{eff} C_{ox} \frac{W}{L} \frac{(V_{gst} - A_{bulk}V_{ds} / 2)}{1 + V_{ds} / (E_{sat}L)}$$
(2.5.7)

归因于寄生电阻,饱和电压 V_{dsat} 将大于公式(2.5.6)给出的值。使公式(2.5.5)等于(2.5.7),得到考虑了寄生电阻 R_{ds} 之后的 V_{dsat} :

$$V_{dsat} = \frac{-b - \sqrt{b^2 - 4ac}}{2a}$$
 (2.5.8)

变量 a、b、c 由以下公式给出:

$$a = A_{bulk}^{2} R_{ds} C_{ox} W v_{sat} + (\frac{1}{\lambda} - 1) A_{bulk}$$

$$b = -[V_{gst} (\frac{2}{\lambda} - 1) + A_{bulk} E_{sat} L + 3 A_{bulk} R_{ds} C_{ox} W v_{sat} V_{gst}]$$

$$c = E_{sat} L V_{gst} + 2 R_{ds} C_{ox} W v_{sat} V_{gst}^{2}$$

$$\lambda = A_{l} V_{gst} + A_{2}$$
(2.5.9)

引入最后一个 λ 的表达式是为了考虑器件的非饱和效应。在 BSIM3v3 中,寄生电阻建模为:

$$R_{ds} = \frac{R_{dsw} \left[1 + P_{rwg} V_{gsteff} + P_{rwb} \left(\sqrt{\phi_s - V_{bseff}} - \sqrt{\phi_s}\right)\right]}{\left(10^6 W_{eff}^{'}\right)^{Wr}}$$
(2.5.10)

变量 R_{dsw} 为单位宽度的电阻, W_r 为拟合参数, P_{rwb} 为体效应系数, P_{rwg} 为栅偏效应系数。

THE STATE OF THE CONTRACT OF THE PARTY OF TH					
晶体管 类型	R_{dsw}	W_r	P_{rwb}	P_{rwg}	
NMOS	55.54	1.00	-0.24	0.40	
PMOS	4.55E+02	1.00	-0.40	0.00	

附表 SMIC 0.18 描述源/漏电阻的参数(版本: v2p8)☆

2.6 强反型电流与输出电阻(饱和区)

图 2-6 给出了典型的I-V曲线及其输出电阻。只考虑漏极电流,I-V曲线可被分成两部分:线性区,漏极电流随漏极电压的增加迅速增加;饱和区,漏极电流与漏极电压的关系不大。一阶导数揭示了关于器件工作过程中的物理机理的更详细的信息。输出电阻(I-V曲线一阶导数的倒数)曲线可被清楚地划分为四个区域,每个区域具有截然不同的 R_{out} vs. V_{ds} 关系。

第一个区域称为三极区或者线性区,此时载流子速度没有饱和。输出电阻非常小,因为漏极电流强烈依赖于漏极电压。其他的三个区域属于饱和区。正如后面将要讨论的,有三种物理机理影响饱和区的输出电阻:沟长调制[4,14],漏致势垒降低[4,6,14]和体效应导致的衬底电流[14,18,19]。三种机制都会影响饱和区中三个区域的输出电阻,但每个区域由一种机制主导。沟长调制 CLM 主要影响第二个区域,DIBL 主要影响第三个区域,而 SCBE 主要影响第四个区

域。

通常,漏极电流为栅压和漏压的函数。但是,在饱和区,漏极电流与漏极电压的关系很微弱。可以使用泰勒级数对饱和区的漏极电流进行展开[3]。

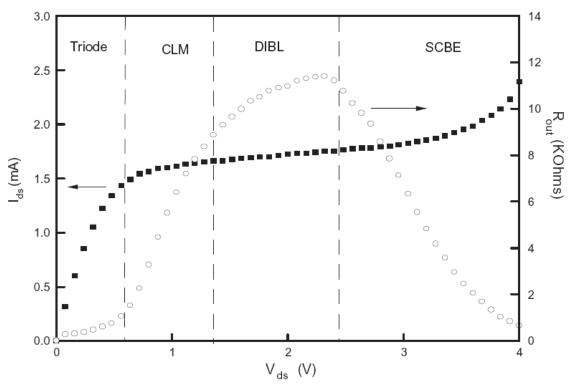


图 2-6 MOSFET 输出电阻的一般特征

Q: 体硅 MOSFET 也会有 Kink 效应?

$$I_{ds}(V_{gs}, V_{ds}) = I_{ds}(V_{gs}, V_{dsat}) + \frac{\partial I_{ds}(V_{gs}, V_{ds})}{\partial V_{ds}}(V_{ds} - V_{dsat}) \equiv I_{dsat}(1 + \frac{V_{ds} - V_{dsat}}{V_{A}})$$
(2.6.1)

其中,

$$I_{dsat} = I_{ds}(V_{gs}, V_{dsat}) = Wv_{sat}C_{ox}(V_{gst} - A_{bulk}V_{dsat})$$
 (2.6.2)

$$V_A = I_{dsat} \left(\frac{\partial I_{ds}}{\partial V_{ds}}\right)^{-1} \tag{2.6.3}$$

参数 V_A 称为Early电压(与BJT相似),引入 V_A 是为了分析饱和区的输出电阻。只保留泰勒级数中的 1 次项。为了简化,我们还假设三种机制对Early电压的贡献是独立的,能够被分别计算。

Q: Early 电压的物理含义? Early 效应: BJT 的基区宽度调制效应,这里调制的应该是沟道(池雅庆)

2.6.1 沟长调制 (CLM, Channel Length Modulation)

如果只考虑沟长调制这一种物理机制,那么根据公式(2.6.3), Early 电压可由下式计算:

$$V_{ACLM} = I_{dsat} \left(\frac{\partial I_{ds}}{\partial L} \frac{\partial L}{\partial V_{ds}} \right)^{-1} = \frac{A_{bulk} E_{sat} L + V_{gst}}{A_{bulk} E_{sat}} \left(\frac{\partial \Delta L}{\partial V_{ds}} \right)^{-1}$$
(2.6.4)

其中 ΔL 为速度饱和区的长度,有效沟长为L- ΔL 。基于准二维近似, V_{ACLM} 为:

$$V_{ACLM} = \frac{A_{bulk} E_{sat} L + V_{gst}}{A_{bulk} E_{sat} l} (V_{ds} - V_{dsat})$$
 (2.6.5)

其中 V_{ACLM} 为沟长调制引起的Early电压。在 V_{ACLM} 表达式中引入参数 P_{clm} 不仅是为了补偿Early电压模型中泰勒展开引起的误差,还可以补偿 X_j 的误差,因为 $l \propto \sqrt{X_j}$,并且结深 X_j 通常很难精确确定。从而:

$$V_{ACLM} = \frac{1}{P_{clm}} \frac{A_{bulk} E_{sat} L + V_{gst}}{A_{bulk} E_{sat} l} (V_{ds} - V_{dsat})$$
 (2.6.6)

附表 SMIC 0.18 描述 CLM 的参数 (版本: v2p8) ☆

晶体管类型	P_{clm}
NMOS	1.2000000
PMOS	0.7000000

2.6.2 漏致势垒降低(DIBL, Drain-Induced Barrier Lowering)

如前所述,阈值电压与漏极电压近似成线性关系。根据公式(2.6.3),DIBL 效应引起的 Early 电压为:

$$V_{ADIBLC} = I_{dsat} \left(\frac{\partial I_{ds}}{\partial V_{th}} \frac{\partial V_{th}}{\partial V_{ds}} \right)^{-1}$$

$$V_{ADIBLC} = \frac{V_{gsteff} + 2v_t}{\theta_{rout} \left(1 + P_{diblcb} V_{bseff} \right)} \left(1 - \frac{A_{bulk} V_{dsat}}{A_{bulk} V_{dsat} + V_{gsteff} + 2v_t} \right)$$
(2.6.7)

在推导(2.6.7)的过程中,假设寄生电阻等于(2.6.7)0。从公式(2.6.7)1。可以看出,(2.6.7)2。有强烈的影响,这是预料之中的。随着沟长的降低,(2.6.7)3。以上这种低。

CLM 和 DIBL 效应的综合影响决定了第三个区域的输出电阻,如图 2-6 所示。

先不论这两种效应的表达式,对饱和区输出电阻的精确建模要求将系数 $\theta_{th}(L)$ 替换为 $R_{out}(L)$ 。 $\theta_{th}(L)$ 和 $R_{out}(L)$ 都与沟长有关,但是是不同的系数。 $R_{out}(L)$ 的表达式为:

$$\theta_{rout}(L) = P_{dible1}[\exp(-D_{rout}L/2l_t) + 2\exp(-D_{rout}L/l_t)] + P_{dible2}$$
 (2.6.8)

变量 P_{diblc1} 、 P_{diblc2} 、 P_{diblcb} 和 D_{rout} 为新引入的参数,目的是为了修正强反型区的DIBL效应。 之所以 D_{vt0} 不等于 P_{diblc1} , D_{vt1} 不等于 D_{rout} ,是因为栅压会影响DIBL效应。当阈值电压确定之后,栅压等于阈值电压。但是,在饱和区,栅压远大于阈值电压。漏致势垒降低可能在不同的栅压下会有所不同。 P_{diblc2} 通常很小(如 8.0E-3)。如果 P_{diblc2} 被放置到阈值电压模型,将不会导致明显的变化。但是,对于长沟器件的 V_{ADIBL} 来讲, P_{diblc2} 是一个重要的参数,因为在长沟条件下, P_{diblc2} 将主导公式(2.6.8)。

附表 SMIC 0.18 描述 DIBL 效应的参数(版本: v2p8)☆

晶体管 类型	P_{diblcl}	P_{diblc2}	$P_{\it diblcb}$	D_{rout}
NMOS	2.50E-02	3.80E-03	0.00	0.56
PMOS	0.00	7.00E-03	0.00	0.56

2.6.3 不考虑衬底电流诱导的体效应时的电流表达式

为了在线性区和饱和区之间的转换点使得漏极电流和输出电阻的表达式连续,在Early电压的表达式中引入参数 V_{Asat} 。 V_{Asat} 为 $V_{ds}=V_{dsat}$ 时的Early电压:

$$V_{Asat} = \frac{E_{sat}L + V_{dsat} + 2R_{ds}v_{sat}C_{ox}W(V_{gst} - A_{bulk}V_{ds}/2)}{1 + A_{bulk}R_{ds}v_{sat}C_{ox}W}$$
(2.6.9)

从而,总的 Early 电压为:

$$V_A = V_{Asat} + \left(\frac{1}{V_{ACIM}} + \frac{1}{V_{ADIRIC}}\right)^{-1} \tag{2.6.10}$$

饱和区的完整的电流表达式(不考虑高漏极电压下的碰撞电离)为:

$$I_{ds0} = W v_{sat} C_{ox} (V_{gst} - A_{bulk} V_{dsat}) (1 + \frac{V_{ds} - V_{dsat}}{V_{dsat}})$$
 (2.6.11)

另外,还引入了另一个参数 P_{vag} ,以便更加精确地考虑栅压对 V_A 的影响。Early电压的最终表达式为:

$$V_{A} = V_{Asat} + \left(1 + \frac{P_{vag}V_{gs}}{E_{sat}L_{eff}}\right)\left(\frac{1}{V_{ACLM}} + \frac{1}{V_{ADIBLC}}\right)^{-1}$$
 (2.6.12)

附表 SMIC 0.18 中对应的参数(版本: v2p8) ☆

晶体管类型	V_{Asat}	P_{vag}
NMOS	无	0.00
PMOS	无	0.00

2.6.4 考虑衬底电流诱导的体效应时的电流表达式

当漏极附近的电场很大时(> 0.1 MV/cm),来自源极的部分电子将具有足够的能量引起碰撞电离(热电子)。热电子与硅原子碰撞将产生电子/空穴对。碰撞电离产生的衬底电流 I_{sub} 将随漏极电压的增加而指数增加。一个众所周知的 I_{sub} 模型为[20]:

$$I_{sub} = \frac{A_i}{B_i} I_{dsat} (V_{ds} - V_{dsat}) \exp(-\frac{B_i l}{V_{ds} - V_{dsat}})$$
 (2.6.13)

参数 A_i 和 B_i 通过提取得到。 I_{sub} 将以两种方式影响漏极电流。总的漏极电流将会变成两部分之和,一部分为来自源极的沟道电流,另一部分为衬底电流。总的漏极电流可写成[21]:

$$I_{ds} = I_{dso} + I_{sub} = I_{dso} \left[1 + \frac{(V_{ds} - V_{dsat})}{\frac{B_i}{A_i} \exp(\frac{B_i l}{V_{ds} - V_{dsat}})} \right]$$
(2.6.14)

考虑 CLM、DIBL 和 SCBE 之后的总的漏极电流为:

$$I_{ds} = W v_{sat} C_{ox} (V_{gst} - A_{bulk} V_{dsat}) (1 + \frac{V_{ds} - V_{dsat}}{V_A}) (1 + \frac{V_{ds} - V_{dsat}}{V_{ASCBE}})$$
(2.6.15)

其中, V_{ASCBE} 也可被称为SCBE引起的Early电压,其表达式为:

$$V_{ASCBE} = \frac{B_i}{A_i} \exp\left(\frac{B_i l}{V_{ds} - V_{dsot}}\right)$$
 (2.6.16)

从公式(2.6.16)可以看出, V_{ASCBE} 受 V_{ds} 的影响很大。除此之外,我们还可以看到,只有当 V_{ds} 很大时, V_{ASCBE} 才会较小。这就是为什么SCBE对于高漏极偏压下工作的器件非常重要的原因。沟长和栅氧对 V_{ASCBE} 的影响来自 V_{dsat} 和l。在BSIM3v3 中,我们将 B_i 替换为 P_{scbel} ,将 A_i/B_i 替换为 P_{scbel} /L,从而得到:

$$V_{ASCBE} = \frac{P_{scbe2}}{L} \exp\left(\frac{P_{scbe1}l}{V_{ds} - V_{dsgt}}\right)$$
(2.6.17)

变量 P_{scbel} 和 P_{scbe2} 通过实验确定。

附表 SMIC 0.18 中对应的参数(版本: v2p8) ☆

晶体管类型	P_{scbel}	P_{scbe2}
NMOS	3.45E+08	1.00E-06
PMOS	4.00E+08	1.00E-07

2.7 亚阈漏极电流

根据文献[2]和[3],亚阈区的漏极电流表达式为:

$$I_{ds} = I_{s0} (1 - \exp(-\frac{V_{ds}}{v_{s}})) \exp(\frac{V_{gs} - V_{th} - V_{off}}{nv_{s}})$$
 (2.7.1)

$$I_{s0} = \mu_0 \frac{W}{L} \sqrt{\frac{q\varepsilon_{si} N_{ch}}{2\phi_c} v_t^2}$$
 (2.7.2)

此处,参数 v_t 为热电压,等于 K_BT/q (注: K_B 为玻尔兹曼常数,300K时的热电压为 26mV)。 V_{off} 为补偿电压,详情请参考Jeng的文献[18]。 V_{off} 是一个重要的参数,决定了 $V_{gs}=0$ 时的漏极电流。在公式(2.7.1)中,参数n为亚阈摆幅参数。实验数据表明,亚阈摆幅与沟长和界面态密度有关。这两种机制在BSIM3v3 中采用如下公式进行建模:

$$n = 1 + N_{factor} \frac{C_d}{C_{ox}} + \frac{(C_{dsc} + C_{dscd}V_{ds} + C_{dscb}V_{bseff})(\exp(-D_{VT1}\frac{L_{eff}}{2l_t}) + 2\exp(-D_{VT1}\frac{L_{eff}}{l_t}))}{C_{ox}} + \frac{C_{it}}{C_{ox}} (2.7.3)$$

其中,
$$(C_{dsc} + C_{dscd}V_{ds} + C_{dscb}V_{bseff})(\exp(-D_{VT1}\frac{L_{eff}}{2l_{t}}) + 2\exp(-D_{VT1}\frac{L_{eff}}{l_{t}}))$$
代表漏或者源到

沟道的耦合电容。参数 C_{dsc} 、 C_{dscd} 、 C_{dscb} 为提取的参数。公式(2.7.3)中的参数 C_{it} 为界面态引起的电容。从公式(2.7.3)可以看出,亚阈摆幅与沟长成指数关系,这与DIBL效应相同。引入参数 N_{factor} 是为了补偿计算耗尽区电容时的误差。 N_{factor} 由实验确定,通常非常接近 1。

晶体管 类型	C_{dsc}	C_{dscd}	C_{dscb}	$N_{\it factor}$	$V_{o\!f\!f}$	C_{it}	N_{ch}
NMOS	0.00	1.00E-04	0.00	1.25	-0.10	0.00	3.86E+17
PMOS	0.00	0.00	0.00	0.90	-9.50E-02	0.00	5.50E+17

附表 SMIC 0.18 描述源/漏电阻的参数(版本: v2p8)☆

2.8 有效沟道长度与沟道宽度

在所有的模型表达式中,有效沟道长度和有效沟道宽度由以下公式给出:

$$L_{eff} = L_{drawn} - 2dL (2.8.1)$$

$$W_{eff} = W_{drawn} - 2dW ag{2.8.2a}$$

$$W'_{eff} = W_{drawn} - 2dW' \tag{2.8.2b}$$

公式(2.8.2a)和公式(2.8.2b)的唯一区别是前者包含了偏压的影响。参数 dW 和 dL 采用如下公式进行建模:

$$dW = dW' + dW_{g}V_{gsteff} + dW_{b}(\sqrt{\phi_{s} - V_{bseff}} - \sqrt{\phi_{s}})$$

$$dW' = W_{int} + \frac{W_{l}}{L^{Wln}} + \frac{W_{w}}{W^{Wwn}} + \frac{W_{wl}}{L^{Wln}W^{Wwn}}$$
(2.8.3)

$$dL = L_{int} + \frac{L_l}{L^{Lln}} + \frac{L_w}{W^{Lwn}} + \frac{L_{wl}}{L^{Lln}W^{Lwn}}$$
(2.8.4)

下面对以上复杂的公式进行一些解释。根据公式(2.8.3),变量 W_{int} 代表了传统方式提取 "delta W" 所得的值,亦即, $1/R_{ds}$ vs. W_{drawn} 曲线的截距。增加参数 dW_g 和 dW_b 是为了考虑前栅和背衬底偏压效应的贡献。对于dL,参数 L_{int} 代表了传统方式提取"delta L" 所得的值(R_{ds} vs. L_{drawn} 曲线的截距)。

dW 和 dL 中余下的项是为了用户使用方便。这意味着允许用户将每一个参数建模为W(drawn)、L(drawn)以及二者乘积项 WL 的函数。另外,BSIM3v3 的用户还可以建模为更复杂的形式,以及,不是简单地与 W 和 L 成反比。对于 dW,可使用参数 Wln 和 Wwn。对于 dL,可使用参数 Lln 和 Lwn。

在默认情况下,所有以上dW和dL受几何尺寸的影响是关闭的(译者:亦即,dW和dL与 W_{drawn} 、 L_{drawn} 无关)。这些公式只是为了用户使用方便。同样地,用户必须采取正确的提取策略以保证合理使用这些公式。

晶体管 类型	dW_g	dW_b	W_{int}	W_l	W_w	W_{wl}	Wln	Wwn
NMOS	-5.96E-09	4.50E-09	-1.44E-09	-2.36E-16	-3.64E-14	-4.00E-21	1.05	0.87
PMOS	-1.73E-08	2.00E-08	8.00E-09	3.59E-15	-1.89E-15	-1.12E-21	1.04	1.00
晶体管 类型			L_{int}	L_l	L_w	L_{wl}	Lln	Lwn
NMOS			1.57E-08	2.63E-16	-2.26E-16	-2.05E-22	1.12	0.92
PMOS			1.00E-08	3.40E-15	-3.36E-16	0.00	1.00	1.00

附表 SMIC 0.18 描述有效沟道长度和有效沟道宽度的参数(版本: v2p8) ☆

2.9 多晶耗尽效应

当栅压施加在重掺杂多晶硅栅上时,例如 NMOS 管的 n+多晶硅栅,将在多晶硅和栅氧的界面处形成一层薄的耗尽层。尽管由于多晶硅掺杂浓度很高以致耗尽层非常薄,但其影响并不能忽略(对于 0.1 μm 以下工艺),因为栅氧厚度也很小(< 5nm)。

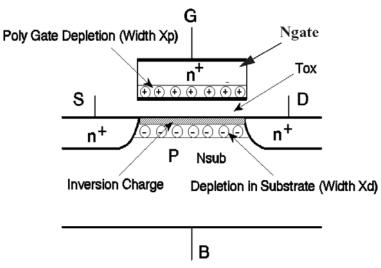


图 2-7 MOSFET 的电荷分布(考虑了多晶耗尽效应)。该器件工作于强反型区。

图 2-7 给出了NMOSFET在n+多晶硅栅中的耗尽区。n+多晶硅栅中的掺杂浓度为 N_{gate} ,衬底中的掺杂浓度为 N_{sub} 。栅氧厚度为 T_{ox} 。多晶栅中的耗尽区宽度为 X_p 。衬底中的耗尽区宽度为 X_d 。如果假设栅的掺杂浓度是无限的,那么在栅中将不存在耗尽区,并且在多晶硅栅和栅氧的界面处将存在一层厚度为0的正电荷。

当然,实际的掺杂浓度是有限的。多晶硅栅和栅氧界面附近的正电荷分布在厚度为*X_p*的有限的耗尽区内。如果存在耗尽区,跨过栅氧和衬底的电压降将会降低,因为部分栅压将会将在

栅中的耗尽区内。这就意味着有效栅压将会降低。

有效栅压可以采用以下方式进行计算。假设多晶硅栅中的掺杂浓度是均匀的。8 品栅的电压降 V_{plov} 可以采用如下公式计算:

$$V_{poly} = \frac{1}{2} X_{poly} E_{poly} = \frac{q N_{gate} X_{poly}^2}{2\varepsilon_{si}}$$
 (2.9.1)

其中, E_{poly} 为多晶栅中的最大电场。多晶硅栅和栅氧界面处的边界条件为:

$$\varepsilon_{ox} E_{ox} = \varepsilon_{si} E_{poly} = \sqrt{2q\varepsilon_{si} N_{gate} V_{poly}}$$
 (2.9.2)

其中 E_{α} 为栅氧中的电场。栅压满足如下公式:

$$V_{gs} - V_{FB} - \phi_s = V_{polv} + V_{ox}$$
 (2.9.3)

其中, V_{ox} 为跨过栅氧的电压降, $V_{ox} = E_{ox}T_{ox}$ 。根据公式(2.9.1)-(2.9.3),得到:

$$a(V_{gs} - V_{FB} - \phi_s - V_{poly})^2 - V_{poly} = 0$$
 (2.9.4)

其中,

$$a = \frac{\varepsilon_{ox}^2}{2q\varepsilon_{si}N_{gate}T_{ox}^2}$$
 (2.9.5)

通过求解公式(2.9.4),我们得到有效栅压 $V_{gs\ eff}$:

$$V_{gs_eff} = V_{FB} + \phi_s + \frac{q\varepsilon_{si}N_{gate}T_{ox}^2}{\varepsilon_{ox}^2} \left(\sqrt{1 + \frac{2\varepsilon_{ox}^2(V_{gs} - V_{FB} - \phi_s)}{q\varepsilon_{si}N_{gate}T_{ox}^2}} - 1\right)$$
(2.9.6)

图 2-8 给出了 V_{gs_eff}/V_{gs} 随栅压的变化。阈值电压假定为 0.4V。如果 $T_{ox}=4$ nm,当栅压等于 3.5V时,多晶耗尽效应将导致有效栅压降低 6%。

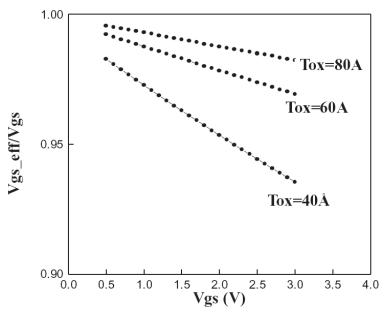


图 2-8 不同栅氧厚度下有效栅压随栅压的变化

现在可以确定线性区漏极电流的下降随栅压的变化。假设漏极电压很小,例如 50 mV。那么线性区的漏极电流正比于 $C_{ox}(V_{gs}-V_{th})$ 。考虑多晶耗尽前后的线性区漏极电流之比为:

$$\frac{I_{ds}(V_{gs_eff})}{I_{ds}(V_{gs})} = \frac{V_{gs_eff} - V_{th}}{V_{gs} - V_{th}}$$
(2.9.7)

图 2-9 根据公式(2.9.7),给出了 $I_{ds}(V_{gs_eff})/I_{ds}(V_{gs})$ 随栅压的变化。栅耗尽可以导致漏极电流下降几个百分点。

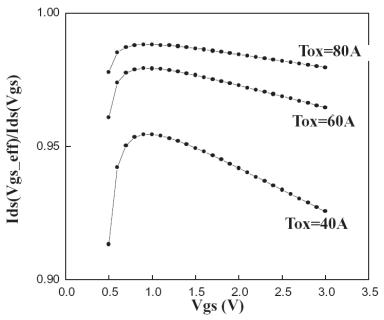


图 2-9 考虑多晶耗尽效应前后的线性区漏极电流之比

附表 SMIC 0.18 中描述多晶耗效应的参数(版本: v2p8)☆

晶体管类型	N_{gate}
NMOS	无
PMOS	3.16E+20

注: SMIC 0.18 中,IO的NMOS和PMOS都有Ngate这个参数。

第三章 统一的 I-V 模型

第二章讨论了如何针对器件的不同工作区(亚阈区和强反型区)开发不同的模型表达式。尽管这些表达式能够在各自的工作区内精确地描述器件的行为,但是在两个区域之间或者说过渡区内很可能会产生问题。为了避开这一问题,需要合成统一的模型,不仅要保留各工作区的表达式,而且要保证电流 I_{ds} 、跨导 G_X 及其导数在所有过渡区内的连续性。BSIM3v3 满足了如此之高的标准。因此,极大地改善了收敛性和计算效率。

本章表述了 BSIM3v3 模型等式的统一特性,同时对大多数参数进行了解释,对所有 I-V 模型等式参数的完整表述见附录 A。

3.1 统一的沟道电荷密度表达式

亚阈区和强反型区沟道电荷密度的单独表达式分别见等式(3.1.1a)(3.1.1b)和(3.1.2),对于小 Vds,两个表达式都是有效的。

$$Q_{\text{chsubs0}} = Q_0 \exp\left(\frac{V_{\text{gs}} - V_{\text{th}}}{\text{nv}_{\text{t}}}\right)$$
(3.1.1a)

其中 Q_0 为:

$$Q_0 = \sqrt{\frac{q \mathcal{E}_{si} N_{ch}}{2\Phi_s}} v_t \exp\left(-\frac{V_{off}}{n v_t}\right)$$
(3.1.1b)

$$Q_{\text{chs0}} = C_{\text{ox}} \left(V_{\text{gs}} - V_{\text{th}} \right) \tag{3.1.2}$$

在等式(3.1.1a)和(3.1.2)中,对于小的 Vds,参数 Qchsubs0 和 Qchs0 是源极的沟道电荷密度。为了形成一个统一的表达式,引入一个有效的函数(Vgs-Vth)Vgsteff 表述从亚阈到强反型区沟道带拟合特性:

$$V_{\text{gsteff}} = \frac{2\text{nv}_{\text{t}} \ln \left[1 + \exp\left(\frac{V_{\text{gs}} - V_{\text{th}}}{2\text{nv}_{\text{t}}}\right) \right]}{1 + 2\text{n}C_{\text{ox}} \sqrt{\frac{q\varepsilon_{\text{si}}N_{\text{ch}}}{2\Phi_{\text{s}}}} \exp\left(-\frac{V_{\text{gs}} - V_{\text{th}} - 2V_{\text{off}}}{2\text{nv}_{\text{t}}}\right)}$$
(3.1.3)

因此对于亚阈和反型区,源端的统一沟道电荷密度可以写成:

$$Q_{\text{chs}0} = C_{\text{ox}} V_{\text{gsteff}} \tag{3.1.4}$$

图 3-1 和 3-2 显示了等式 (3.1.4) 从亚阈到强反型区的光滑度。

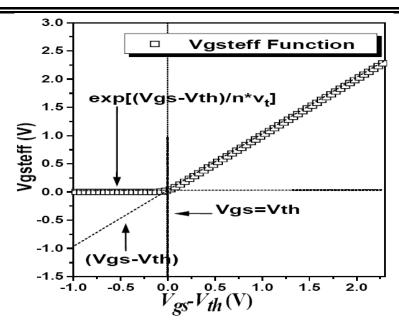


图 3-1 线性坐标下 Vgsteff 对 Vgs-Vth 的函数关系

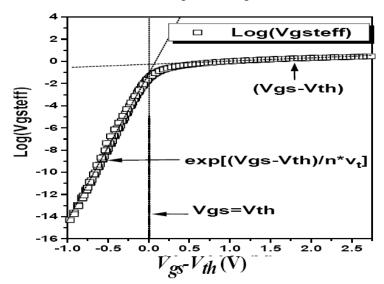


图 3-2 对数坐标下 Vgsteff 对 Vgs-Vth 的函数关系

对于小的 Vds,式(3.1.4)是源极统一沟道电荷表达式的基础。为考虑 Vds 的影响, Vgsteff 函数必须明了从源到漏的电势变化。换句话说,等式(3.1.4)必须包括一个 y。为得到这个公式,考虑重新建立强反型区的沟道电荷密度公式:

$$Q_{\text{chs (y)}} = C_{\text{ox}} \left(V_{\text{gs}} - V_{\text{th}} - A_{\text{bulk}} V_{\text{F (y)}} \right)$$

$$(3.1.5)$$

参数 $V_{F(y)}$ 代表任意给定点y的准费米电势,该公式也可写成:

$$Q_{\text{chs (y)}} = Q_{\text{chs 0}} + \Delta Q_{\text{chs (y)}}$$
(3.1.6)

是 y 点由漏电压诱导所增加的沟道电荷密度。可以表示成:

$$\Delta Q_{\text{chs (y)}} = -C_{\text{ox}} A_{\text{bulk}} V_{\text{F (y)}}$$
(3.1.7)

对于亚阈区(Vgs<<Vth),从源到漏沿着沟道的电荷密度可以表示成:

$$Q_{\text{chsubs (y)}} = Q_0 \exp\left(\frac{V_{\text{gs-}}V_{\text{th-}}A_{\text{bulk}}V_{\text{F (y)}}}{\text{nVt}}\right)$$

$$= Q_{\text{chsubs 0}} \exp\left(-\frac{A_{\text{bulk}}V_{\text{F (y)}}}{\text{nVt}}\right)$$
(3.1.8)

等式(3.1.8)右边的泰勒级数展开如下式(仅保留前两项):

$$Q_{\text{chsubs (y)}} = Q_{\text{chsubs0}} \left(1 - \frac{A_{\text{bulk}} V_{\text{F (y)}}}{\text{nvt}} \right)$$
(3.1.9)

类似于式 (3.1.6), 等式 (3.1.9) 也可写成:

$$Q_{\text{chsubs (y)}} = Q_{\text{chsubs 0}} + \Delta Q_{\text{chsubs (y)}}$$
(3.1.10)

参数 $\Delta Q_{\text{chsubs }(y)}$ 表示亚阈区内由漏电压诱导的沟道电荷密度增加值。可以写成:

$$\Delta Q_{\text{chsubs (y)}} = -\frac{A_{\text{bulk}} V_{F(y)}}{\text{nv}_{t}} Q_{\text{chsubs 0}}$$
(3.1.11)

注意到仅当 $V_{F(y)}$ 很小时等式(3.1.9)才有效,幸运的是,等式(3.1.9)仅使用在线性区(例如 Vds <= 2vt).

等式(3.1.6)和(3.1.10)都具有漏电压的相关性。为获得沿着沟道的统一表达式,我们首先假设:

$$\Delta Q_{\text{ch (y)}} = \frac{\Delta Q_{\text{chs (y)}} \Delta Q_{\text{chsubs (y)}}}{\Delta Q_{\text{chs (y)}} + \Delta Q_{\text{chsubs (y)}}}$$
(3.1.12)

这里 ΔQ ch (y) 是由漏电压导致增加的沟道电荷密度。将等式(3.1.7)和(3.1.11)带入式(3.1.12)中,我们得到:

$$\Delta Q_{\text{ch (y)}} = \frac{V_{F(y)}}{V_{\mathbf{b}}} Q_{\text{chs (0)}}$$
 (3.1.13)

其中 Vb=(Vgsteff+n*Vt)/Abulk,为了移除变量 n 和偏置相关性(Vgsteff)直接的关系,并确保在线性区(在亚阈条件下)等式(3.1.8)更精确的建模,将变量 n 用 2 来代替。Vb 的表达式现在变成:

$$V_{b} = \frac{V_{\text{gsteff}} + 2v_{t}}{A_{\text{bulk}}} \tag{3.1.14}$$

现在得到了从亚阈到强反型区的统一表达式:

$$Q_{\text{ch (y)}} = Q_{\text{chs0}} \left(1 - \frac{V_{F(y)}}{V_{\text{b}}}\right) \tag{3.1.15}$$

变量 Qchs0 由式子 (3.1.4) 给出。

3.2 统一的迁移率表达式

BSIM3v3 基于等式(3.1.3)Vgsteff 的表达式,得到了统一的迁移率表达式,如下: (Mobmod=1)

$$\mu_{eff} = \frac{\mu_0}{1 + (U_a + U_c V_{bseff})(\frac{V_{gsteff} + 2V_{th}}{T_{ox}}) + U_b(\frac{V_{gsteff} + 2V_{th}}{T_{ox}})^2}$$
(3.2.1)

为了考虑耗尽模式的器件,另外一个迁移率模型的选项如下所示:

(Mobmod=2)

$$\mu_{eff} = \frac{\mu_0}{1 + (U_a + U_c V_{bseff})(\frac{V_{gsteff}}{T_{ox}}) + U_b(\frac{V_{gsteff}}{T_{ox}})^2}$$
(3.2.2)

进一步考虑等式 3.2.1 中的体偏相关性, 我们引进了下面的表达式:

(For Mobmod=3)

$$\mu_{eff} = \frac{\mu_0}{1 + \left[U_a \left(\frac{V_{gsteff} + 2V_{th}}{T_{ox}}\right) + U_b \left(\frac{V_{gsteff} + 2V_{th}}{T_{ox}}\right)^2\right] (1 + U_c V_{bseff})}$$
(3.2.3)

3.3 统一的线性电流表达式

3.3.1 本征条件(Rds = 0)

通常用下面的表达式来考虑漂移和扩散电流:

$$I_{d(y)} = WQ_{ch(y)}\mu_{ne(y)}\frac{dV_{F(y)}}{dy}$$
(3.3.1)

参数 $\mu_{ne(y)}$ 可表示成如下的形式:

$$\mu_{ne(y)} = \frac{\mu_{eff}}{1 + \frac{E_y}{E_{sat}}}$$
(3.3.2)

将(3.3.2)代入到(3.3.1)中,我们得到:

$$I_{d(y)} = WQ_{chs0} \left(1 - \frac{V_{F(y)}}{V_b}\right) \frac{\mu_{eff}}{1 + \frac{E_y}{E_{sat}}} \frac{dV_{F(y)}}{dy}$$
(3.3.3)

等式(3.3.3)类似于强反型区内漏电流建模的公式。然而,当 Vds 很小时,它现在可以用来表征亚阈区域内的电流特性。对等式(3.3.3)从源到漏进行积分,来得到沟道内线性电流的表达式。该表达式用亚阈到强反型区都是有效的:

$$I_{ds0} = \frac{W \mu_{eff} Q_{chs0} V_{ds} (1 - \frac{V_{ds}}{2V_b})}{L(1 + \frac{V_{ds}}{E_{sat} L})}$$

$$(3.3.4)$$

3.3.2 非本征条件(Rds > 0)

当 Rds>0 时,电流的表达式可通过等式(2.5.9)和(3.3.4)得到,从亚阈到强反型区线性电流的表达式为:

$$I_{ds} = \frac{I_{ds0}}{1 + \frac{R_{ds}I_{ds0}}{V_{ds}}}$$
(3.3.5)

3.4 统一的 Vdsat 表达式

3.4.1 本征条件(Rds = 0)

为得到电场沿着沟道 y 的函数, 我们对等式(3.3.1)从 0 到任意点 y 进行积分。表达式如下:

$$E_{y} = \frac{I_{ds0}}{\sqrt{(WQ_{chs0}\mu_{eff} - \frac{I_{ds0}}{E_{sat}})^{2} - \frac{2I_{ds0}WQ_{chs0}\mu_{eff}y}{V_{b}}}}$$
(3.4.1)

如果假定当 Ey=Esat 时,漂移速度饱和,我们得到 Idsat 如下的表达式:

$$I_{dsat} = \frac{W \,\mu_{eff} Q_{chs0} E_{sat} L V_b}{2L (E_{sat} L + V_b)} \tag{3.4.2}$$

让等式(3.3.4)中的 Vds=Vdsat,并使其与等式(3.4.2)相等,我们得到下面 Vdsat 的表达式:

$$V_{dsat} = \frac{E_{sat}L(V_{gsteff} + 2v_t)}{A_{bulk}E_{sat}L + V_{gsteff} + 2v_t}$$
(3.4.3)

3.4.2 非本征条件(Rds > 0)

非本征情况 Vdsat 的表达式通过等式 (3.4.3) 和 (2.5.10) 得到:

$$V_{dsat} = \frac{-b - \sqrt{b^2 - 4ac}}{2a}$$
 (3.4.4a)

其中:

$$a = A_{bulk}^{2} W_{eff} v_{sat} C_{ox} R_{DS} + \left(\frac{1}{\lambda} - 1\right) A_{bulk}$$
(3.4.4b)

$$b = -\left((V_{gsteff} + 2v_t)(\frac{2}{\lambda} - 1) + A_{bulk}E_{sat}L_{eff} + 3A_{bulk}(V_{gsteff} + 2v_t)W_{eff}v_{sat}C_{ox}R_{DS} \right)$$
(3.4.4c)

$$c = (V_{gsteff} + 2v_t)E_{sat}L_{eff} + 2(V_{gsteff} + 2v_t)^2W_{eff}v_{sat}C_{ox}R_{DS})$$
(3.4.4d)

$$\lambda = A_1 V_{gsteff} + A_2 \tag{3.4.4e}$$

 λ 的引入是为了考虑非饱和效应的。参数 A1 和 A2 是提取得到的。

3.5 统一的饱和电流表达式

通过将 Vgsteff 函数引入到等式 (2.6.15) 中,就可以得到从亚阈到强反型区饱和电流的统一表达式:

$$I_{ds} = \frac{I_{ds0(Vdsat)}}{1 + \frac{R_{ds}I_{ds0(Vdsat)}}{V_{dst}}} \left(1 + \frac{V_{ds} - V_{dsat}}{V_A}\right) \left(1 + \frac{V_{ds} - V_{dsat}}{V_{ASCBE}}\right)$$
(3.5.1)

其中:

$$V_A = V_{Asat} + \left(1 + \frac{P_{vag}V_{gsteff}}{E_{sat}L_{eff}}\right)\left(\frac{1}{V_{ACLM}} + \frac{1}{V_{ADIBLC}}\right)^{-1}$$
(3.5.2)

$$V_{Asat} = \frac{E_{sat}L_{eff} + V_{dsat} + 2R_{DSVsat}C_{ox}W_{eff}V_{gsteff}\left[1 - \frac{A_{bulk}V_{dsat}}{2(V_{gsteff} + 2v_t)}\right]}{\frac{2}{\lambda} - 1 + R_{DSVsat}C_{ox}W_{eff}A_{bulk}}$$
(3.5.3)

$$V_{ACLM} = \frac{A_{bulk}E_{sal}L_{eff} + V_{gsteff}}{P_{CLM}A_{bulk}E_{sal}litl} (V_{ds} - V_{dsat})$$
(3.5.4)

$$V_{ADIBLC} = \frac{(V_{gsteff} + 2v_t)}{\theta_{rout}(1 + P_{DIBLCB}V_{bseff})} \left(1 - \frac{A_{bulk}V_{dsat}}{A_{bulk}V_{dsat} + V_{gsteff} + 2v_t}\right)$$
(3.5.5)

$$\theta_{rout} = P_{DIBLC1} \left[\exp(-D_{ROUT} \frac{L_{eff}}{2l_{t0}}) + 2 \exp(-D_{ROUT} \frac{L_{eff}}{l_{t0}}) \right] + P_{DIBLC2}$$
 (3.5.6)

$$\frac{1}{V_{ASCBE}} = \frac{P_{scbe2}}{L_{eff}} \exp(\frac{-P_{scbe1}litl}{V_{ds} - V_{dsat}})$$
(3.5.7)

3.6 适用于所有 Vgs 和 Vds 工作区的单一电流表达式

第二章引入 Vgsteff 分布给出了从亚阈到强反型区的线性漏电流及饱和漏电流。为了连接连续的线性电流和连续的饱和电流,引入了一个 Vds 的平滑函数。在过去,已经引入了几种平滑函数用来对 MOSFET 建模。对 BSIM3v3,平滑函数类似于 R.M.D.A. Velghe 等人提出函数[24],对于线性和饱和电流,整个的电流等式变为:

$$I_{ds} = \frac{I_{ds0(Vdseff)}}{1 + \frac{R_{ds}I_{ds0(Vdseff)}}{V_{dseff}}} \left(1 + \frac{V_{ds} - V_{dseff}}{V_{A}}\right) \left(1 + \frac{V_{ds} - V_{dseff}}{V_{ASCBE}}\right)$$
(3.6.1)

前面大多数包括 Vds 和 Vdsat 相关性的等式都用 Vdseff 函数来代替。例如,等式(3.5.4) 现在变为:

$$V_{ACLM} = \frac{A_{bulk}E_{sat}L_{eff} + V_{gsteff}}{P_{CLM}A_{bulk}E_{sat}litl} (V_{ds} - V_{dseff})$$
(3.6.2)

同样等式(3.5.7)现在变成:

$$\frac{1}{V_{ASCBE}} = \frac{P_{scbe2}}{L_{eff}} \exp\left(\frac{-P_{scbe1}litl}{V_{ds} - V_{dseff}}\right)$$
(3.6.3)

Vdseff 的表达式如下:

$$V_{dseff} = V_{dsat} - \frac{1}{2} \left(V_{dsat} - V_{ds} - \delta + \sqrt{\left(V_{dsat} - V_{ds} - \delta \right)^2 + 4\delta V_{dsat}} \right)$$
(3. 6.4)

Vdat 的表达式如 3.4 部分所示。参数 δ 是提取的常数。Vdseff 对 Vds 的相关性如图 3-3。 Vdseff 函数在线性区跟随 Vds,并在饱和区趋于 Vdsat。图 3-4 显示 δ 在线性和饱和区间过渡区的效应。

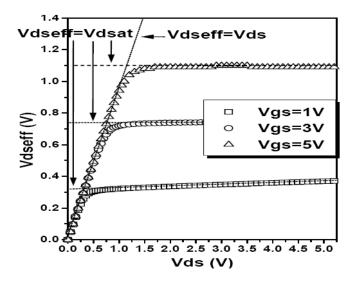


图 3-3 在 δ =0.01 和不同的 Vgs 下的 Vdseff 对 Vds 的变化

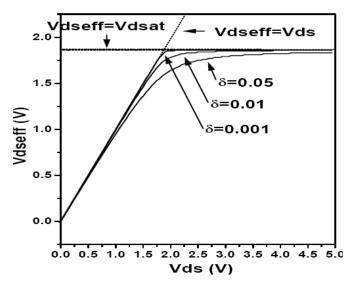


图 3-4 在 Vgs=3,不同的 δ 下的 Vdseff 对 Vds 的变化

3.7 衬底电流

BSIM3v3 使用等式 (3.7.1) 对衬底电流进行建模

$$I_{sub} = \frac{\alpha_0 + \alpha_1 * L_{eff}}{L_{eff}} (V_{ds} - V_{dseff}) \exp\left(-\frac{\beta_0}{V_{ds} - V_{dseff}}\right) \frac{I_{ds0}}{1 + \frac{R_{ds}I_{ds0}}{V_{dseff}}} \left(1 + \frac{V_{ds} - V_{dseff}}{V_A}\right)$$
(3.7.1)

 α_0 和 β_0 涉及到碰撞电离电流。

3.8 对 Vbs 的注释

在 BSIM3v3 中,所有出现在第二章和第三章中的 Vbs 项都用等式 (3.8.1) 的 Vbseff 代替,这么做的目的是为了在模拟中设置体偏的上限值,如果不用此式可能会引入不合理的值。

$$V_{bseff} = V_{bc} + 0.5[V_{bs} - V_{bc} - \delta_1 + \sqrt{(V_{bs} - V_{bc} - \delta_1)^2 - 4\delta_1 V_{bc}}]$$
(3.8.1)

其中 δ =0.001

参数 Vbc 是最大允许的 Vbs 值,可以基于条件 dVth/dVbs=0 得到(Vth 的表达式见 2.1.4)。

第四章 电容的建模

精确的 MOSFET 电容模型和 DC 模型的作用一样重要。本章就是要描述在 BISM3v3.2.2 中基于器件物理理论的本征电容和非本征电容模型。详细的模型方程在附录 B 中给出. BISM3v3.2.2 的一个重要特征就是引进了一个新的本征电容模型(capMod=3 作为电容模型典型值),考虑了由量子效应引起的有限电荷厚度,而这个效应对于薄栅氧 Tox COMS 技术来

4.1 对电容模型的一般描述

BISM3v3.2.2 电容模型有以下特征:

- •电容模型使用了独立的有效沟道长度和宽度。
- •对于本征电容模型, capMod=0 和 1 采用分段方程。capMod=2 和 3 采用连续的单一方程; 因此对于电荷和电容来说在所有工作区都是连续且光滑的。
- •除了 capMod=0 时使用长沟道 Vth, capMod=1, 2, 3 的阈值电压都与 DC 部分保持一致。 因此, capMod=1, 2, 3 的情况下都考虑了衬底偏压,短/窄沟效应, DIBL 等效应。
- •覆盖电容由两部分组成: (1)由栅和重掺杂的源漏所形成的有效覆盖电容,这个电容与偏压无关; (2)栅与轻掺杂的源漏区形成的与栅压相关的电容。
 - •增加了栅源与栅漏间独立于电压的边缘场电容。

表 4-1 电容模型中的模型参数

名称	意义	默认值	单位
capMod	用来标记电容模	3	(True)
	型		
vfbcv	capMod=0 时的	-1.0	(V)
	平带电压		
acde	积累和耗尽区	1	(m/V)
	XDC 的指数系数		
moin	表面势系数	15	(V0.5)
cgso	非 LDD 区每沟	计算得出	F/m
	道长度的覆盖电容		
	G/S		
cgdo	非 LDD 区每沟	计算得出	F/m
	道长度的覆盖电容		
	G/D		
CGS1	轻掺杂源到栅覆	0	(F/m)
	盖电容		
CGD1	轻掺杂漏到栅覆	0	(F/m)
	盖电容		
CKAPPA	轻掺杂覆盖电容	0. 6	
	系数		
CF	边缘场电容	等式(4.5.1)	(F/m)
CLC	短沟道常数项	0.1	m
CLE	短沟道指数项	0.6	

DWC	长沟道栅电容宽	Wint	m
	度补偿 (offset)		
DLC	长沟道栅电容长	Lint	m
	度补偿 (offset)		

4.2C-V 模型的几何学定义

对于电容模型来说,MOSFET 的电容可分为两部分:本征电容和非本征电容。本征电容与源漏金属结之间的区域有关,而这个区域被定义为在平带电压下的有效长度 *Lactive* 和有效宽度 *Wactive*。*Lactive* 和 *Wactive* 由式(4.2.1) 到 (4.2.4)给出:

$$L_{active} = L_{drawn} - 2\delta L_{eff} \tag{4.2.1}$$

$$W_{active} = W_{drawn} - 2\delta W_{eff} \tag{4.2.2}$$

$$\delta L_{eff} = DLC + \frac{Llc}{I^{L\ln}} + \frac{Lwc}{W^{Lwn}} + \frac{Lwlc}{I^{L\ln}W^{Lwn}}$$
 (4.2.3)

$$\delta W_{eff} = DWC + \frac{Wlc}{I_{wln}^{Wln}} + \frac{Wwc}{W_{wln}} + \frac{Wwlc}{I_{wln}^{Wln}W_{wln}}$$
(4.2.4)

DWC和DLC与I-V模型中的Wint和Lint含义不同。 L_{active} 和 W_{active} 是计算本征器件电容的有效长度和宽度。不同于I-V模型,我们假设这些尺寸参数与电压偏置无关。 δ L_{eff} 等于源/漏与栅重合的长度加上由于工艺(栅的印制、刻蚀、氧化)造成的画出的栅与实际制造出的栅的误差。总之,我们应该仔细区分在C-V测量和I-V测量时提取的有效沟道长度的差异。

通常意义上讲,在I-V模型中的 $L_{\rm eff}$ 常用来表征工艺特征,这一参数不一定具有物理意义,它只是在I-V公式中用到的一个参数而已,这一参数由于I-V等式的不同而有所差异,同时它还与LDD区域的导通特性有关。对于一个具有很大的 $L_{\rm eff}$ 、小的寄生电阻的器件,他的电流驱动能力可以与小的 $L_{\rm eff}$ 、大的 $R_{\rm ds}$ 的器件相同。在某些情况下, $L_{\rm eff}$ 甚至会比多晶硅做成的栅的长度更大,这更加使 $L_{\rm eff}$ 物理意义不明确。

在电容模型中抽象出的参数 Leff 是金属接触长度(物理长度)的很好近似,源漏与衬底接触面的存在可能会导致源漏之间有效长度有很大的误差,所以我们定义在平带电压下测量到的源漏间长度为有效长度 Leff。当工艺文件中对 DWC, DLC 以及其他的新引进的参量(如 Llc, Lwc, Lwlc, Wlc, Wwc, Wwlc) 不加特别说明时,BSIM3v3.2.2 就会将 DC 偏置无关变量 Leff,Weff 应用到 C-V 模型中,并且默认以下变量 DWC, DLC, Llc, Lwc, Lwlc, Wlc, Wwc, Wwlc 的值与 DC 中对应的值相等。

4.3 本征电容模型的建模

4.3.1 基本公式

为保证电荷守恒,以端电荷取代端电压作为变量。端电荷 Qg, Qb, Qs 和 Qd 分别代表栅,体,源,漏端的电荷。栅电荷由下列提供的镜像电荷组成:沟道反型电荷(Qinv),积累电荷(Qacc)和村底耗尽电荷(Qsub)。

Qacc 和 Qsub 与衬底有关,沟道电荷来自源和漏。

$$\begin{cases} Q_g = -(Q_{inv} + Q_{acc} + Q_{sub0} + \delta Q_{sub}) \\ Q_b = Q_{acc} + Q_{sub} \\ Q_{inv} = Q_s + Q_d \end{cases}$$

$$(4.3.1)$$

衬底电荷可以分为两部分:零源漏偏压下的衬底电荷(Q_{sub0}),这是栅到衬底偏压的函数。 存在源漏偏压下的额外非均匀衬底电荷(δQ_{sub}).因此 Qg 可以写为

$$Q_g = -(Q_{inv} + Q_{acc} + Q_{sub0} + \delta Q_{sub}) \tag{4.3.2}$$

总电荷可以由沿沟道的电荷积分得出。由于非均匀衬底电荷的存在,沿沟道的阈值电压被 修正为

$$V_{th}(y) = V_{th}(0) + (A_{bulk} - 1)V_{v}$$
(4.3.3)

$$\begin{cases} Q_{c} = W_{active} \int_{0}^{L_{active}} q_{c} dy = -W_{active} C_{ox} \int_{0}^{L_{active}} (V_{gt} - A_{bulk} V_{y}) dy \\ Q_{g} = W_{active} \int_{0}^{L_{active}} q_{g} dy = W_{active} C_{ox} \int_{0}^{L_{active}} (V_{gt} + V_{th} - V_{FB} - \Phi_{s} - V_{y}) dy \end{cases}$$

$$Q_{b} = W_{active} \int_{0}^{L_{active}} q_{b} dy = -W_{active} C_{ox} \int_{0}^{L_{active}} (V_{th} - V_{FB} - \Phi_{s} + (A_{bulk} - 1)V_{y}) dy$$

$$(4.3.4)$$

将
$$dy = \frac{dV_y}{\varepsilon_y}$$

$$\mathcal{E} \quad I_{ds} = \frac{W_{active} u_{eff} C_{ox}}{L_{active}} (V_{gt} - \frac{A_{bulk}}{2} V_{ds}) V_{ds} = W_{active} u_{eff} C_{ox} (V_{gt} - A_{bulk} V_y) E_y$$
 (4.3.5)

代入式(434)得到以下笺式

$$\begin{cases}
Q_{c} = -W_{active}L_{active}C_{ox} \left(V_{gt} - \frac{A_{bulk}}{2}V_{ds} + \frac{A_{bulk}^{2}V_{ds}^{2}}{12(V_{gt} - \frac{A_{bulk}}{2}V_{ds})}\right) \\
Q_{g} = -Q_{sub0} + W_{active}L_{active}C_{ox} \left(V_{gt} - \frac{V_{ds}}{2} + \frac{A_{bulk}^{2}V_{ds}^{2}}{12(V_{gt} - \frac{A_{bulk}}{2}V_{ds})}\right) \\
Q_{b} = -Q_{g} - Q_{c} = Q_{sub} + Q_{sub0} + Q_{acc}
\end{cases} (4.3.6)$$

其中

$$\begin{cases} Q_{sub0} = -W_{active} L_{active} \sqrt{2\varepsilon_{si}qN_{sub}(2\Phi_B - V_{bs})} \\ \delta Q_{sub} = W_{active} L_{active} C_{ox} \left(\frac{(1 - A_{bulk})}{2} V_{ds} + \frac{A_{bulk}(A_{bulk} - 1)V_{ds}^2}{12(V_{gt} - \frac{A_{bulk}}{2} V_{ds})} \right) \end{cases}$$

$$(4.3.7)$$

反型层电荷由源漏提供,所以 $Qinv = Qs + Qd \cdot Qd$ 和 Qs 的比率为电荷划分比。现有的电荷划分方式有 0/100, 50/50 和 40/60 (XPART = 0, 0.5 和 1), 这些都是饱和区 Qd 与 Qs 的比。在第 4.3.4 节我们会再次提到电荷划分。对于所有电容都要保证电荷守恒。因此,对于四端电容,有 16 个组份,对于每一个组份都有下式成立

$$C_{ij} = \frac{\partial Q_i}{\partial V_j} \tag{4.3.8}$$

其中, i和 j 代表晶体管的端。另外

$$\sum_{i} C_{ij} = \sum_{j} C_{ij} = 0$$

4.3.2 短沟道模型

在长沟模型中不考虑速度饱和,迁移率被假设为常数。在饱和区(Vds=Vdsat),漏端的载流子密度为零。在整个饱和区,沟道电荷保持为一个常数。这对长沟器件是一个很好的近似,但是却不适用于 Leff < 2um 的情况。如果定义一个漏压 Vdsat,cv (沟道电荷为常数时的电压),我们会发现 Vdsat,cv 通常大于 Vdsat 但小于长沟下的 Vdsat (由 Vgt/A_{bulk} 给出)。在旧的长沟电荷模型中,Vdsat,cv 被设定为独立于沟道长度的值 Vgt/A_{bulk} 。因此,Cij/Leff 与沟道长度无关(式(4.3.6), (4.37)).过去采用一个对长沟器件不准确的(pseudo)短沟修正。它包含参数 A_{bulk} (在电容模型中被重新定义为等于 Vgt/Vdsat),因而将 Vdsat,cv 与 Vdsat 等同起来,它高估了速率饱和效应,导致了较小的沟道电容。

建立一个沟道模型的困难在于饱和区的电荷计算。尽管电流连续性保证了在饱和区电荷密度几乎为常数,但是精确计算出饱和区长度是很困难的。此外,由于横向电场的指数式增长,饱和区的大部分电荷不受栅极板的控制。我们希望随着漏压的变化,沟道电荷会指数减少。实验中:

$$V_{dsat,iv} < V_{dsat,cv} < V_{dsat,iv} \mid_{L_{actice} \to \infty} = \frac{V_{gsteff,cv}}{A_{bulk}}$$
 (4.3.9)

Vdsat,cv 由下式给出

$$V_{dsat,cv} = \frac{V_{gsteff,cv}}{A_{bulk} \left(1 + \left(\frac{CLC}{L_{active}} \right)^{CLE} \right)}$$
 (4.3.10a)

$$V_{gseff,cv} = noff * nv_t \ln \left(1 + \exp\left(\frac{V_{gs} - V_{th} - voffcv}{noff * nv_t}\right) \right)$$
(4.3.10b)

引入 noff 和 voffcv 是为了更好地符合亚阈值时的测量数据。在长沟时用参数 $A_{bulk\,0}$ 代替 $A_{bulk\,\,o}$

$$A_{bulk}' = A_{bulk0} \left(1 + \left(\frac{CLC}{L_{active}} \right)^{CLE} \right)$$
(4.3.11)

$$A_{bulk} = \left(1 + \frac{K_{lox}}{2\sqrt{\Phi_s - V_{bseff}}} \left(\frac{A_0 L_{eff}}{L_{eff} + 2\sqrt{X_J X_{dep}}} + \frac{B_0}{W_{eff}^{'} + B_1}\right)\right) * \frac{1}{1 + KetaV_{bseff}}$$
(4.3.11a)

式(4.3.11)中, 引入 CLC 和 CLE 是考虑到沟道长度调制效应。

4.3.3 单一(连续)方程式

传统的 MOSFET SPICE 电容模型使用分段方程,这会导致过渡区出现不连续和不可微的情况。以下给出了在 capMod=2 和 3 时电荷,电容,电压模型的单一(连续)方程式。

(a)从耗尽区到反型区的过渡

最大的不连续是在阈值电压附近的反型电容。传统的模型使用阶跃函数,反型电容从 0 突变到 *Cox*.同时,由于衬底电荷是常数,在阈值时,衬底电容突变为 0.所有这些在电路模拟 时会引起摆动。实验上,当电压在阈值电压以下 0.2V 和以上 0.3V 这个区间时,电容几乎以二次方增加。对于模拟和低功耗电路,在阈值电压附近建立精确的电容模型是非常重要的。非突变的沟道反型电容和衬底电容是由使用单一(连续)方程描述亚阈值过渡区和反型区的 I-V 模型得来的。新的沟道反型电荷模型可通过以 Vgsteff,cv 代替 *Vgt* 而被修正为任何电荷模型,如下

$$Q(V_{gt}) = Q(V_{gsteff,CV})$$
(4.3.12)

现在电容变为

$$C(V_{gt}) = C(V_{gsteff,CV}) \frac{\partial V_{gsteff,CV}}{V_{gs,ds,bs}}$$
(4.3.13)

在积累区反型层电荷也是非零的。在亚阈值下,它随栅压指数减少。

(b)从积累区到耗尽区的过渡

用一个有效的平带电压 VFBeff 来使从积累到耗尽区的过渡平滑。它影响积累区和耗尽区的电荷 (4.3.14)

$$vfb = V_{th} - \Phi_s - K_{lox} \sqrt{\Phi_s - V_{bseff}}$$
 (4.3.15)

在 BSIM3v3.2.2 中,与偏压无关的 Vth 用来计算 capMod = 1, 2 和 3 情况下的 vfb。对于 capMod = 0, Vfbcv 使用替代值(参考附录)。

$$Q_{acc} = -W_{active} L_{active} C_{ox} (V_{FReff} - vfb)$$
(4.3.16)

$$Q_{sub0} = -W_{active} L_{active} C_{ox} \frac{K_{1ox}^{2}}{2} \left(-1 + \sqrt{1 + \frac{4(V_{gs} - V_{FBeff} - V_{gsteff,CV} - V_{bseff})}{K_{1ox}^{2}}} \right)$$
(4.3.17)

(c)从线性区到饱和区的过渡

一个有效的 Vds, 即 Vcveff,用来使从线性区到饱和区的过渡平滑,它影响反型层电荷。

$$V_{cveff} = V_{dsat, cv} - 0.5\{V_4 + \sqrt{V_4^2 - 4\delta_4 V_{dsat, cv}}\} \\ \pm P_4 = V_{dsat, cv} - V_{ds} - \delta_4; \delta_4 = 0.02V$$
(4.3.18)

$$Q_{inv} = -W_{active}L_{active}C_{ox}\left(\left(V_{gsteff,cv} - \frac{A_{bulk}'}{2}V_{cveff}\right) + \frac{A_{bulk}'^{2}V_{cveff}^{2}}{12\left(V_{gsteff,cv} - \frac{A_{bulk}'}{2}V_{cveff}\right)}\right)$$
(4.3.19)

$$\delta Q_{sub} = W_{active} L_{active} C_{ox} \left(\frac{1 - A_{bulk'}}{2} V_{cveff} - \frac{(1 - A_{bulk'}) A_{bulk'} V_{cveff}^2}{12 (V_{gsteff}, cv - \frac{A_{bulk'}}{2} V_{cveff})} \right)$$
(4.3.20)

下面是关于反型层电荷不同划分方式的列表:

(i) 50/50 电荷划分

这是划分方式中最简单的一种,反型层电荷假定平均划分给源漏。

$$Q_{s} = Q_{d} = 0.5Q_{inv} = -\frac{W_{active}L_{active}C_{ox}}{2} \left(\left(V_{gsteff}, cv - \frac{A_{bulk}'}{2} V_{cveff} \right) + \frac{A_{bulk}'^{2} V_{cveff}^{2}}{12 \left(V_{gsteff}, cv - \frac{A_{bulk}'}{2} V_{cveff} \right)} \right)$$

$$(4.3.21)$$

(ii) 40/60 电荷划分

这是最具物理意义的划分,沟道电荷与源漏的划分方式与位置 y 线性相关。

$$Q_{s} = -\frac{W_{active}L_{active}C_{ox}}{2(V_{gsteffCV} - \frac{A_{bulk}'}{2}V_{cveff})^{2}} (V_{gsteffCV}^{3} - \frac{4}{3}V_{gsteffCV}^{2}A_{bulk}'V_{cveff} + \frac{2}{3}V_{gsteffCV}(A_{bulk}'V_{cveff})^{2} - \frac{2}{15}(A_{bulk}'V_{cveff})^{3})$$

$$(4.2.23)$$

$$Q_{d} = -\frac{W_{active}L_{active}C_{ox}}{2(V_{gsteffcv} - \frac{A_{bulk}'}{2}V_{cveff})^{2}} (V_{gsteffcV}^{3} - \frac{5}{3}V_{gsteffcV}^{2}(A_{bulk}'V_{cveff}) + V_{gsteffcv}(A_{bulk}'V_{cveff})^{2} - \frac{1}{5}(A_{bulk}'V_{cveff})^{3})$$

$$(4.2.24)$$

(iii) 0/100 电荷划分

在快速瞬态模拟中,使用准静态模型可能会导致一个很大的不合实际的漏流峰值。这种划分方式通过假定所有反型层电荷在饱和区时存在于源极来人为地抑制漏流峰值。需要注意的是这种方式在线性区仍然存在漏流峰值,并且加剧源端电流峰值问题。

$$Q_{s} = -W_{active}L_{active}C_{ox}\left(\frac{V_{gsteff,c}}{2} + \frac{A_{bulk}'V_{cveff}}{4} - \frac{(A_{bulk}'V_{cveff})^{2}}{24(V_{gsteff,c} - \frac{A_{bulk}'}{2}V_{cveff})}\right)$$
(4.2.25)

$$Q_{d} = -W_{active}L_{active}C_{ox}\left(\frac{V_{gsteff,c}}{2} - \frac{3A_{bulk}'V_{cveff}}{4} + \frac{(A_{bulk}'V_{cveff})^{2}}{8(V_{gsteff,c} - \frac{A_{bulk}'}{2}V_{cveff})}\right)$$
(4.2.26)

(d)与偏压相关的阈值电压对电容的影响

保持 Vth 在 DC 与 CV 模型中的一致性对精确的电路模拟来说很重要。CapMod=1,2,3 使用与 DC 模型相同的 Vth。因此,在电容建模时精确考虑了诸如体偏,DIBL 和短沟效应等。除此之外,为了得出电容,漏极与衬底的偏置对阈值的影响也要考虑到。

4.4 电荷厚度电容模型

现在在 SPICE 中用到的 MOSFET 模型过高地估计了本征电容,并且在 Vfb 和 Vth 两点不平滑。由于在氧化物—半导体接触面上存在反型层和积累层电荷,所以在较薄栅氧的情况下上述两点会变得更加明显。虽然包含了量子效应的电荷薄片模型和变形的导带模型改善了Φb 和 Vth,但在 CV 模型中这些并不充分,因为它假设电容厚度为零。图 4-1 给出了量子数值模拟得到的结果,该图显示了电荷厚度在 CV 曲线中所有工作区的重要性。

本节将介绍电荷厚度模型 (CTM) 用到的概念, 附录 B 列出了所有的电荷方程, 关于 CTM 更详细的报告和分析详见文献 32。

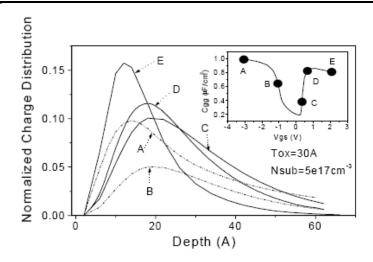


图 4-1 在器件内部不同偏压条件下由数值量子模拟得到的电荷厚度分布

CTM是一种基于电荷的模型,因此要从DC电荷厚度 X_{DC} 开始讨论。如图 4-2,考虑电荷厚度后将引入与Cox串联的一个电容,产生一个有效电容Cox,Coxeff。根据数值约束条件求解薛定谔,泊松,费米-狄拉克方程可以得到一个普遍的解析 X_{DC} 模型。Coxeff可以表示为

$$C_{oxeff} = \frac{C_{ox}C_{cen}}{C_{ox} + C_{cen}}$$
(4.4.1)

其中

$$C_{cen} = \mathcal{E}_{si} / X_{DC}$$

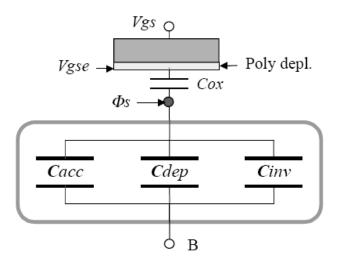


图 4-2 在 CTM 中的电荷厚度电容概念.Vgse 归因于多晶耗尽效应.

(i) 积累区和耗尽区的X_{DC}

积累和耗尽区的 DC 电荷厚度在文献[32]中表示如下:

$$X_{DC} = \frac{1}{3} L_{\text{debye}} \exp\left[acde\left(\frac{N_{sub}}{2 \times 10^{16}}\right)^{-0.25} \left(\frac{V_{gs} - V_{bs} - V_{fb}}{T_{ox}}\right)\right]$$
(4.4.2)

其中 X_{DC} 单位为 cm, $\frac{V_{gs}-V_{bs}-V_{fb}}{T_{ox}}$ 单位为 MV/cm。模型参数 acde 引入是为了更好的符

合实际,默认为1。从数值上看,(4.4.2)可以用下式代替:

$$X_{DC} = X_{\text{max}} - \frac{1}{2} \left(X_0 + \sqrt{X_0^2 - 4\delta_x X_{\text{max}}} \right)$$
 (4.4.3)

其中

$$X_0 = X_{\text{max}} - X_{DC} - \delta_x$$

并且

$$X \max = L_{\text{debye}}/3$$
; $\delta x = 10^{-3} T_{ox}$

(ii) 反型层电荷的 XDC

反向电荷层厚度可以表述如下:

$$X_{DC} = \frac{1.9 \times 10^{-7}}{1 + (\frac{V_{gsteff} + 4(V_{th} - v_f b - 2\phi_B)}{2T_{ox}})^{0.7}} [cm]$$
(4.4.4)

由(4.3.30)中 vfb 表达式可知上式可用于 N+,P+或多晶硅栅以及其他材料的栅。图 4-3 给出了(4.3.30)的普适性,这是经过量子数值模拟证实的,图中 x 轴是薛定谔和泊松方程的边界条件(电荷层顶部和底部电场的平均值)

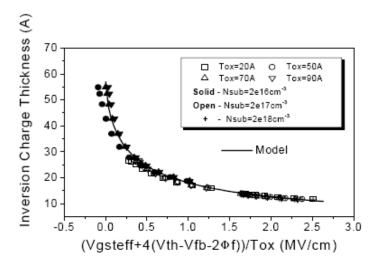


图 4-3 对于所有的 Tox 和 Nsub,模型电荷厚度与数值量子模拟一致

(iii) 反型层体电荷厚度

在反型层,通过计算表面势Φs 与 2ΦB 的差可以精确模拟体电荷厚度效应(文献【32】)

$$\phi_{\delta} = \phi_{s} - 2\phi_{B} = v_{t} In(\frac{V_{gsteff, cv}(V_{gsteff, cv} + 2K_{lox}\sqrt{2\phi_{B}})}{moinK_{lox}v_{t}^{2}} + 1)$$
(4.4.5)

其中模型参数 moin (默认值 15) 是为了更好的适用于不同的工艺而引进的,由此可推得 反型沟道电荷密度为

$$q_{inv} = -C_{oxeff} \Box (V_{gsteff, cv} - \phi_{\delta})$$
 (4.4.6)

图 4.4 通过比较Tox为 1.8nm 时, $SiON/Ta_2O_5$ 堆叠栅结构的Cgg数据,显示出CTM模型的普适性,采用的是量子数值模拟和建模方法。

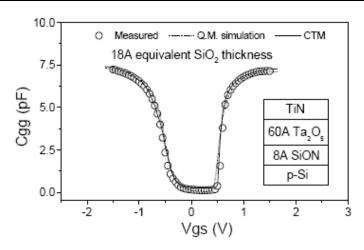


图 4-4 通过建模 Cgg 为 1.8nm, 栅氧结构为 SiON/*Ta*2*O*5 /TiN 的 NMOSFET 验证了 CTM 的普适性

4.5 非本征电容

4.5.1 边缘电容

边缘场电容包括与体偏相关的外边缘场电容和与体偏无关的内边缘场电容。只有与体偏相关的外边缘场电容是可以计算得到的。实验上,把这个电容和覆盖电容分开是不太可能的。虽然如此,外边缘场电容可以通过下式理论计算出来

$$CF = \frac{2\varepsilon_{ox}}{\pi} In(1 + \frac{4 \times 10^{-7}}{T_{ox}})$$
 (4.5.1)

其中, $t_{poly} = 4 \times 10^{-7} m$ 。 CF 是模型参数。

4.5.2 覆盖电容

为覆盖电容建立一个准确的模型是必要的。尤其是在电容效应被晶体管放大的情况下更为明显。在旧的电容模型下这种电容被假定为是与体偏无关的。然而,实验数据表明覆盖电容随栅到源漏的偏压而改变。在单一(连续)漏结构或 LDD 结构中的重掺杂 S/D 到栅的覆盖部分,这种体偏相关性是由源漏区表面耗尽导致的。但是由它导致的偏差非常小,所以我们把这个建模为一个常数电容。然而在 LDD MOSFET 中,LDD 区的一部分会在横向和纵向都被耗尽,这会导致覆盖电容减少很大一部分。这个 LDD 区可以在积累区或耗尽区。对于源漏端我们分别采用平滑的参数 Vgs,overlap 和 Vgd,overlap,而描述这两个区域我们使用单一(连续)的方程。不同于本征电容的情况,覆盖电容是相应的.换句话说,Cgs,overlap =Csg,overlap 和 Cgd,overlap = Cdg,overlap.

(i) 源覆盖电容

$$\frac{Q_{overlap,s}}{W_{active}} = CGS0\square V_{gs} + CGS1(V_{gs} - V_{gs,overlap} - \frac{CKAPPA}{2}(-1 + \sqrt{1 - \frac{4V_{gs,overlap}}{CKAPPA}})) \qquad (4.5.2)$$

$$V_{gs, overlap} = \frac{1}{2} (V_{gs} + \delta_1 - \sqrt{(V_{gs} + \delta_1)^2 + 4\delta_1}), \delta_1 = 0.02V$$
(4.5.3)

其中, CKAPPA 是模型参数。CKAPPA 与 LDD 区平均掺杂浓度有关

$$CKAPPA = \frac{2\varepsilon_{si}qN_{LDD}}{C_{ox}^{2}}$$

 N_{LDD} 的典型值为 $5 \times 10^{17} cm^{-3}$ 。

(ii)漏覆盖电容

$$\frac{Q_{overlap,d}}{W_{active}} = CGD0\square V_{gd} + CGD1(V_{gd} - V_{gd,overlap} - \frac{CKAPPA}{2}(-1 + \sqrt{1 - \frac{4V_{gd,overlap}}{CKAPPA}})) \quad (4.5.4)$$

$$V_{gd, overlap} = \frac{1}{2} (V_{gd} + \delta_1 - \sqrt{(V_{gd} + \delta_1)^2 + 4\delta_1}), \delta_1 = 0.02V$$
(4.5.5)

(iii)栅覆盖电容

$$V_{overlap,g} = -(V_{overlap,d} + V_{overlap,s} + (CGB0 \square L_{active}) \square V_{gb})$$
(4.5.6)

在上述表达式中,如果 CGS0 和 CGD0 (分别是栅和重掺杂源漏之间的电容)没有给出,那么依据下面的式子来计算它们的值

 $CGS0 = (DLC * C_{ox}) - CGS1$ (如果给出了 DLC 且 DLC 大于 0)

CGS0 = 0 (如果先前计算的 CGS0 比 0 小)

 $CGS0 = 0.6Xj * C_{ox}$ (其它情况)

 $CGD0 = (DLC * C_{ox}) - CGD1$ (如果给出了DLC并且DLC大于 $CGD1/C_{ox}$)

CGD0 = 0 (如果先前计算的 CGD0 比 0 小)

 $CGD0 = 0.6Xj * C_{ox}$ (其它情况)

式(4.5.6)中的CGB0是模型参数,代表每沟道长度栅到体的覆盖电容。

第五章 非准静态模型

5.1 背景知识

由于 MOSFET 越来越 performance-driven, 在临界频率或非常高速瞬态工作情况下, 对电 路性能的精确预测也随之变的更为必要。然而,大部分 SPICE MOSFET 模型是基于准静态(QS) 假设的。换句话说,反型层有限的充电时间是被忽略的。当这些模型使用 40/60 电荷划分时, 就会频繁出现不切实际的漏流峰值。此外,这些模型对于快速翻转电容器典型电路的沟道电荷 重分配精确模拟也显得无能为力。已经发布了的非准静态(NQS)模型有很多,但是这些模 型都很不切实际的假设没有速度饱和,并且它们的公式非常复杂,需要相当长的模拟时间。

5.2 NQS 模型

在 BSIM3v3.2 中,为了改善模拟性能和精确性重新修正了 NOS 模型。此模型基于沟道电 荷弛豫时间近似。还使用了新的电荷划分机制,与准静态 CV 模型保持一致。

5.3 模型的表达式

MOSFET 的沟道类似于一个与偏压相关的 RC 分布式传输线(图 5-1a)。在准静态(QS) 近似中, 栅电容结点对于外部的源和漏来说是集总的(图 5-1b)。忽略沟道电荷的有限建立 时间。非准静态的一个解决方案是把沟道看成是串联的 n 型晶体管(图 5-1c)。这个模型虽 然精确,但是却以模拟时间的延长为代价。在 BSIM3v3.2 中,NQS 模型基于表 5-1d 的电路。 这个 Elmore 等效电路对沟道电荷的模型建立是精确的,因为它保留了原始的低频 RC 网络(the lowest frequency pole of the original RC network)(图 5-1a)。NQS 模型有一下两个参数。模 型标识 ngsMod, 现在只是一个 element (instance) 参数, 而不再是一个模型参数。在实例化 声明时设置 nqsMod=1 就可以使用 NQS 模型了。nqsMod 默认值为 0 就是不使用这个模型。

单位 功能 默认值 名称 NQS 的实例化标识 ngsMod 无 Elmore 常数 无

5

Elm

表 5-1 NOS 模型和实例化参数

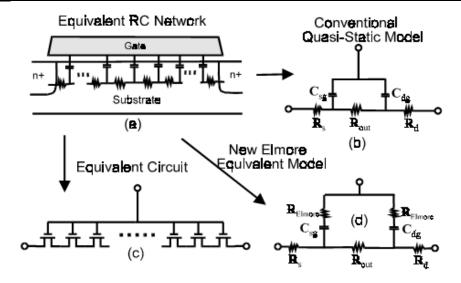


图 5-1 SPICE 模拟时的准静态和非准静态模型

5.3.1 NQS 模型的 SPICE 子电路

图 5-2 给出了 SPICE 执行时 NQS 模型的 RC 分支电路。节点 $Q_{def(t)}$ 的增加是为了保持基于弛豫时间近似需求的过少/过剩沟道电荷总量的平衡。与偏压相关的电阻 R(1/R=Gtau)可以从 RC 时间常数(τ)确定。电流源 $i_{cheq(t)}$ 可以由平衡的沟道电荷 $Q_{def(t)}$ 得到。为了增加电容器 C 的模拟精度为它增加一个缩比因子 C_{fact} (典型值为 $1\times 10e-9$)。Qdef 现在变为



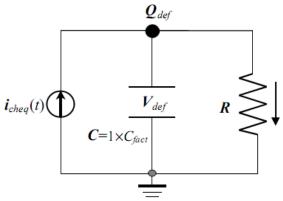


图 5-2 用于 SPICE 模拟的 NQS 分支电路

5.3.2 弛豫时间

弛豫时间 τ 由一下两部分组成: τ_{drift} 和 τ_{diff} 。在强反型区, τ 由 τ_{drift} 决定,而 τ_{drift} 由 Elmore 电阻 Relm 决定。在亚阈值区, τ_{diff} 占主导地位。 τ 可以表示为

$$\frac{1}{\tau} = \frac{1}{\tau_{diff}} + \frac{1}{\tau_{drift}} \tag{5.3.2}$$

反型层的 Relm 由沟道电阻计算如下

$$R_{e lm} = \frac{L_{eff}^{2}}{elm\square\mu_{0}Q_{ch}} \approx \frac{L_{eff}^{2}}{elm\square\mu_{0}Q_{cheq}}$$
(5.3.3)

其中 elm 是 RC 沟道网络的 Elmore 常数,理论值为 5.准静态(平衡)沟道电荷 $Q_{cheq(t)}$ (大小等于 capMod=0,1,2,3 时的 Qinv),被用来近似为真实的沟道电荷 $Q_{ch(t)}$ 。 τ_{drift} 由公式表示如下

$$\tau_{drift} \approx \text{Re } lm \cdot C_{ox}W_{eff}L_{eff} \approx \frac{C_{ox}W_{eff}L_{eff}^{3}}{elm\Box\mu_{0}Q_{cheq}}$$
 (5.3.4)

τdiff 形式如下

$$\tau_{diff} = \frac{qL_{eff}^2}{16\Box \mu_0 kT} \tag{5.3.5}$$

5.3.3 端口充电电流与电荷的划分

考虑到 transport 和 charging component, 与 D,G,S 相关的总电流可以写为

$$i_{D,G,s}(t) = I_{D,G,s}(DC) + \frac{\partial Q_{d,g,s}(t)}{\partial t}$$
 (5.3.6)

基于弛豫时间近似,端电荷以及相应的充电电流可以用如下公式表示

$$Q_{def}(t) = Q_{cheq}(t) - Q_{ch}(t)$$
(5.3.7)

以及

$$\frac{\partial Q_{def}(t)}{\partial t} = \frac{\partial Q_{cheq}(t)}{\partial t} - \frac{Q_{def}(t)}{\tau}$$
(5.3.8a)

$$\frac{\partial Q_{d,g,s}(t)}{\partial t} = D, G, S_{xpart} \frac{Q_{def}(t)}{\tau}$$
(5.3.8b)

其中 D, G, Sxpart 是端 D,G,S 各自的 NQS 沟道电荷划分数值, Dxpart+Sxpart=1 以及 Gxpart=-1。当晶体管工作模式变化的时候(between forward and reverse modes), Dxpart 和 Sxpart 与准静态电荷划分数值 XPART 保持一致是很重要的,并且在 Vds=0 时它们是相等的 (Dxpart=Sxpart) (这一点在先前的版本中是没有的)。基于这个考虑, Dxpart 现在可以由以下公式表示

$$D_{xpart} = \frac{Q_d}{O_d + O_s} = \frac{Q_d}{O_{chea}}$$
 (5.3.9)

现在是与偏压相关。例如,Dxpart 的导数现在可以很容易的从基于准静态的结果得到:

$$\frac{dD_{xpart}}{dV_i} = \frac{1}{Q_{cheq}} (S_{xpart} \square C_{di} - D_{xpart} \square C_{si})$$
 (5.3.10)

其中, i 代表四个端以及 Cdi 和 Csi 是由准静态分析计算得到的本征电容。相应的 Sxpart 的值可以由 Dxpart+Sxpart=1 得到。

在积累和耗尽区,公式(5.3.9)可以简化为

如果 XPART<0.5,Dxpart=0.4;

否则,如果 XPART>0.5,Dxpart=0.0;

否则 Dxpart=0.5。

5.3.4 节点电导的推导

这一节给出了一些例子-----NQS 瞬态分析时怎样获得相关的结电导率。通过 $\tau=RC$, G_{tau} 可以表示为

$$G_{tau} = \frac{C_{fact}}{\tau} \tag{5.3.11}$$

由公式(5.3.2)给出。基于公式(5.3.8b),由 NQS 得到的晶体管结点 D 的自身电导可以表示为

$$\frac{dD_{xpart}}{dV_d} \Box (G_{tau} \Box V_{def}) + D_{xpart} \Box V_{def} \Box \frac{dG_{tau}}{dV_d}$$
(5.3.12)

基于 NQS 的结点 D 的跨导与 Qdef 相关,并可以表示如下

$$D_{xpart}\Box G_{tau}$$
 (5.3.13)

可以通过类似的方法得到其它的电导。

第六章 参数提取

参数提取是模型发展很重要的一部分。现在已经有了很多不同的提取方法[23,24]。适当的方法已经被使用。参数提取时,综合局部优化和使用一组器件提取的策略已经被采用。

6.1 优化策略

主要有以下两种不同的优化策略:全局优化和局部优化。全局优化使用电脑去找到一系列的模型参数,这些参数与实验(测量)数据拟合度很好。这种方式在测量和模拟(计算)数据点之间的平均误差最小,但是它把每个参数都优化为一个"合适的"参数。通过这种方式提取的参数值可能会失去它们本身的物理含义。

在局部优化中,许多参数是相对独立的来提取的。参数在相应的占主导地位的物理机制的不同偏置条件下来进行提取。在这种方式下提取出的参数在所有偏置条件下可能不会非常吻合实验数据。然而,这种提取方式对于给定的参数拥有很明确的物理意义。如果被合适的使用,那它会很好地预测器件的性能。从这种方式提取的值也会有一些物理意义。

6.2 提取策略

这两种不同的策略在提取参数时都是可用的:单器件提取策略和器件组提取策略。在单器件提取策略中,由单器件得到的实验数据可以用来提取一系列完整的模型参数。这种策略会对特定器件非常适用,但是在几何尺寸变化时,就不适用了。而且,单器件提取策略不能保证提取出参数的物理意义。如果仅使用一组沟道长度和宽度,那么与沟道长度和宽度相关的参数就不能被确定了。

BSIM3v3 采用器件组提取策略。这要求使用具有不同几何尺寸的器件来获得测量数据。 所有的器件都在相同的偏置条件下进行测量。这样得到的结果可能不会完全精确地适用于其中 任何特定的单一器件,但是会对一组器件很好的适用。

6.3 提取流程

6.3.1 参数提取的需求

在参数提取过程中,需要一个大尺寸器件和两组小尺寸器件,如图 6-1 所示。

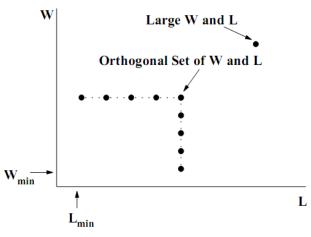


图 6-1 参数提取要用到的器件尺寸

大尺寸器件($W \ge 10 \ \mu m$, $L \ge 10 \ \mu m$)被用来提取与短/窄沟效应和寄生电阻无关的参数。分别是:迁移率,大尺寸器件阈值电压 V_{Tideal} ,以及依赖于垂直掺杂浓度分布的体效应系数KI和K2。具有固定沟道宽度,不同沟道长度的一组器件用来提取与短沟效应相关的参数。相似的,具有固定沟道长度,不同沟道宽度的一组器件用来提取与窄沟效应相关的参数。不考虑器件几何尺寸,每个器件都要在以下四种不同的偏置条件下进行测量。

- (1) I_{ds} vs. V_{gs} @ $V_{ds} = 0.05$ V with different V_{bs}
- (2) I_{ds} vs. V_{ds} @ $V_{bs} = 0$ V with different V_{gs}
- (3) I_{ds} vs. V_{gs} @ $V_{ds} = V_{dd}$ with different $V_{bs}(V_{dd}$ 为最大漏极电压)
- (4) I_{ds} vs. V_{ds} @ $V_{bs} = V_{bb}$ with different $V_{gs}(|V_{bb}|)$ 为最大体偏压)

6.3.2 优化

推荐使用的优化处理是联合使用牛顿-拉普森迭代和针对 1、2 或者 3 个变量的线性二乘拟合。这种方式由 M. C. Jeng[18]最早提出。在图 6-2 中给出了这种优化过程的流程图。模型方程首先要调整成适合牛顿-拉普森迭代的形式,如式 (6.3.1):

$$f_{\exp}(P_{10}, P_{20}, P_{30}) - f_{sim}(P_1^{(m)}, P_2^{(m)}, P_3^{(m)}) = \frac{\partial f_{sim}}{\partial P_1} \Delta P_1^m + \frac{\partial f_{sim}}{\partial P_2} \Delta P_2^m + \frac{\partial f_{sim}}{\partial P_3} \Delta P_3^m$$
(6.3.1)

变量 f_{sim} ()是要优化的目标函数。变量 f_{exp} ()代表实验数据。 P_{10} 、 P_{20} 和 P_{30} 代表想要提取的参数值。 $P_1^{(m)}$ 、 $P_2^{(m)}$ 和 $P_3^{(m)}$ 代表m次迭代后的参数值。

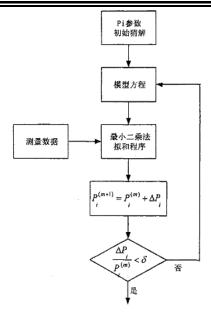


图 6-2 优化流程

为了进行线性最小二乘拟合,需将式(6.3.1)转化为类似y = a + bxI + cx2 这样的形式,将式(6.3.1)两边都除以 $\partial f_{sim}/\partial P_1$ 。可以求出 P_I 用于下一次迭代的变化量 ΔP_1^m ,如下式所示:

$$P_i^{m+1} = P_i^m + \Delta P_i^m \tag{6.3.2}$$

对于这个例子来说i=1、2、3。 P_2 和 P_3 第m+1 次迭代的参数值也可以由相同的方法得到。重复这一过程,直至递增的参数值 ΔP_i^m 的变化小于一个预先确定的值。到此,参数 P_I 、 P_2 和 P_3 就被提取出来了。

6.3.3 提取流程

在参数提取之前,一些工艺参数需要被提供。这些参数在表 6-1 中给出:

表 6-1 参数提取前预先设定的输入参数

输入参数名称	物理意义
Tox	栅氧厚度
Nch	沟道中的掺杂浓度
Т	数据使用的温度
Ldrawn	掩膜级的沟道长度(版图中的沟道长度)
Wdrawn	掩膜级的沟道宽度(版图中的沟道宽度)
Xj	结厚度

参数提取按照下面的步骤进行。这些步骤基于对模型物理意义的理解和局部优化(注释: 拟合目标数据参考模型提取中用到的测量数据)。

第一步

Ī	提取参数&拟合目标数据	器件&实验数据

V V V		大尺寸器件
V_{th0}, K_I, K_2 拟合目标实验数据:	V(V)	在不同的 V_{bs} 下,当 V_{ds} = 0.05 V 时, I_{ds} 随 V_{gs} 的变化。
1以口口你去巡奴1/4:	$V_{th}(V_{bs})$	提取的实验数据 $V_{th}(V_{bs})$

第二步

提取参数&拟合目标数据	器件&实验数据
μ_0, U_a, U_b, U_c 拟合目标实验数据:强反型区的 $I_{ds}(V_{gs}, V_{bs})$	大尺寸器件 在不同的 V_{bs} 下,当 $V_{ds}=0.05$ V时, I_{ds} 随 V_{gs} 的变化。

第三步

提取参数&拟合目标数据	器件&实验数据
L_{int} , $R_{ds}(R_{dsw}, W, V_{bs})$	一组器件(大的固定 W,不同的 L)
拟合目标实验数据: 强反型区的 $I_{ds}(V_{gs}, V_{bs})$	在不同的 V_{bs} 下,当 $V_{ds}=0.05$ V时, I_{ds} 随 V_{gs} 的变化。

第四步

提取参数&拟合目标数据	器件&实验数据
W_{int} , $R_{ds}(R_{dsw}, W, V_{bs})$	一组器件(大的固定 L,不同的 W)
拟合目标实验数据: 强反型区的 $I_{ds}(V_{gs}, V_{bs})$	在不同的 V_{bs} 下,当 $V_{ds}=0.05$ V时, I_{ds} 随 V_{gs} 的变化。

第五步

提取参数&拟合目标数据	器件&实验数据
R_{dsw} , $Prwb$, Wr	D (D W V)
拟合目标实验数据: $R_{ds}(R_{dsw}, W, V_{bs})$	$R_{ds}(R_{dsw}, W, V_{bs})$

第六步

提取参数&拟合目标数据	器件&实验数据
$D_{vt0}, D_{vt1}, D_{vt2}, Nlx$	一组器件(大的固定 W,不同的 L)
拟合目标实验数据: $V_{th}(V_{bs}, L, W)$	$V_{th}(V_{bs}, L, W)$

第七步

提取参数&拟合目标数据	器件&实验数据
$D_{vt0w}, D_{vt1w}, D_{vt2w}$	一组器件(大的固定 L,不同的 W)
拟合目标实验数据: $V_{th}(V_{bs}, L, W)$	$V_{th}(V_{bs}, L, W)$

第八步

提取参数&拟合目标数据	器件&实验数据
-------------	---------

K_3, K_{3b}, W_0	一组器件(大的固定 L,不同的 W)
拟合目标数据: $V_{th}(V_{bs}, L, W)$	$V_{th}(V_{bs}, L, W)$

第九步

提取参数&拟合目标数据	器件&实验数据
V_{off} , Nfactor, C_{dsc} , C_{dscb}	一组器件(大的固定 W,不同的 L)
拟合目标实验数据: $I_{ds}(V_{gs},V_{bs})$	在不同的 V_{bs} 下,当 $V_{ds}=0.05$ V时, I_{ds} 随 V_{gs} 的变化。

第十步

提取参数&拟合目标数据	器件&实验数据
C_{dscd}	大尺寸器件
拟合目标数据: $I_{ds}(V_{gs},V_{bs})$	在不同的 V_{ds} 下,当 $V_{bs} = V_{bb}$ 时, I_{ds} 随 V_{gs} 的变化。

第十一步

提取参数&拟合目标数据	器件&实验数据
dwb	一组器件(大的固定 W,不同的 L)
拟合目标实验数据: 强反型区的	在不同的 V_{bs} 下,当 $V_{ds}=0.05$ V时, I_{ds} 随 V_{gs} 的变化。
$I_{ds}(V_{gs},V_{bs})$	提取的实验数据 $V_{th}(V_{bs})$

第十二步

提取参数&拟合目标数据	器件&实验数据
v_{sat}, A_0, A_{gs}	
拟合目标数据: $I_{sat}(V_{gs}, V_{bs})/W$	一组器件(大的固定 W,不同的 L)
A_1, A_2 (只对PMOS)	在不同的 V_{gs} 下,当 $V_{bs}=0$ 时, I_{ds} 随 V_{ds} 的变化。
拟合目标实验数据: $V_{dsat}(V_{gs})$	

第十三步

提取参数&拟合目标数据	器件&实验数据
B_0, B_1	一组器件(大的固定 L,不同的 W)
拟合目标实验数据: $I_{sat}(V_{gs},V_{bs})/W$	在不同的 V_{gs} 下,当 $V_{bs}=0$ 时, I_{ds} 随 V_{ds} 的变化。

第十四步

提取参数&拟合目标数据	器件&实验数据
dWg	一组器件(大的固定 L,不同的 W)
拟合目标实验数据: $I_{sat}(V_{gs},V_{bs})/W$	在不同的 V_{gs} 下,当 $V_{bs}=0$ 时, I_{ds} 随 V_{ds} 的变化。

第十五步

提取参数&拟合目标数据	器件&实验数据	
-------------	---------	--

P_{scbe1}, P_{scbe2}	一组器件(大的固定 W,不同的 L)
拟合目标实验数据: $R_{out}(V_{gs}, V_{ds})$	在不同的 V_{gs} 下,当 $V_{bs}=0$ 时, I_{ds} 随 V_{ds} 的变化。

第十六步

提取参数&拟合目标数据	器件&实验数据
P_{clm} , $\theta(D_{rout}, P_{diblc1}, P_{diblc2}, L)$, P_{avg}	一组器件(大的固定 W, 不同的 L)
拟合目标实验数据: $R_{out}(V_{gs}, V_{ds})$	在不同的 V_{gs} 下,当 $V_{bs}=0$ 时, I_{ds} 随 V_{ds} 的变化。

第十七步

提取参数&拟合目标数据	器件&实验数据
$D_{rout}, P_{diblc1}, P_{diblc2}$	一组器件(大的固定 W,不同的 L)
拟合目标数据: $\theta(D_{rout}, P_{diblc1}, P_{diblc2}, L)$	$\theta(D_{rout}, P_{diblc1}, P_{diblc2}, L)$

第十八步

提取参数&拟合目标数据	器件&实验数据
$P_{dibl1cb}$ 拟合目标实验数据: $\theta(D_{rout}, P_{diblc1}, P_{diblc2}, L, V_{bs})$	一组器件(大的固定 W ,不同的 L) 在不同的 V_{bs} ,固定的 V_{gs} 下, I_{ds} 随 V_{ds} 的变化。

第十九步

提取参数&拟合目标数据	器件&实验数据
$ heta_{dibl}(Eta0, Etab, Dsub, L)$ 拟合目标实验数据: 亚阈值区的 $I_{ds}(V_{gs}, V_{bs})$	一组器件(大的固定 W ,不同的 L) 在不同的 V_{bs} , $V_{ds} = V_{dd}$ 时, I_{ds} 随 V_{gs} 的变化。

第二十步

提取参数&拟合目标数据	器件&实验数据
$Eta0$, $Etab$, $Dsub$ 拟合目标实验数据: θ_{dibl} ($Eta0$, $Etab$, L)	一组器件(大的固定 W ,不同的 L) 在不同的 V_{bs} , $V_{ds} = V_{dd}$ 时, I_{ds} 随 V_{gs} 的变化。

第二十一步

提取参数&拟合目标数据	器件&实验数据
Keta	一组器件(大的固定 W,不同的 L)
拟合目标实验数据: $I_{sat}(V_{gs},V_{bs})/W$	在不同的 V_{gs} , $V_{bs} = V_{bb}$ 时, I_{ds} 随 V_{ds} 的变化。

第二十二步

提取参数&拟合目标数据	器件&实验数据
$\alpha_0, \alpha_I, \beta_0$	一组器件(大的固定 W, 不同的 L)
拟合目标实验数据: $I_{sat}(V_{gs},V_{bs})/W$	在不同的 V_{ds} , $V_{bs} = V_{bb}$ 时, I_{ds} 随 V_{ds} 的变化。

6.4 对参数提取的注释

6.4.1 需要特别注释的参数

下面表中的模型参数是在参数提取时具有特殊注释的一些参数。

表 6-2 在参数提取时具有注释的参数

在 SPICE 中 使用的符号	描述	默认值	单位	注释
Vth0	大的W和L器件在Vbs=0时的阈值电压	0.7(NMOS) -0.7(PMOS)	V	nI-1
K1	体效应第一系数	0.5	$V^{1/2}$	nI-2
K2	体效应第二系数	0	无	nI-2
Vbm	最大体偏压	-3	V	nI-2
Nch	沟道掺杂浓度	1.7E17	1/cm ³	nI-3
gamma1	分界面处的体效应系数	计算得出	$V^{1/2}$	nI-4
gamma2	体的体效应系数	计算得出	$V^{1/2}$	nI-5
Vbx	耗尽层厚度等于 xt 时的 Vbs	计算得出	V	nI-6
Cgso	非LDD区栅源每沟道长度覆盖电容	计算得出	F/m	nC-1
Cgdo	非LDD区栅漏每沟道长度覆盖电容	计算得出	F/m	nC-2
CF	边缘场电容	计算得出	F/m	nC-3

6.4.2 对注释的解释

nI-1. 如果 V_{th0} 没有给定,采用下式计算:

$$V_{th0} = V_{FB} + \Phi_s + K_1 \sqrt{\Phi_s}$$

其中模型参数 $V_{FB}=-1.0$ 。如果给定了 V_{th0} ,则 V_{FB} 的默认值为 $V_{FB}=V_{th0}-\Phi_s-K_1\sqrt{\Phi_s}$ 。

 $\mathbf{nI-2.}$ 如果 K_1 和 K_2 没有给定,采用下式计算:

$$K_1 = \gamma_2 - 2K_2 \sqrt{\Phi_s - V_{bm}}$$

$$K_{2} = \frac{(\gamma_{1} - \gamma_{2})(\sqrt{\Phi_{s} - V_{bx}} - \sqrt{\Phi_{s}})}{2\sqrt{\Phi_{s}}(\sqrt{\Phi_{s} - V_{bm}} - \sqrt{\Phi_{s}}) + V_{bm}}$$

其中,

$$\Phi_s = 2V_{tm0} \ln \left(\frac{N_{ch}}{n_i} \right)$$

$$V_{tm0} = \frac{k_B T_{nom}}{q}$$

$$n_i = 1.45 \times 10^{10} \left(\frac{T_{nom}}{300.15} \right)^{1.5} \exp \left(21.5565981 - \frac{E_{g0}}{2V_{tm0}} \right)$$

$$E_{g0} = 1.16 - \frac{7.02 \times 10^{-4} T_{nom}^{2}}{T_{nom} + 1108}$$
 为 T_{nom} 时的禁带宽度。

nI-3. 如果 N_{ch} 没有给定,但是知道 γ_1 ,那么 N_{ch} 就可以这样计算

$$N_{ch} = \frac{{\gamma_1}^2 C_{ox}^2}{2q\varepsilon_{si}}$$

如果 γ_1 和 N_{ch} 都没有给定,那么 N_{ch} 的默认值为 1.7e23 m⁻³(1.7e17 cm⁻³),然后再由 N_{ch} 来计算 γ_1 。

 $\mathbf{nI-4.}$ 如果 γ_1 没有给定,则由下式来计算它的值:

$$\gamma_1 = \frac{\sqrt{2q\varepsilon_{si}N_{ch}}}{C_{cor}}$$

nI-5. 如果 γ_2 没有给定,则由下式来计算它的值:

$$\gamma_2 = \frac{\sqrt{2q\varepsilon_{si}N_{sub}}}{C_{ox}}$$

 $\mathbf{nI-6.}$ 如果 V_{hx} 没有给定,由下式来计算:

$$\frac{qN_{ch}X_t^2}{2\varepsilon_{ci}} = \Phi_s - V_{bx}$$

nC-1.如果 Cgso 没有给定,那么由一下来计算

若(dlc 给定并且大于0)

Cgso=dlc*Cox-Cgsl

若(Cgso<0)

Cgso=0

否则

nC-2.如果 Cgdo 没有给定,由以下计算

若(dlc 给定且大于0)

Cgdo=dlc*Cox-Cgdl

若(Cgdo<0)

Cgsdo=0

否则

nC-3.如果 CF 没有给定,那么由以下计算

$$CF = \frac{2\varepsilon_{ox}}{\pi} In(1 + \frac{4\times10^{-7}}{T_{ox}})$$

 hite
第 57 页

第七章 测试基准结果

为了检验模型的实用性,准确性和性能,我们采用了一系列的测试基准[26]。尽管在这一章中没有包括所有的测试基准结果,但是最重要的一些已经包含在内了。

7.1 测试基准类型

在表 7—1 中列出了在本章中涉及到的不同的测试基准条件和与之相联系的连带值。注意 到对于每一个点来说,在所有工作区,电流,跨导,源漏电阻都是光滑过渡的,与偏压条件无 关。

器件尺寸	偏置条件	注释	图表标题
W/L=20/5	Ids vs.Vgs@Vbs=0V;Vds=0.05V,3.3V	对数比例	7-1
W/L=20/5	Ids vs.Vgs@Vbs=0V;Vds=0.05V,3.3V	线性比例	7-2
W/L=20/0.5	Ids vs.Vgs@Vbs=0V;Vds=0.05V,3.3V	对数比例	7-3
W/L=20/0.5	Ids vs.Vgs@Vbs=0V;Vds=0.05V,3.3V	线性比例	7-4
W/L=20/5	Ids vs.Vgs@Vds=0.05V;Vbs=0到-3.3V	对数比例	7-5
W/L=20/5	Ids vs.Vgs@Vds=0.05V;Vbs=0到-3.3V;	线性比例	7-6
	W/L=20/5		
W/L=20/0.5	Ids vs.Vgs@Vds=0.05V;Vbs=0到-3.3V	对数比例	7-7
W/L=20/0.5	Ids vs.Vgs@Vds=0.05V;Vbs=0到-3.3V	线性比例	7-8
W/L=20/5	Gm/Ids vs.Vgs@Vds=0.05V,3.3V;Vbs=0V	线性比例	7-9
W/L=20/0.5	Gm/Ids vs.Vgs@Vds=0.05V,3.3V;Vbs=0V	线性比例	7-10
W/L=20/5	Gm/Ids vs.Vgs@Vds=0.05V,3.3V;Vbs=0 到-3.3V	线性比例	7-11
W/L=20/0.5	Gm/Ids vs.Vgs@Vds=0.05V,3.3V;Vbs=0 到-3.3V	线性比例	7-12
W/L=20/0.5	Ids vs. Vds@Vbs=0V;Vgs=0.5V,0.55V,0.6V	线性比例	7-13
W/L=20/5	Ids vs. Vds@Vbs=0V;Vgs=1.1V到 3.3V	线性比例	7-14
W/L=20/0.5	Ids vs. Vds@Vbs=0V;Vgs=1.084V到 3.3V	线性比例	7-15
W/L=20/0.5	Rout vs. Vds@Vbs=0V;Vgs=1.084V到 3.3V	线性比例	7-16

表 7—1 测试基准信息

7.2 测试基准结果

下面给出了所有在表 7-1 中列出的项。除非特别说明,一般来说符号代表测量数据,线代表模型的结果。所有这些图都是为了论证统一模型表达式的适用性和连续性行为不仅适用于 Ids,而且也适用于 Gm, Gm/Ids 和 Rout。

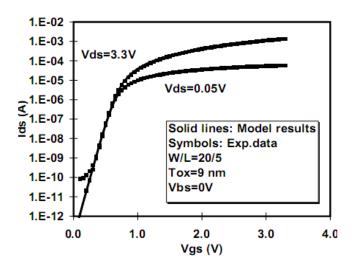


图 7-1 从亚阈值到强反型的连续性(对数比例)

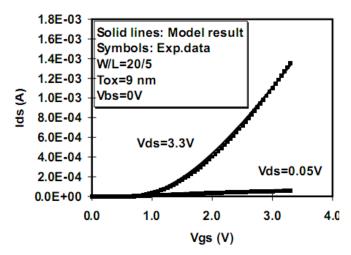


图 7-2 从亚阈值到强反型的连续性(线性比例)

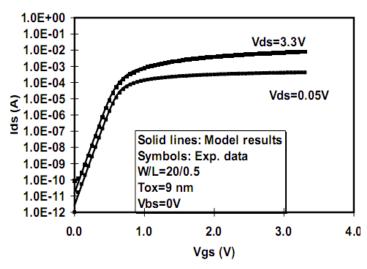


图 7-3 同图 7-1, 但是适于短沟器件

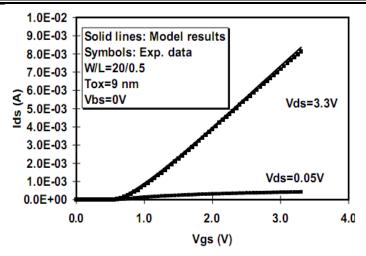


图 7-4 同图 7-2, 但是适于短沟器件

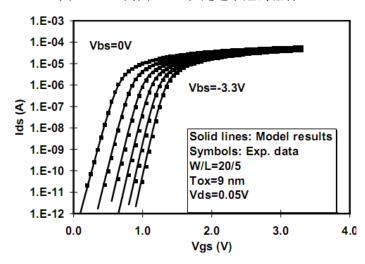


图 7-5 作为 Vbs 的函数,从亚阈值到强反型的连续性

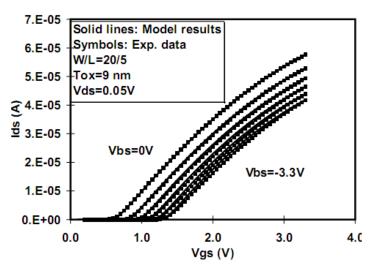


图 7-6 作为 Vbs 的函数,从亚阈值到强反型的连续性

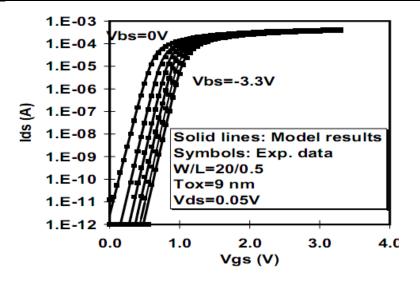


图 7-7 同图 7-5, 但是适于短沟器件

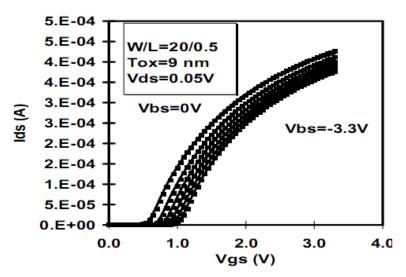
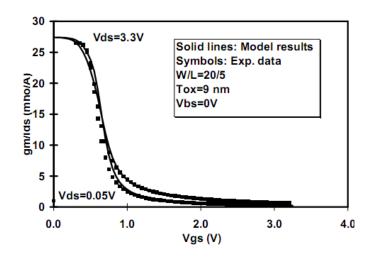


图 7-8 同图 7-6,但是适于短沟器件



第61页

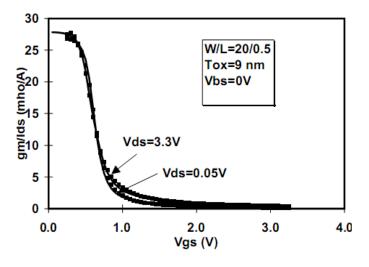


图 7-10 同图 7-9, 但是适于短沟器件

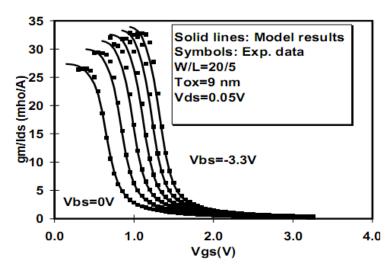


图 7-11 作为 Vbs 的函数, Gm/Ids 的连续性

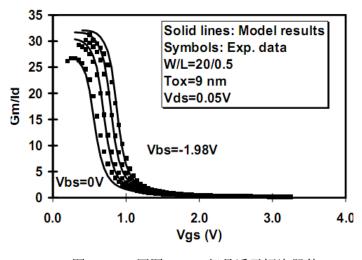


图 7-12 同图 7-11, 但是适于短沟器件

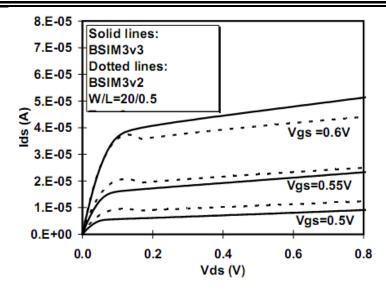


图 7-13 与 BISM3v2 关于 Gds 的比较

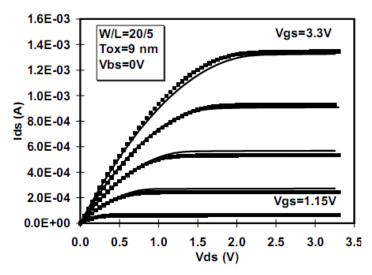


图 7-14 从线性区到饱和区的光滑过渡

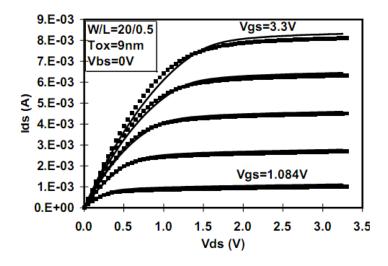


图 7-15 同图 7-14, 但是适于短沟器件

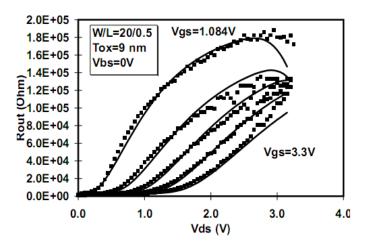


图 7-16 连续且非负的 Rout 的特性

第八章 噪声的建模

8.1 闪烁噪声

8.1.1 参数

对于闪烁噪声有两种模型。一种叫做 SPICE2 闪烁噪声模型;另一种叫做 BSIM3 噪声模型[35-36]。噪声模型参数在表 8-1 中给出。

SPICE 方程中使 中使用 单位 描述 默认值 用的符号 的符号 (NMOS)1e20 噪声参数 A Noia noia 无 (PMOS)9.9e18 (NMOS)5e4 Noib noib 噪声参数 B 无 (PMOS)2.4e3 (NMOS)-1.4e-12 噪声参数 C 无 Noic noic (PMOS)1.4e-12 Em 饱和场 4.1e7 V/m Em af Af 闪烁噪声指数 1 无 闪烁噪声频率指数 无 Ef ef 1 Kf kf 闪烁噪声系数 0 无

表 8-1 闪烁噪声模型参数

8.1.2 公式

1. 对于 SPICE2 模型

Noise density =
$$\frac{K_f I_{ds}^{Af}}{C_{ox} L_{eff}^2 f^{Ef}}$$
 (8.1)

其中, f是频率。

2. 对于 BSIM3 模型

● 如果*V_{gs}* > *V_{th}* + 0.1

$$\begin{aligned} Noise \ density &= \frac{q^{2}kT\,\mu_{eff}\,I_{ds}}{C_{ox}L_{eff}^{\ 2}\,f^{Ef}\cdot10^{8}} \Biggl(Noia\cdot\log\left(\frac{N_{0}+2\times10^{14}}{N_{l}+2\times10^{14}}\right) + Noib\cdot\left(N_{0}-N_{l}\right) + \frac{Noic}{2}\left(N_{0}^{\ 2}-N_{l}^{\ 2}\right) \Biggr) \\ &+ \frac{V_{tm}I_{ds}\Delta L_{clm}}{W_{eff}\,L_{eff}^{\ 2}\,f^{Ef}\cdot10^{8}} \cdot \frac{Noia+Noib\cdot N_{l}+Noic\cdot N_{l}^{\ 2}}{\left(N_{l}+2\times10^{14}\right)^{2}} \end{aligned} \tag{8.2}$$

其中, V_{tm} 是热电势, μ_{eff} 是在给定偏置条件下的有效迁移率, L_{eff} 和 W_{eff} 分别是有效的沟道长度和宽度。参数 N_0 是源端的电荷密度,由下式给出

$$N_0 = \frac{C_{ox} \left(V_{gs} - V_{th} \right)}{q} \tag{8.3}$$

参数N,是漏端的电荷密度,由下式给出

$$N_{l} = \frac{C_{ox}\left(V_{gs} - V_{th} - \min\left(V_{ds}, V_{dsat}\right)\right)}{q}$$
(8.4)

 ΔL_{clm} 是由于沟道长度调制导致的沟道长度减少量,由下式给出

$$\Delta L_{clm} = \begin{cases} Litl \cdot \log \left(\frac{V_{ds} - V_{dsat}}{Litl} + E_{m} \right) & \text{for } V_{ds} > V_{dsat} \\ 0 & \text{otherwise} \end{cases}$$
(8.5)

其中,

$$E_{sat} = \frac{2 \times v_{sat}}{\mu_{eff}}$$

$$Litl = \sqrt{3X_{i}T_{ox}}$$

● 否则

Noise density =
$$\frac{S_{limit} \times S_{wi}}{S_{limit} + S_{wi}}$$
(8.6)

其中, S_{limit} 是在 $V_{gs} = V_{th} + 0.1$ 时计算得到的闪烁噪声, S_{wi} 由下式给出

$$S_{wi} = \frac{Noia \cdot V_{tm} \cdot I_{ds}^{2}}{W_{eff} L_{eff} \cdot f^{Ef} \cdot 4 \times 10^{36}}$$
(8.7)

8.2 沟道热噪声

对于沟道热噪声也存在两种模型。一种叫做 SPICE2 热噪声模型,另外一种是 BSIM3v3 热噪声模型。每一种都可以通过模型标识----noiMod 来设定。

● 对于 SPICE2 热噪声模型

$$\frac{8k_bT}{3}\left(G_m + G_{mbs} + G_{ds}\right) \tag{8.8}$$

其中, G_m 、 G_{mbs} 和 G_{ds} 是跨导。

● 对于 BSIM3v3 热噪声模型[37]

$$\frac{4k_bT\mu_{eff}}{L_{eff}^2}|Q_{inv}| \tag{8.9}$$

其中, Q_{inv} 是由电容模型(capMod=0、1、2 或 3)计算得到的反型层沟道电荷。

8.3 噪声模型的标识

模型标识, noiMod, 被用来选择在上述讨论的闪烁噪声和热噪声模型的不同组合(通过表 8-2 列出的可能的选项)。

表 8-2 对于不同的噪声模型 noiMod 标识

noimod 标识	闪烁噪声模型	热噪声模型
1	SPICE2	SPICE2
2	BSIM3V3	BSIM3V3
3	BSIM3V3	SPICE2
4	SPICE2	BSIM3V3

第九章 MOS 二极管的建模

9.1 二极管的 I-V 模型

通过引入一个新的模型参数ijth(默认值为 0.1A),二极管IV模型现在支持无电阻二极管模型和有限电流特性。如果ijth被显式设置为 0,那么,就会使用无电阻二极管模型;否则,两个临界结电压(S/B二极管电压 V_{jsm} 和D/B二极管电压 V_{jdm})就由ijth的值计算得到。

9.1.1 源-体结二极管的建模

如果S/B饱和电流 I_{sbs} 大于 0,就使用下面的式子来计算S/B二极管电流 I_{bs} 。

情况 1: ijth 等于 0 (无电阻二极管)

$$I_{bs} = I_{sbs} \left(\exp\left(\frac{V_{bs}}{NV_{tm}}\right) - 1 \right) + G_{\min}V_{bs}$$

$$(9.1)$$

其中, $NV_{lm} = NJ \cdot (K_bT)/q$; NJ 是模型参数,为结发射系数。

情况 2: ijth 不等于 0 (有限电流特性)

如果 $V_{bs} < V_{jsm}$

$$I_{bs} = I_{sbs} \left(\exp\left(\frac{V_{bs}}{NV_{tm}}\right) - 1 \right) + G_{\min}V_{bs}$$
(9.2)

否则

$$I_{bs} = ijth + \frac{ijth + I_{sbs}}{NV_{tm}} (V_{bs} - V_{jsm}) + G_{\min} V_{bs}$$
(9.3)

其中, V_{ism} 由下式计算:

$$V_{jsm} = NV_{tm} \ln \left(\frac{ijth}{I_{sbs}} + 1 \right)$$

饱和区电流 I_{sbs} 由下式给出:

$$I_{\rm shg} = A_{\rm s}J_{\rm s} + P_{\rm s}J_{\rm esw} \tag{9.4}$$

其中, J_s 是结饱和电流密度, A_s 是源结面积, J_{ssw} 是侧面结饱和电流密度, P_s 是源结的周长。 J_s 和 J_{ssw} 是温度的函数,可以写成下面的形式:

$$J_{s} = J_{s0} \exp \left(\frac{\frac{E_{g0}}{V_{tm0}} - \frac{E_{g}}{V_{tm}} + XTI \ln \left(\frac{T}{T_{nom}} \right)}{NJ} \right)$$
(9.5)

$$J_{ssw} = J_{s0sw} \exp \left(\frac{\frac{E_{g0}}{V_{tm0}} - \frac{E_{g}}{V_{tm}} + XTI \ln \left(\frac{T}{T_{nom}} \right)}{NJ} \right)$$
(9.6)

标定温度和工作温度下的禁带宽度 E_{g0} 和 E_{g} 可以由(9.7a)和(9.7b)给出:

$$E_{g0} = 1.16 - \frac{7.02 \times 10^{-4} T_{nom}^2}{T_{nom} + 1108}$$
 (9.7a)

$$E_g = 1.16 - \frac{7.02 \times 10^{-4} T^2}{T + 1108}$$
 (9.7b)

在上式中, J_{s0} 是温度为 T_{nom} 时的饱和电流密度。如果 J_{s0} 没有给出,那么 $J_{s0}=1\times10^{-4}~\mathrm{A/m^2}$ 。 J_{s0sw} 是温度为 T_{nom} 时的侧面饱和电流密度,默认值为 0。

如果 I_{sbs} 不是正值, I_{bs} 可以计算如下

$$I_{bs} = G_{\min} V_{bs} \tag{9.8}$$

9.1.2 漏-体结二极管的建模

与源-体结二极管类似,此处不再赘述。

9.1.3 模型参数列表

二极管 DC 模型参数在表 9-1 列出。

表 9-1 MOS 二极管模型参数

方程中使用的符号	SPICE 中使用的符号	描述	默认值	单位
Js0	js	饱和电流密度	1e-4	A/m ²
Js0sw	jssw	侧面饱和电流密度	0	A/m
NJ	nj	发射系数	1	无
XTI	xti	结电流温度指数系数	3.0	A
ijth	ijth	有限电流	0.1	A

9.2 MOS 二极管的电容模型

源漏结电容可以分为两部分:结底面电容 C_{jb} 和侧壁电容 C_{jp} 。对于这两个电容公式是相似的,但是模型参数不同。 C_{jb} 的等式包括参数 C_{j} 、 M_{j} 和 P_{b} 。 C_{jp} 的等式包括参数 C_{jsw} 、 M_{jsw} 、 P_{bsw} 、 C_{jswg} 、 M_{jswg} 和 P_{bswg} 。

9.2.1 源-体结电容

S/B 结电容可以计算如下:

如果 $P_s > W_{eff}$

$$Capbs = A_s C_{ibs} + (P_s - W_{eff}) C_{ibssw} + W_{eff} C_{ibsswp}$$

$$(9.14)$$

否则

$$Capbs = A_s C_{ibs} + P_s C_{ibsswg}$$
 (9.15)

其中, C_{jbs} 是每单位底面面积的S/B结电容, C_{jbssw} 是S/B结沿场氧这一侧的周长电容, C_{jbsswg}

是S/B结沿栅氧这一侧的周长电容。

如果 C_i 大于 0, C_{ibs} 可以计算如下:

 $若V_{bs} < 0$

$$C_{jbs} = C_j \left(1 - \frac{V_{bs}}{P_b} \right)^{-M_j} \tag{9.16}$$

否则

$$C_{jbs} = C_j \left(1 + M_j \frac{V_{bs}}{P_b} \right) \tag{9.17}$$

如果 C_{isw} 大于0, C_{ibssw} 可以计算如下

若 V_{bs} < 0

$$C_{jbssw} = C_{jsw} \left(1 - \frac{V_{bs}}{P_{bsw}} \right)^{-M_{jsw}}$$
 (9.18)

否则

$$C_{jbssw} = C_{jsw} \left(1 + M_{jsw} \frac{V_{bs}}{P_{bsw}} \right)$$
 (9.19)

如果 C_{jswg} 大于 0, C_{jbsswg} 可以计算如下

若 V_{bs} < 0

$$C_{jbsswg} = C_{jswg} \left(1 - \frac{V_{bs}}{P_{bswg}} \right)^{-M_{jswg}}$$

$$(9.20)$$

否则

$$C_{jbsswg} = C_{jswg} \left(1 + M_{jswg} \frac{V_{bs}}{P_{bswg}} \right)$$
 (9.21)

9.2.2 漏-体结电容

与源-体结电容类似,此处不再赘述。

9.2.3 温度对结电容的影响

与温度相关的结电容已经有了相应的模型。零偏置情况下的单位结电容(Cj, Cjsw 和 Cjswg)和结内建电势(Pb, Pbsw 和 Pbswg)都是与温度相关的,建模如下。

对于零偏置结电容:

$$C_{i}(T) = C_{i}(T_{nom}) \cdot (1 + tcj \cdot \Delta T)$$
(9.30a)

$$C_{jsw}(T) = C_{jsw}(T_{nom}) \cdot (1 + tcjsw \cdot \Delta T)$$
(9.30b)

$$C_{iswg}(T) = C_{iswg}(T_{nom}) \cdot (1 + tcjswg \cdot \Delta T)$$
 (9.30c)

对于内建电势:

$$P_{bsw}(T) = P_{bsw}(T_{nom}) - tpbsw \cdot \Delta T$$
 (9.31b)

$$P_{bswg}(T) = P_{bswg}(T_{nom}) - tpbswg \cdot \Delta T$$
 (9.31c)

在式 (9.30) 和 (9.31) 中, 温度差如下定义

$$\Delta T = T - T_{nom} \tag{9.32}$$

在表 9-2 中描述了上述方程中的六个新模型参数。

9.2.4 结电容的参数

下表对于二极管结电容模型用到的模型参数给出了非常全面的描述。

表 9-2 MOS 结电容模型参数

方程中使	SPICE 中使	描述	默认值	单位
用的符号	用的符号	佃坯		平位.
Cj	cj	零偏置下每单位面积底面结电容	5e-4	F/m ²
Mj	mj	底面结电容渐变系数	0.5	无
Pb	pb	底面电容内建电势	1.0	V
Cjsw	cjsw	零偏压下每单位长度源/漏侧壁结电容	5e-10	F/m
Mjsw	mjsw	源/漏侧壁结电容渐变系数	0.33	无
Pbsw	pbsw	源/漏侧壁结内建电势	1.0	V
Cjswg	cjswg	零偏压下每单位长度源/漏栅这一侧侧	Cjsw	F/m
CJSWg	cjswg	壁结电容	CJSW	17/111
Mjswg	mjswg	源/漏栅这一侧侧壁结电容渐变系数	Mjsw	无
Pbswg	pbswg	源/漏栅这一侧侧壁结内建电势	Pbsw	V
tpb	tpb	Pb 的温度系数	0.0	V/K
tpbsw	tpbsw	Pbsw 的温度系数	0.0	V/K
tpbswg	tpbswg	Pbswg 的温度系数	0.0	V/K
tej	tcj	Cj 的温度系数	0.0	1/K
tejsw tejsw		Cjsw 的温度系数	0.0	1/K
tcjswg	tcjswg	Cjswg 的温度系数	0.0	1/K

附录 A. 参数列表

A.1 模型控制参数

方程中的	SPICE				SMIC	的值
符号	使用的 符号	描述	默认值	单位	NMOS	PMOS
	level		8		49	49
	version		3.2		3.24	3.24
	binUnit		1		2	2
	param- Chk	是否进行参数值的检查	False			
mobMod	mobMod	迁移率模型	1		1	1
capMod	capMod	电容模型标识	3		3	3
nqsMod ¹	nqsMod	NQS 模型标识	0		0	0
noiMod	noiMod	噪声模型标识	1		2	2

译者注: bin的实现方式为
$$P = P_0 + \frac{P_L}{L_{eff}} + \frac{P_W}{W_{eff}} + \frac{P_P}{L_{eff} \times W_{eff}}$$
。如果binUnit = 1,公式中 W_{eff}

和 L_{eff} 的单位为 μ m; 否则为m。

noiMod = 2表示闪烁噪声模型和热噪声模型均为 BSIM3v3 模型。

A.2 DC 参数

方程中	_{程中} SPICE				SMIC 的值	
的符号	使用的 符号	描述	默认值	单位	NMOS	PMOS
Vth0 ²	vth0	长沟器件 Vbs=0 时的阈	0.7(NMOS)	V	binned	binned
Villo	Villo	值电压	-0.7(PMOS)	•	omned	omned
VFB	vfb	平带电压	计算得到			

 $^{^{1}}$ nqsMod现在是一个元件(实例)参数,而不是模型参数。

 $^{^2}$ 如果 V_{th0} 没有给定,采用下式计算: $V_{th0}=V_{FB}+\phi_s+K_1\sqrt{\phi_s}$,其中 $V_{FB}=$ -1.0。如果给定了 V_{th0} ,则 V_{FB} 的默认值为 $V_{FB}=V_{th0}-\phi_s-K_1\sqrt{\phi_s}$ 。

K1 ³	k1	一阶体效应系数	0.5	$V^{1/2}$	binned	binned
K2	k2	二阶体效应系数	0.0		-0.05	0.007
К3	k3	窄沟系数	80.0		10.0	2.6
K3b	k3b	k3 的体效应系数	0.0	1/V	-3.0	2.5
W0	w0	窄沟参数	2.5e-6	m	5.6e-7	0.0
Nlx	nlx	横向非均匀掺杂参数	1.74e-7	m	7.5e-8	9.0e-8
Vbm	vbm	Vth 计算时的最大体偏压	-3.0	V		
Dvt0	dvt0	短沟效应对 Vth 影响的 第一系数	2.2		1.3	0.7
Dvt1	dvt1	短沟效应对 Vth 影响的 第二系数	0.53		0.58	0.25
Dvt2	dvt2	短沟效应对 Vth 影响的 体偏系数	-0.032	1/V	-0.17	0.08
Dvt0w	dvt0w	对短沟器件,窄沟效应对 Vth 影响的第一系数	0	1/m	0.0	0.0
Dvt1w	dvtw1	对短沟器件,窄沟效应对 Vth 影响的第二系数	5.3e6	1/m	0.0	8.0e5
Dvt2w	dvt2w	对短沟器件,窄沟效应对 Vth 影响的体偏系数	-0.032	1/V	0.0	0.0
			直电压			•
μ0	u0	温度等于 Tnom 时的迁移 率	670.0(N) 250.0(P)	cm ² /V·s	binned	binned
Ua	ua	一阶迁移率退化系数	2.25E-9	m/V	binned	binned
Ub	ub	二阶迁移率退化系数	5.87E-19	$(m/V)^2$	2.4e-18	1.0e-18
Uc	uc	迁移率退化的体偏系数	-0.046 (mobMod=3)	1/V	binned	binned
vsat	vsat	温度等于 Tnom 时饱和速度	8.0E4	m/sec	binned	1.0e5
A0	a0	沟长相关的体电荷效应	1.0		0.83	1.00

 $[\]begin{array}{c} \hline \\ ^3 \text{ 如果} K_l 和 K_2 没有给定,采用下式计算:} K_1 = \gamma_2 - 2K_2 \sqrt{\phi_s - V_{bm}} \;, \\ K_2 = \frac{(\gamma_1 - \gamma_2)(\sqrt{\phi_s - V_{bx}} - \sqrt{\phi_s})}{2\sqrt{\phi_s}\left(\sqrt{\phi_s - V_{bm}} - \sqrt{\phi_s}\right) + V_{bm}} \; \text{。其中,} \; \phi_s = 2V_{tm0} \ln \left(\frac{N_{ch}}{n_i}\right), \; \; V_{tm0} = \frac{k_B T_{nom}}{q} \;, \\ n_i = 1.45 \times 10^{10} \left(\frac{T_{nom}}{300.15}\right)^{1.5} \exp \left(21.5565981 - \frac{E_{g0}}{2V_{tm0}}\right), \; \; E_{g0} = 1.16 - \frac{7.02 \times 10^{-4} T_{nom}^2}{T_{nom} + 1108} \; \text{为} T_{nom} \\ \text{时的禁带宽度} \; \end{array}$

		系数				
Ags	ags	Abulk 的栅偏系数	0.0	1/V	0.32	0.20
В0	b0	沟道宽度相关的体电荷 效应系数	0.0	m	6.0e-8	6.3e-8
B1	b1	体电荷效应的栅宽偏移 量	0.0	m	0.0	0.0
Keta	keta	体电荷效应的体偏系数	-0.047	1/V	-0.003	0.02
A1	a1	第一非饱和效应参数	0.0	1/V	0.0	0.0
A2	a2	第二非饱和效应因子	1.0		0.99	0.99
Rdsw	rdsw	单位宽度的寄生电阻	0.0	$\Omega \cdot \mu m^{Wr}$	55.5	455.0
Prwb	prwb	Rdsw 的体效应系数	0	V ^{-1/2}	-0.24	-0.40
Prwg	prwg	Rdsw 的栅偏效应系数	0	1/V	0.4	0.0
Wr	wr	Rds 计算时,与 Weff 相 比的沟道宽度偏移量	1.0		1.0	1.0
		迁	移率			ı
Wint	wint	不考虑偏压时,I-V 曲线 宽度偏移量的拟合参数	0.0	m	-1.45e-9	8.0e-9
Lint	lint	不考虑偏压时, I-V 曲线 长度偏移量的拟合参数	0.0	m	1.58e-8	1.0e-8
dWg	dwg	Weff 的栅依赖系数	0.0	m/V	-5.96e-9	-1.74e-8
dWb	dwb	Weff 的体偏压依赖系数	0.0	m/V ^{1/2}	4.50e-9	2.00e-8
Voff	voff	大尺寸栅宽和栅长时,亚 阈区的偏压电压	-0.08	V	binned	binned
Nfactor	nfactor	亚阈摆幅因子	1.0		binned	binned
Eta0	eta0	亚阈区的 DIBL 系数	0.08		0.028	0.04
Etab	etab	亚阈区 DIBL 效应的体偏 系数	-0.07	1/V	-0.027	-0.025
Dsub	dsub	亚阈区 DIBL 效应系数的 指数项	drout		0.40	0.56
Cit	cit	界面陷阱电容	0.0	F/m ²	0.0	0.0
Cdsc	cdsc	源/漏至沟道的耦合电容	2.4E-4	F/m ²	0.0	0.0
Cdscb	cdscb	Cdsc 的体偏敏感度	0.0	F/V·m ²	0.0	0.0
Cdscd	cdscd	Cdsc 的漏极偏压敏感度	0.0	F/V·m ²	1.0e-4	0.0
亚阈电流						
Pclm	pclm	沟长调制参数	1.3		binned	0.70

Pdiblc1	pdible1	第一输出电阻 DIBL 效应 修正参数	0.39		0.025	0.0
Pdiblc2	pdiblc2	第二输出电阻 DIBL 效应 修正参数	0.0086		binned	0.007
Pdiblcb	pdibleb	DIBL 修正参数的体效应 系数	0	1/V	0.0	0.0
Drout	drout	DIBL 修正参数的栅长依赖系数	0.56		0.56	0.56
Pscbe1	pscbe1	第一衬底电流体效应参 数	4.24E8	V/m	3.45e8	4.00e8
Pscbe2 ⁴	pscbe2	第二衬底电流体效应参 数	1.0E-5	m/V	1.0e-6	1.0e-7
Pvag	pvag	Early 电压的栅依赖系数	0.0		0.0	0.0
δ	delta	有效 Vds 参数	0.01	V	0.01	0.01
Ngate	ngate	多晶掺杂浓度	0	cm ⁻³		
α0	alpha0	碰撞电离电流的第一参 数	0	m/V	1.78e-8	7.00e-8
α1	alpha1	栅长缩减的 Isub 参数	0.0	1/V	binned	7.05
β0	beta0	碰撞电离电流的第二参 数	30	V	11.2	binned
		R(OUT			
Rsh	rsh	源漏方块电阻	0.0	Ω /square	7.08	7.83
Js0sw	jssw	侧壁饱和电流密度	0.0	A/m	3.0e-13	1.2e-13
Js0	js	源漏结单位面积的饱和 电流	1.0E-4	A/m ²	3.5e-7	1.7e-7
ijth ⁵	ijth	二极管极限电流	0.1	A		

A.3 C-V 模型参数

方程中	SPICE	描述	默认值	单位	SMIC 的值	
的符号	使用的	押仗	秋 00日	十匹	NMOS	PMOS

⁴ 如果*pscbe2* ≤ 0.0, 将给出警告。

⁵ 如果*ijth* < 0.0,将发生致命错误。

	符号					
		1 44 5.1 () 1 -) 1				
Xpart	xpart	电荷划分标识	0.0		1	1
CGS0 ⁶	cgso	非 LDD 区,单位栅长的源-	计算获	F/m	3.7e-10	4.2e-10
CGS0	egso	栅覆盖电容	得	17111	3.70-10	4.20-10
CGD0	aada	非 LDD 区,单位栅长的源-	计算获	F/m	3.7e-10	4.2e-10
CGD0	cgdo	栅覆盖电容	得	F/III	3./6-10	4.26-10
CGB0	cgbo	单位栅长的栅-体覆盖电容	0.0	F/m		
		零偏压下单位面积的底板		E/2	0.7.4	1.1- 2
Cj	cj	结电容	5.0e-4	F/m ²	9.7e-4	1.1e-3
Mj	mj	底板结电容 grating 系数	0.5		0.346	0.415
Ciany	oigny	单位长度的源/漏侧壁结电	5.0E-10	F/m	8.0e-11	9.9e-11
Cjsw	cjsw	容	3.0E-10	F/III	8.06-11	9.96-11
Mjsw	•	源/漏侧壁结电容 grating 系	0.22		0.529	0.480
	mjsw	数	0.33		0.538	0.489
a.		源/漏侧壁结电容的 grading	G.	Б/	4.2 10	5 1 10
Cjswg	cjswg	系数	Cjsw	F/m	4.2e-10	5.1e-10
		Source/drain gate side wall				
Mjswg	mjswg	junction capacitance grading	Mjsw		0.538	0.489
		coefficient				
Pb	pb	底板结内建电势	1.0	V	0.7	0.817
Pbsw	pbsw	源/漏侧壁结内建电势	1.0	V	1	1
Pbswg	pbswg	Source/Drain gate side wall	Pbsw	V	1	1
1 USWg	poswg	junction built-in potential	1 05W	v	1	1
CGS1	cgs1	LDD区,源-栅覆盖电容	0.0	F/m		
CGD1	cgd1	LDD 区,漏-栅覆盖电容	0.0	F/m		
CIZ A DD A	-1	LDD 区,边缘电场电容的	0.6	17		
CKAPPA	ckappa	系数	0.6	V		
Cf ⁷	cf	边缘电场电容	计算	F/m	0.0	0.0
CLC	clc	短沟模型的常数项	0.1E-6	m		
CLE	cle	短沟模型的指数项	0.6			
DLC	dlc	C-V 拟合参数的长度偏移	lint	m	8.5e-9	-1.5e-9

 $^{^{6}}$ 如果 C_{gso} 没有给定,采用下式计算:如果给定了dlc并且dlc大于 0,则 $C_{gso}=dlc \times C_{ox}-C_{gs1}$ (如果 $C_{gso}<$ 0,则 $C_{gso}=0$);否则, $C_{gso}=0.6 \times X_{j} \times C_{ox}$ 。

⁷ 如果CF没有给定,采用下式计算: $CF = \frac{2\varepsilon_{ox}}{\pi} \ln \left(1 + \frac{4 \times 10^{-7}}{T_{ox}} \right)$ 。

		星里				
DWC	dwc	C-V 拟合参数的宽度偏移 量	wint	m	4.5e-8	
noff ⁸	noff	Vgsteff 的 CV 参数,从弱 反型到强反型	1.0		1.20	1.43
voffev ⁹	voffev	Vgsteff 的 CV 参数,从弱 反型到强反型	0.0	V		
acde ¹⁰	acde	积累和耗尽区,电荷厚度的 指数系数	1.0	m/V	0.64	0.85
moin ¹¹	moin	表面势栅偏依赖系数	15.0		24.0	15.0

译者注: 只保留了原手册中 capMod = 3 的部分。

A.4 NQS 参数

方程中	SPICE				SMIC	的值
的符号	使用的 符号	描述	默认值	单位	NMOS	PMOS
Elm	elm	沟道的 Elmore 常数	5		5	5

A.5 dW 与 dL 参数

方程中	SPICE	47.44			SMIC	的值
的符号	使用的 符号	描述	默认值	单位	NMOS	PMOS
Wl	wl	宽度偏移量的栅长依赖系 数	0.0	m ^{Wln}		
Wln	wln	宽度偏移量的栅长依赖幂 次方	1.0			
Ww	ww	宽度偏移量的栅宽依赖系 数	0.0	m ^{Wwn}		
Wwn	wwn	宽度偏移量的栅宽依赖幂 次方	1.0			
Wwl	wwl	宽度偏移量的栅长与栅宽	0.0	m ^{Wwn+Wln}		

⁸ 如果*noff* < 0.1 或者*noff* > 4.0,将给出警告。

⁹ 如果*voffcv* < -0.5 或者*voffcv* > 0.5,将给出警告。

¹⁰ 如果*acde* < 0.4 或者*acde* > 1.6,将给出警告。

¹¹ 如果moin < 5.0 或者moin > 25.0,将给出警告。

		交叉项系数			
Ll	11	长度偏移量的栅长依赖系 数	0.0	m ^{Lln}	
Lln	lln	长度偏移量的栅长依赖幂 次方	1.0		
Lw	lw	长度偏移量的栅宽依赖系 数	0.0	m^{Lwn}	
Lwn	lwn	长度偏移量的栅宽依赖幂 次方	1.0		
Lwl	lwl	长度偏移量的栅长与栅宽 交叉项系数	0.0	m ^{Lwn+Lln}	
Wlc	Wlc	宽度偏移量的栅长依赖系 数(CV)	Wl	m ^{Wln}	
Wwc	Wwc	宽度偏移量的栅宽依赖系 数(CV)	Ww	m ^{Wwn}	
Wwlc	Wwlc	宽度偏移量的栅长与栅宽 交叉项系数(CV)	Wwl	m ^{Wln+Wwn}	
Llc	Llc	长度偏移量的栅长依赖系 数(CV)	Ll	m ^{Lln}	
Lwc	Lwc	长度偏移量的栅宽依赖系 数(CV)	Lw	m ^{Lwn}	
Lwlc	Lwlc	长度偏移量的栅长与栅宽 交叉项系数(CV)	Lwl	m ^{Lwn+Lln}	

译者注:在 I-V 模型中,

$$dW^{'} = W_{int} + \frac{W_{l}}{L^{Wln}} + \frac{W_{w}}{W^{Wwn}} + \frac{W_{wl}}{L^{Wln}W^{Wwn}} \;, \quad dL = L_{int} + \frac{L_{l}}{L^{Lln}} + \frac{L_{w}}{W^{Lwn}} + \frac{L_{wl}}{L^{Lln}W^{Lwn}} \;.$$
 在 C-V 模型中,

A.6 温度参数

方程中	SPICE				SMIC 的值	
的符号	使用的 符号	描述	默认值	单位	NMOS	PMOS
Tnom	tnom	参数提取的基准温度	27	$^{\circ}$	25.0	25.0
μte	ute	迁移率温度指数	-1.5	none	-1.55	-1.27
Kt1	kt1	阈值电压的温度系数	-0.11	V	-0.26	-0.26
Kt11	kt11	沟长对阈值电压温度系数	0.0	V·m	-1.0E-9	-8.0E-9

		的影响				
Kt2	kt2	体偏压对阈值电压温度系 数的影响	0.022	none	-0.04	binned
Ua1	ua1	Ua 的温度系数	4.31E-9	m/V	binned	binned
Ub1	ub1	Ub 的温度系数	-7.61E-18	$(m/V)^2$	-2.4E-18	-2.1E-18
Uc1	uc1	Uc 的温度系数	-5.6E-11	m/V ²	binned	2.1e-11
At	at	饱和速度的温度系数	3.3E4	m/sec	3.7E4	1.0E4
Prt	prt	Rdsw 的温度系数	0	Ω·μm	-55.0	90.0
nj	nj	结发射系数	1	none	1.0392	1.0384
XTI	xti	结电流的温度指数	3.0	none	3.25	4.5
tpb	tpb	Pb 的温度系数	0.0	V/K	1.47e-3	1.53e-3
tpbsw	tpbsw	Pbsw 的温度系数	0.0	V/K	8.68e-4	1.17e-3
tpbswg	tpbswg	Pbswg 的温度系数	0.0	V/K	8.68e-4	1.17e-3
tej	tej	Cj 的温度系数	0.0	1/K	8.42e-4	8.76e-4
tejsw	tcjsw	Cjsw 的温度系数	0.0	1/K	6.69e-4	7.45e-4
tcjswg	tcjswg	Cjswg 的温度系数	0.0	1/K	6.69e-4	7.45e-4

注 1: tnom 在 SMIC 的模型中属于 GENERAL PARAMETERS。

注 2: nj、XTI 在 SMIC 的模型中属于 CAPACITANCE PARAMETERS。

注 3: 表中 Uc1 的值对应 mobmod=1 的情形。

A.7 闪烁噪声模型参数

方程中	SPICE				SMIC	的值
的符号	使用的 符号	描述	默认值	单位	NMOS	PMOS
Noia	noia	噪声参数 A	1e20(N) 9.9e18(P)		8.2e19	3.4e18
Noib	noib	噪声参数 B	5e4(N) 2.4e3(P)		1.3e4	2.0e5
Noic	noic	噪声参数 C	-1.4e-12(N) 1.4e-12(P)		-2.5e-14	5.3e-12
Em	em	饱和电场	4.1e7	V/m	1.78e7	6.25e7
Af	af	闪烁噪声指数	1			
Ef	ef	闪烁噪声频率指数	1		0.818	1.131
Kf	kf	闪烁噪声系数	0			

A.8 工艺参数

方程中	SPICE	47 #4			SMIC	SMIC 的值	
的符号	使用的 符号	描述	默认值	单位	NMOS	PMOS	
Tox	tox	栅氧厚度	1.5e-8	m	3.87e-9	3.74e-9	
Toxm ¹²	toxm	参数提取所用的 Tox	Tox	m	3.87e-9	3.74e-9	
Xj	xj	结深	1.5e-7	m	1.6e-7	1.7e-7	
γ1 ¹³	gamma1	表面附近的体效应系数	计算得到	$V^{1/2}$			
γ2 ¹⁴		体内的体效应系数	计算得到	$V^{1/2}$			
Nch ¹⁵	nch	沟道掺杂浓度	1.7e17	cm ⁻³	3.87e17	5.50e17	
Nsub	nsub	衬底掺杂浓度	6e16	cm ⁻³			
Vbx ¹⁶	vbx	耗尽区宽度等于 xt 时的 Vbs	计算得到	V			
Xt	xt	掺杂深度	1.55e-7	m			

A.9 几何范围参数

方程中	SPICE		ED VI AL	V /	SMIC 的值	
的符号	使用的 符号	描述	默认值	单位	NMOS	PMOS
Lmin	lmin	最小沟长	0.0	m	1.5e-7	1.5e-7
Lmax	lmax	最大沟长	1.0	m	1.0e-5	1.0e-5
Wmin	wmin	最小栅宽	0.0	m	1.9e-7	1.9e-7
Wmax	wmax	最大栅宽	1.0	m	1.0e-4	1.0e-4
binUnit	binunit	bin 单位选择	1.0		2	2

如果 γ_1 没有给定,采用下式计算得到: $\gamma_1 = \frac{\sqrt{2q\varepsilon_{si}N_{ch}}}{C_{ox}}$ 。

 15 如果 N_{ch} 没有给定并且 γ_1 已经给定,采用下式计算: $N_{ch}=rac{\gamma_1^2C_{ox}^2}{2qarepsilon_{ci}}$ 。如果 N_{ch} 和 γ_1 都没有给定,则 N_{ch} 的默认 值为 $1.7e23 \text{ m}^{-3}$,然后 γ_1 根据 N_{ch} 计算得到。

 $\frac{qN_{ch}X_t^2}{2\varepsilon_{si}}=\phi_s-V_{bx}$ 。第 79 页

¹² 如果 $T_{oxm} \leq 0.0$,将发生致命错误。

¹⁴ 如果 γ_2 没有给定,采用下式计算得到: $\gamma_2 = \frac{\sqrt{2q\varepsilon_{si}N_{sub}}}{C_{ox}}$ 。

注 1. 关于工艺参数

(1) iseextract.pdf

Table 18.8 Process parameters

Parameter name	Physical meaning
cit	Interface state capacitance
nch	Channel doping concentration
ngate	Polygate doping
tnom	Temperature at which parameters are extracted
tox	Gate oxide thickness [m]
×j	Junction depth [m]

● 表中 nch、tnom、tox、xj 等 4 个参数在 BSIM3v3 手册和 MBP 手册中都有,但 ngate、cit 等 2 个参数在 BSIM3v3 手册和 MBP 手册中都没有。

(2) BSIM3v3 手册 (1999 版)

Symbols used in equation	Symbols used in SPICE	Description	Default	Unit	Note
Tox	tox	Gate oxide thickness	1.5e-8	m	
Toxm	toxm	Tox at which parameters are extracted	Tox	m	nI-3
Xj	xj	Junction Depth	1.5e-7	m	
γ1	gamma1	Body-effect coefficient near the surface	calcu- lated	V ^{1/2}	nI-5
γ2	gamma2	Body-effect coefficient in the bulk	calcu- lated	$V^{1/2}$	nI-6
Nch	nch	Channel doping concentration	1.7e17	1/cm ³	nI-4
Nsub	nsub	Substrate doping concentration	6e16	1/cm ³	
Vbx	vbx	Vbs at which the depletion region width equals xt	calcu- lated	V	nI-7
Xt	xt	Doping depth	1.55e-7	m	

● 在 SMIC 的 n18 model 中, TOX = '3.87E-09+DTOX_N18' TOXM = 3.87E-09。

如果γ₂没有给出,采用如下公式计算:
$$\gamma_2 = \frac{\sqrt{2q\varepsilon_{si}N_{sub}}}{C_{ox}}$$

• 如果 V_{bx} 没有给出,采用如下公式计算: $\frac{qN_{ch}X_t^2}{2\varepsilon_{si}} = \phi_s - V_{bx}$