

第八章

模拟单元与变换电路

王晓华

wxhsnow@163.com

简介

- ❑ 在VLSI中的模拟集成电路主要用于处理信号链中的连续小信号——模拟信号
- ❑ 模拟集成电路设计相对于数字逻辑设计困难，要求电路的每一个组成单元必须是精确的
- ❑ 在VLSI技术中所设计和应用的模拟集成电路以MOS模拟集成电路为主要设计对象

目录

- ◆ 8.1 模拟集成电路中的基本元件
- ◆ 8.2 基本偏置电路
- ◆ 8.3 放大电路
- ◆ 8.4 运算放大器
- ◆ 8.5 电压比较器
- ◆ 8.6 D/A、A/D变换电路
- ◆ 8.7 模拟集成电路单元的版图设计

8.1 模拟集成电路中的基本元件

- 电阻、电容、晶体管是模拟集成电路的主要积木单元
- 基本放大元件的MOS晶体管 (第二章)
- 本节主要讨论无源电阻、有源电阻和电容的设计以及考虑分布参数对元件性能的主要影响

8.1 基本元件

8.1.1 电阻

- ☐ 掺杂半导体电阻
- ☐ 薄膜电阻
- ☐ 有源电阻

8.1.2 电容

8.1.1 电阻

- 电阻是基本的元件，设计和制造电阻的方法很多，可根据阻值和精度的要求选择不同的电阻结构和形状
- 集成电路的电阻可分为有源电阻和无源电阻：

➤ 无源电阻：

采用掺杂半导体或合金材料制作的电阻
主要包括掺杂半导体电阻和薄膜电阻

有源电阻：

将晶体管进行适当的连接和偏置，利用晶体管在不同的工作区所表现的不同电阻特性做电阻

1. 掺杂半导体电阻

- 掺杂半导体具有电阻特性，不同掺杂浓度具有不同的电阻率
 - 扩散电阻
 - 离子注入电阻

扩散电阻

- 采用热扩散掺杂的方式构造而成的电阻
 - 最常用的电阻之一
 - 工艺简单且兼容性好
 - 缺点：精度稍差
- 制造工艺：任何热扩散掺杂过程
 - N掺杂、P掺杂、结构性的扩散电阻
 - 沟道电阻：n-p-n结构中的P区
 - 选择易于控制浓度误差的杂质层做电阻
 - 保证扩散电阻的精度

n-p-n结构的沟道电阻

□ 沟道电阻

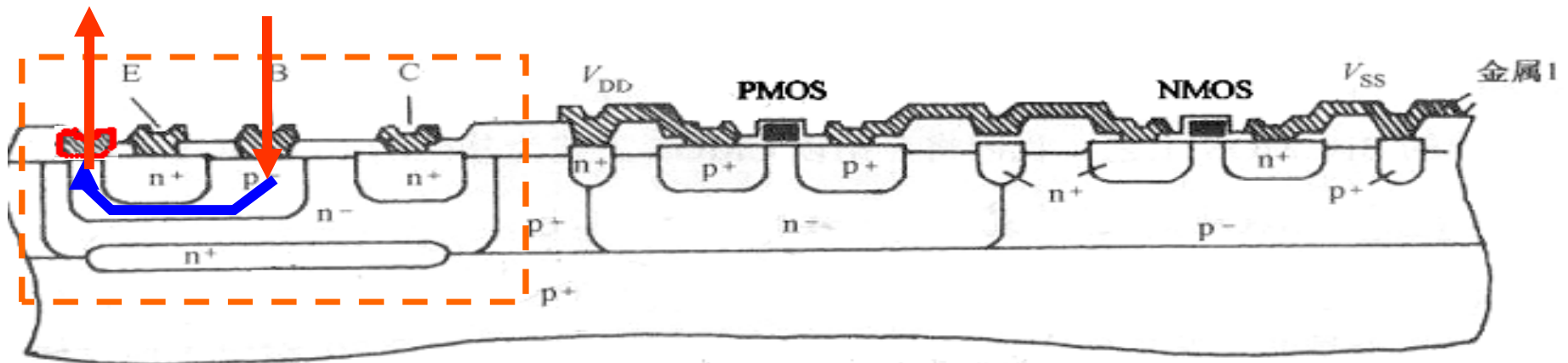


图 2-32 外延衬底的 Bi-CMOS 结构 s

电阻

□ P掺杂区做扩散电阻

□ N型衬底必须引出
并接一高电平

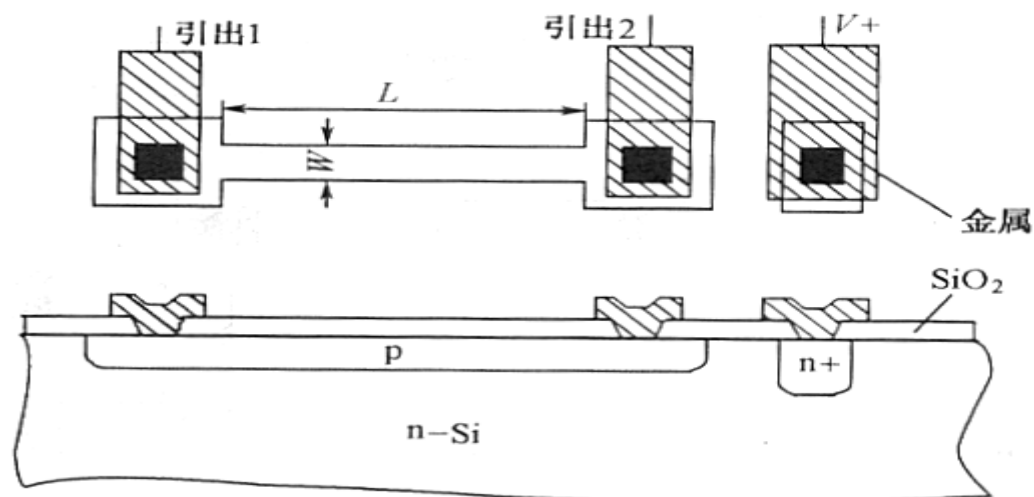


图 8-1 扩散电阻结构示意图

扩散电阻

□方法一：利用电路制造工艺中某个p掺杂工艺过程同时形成

- 不需增加专门的工艺步骤
- 缺点：电阻率不能灵活变化

□方法二：专门掺杂形成

- 需增加专门的工艺步骤
- 优点：电阻率灵活变化

离子注入电阻

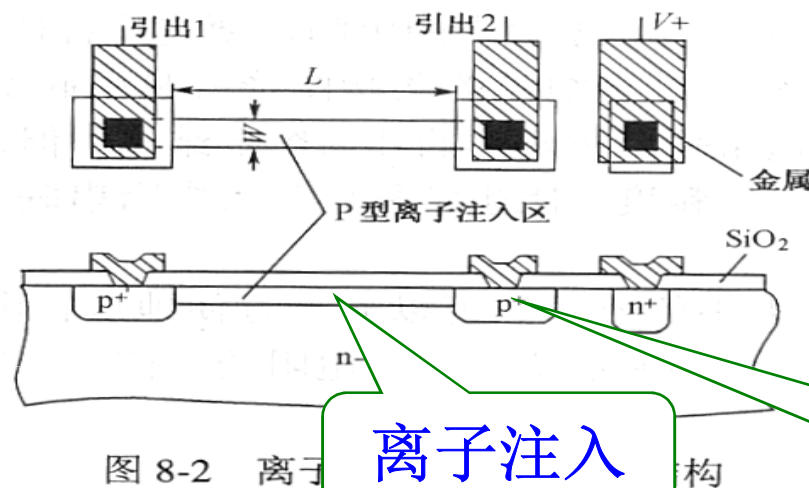


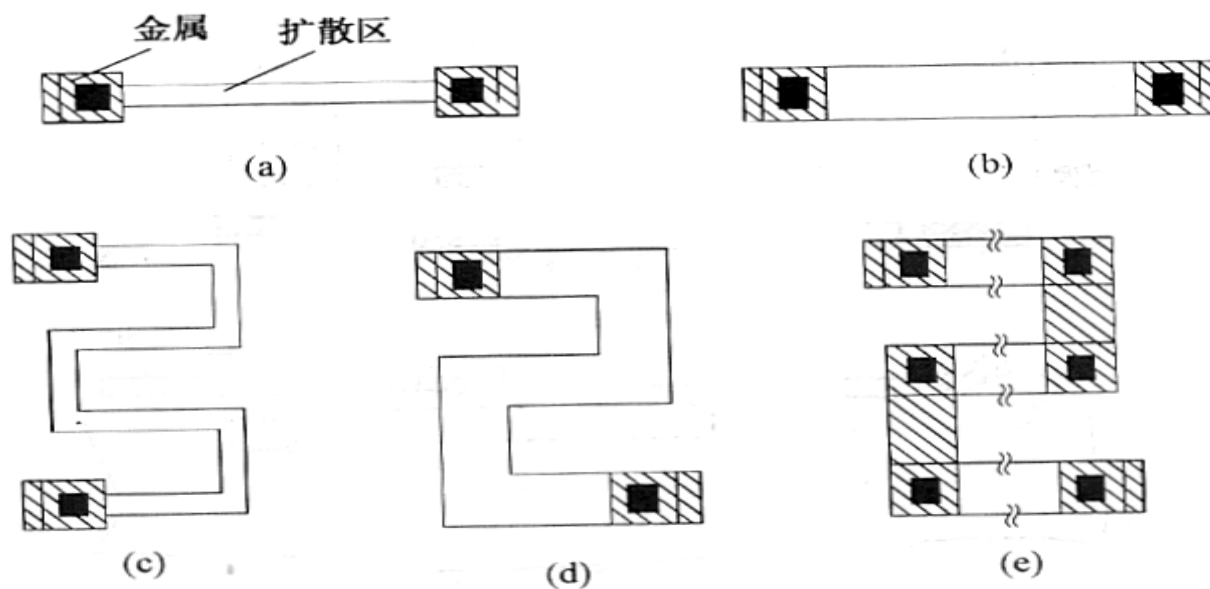
图 8-2 离子注入电阻结构

- ❑ 离子注入电阻精度高
- 离子注入工艺可精确控制掺杂浓度和注入深度
- 横向扩散小
- ❑ 电阻由两部分组成

常用的扩散电阻图形

□ 电阻图形的形式很多

➤ 宽、窄；直、弯；连续，金属条串联



选择电阻形状的依据

□基本依据:

- 一般电阻用窄条结构，精度要求高的用宽条
宽度 w 越大，相对误差 $\Delta w/w$ 越小
- 小电阻用直条，大电阻用折弯形
细长易变形；折弯电流密度不均匀
——长条电阻串联

电阻图形尺寸的计算

- 根据具体电路中对电阻大小的要求进行电阻图设计
- 设计的依据：工艺提供的掺杂区的方块电阻值和所需制作的电阻的阻值

$$R = R_{\square} \cdot \frac{L}{W}$$

R_{\square} 为掺杂半导体薄层的方块电阻
 $\frac{L}{W}$ ：电阻所对应图形的方块数

- 根据掺杂区的方块电阻，根据所需要的电阻可计算方块数
- 根据精度要求确定电阻条的宽度，计算得电阻条的长度

端头和拐角修正

公式 $R = R_0 \cdot \frac{L}{W}$ 的计算比较粗糙

没有考虑电阻的折弯形状和端头形状
对实际电阻值的影响

❑ 在实际的设计中需根据具体的图形形状对计算加以修正

➤ 端头修正

➤ 拐角修正

端头修正

□ 常采用经验数据 k （表示端头对总电阻贡献的多少）

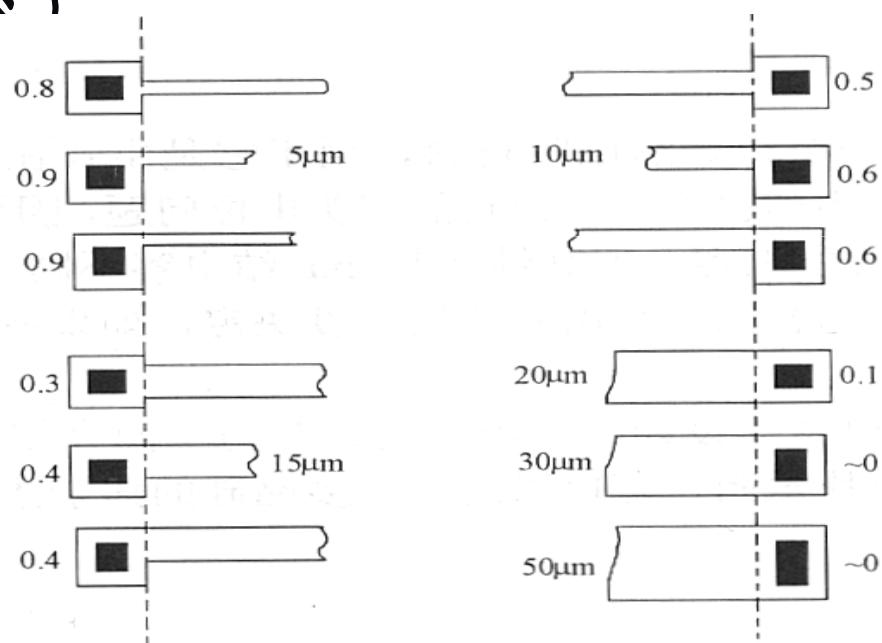


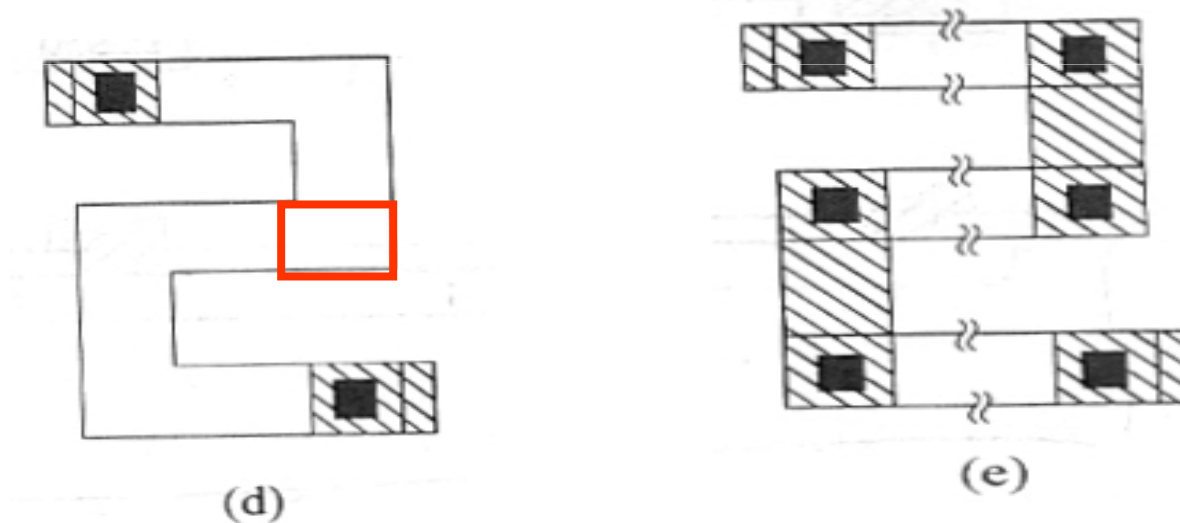
图 8-4 不同电阻条宽和端头形状的端头修正因子

拐角修正

□ 拐角处的正方形的修正因子 $K_2=0.5$:

拐角对电阻的贡献只有0.5方

□ 8-3(e)不存在拐角，精度高



衬底电位与分布电容

- 制作电阻的衬底的材料与电阻材料是掺杂类型相反的半导体
 ==> 电阻与衬底形成PN结
- 为防止PN结导通，将衬底N（p）接高（低）电位
- 任何PN结都存在结电容

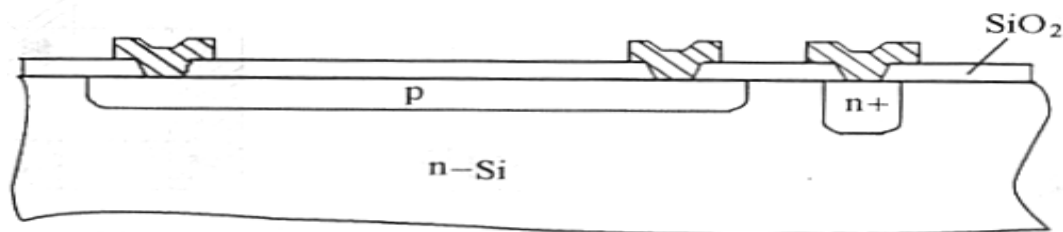


图 8-1 扩散电阻结构示意图

2 薄膜电阻

□ 薄膜电阻主要有两种：

➤ 多晶硅薄膜电阻

不存在衬底的漏电问题——生长在二氧化硅上
仍旧存在寄生电容：多晶硅—氧化层—硅电容
单位面积电容的大小由氧化层厚度决定
将多晶硅薄膜做在场氧化层上可降低分布电容

➤ 合金薄膜电阻

合金沉积在二氧化硅或其他结点材料表面
——光刻——电阻条
修正后精度可达到1%~0.01%
主要修正方法：氧化、退火、激光修正

3 有源电阻

- 有源电阻：采用晶体管进行适当的连接并使其工作在一定的状态，利用直流导通电阻和交流电阻作为电路中的电阻元件使用
 - 双极型器件作为有源电阻与MOS晶体管原理类似
- MOS晶体管的平方律转移曲线
 - MOS晶体管的栅一漏短接，使其始终工作在饱和区

萨氏方程

□ 萨氏方程:

截止区 ($V_{GS} < V_{TN}$): $I_{DS} = 0$

非饱和区 ($V_{GS} \geq V_{TN}$, $V_{DS} < V_{GS} - V_{TN}$):

$$I_{DS} = K_N [2(V_{GS} - V_{TN})V_{DS} - V_{DS}^2]$$

饱和区 ($V_{GS} \geq V_{TN}$, $V_{DS} \geq V_{GS} - V_{TN}$):

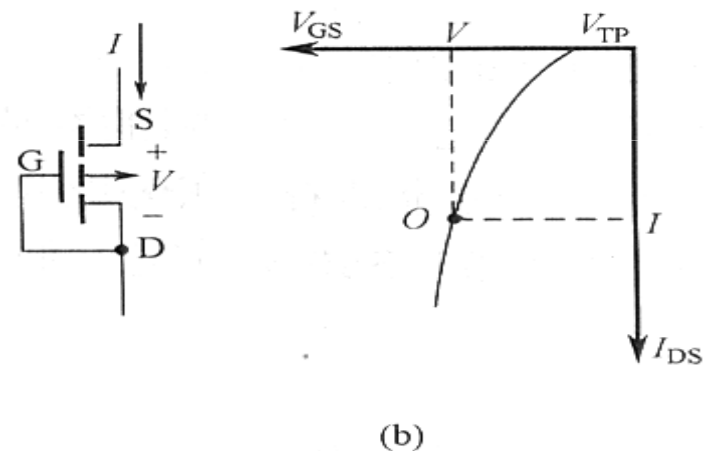
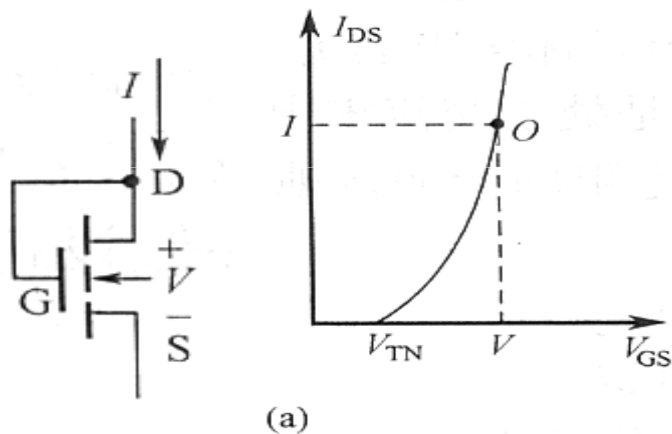
$$I_{DS} = K_N (V_{GS} - V_{TN})^2$$

不考虑沟道长度调制效应

$$K_N = K_N' \left[\frac{W}{L} \right] = \frac{2t_{ox}}{\mu_n \epsilon_{ox}} \left[\frac{W}{L} \right]$$

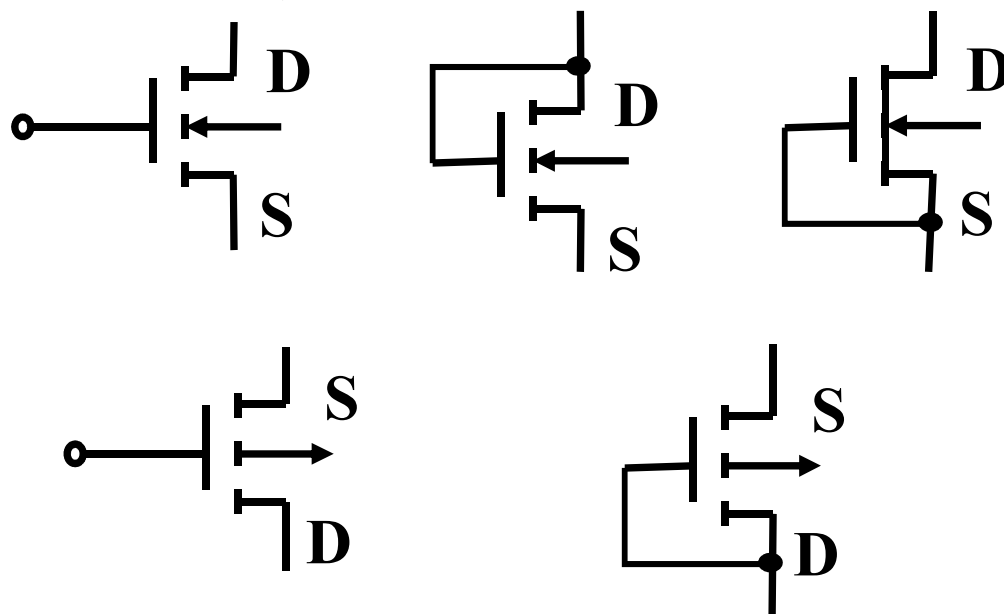
MOS有源电阻及其I-V曲线

□ 晶体管工作在饱和区



有源电阻的几种形式

□有源电阻的几种形式:



8.1.2 电容

- 以N⁺硅作为下极板的MOS电容器
 - 金属作为电容的上极板
 - 重掺杂的多晶硅作为电容的上极板
- 以多晶硅作为下极板的MOS电容器
 - 金属作为电容的上极板
 - 重掺杂的多晶硅作为电容的上极板
 - 无极性电容
 - 通常位于场区

N⁺硅作为下极板的MOS电容器

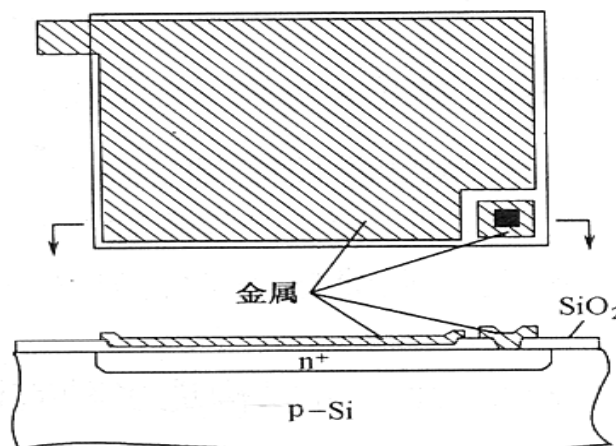


图 8-8 金属上极板 MOS 电容器结构

- 金属做MOS电容的上极板
- P衬底接一定电位保持PN结反偏
 - 低电位

wxhsnow@163.com

N⁺硅作为下极板的MOS电容器

□图8.9 多晶硅作电容上极板

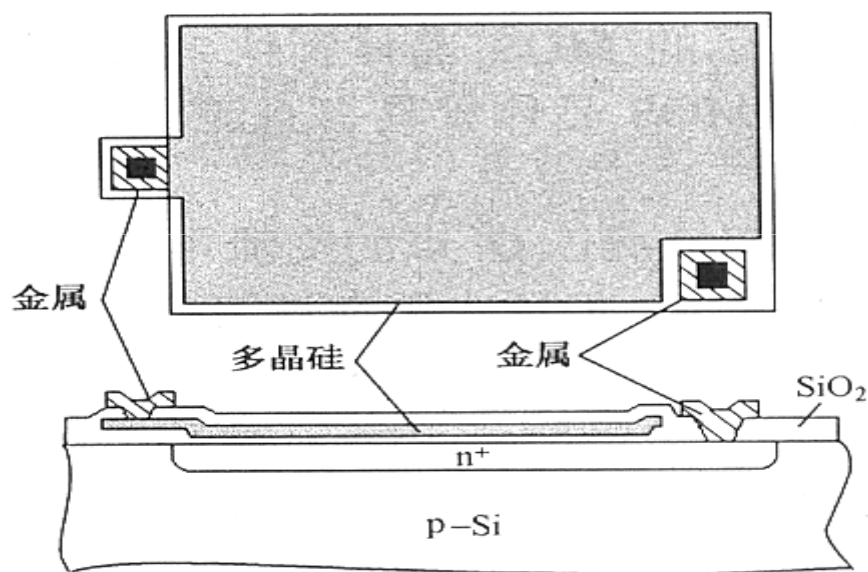
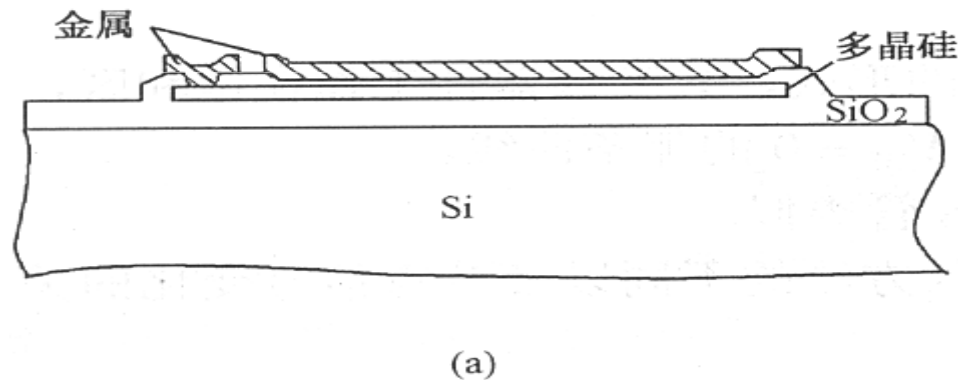


图 8-9 多晶硅上极板 MOS 电容器结构

多晶硅作电容下极板的MOS电容器

□ 金属做MOS电容的上极板
无极性电容



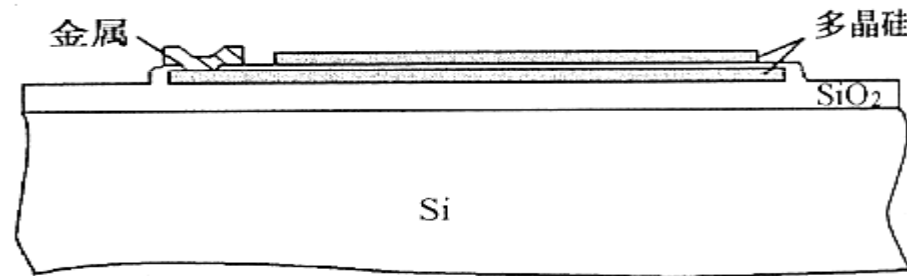
多晶硅作电容下极板的MOS电容器

第

29

页

□ 上下极板都是多晶硅
电容值很小



(b)

电容的放大——密勒效应

□ 电容的放大——密勒效应

□ 电容 C_0 跨接在电压增益为 A_v 的倒相放大器的输入和输出端

$$\begin{aligned} i &= \frac{v_i - v_o}{1/j\omega C_0} = \frac{v_i - (-A_v v_i)}{1/j\omega C_0} \\ &= v_i \cdot j\omega C_0 (1 + A_v) \end{aligned}$$

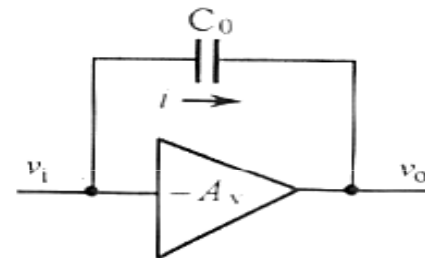


图 8-11 电容放大的密勒效应

$$\therefore \text{等效输入阻抗为 } \frac{v_i}{i} = \frac{1}{j\omega C_0 (1 + A_v)}$$

常利用密勒效应对电容的放大
减小版图上电容的尺寸

8.2 基本偏置电路

- 模拟集成电路中的基本偏置包括**电流偏置**和 **电压偏置**
 - 电流偏置提供电路中相关支路的静态工作电流
 - 电压偏置提供相关节点和地之间的静态工作电压
- 在通常情况下，大部分的**MOS**模拟集成电路中的**MOS**晶体管，不论工作管还是负载管都**工作在饱和区**

基本偏置电路

8.2.1 电流偏置电路

8.2.2 电压偏置电路

8.2.1 电流偏置电路

- 在模拟集成电路中，电流偏置电路的基本形式是**电流镜**
- 电流镜：由两个或多个并联的相关电流支路组成，各支路的**电流**依据一定的器件比例关系而**成比例**
- 希望是**恒流源**

8.2.1 电流偏置电路

- **NMOS基本电流镜**
- **NMOS威尔逊电流镜**
- **PMOS电流镜**
- **参考支路电流**

NMOS基本电流镜

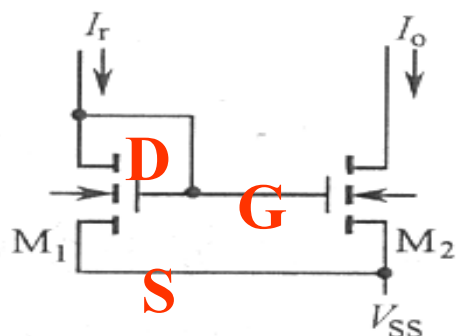


图 8-12 NMOS 基本电流镜

□ 工作原理:

➤ 当M₁对应的电流I_r一定时,
根据饱和区的萨氏方程

$$I_{DS} = K_N (V_{GS} - V_{TN})^2$$

➤ M₁的栅源电压V_{GS1}=V_{DS1}为确定值

➤ 则V_{GS2}=V_{GS1}也是确定值

➤ 则支路电流I₀也应该为确定值

$$\frac{I_o}{I_r} = \frac{K_{N2} (V_{GS2} - V_{TN2})^2}{K_{N1} (V_{GS1} - V_{TN1})^2} = \frac{K'_{N2} (W/L)_2 (V_{GS2} - V_{TN2})^2}{K'_{N1} (W/L)_1 (V_{GS1} - V_{TN1})^2}$$

wxhsnow@163.com

NMOS基本电流镜

□ 考虑到各器件是在同一工艺条件下制作的

➤ 则 本征导电因子 K'_N 相同，阈值电压 V_{TN} 也相同

则
$$\frac{K'_{N2}(W/L)_2(V_{GS2} - V_{TN2})^2}{K'_{N1}(W/L)_1(V_{GS1} - V_{TN1})^2} = \frac{(W/L)_2}{(W/L)_1}$$

如果 M_1 、 M_2 设计相匹配——平面尺寸也相同

$$\Rightarrow (W/L)_1 = (W/L)_2$$

则 $I_r = I_o$ 相等，为 对称的镜像电流

若 $(W/L)_1 \neq (W/L)_2$ ，则 $I_r / I_o = (W/L)_1 / (W/L)_2$

比例电流镜

NMOS基本电流镜

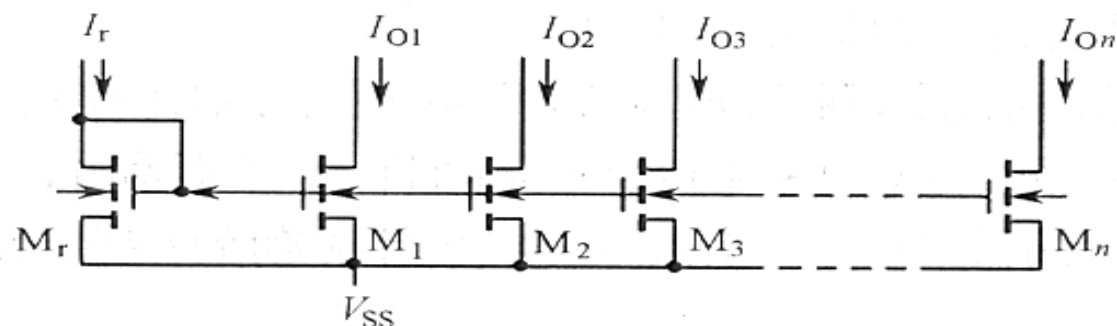


图 8-13 多支路比例电流镜

□ 如果输出支路为多个，则各支路的**电流**比值等于各NMOS晶体管的**宽长比**的比值

$$I_r: I_{o1}: I_{o2}: \dots = (W/L)_r: (W/L)_1: (W/L)_2: \dots$$

简单电流镜的误差

- 参考支路与输出支路NMOS管表现为两个不同的I-V关系曲线 (课本12页)
- 沟道效应的作用使 V_{DS} 不同，导致电流不同

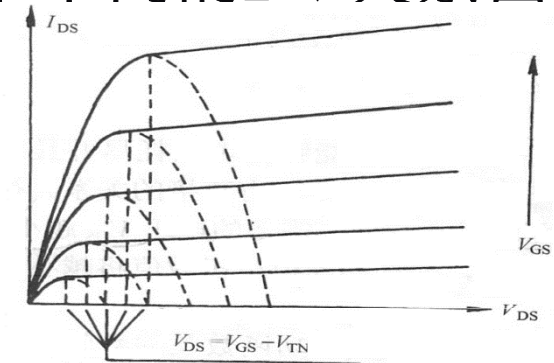
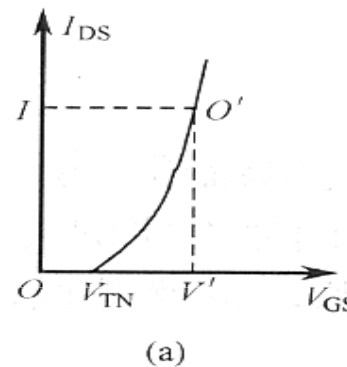


图 2-12 NMOS 电流-电压特性曲线

- 动态情况: V_{DS} 不断变化，使 I_O 变化 图 8-14 工作曲线

- 电流源: 输出电流稳定，输出阻抗高
(恒流源)

- \Rightarrow 增大沟道长度，减小沟道长度调制效应
导致面积增大，电容增大，影响动态性能

NMOS威尔逊基本电流镜

□ 采用串联电流负反馈提高 电路的输出电阻

□ 串联电流负反馈原理：

➤ I_O 增加： V_{GS2} 增大

V_{GS1} 减小

==》 电流 I_O 减小

➤ I_O 减小： V_{GS2} 减小

V_{GS1} 增大

==》 电流 I_O 增大

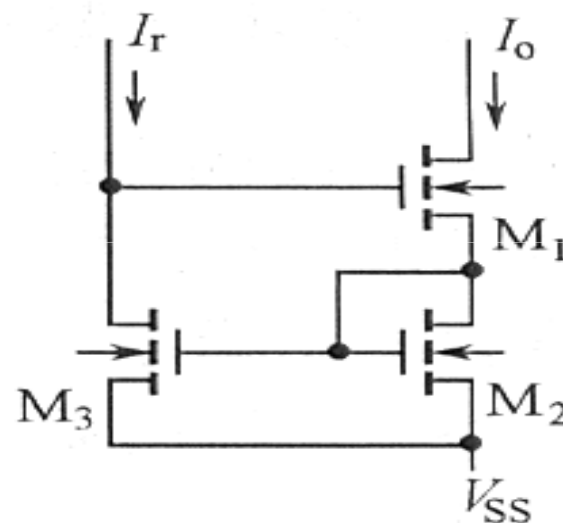


图 8-15 威尔逊电流镜

威尔逊基本电流镜的误差

- 若 M_1 和 M_2 的各个参数相同
 - 流过的电流相同, V_{GS} 必然相同
 - M_3 : $V_{DS3} = 2V_{GS2} = 2V_{DS2}$
 - M_3 和 M_2 的 V_{DS} 的差异使参考电流大于输出电流
 - 增大 M_1 的宽长比, 可使 V_{GS1} 变小
 缩小 V_{DS3} 与 V_{DS2} 的差距
 无论如何缩小, 始终 $V_{DS3} > V_{DS2}$

==> 改进型威尔逊电流镜

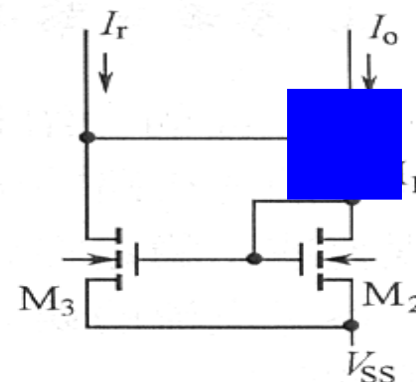
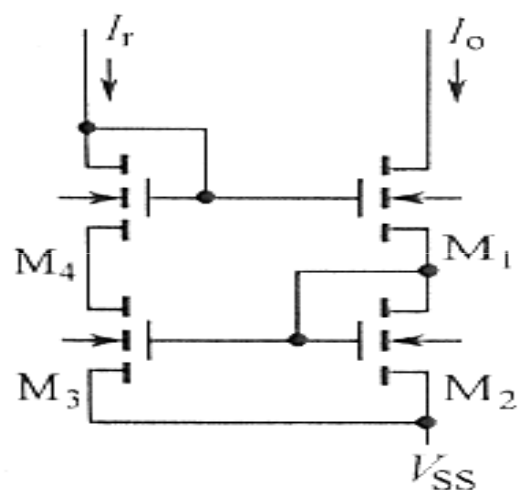


图 8-15 威尔逊电流镜

改进型威尔逊基本电流镜



□ 添加 M_4 晶体管（与 M_3 相同）

➤ M_4 与 M_3 相同， M_1 与 M_2 相同

➤ I_r/I_o 的比值几乎不变

图 8-16 改进型威尔逊电流镜

PMOS基本电流镜

- ❑ NMOS电流镜提供的电流是灌电流: 电流流入漏极
- ❑ 若需要拉电流, 用PMOS电流镜: 电流从漏极流出
- ❑ PMOS电流镜的结构、工作原理与NMOS相同

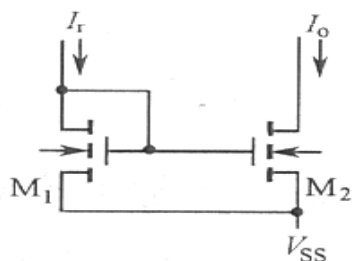
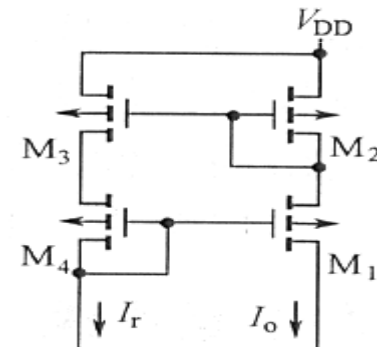
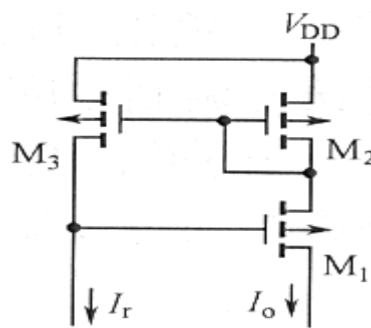
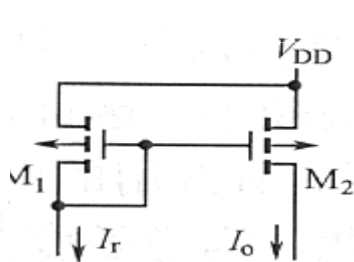


图 8-12 NIMOS 基本电流镜



基本电流镜 威尔逊^(a)电流镜 改进型威尔逊^(b)电流镜

4 参考支路电流 I_r

- 参考电流的精度与稳定度决定了各支路电流的精度与稳定
- 形成参考支路电流的基本原理：
只要能够形成对电源（**NMOS**电流镜）或对地（**PMOS**电流镜）的**通路**即可
- 稳定性设计的最终目的：
保持 V_{GS1} （参考支路中的**MOS**管）的稳定性

几种参考支路

- 简单的电阻负载参考支路
- 有源负载的参考支路
- 自给基准电流的结构

(1) 简单的电阻负载参考支路

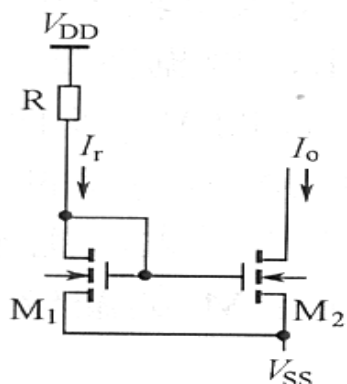
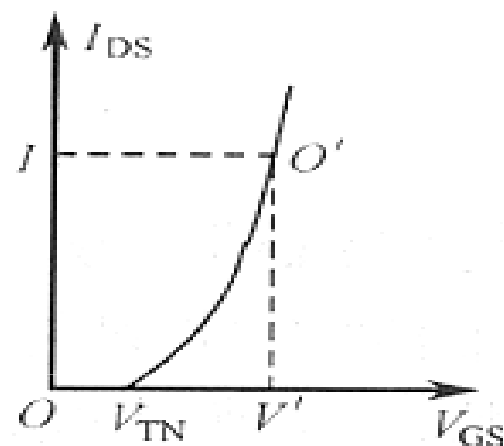


图 8-18 简单的参考电流支路



- 参考支路串联一个普通的电阻
- 根据电流 I_r 的大小要求在晶体管工作曲线中找
工作点
- 确定 I_r 和 V_{GS1} 后，根据正、负电源算出电阻值

各参数的确定

- 参考支路的功耗是无功功耗
 - 通常将这个支路的电流 I_r 设计的比较小
 - 总电流满足设计指标要求
 - >调整各支路MOS管的尺寸以调整电流
- V_{GS1} 的取值依据：NMOS始终工作在饱和区
 - 漏源电压在交流输出信号达到负向最大时仍满足

$$V_{DS2} > V_{GS2} - V_{TN}$$
 - 例： $V_{TN} = 1V$, $V_{SS} = -5V$, M_2 的漏端交流信号负向最大为 $-2V$
 - 即 M_2 的 V_{DS2} 的最小值为 $3V$
 - 则必须满足 $V_{GS2} \leq 4$
- 确定 I_r 和 V_{GS1} 后，根据萨氏方程算出宽长比

特点

- 优点：结构简单
- 普通电阻作为负载的参考支路
- 缺点：参考电流的电流很容易受电源电压波动的影响

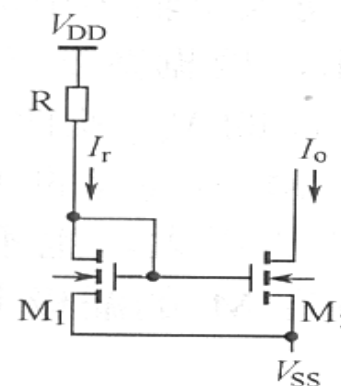


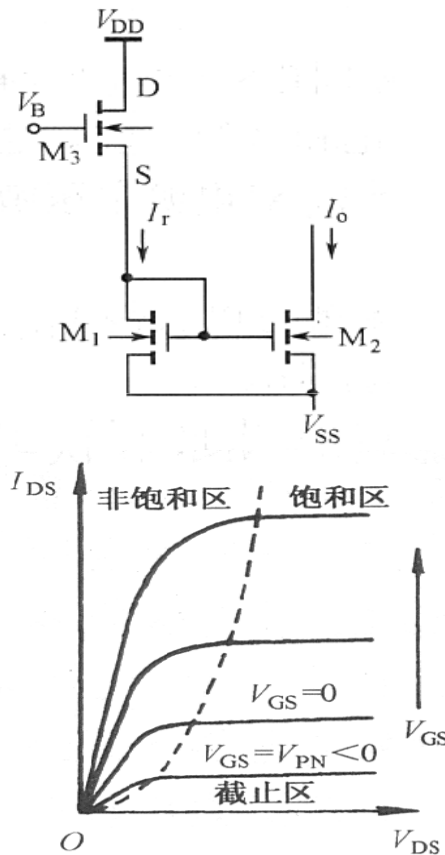
图 8-18 简单的参考电流支路

➤ $V_{DD} + |V_{SS}| = V_{GS1} + I_r R$

$$V_{GS1} = V_{TN} + \sqrt{I_r / K_1}$$

以有源电阻代替无源电阻可获得其他形式的参考支路结构

有源负载的参考支路



□ (a) 外给偏置的NMOS

偏置电压 V_B 将 M_3 偏置在饱和区

□ 为保持参考支路电流恒定，需要： 保证 V_{GS3} 恒定

由 $V_{DD} + |V_{SS}| = V_{DS3} + V_{GS1}$ 知：

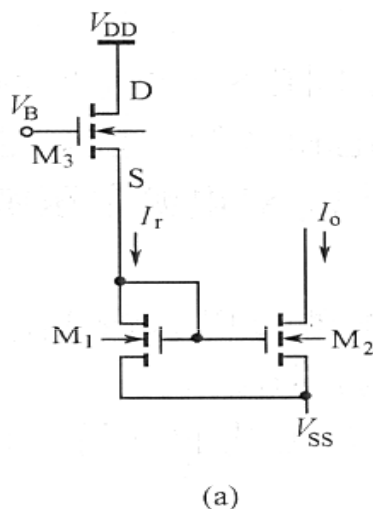
- 正负电源稳定， V_{GS3} 恒定；
- 若电源电压值发生变化，需满足：

- 1) 偏置电压 V_B 使 V_{GS3} 保持恒定
- 2) M_3 管的沟道长度调制效应很小

饱和区： $I_{DS} = K_N (V_{GS} - V_{TN})^2 (1 + \lambda V_{DS})$

wxhsnow@163.com

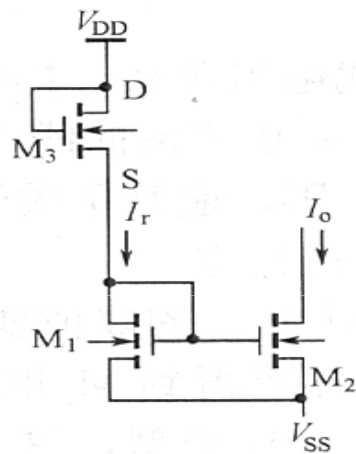
有源负载的参考支路



- 偏置电压 V_B 使 V_{GS3} 保持恒定
- V_B 不随正电源变化，随负电源变化
- 即 V_B 对正电源不敏感，对负电源敏感
- 当正电源变化时， V_B 不变， V_{DS3} 变化
- 当负电源变化时， V_B 随着变，使 V_B 到 V_{SS} 的差值不变

❖ 事实上，以上分析很难实现

有源负载的参考支路



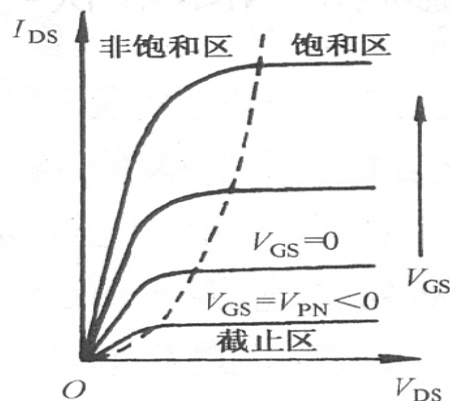
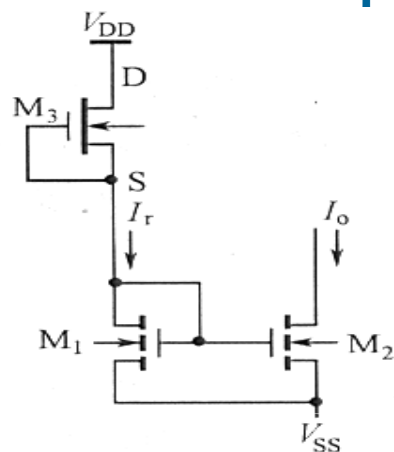
(b)

□(b) 栅漏短接的NMOS

$$V_{DD} + |V_{SS}| = V_{GS3} + V_{GS1}$$

- 若电源发生变化, V_{GS3} 、 V_{GS1} 和参考电流都将变化
- V_{GS1} 的变化将直接引起 M_2 变化

有源负载的参考支路



❑ (c) 耗尽型NMOS

❑ 采用耗尽型NMOS 晶体管

曲线 $V_{GS}=0$ 中饱和区的一段

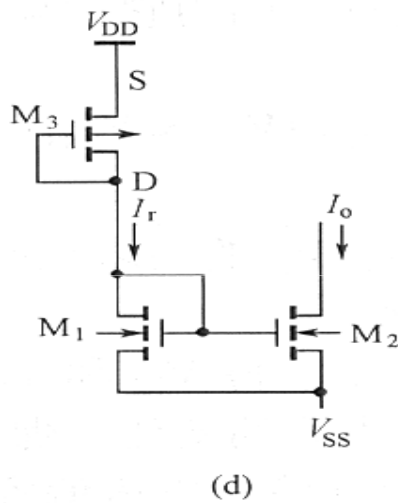
❑ 结合(a)(b)两个电路的优点:

省略偏置电压

❑ 避开 M_3 对电源电压敏感的要求

需要增加耗尽型器件工艺支持

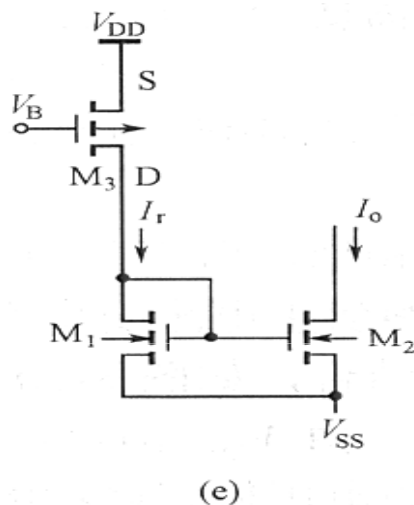
有源负载的参考支路



❑ (d) 栅漏短接的PMOS

- 与(b)类似，晶体管类型不同
- 需要COMS工艺支持

有源负载的参考支路



□(e) 外给偏置的PMOS

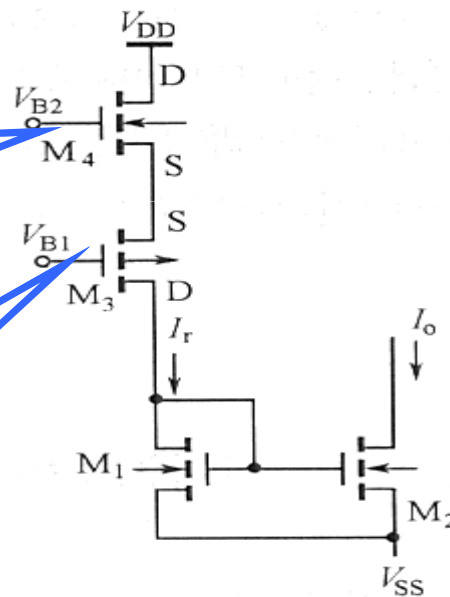
- 与(a)类似，晶体管类型不同
- 需要COMS工艺支持
- V_B 不随负电源变化，随正电源变化

有源负载的参考支路

□ 图a与图e结合，消除对正、负电源的敏感

消耗掉负电源
的变化

消耗掉正电源
的变化



课本P142
错误

与电源变化无关的参考支路结构

wxhsnow@163.com



改进的自给基准电流的结构

□ 加“启动”电
路

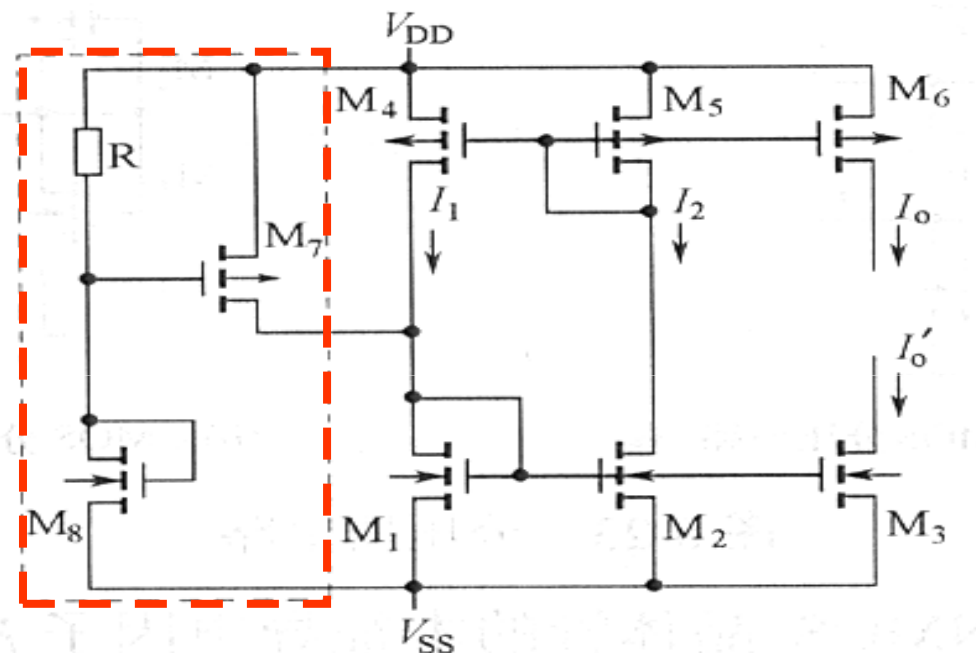


图 8-22 自给基准电流电路



8.2.2 电压偏置电路

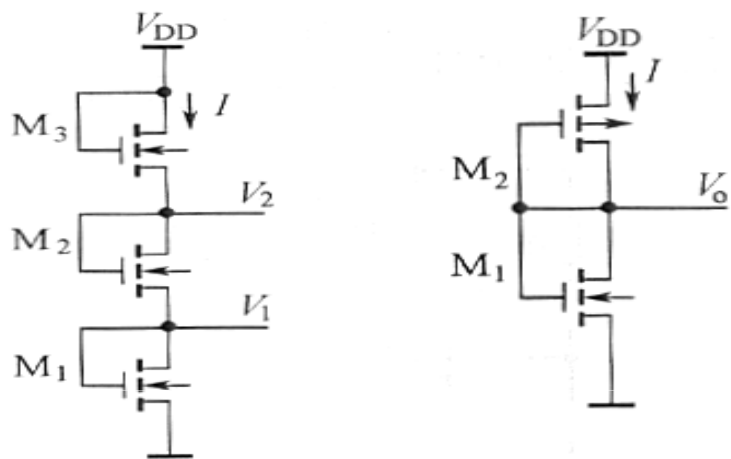
□ 模拟集成电路中的电压偏置分为两种：

➤ 通用电压偏置电路 精度要求低

➤ 基准电压电路

作为电压参考点对电路的某些节点施加控制

1 通用电压源



(a) 全NMOS分压电路 (b) CMOS分压电路

❑ 缺点:

➤ 输出电压随电源电压的变化而变化

❑ 通用电压偏置电路: 产生直流电压

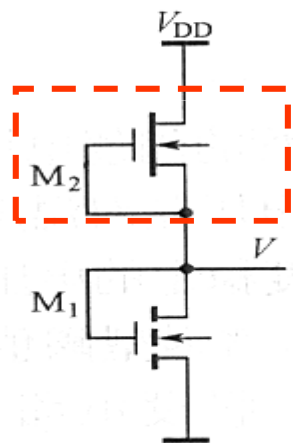
➤ 最简单的: 分压电路 (可单点、多点)

➤ 为减小无功损耗, 分压器中的电流通常比较小

改进电源电压波动影响

□ 电源波动时，要使输出电压不变，对栅漏短接的MOS管需满足：

➤ V_{GS} 不能被直接作用



饱和区的电流不能发生变化
饱和区： $I_{DS} = K_N (V_{GS} - V_{TN})^2 (1 + \lambda V_{DS})$

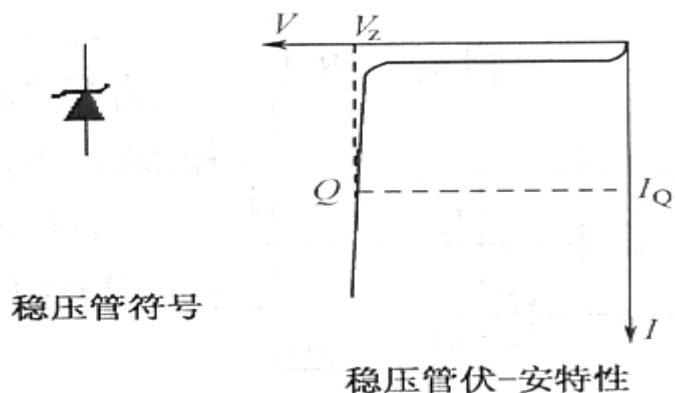
M_2 的沟道长度调制效应要小 (λ)

V_{DS2} 的变化基本不会引起电流变化

即由 V_{DS2} “消化”了电源的波动

图 8-24 简单电路形式

稳压管的特性



□ pn^+ 结构:

电压稳定 V_Z 在 $6.5 \sim 7.5\text{V}$

□ p^+n^+ 结构:

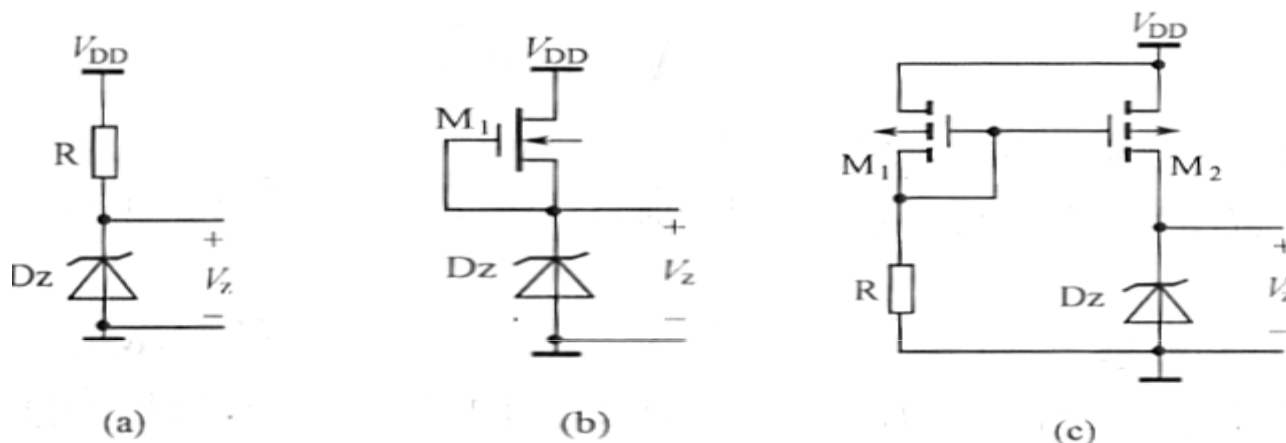
电压稳定 V_Z 在 4.5V 左右

□ 正向: 普通的二极管 V_Z 的值主要和掺杂浓度有关

□ 反向:

当电流在一定的范围内波动时, 输出电压变化很小

稳压管电压偏置电路



❑ 缺点:

- 稳压管需要的偏置电流较大——无功损耗
- 稳压管的输出电压值 V_Z 的可调整性较差
 - 工艺确定(掺杂浓度一定), V_Z 的值一定

2 基准电压源

- 理想的基准电压源，不仅要求有精确稳定的电压输出值，而且具有较低的温度系数
- **温度系数**：衡量输出电参量随温度的变化
- 正温度系数、负温度系数
- 正、负温度系数的器件适当组合——实现温度补偿
- 实际难实现

E/DNMOS基准电压源

基准电压源举例

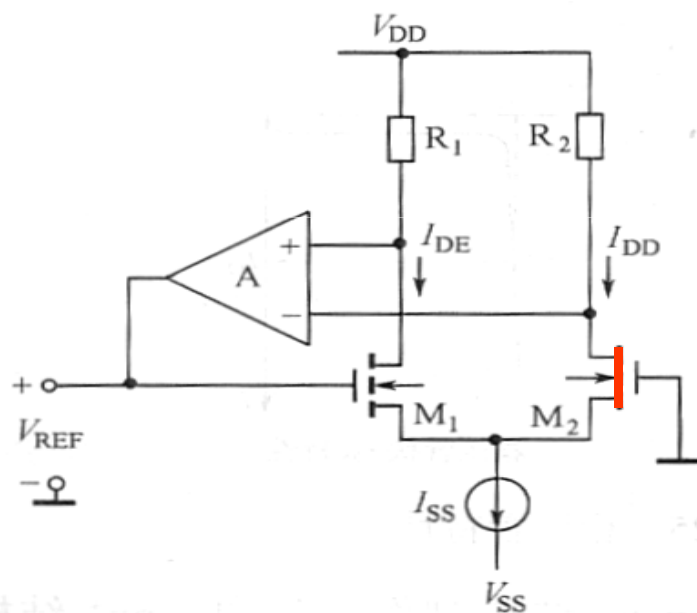


图 8-27 E/DNMOS 基准电压源原理图

增强型和耗尽型MOS晶体管的阈值电压具有非常类似的负温度系数

——电压差对温度不敏感

制作温度稳定的电压基准 V_{REF}

工作在亚阈值区的CMOS基准电压源

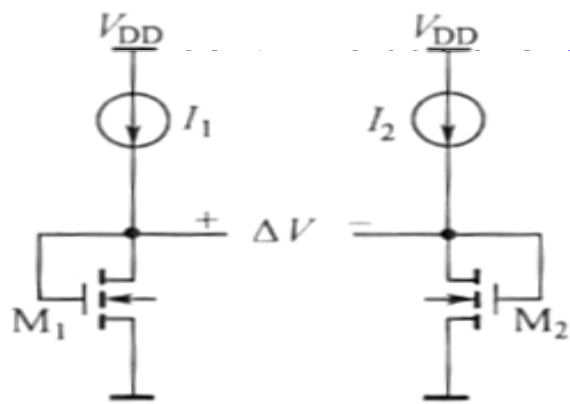
□ 亚阈值区：

当MOS器件在极小电流下工作时，栅极下方的沟道很薄，并且包含的自由载流子非常少，器件在这一

工作区称为反型或亚阈值区

□ 此电路具有正温度系数：

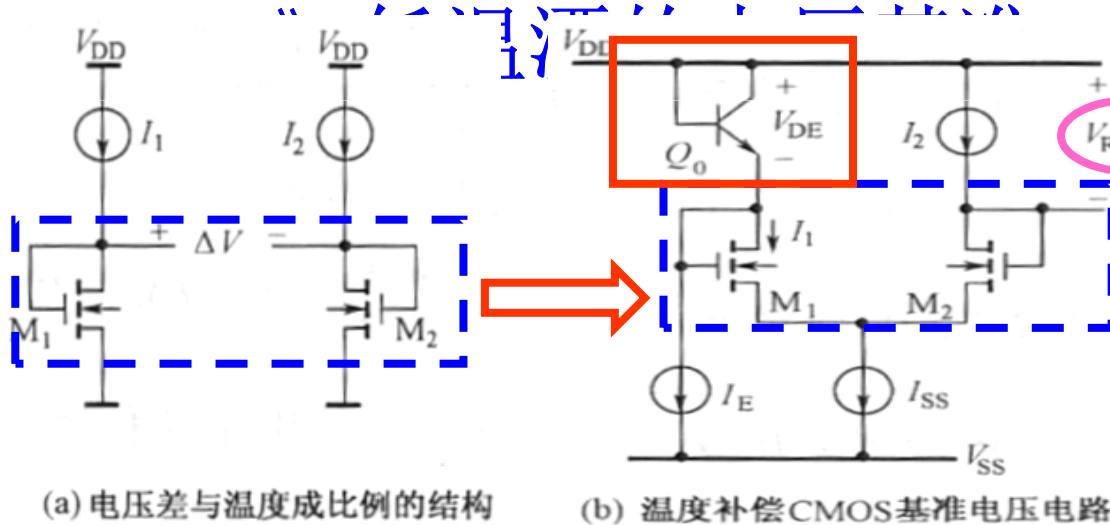
$$\Delta V = V_{GS1} - V_{GS2}$$



(a) 电压差与温度成比例的结构

工作在亚阈值区的CMOS基准电压源

- 具有正温度系数的电路与一个负温度系数的电路相抵消



负温度系数 V_{BE}

输出 V_{REF}

- 负温漂器件：
连接成二极管的
NPN晶体管

8.3 放大电路

□ 放大器是模拟集成电路的基本信号放大单元

□ 基本构成：

➤ 放大器件（工作管）

➤ 负载管

□ 放大电路设计的主要内容：

➤ 电路的结构设计：

根据功能和性能的要求利用基本的积木单元连接组合

➤ 器件的尺寸设计：实现性能参数设计

8.3 放大电路

- 8.3.1 单级倒相放大
- 8.3.2 差分放大器
- 8.3.3 源极跟随器
- 8.3.4 MOS输出放大器

8.3.1 单级倒相放大电路

➤ 基本放大电路

电阻负载NMOS放大器

E/E NMOS放大器

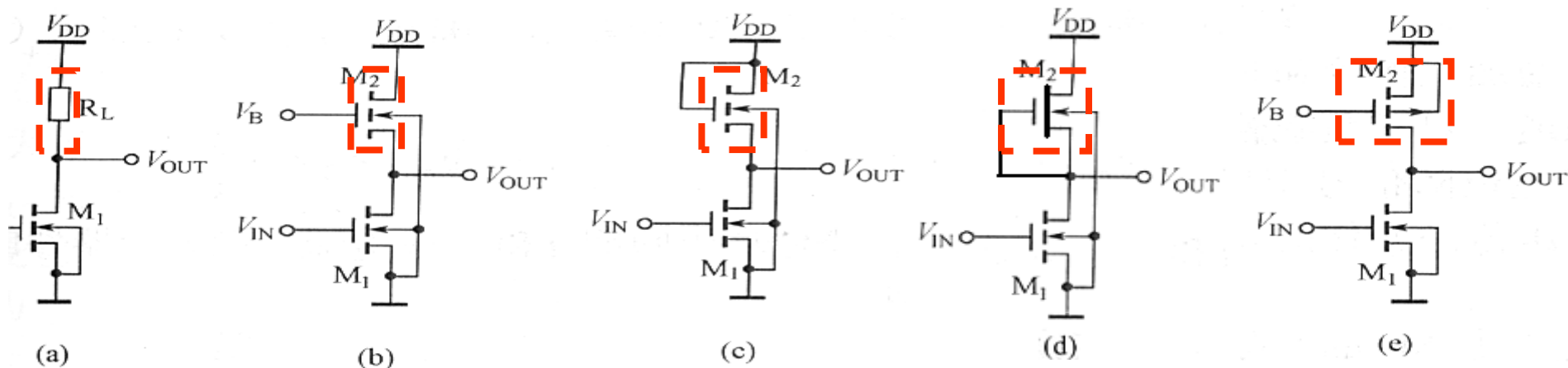
E/D NMOS放大器

PMOS负载放大器

➤ 基本放大电路的改进

COMS推挽放大器

1 基本放大电路

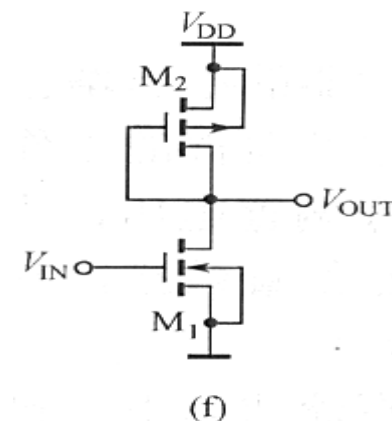


基本放大电路

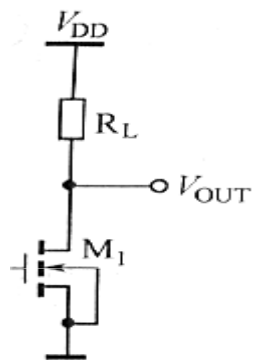
负载管不同

- 电阻负载NMOS放大器 (a)
- E/E NMOS放大器 (b、c)
- E/D NMOS放大器 (d)
- PMOS负载放大器 (e、f)

wxhsnow@163.com



电阻负载NMOS放大器



(a)

$$\begin{aligned} A_v &= -g_{m1} (R_L // r_{o1}) \\ &= -\sqrt{2\mu_n C_{OX} (W/L)_1 I_{DS}} (R_L // r_{o1}) \end{aligned}$$

其中 g_{m1} 是 M_1 在饱和区的跨导

r_{o1} 是 M_1 的交流输出电阻

□ 在基本偏置一定的情况下，增大放大器的电压增益主要通过加大 NMOS 管的宽长比和输出阻值实现

E/E NMOS放大器

通过直流偏置电压 V_B 使 M_2 工作在饱和区
E / E NMOS放大器的增益

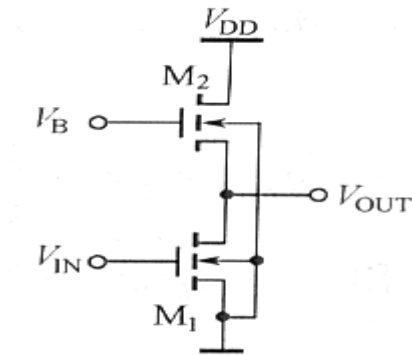
$$A_v = -g_{m1} (r_{o1} // r_{o2})$$

$$\because r_{o1} \gg r_{o2}, \text{ 则 } (r_{o1} // r_{o2}) \approx r_{o2}$$

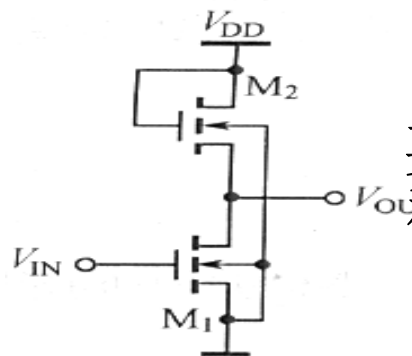
$$\text{则 } A_v \approx -g_{m1} \cdot r_{o2} = \sqrt{\frac{(W/L)_1}{(W/L)_2}}$$

要提高放大器的电压增益，必须增加工作管和负载管的尺寸的比值

* M_2 的源极与衬底没有相连，
存在衬底偏置效应



(b)



(c)

E/D NMOS放大器

无论输出怎样变化，耗尽型NMOS管

M_2 的 $V_{GS} \equiv 0$

电压增益受衬底偏置效应影响

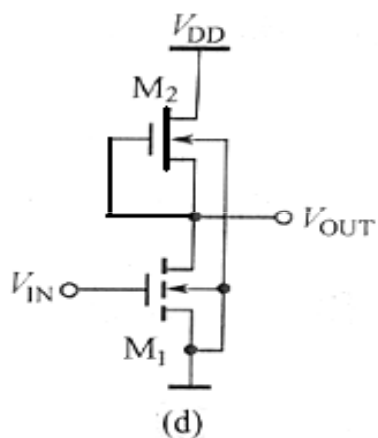
$$A_{vD} = -g_{m1} \cdot r_B = -\frac{1}{\lambda_B} \sqrt{\frac{(W/L)_1}{(W/L)_2}}$$

λ_B 为衬底偏置系数

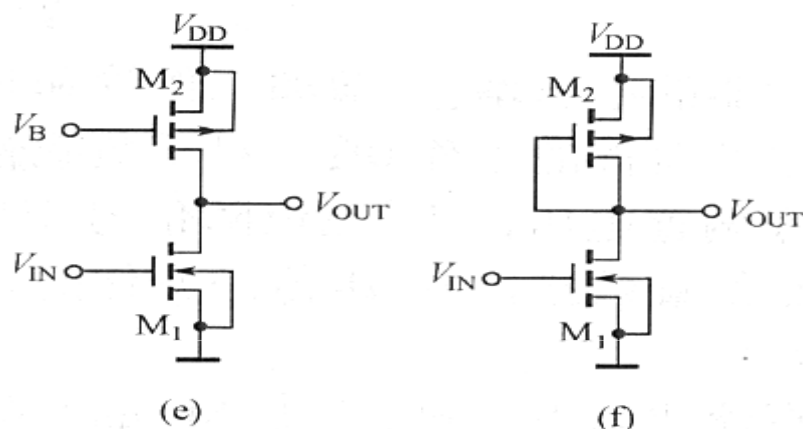
λ_B 减小，电压增益增大

λ_B 趋于零，电压增益趋于无穷大

$\Rightarrow M_2$ 提供恒流源负载



PMOS负载器



□ 二者不存在衬底效应

□ 区别：

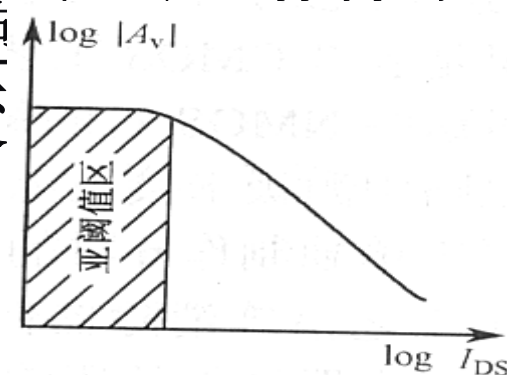
M_2 是否有固定偏置

□ (e) 电路特点：

➤ 无论输出电压如何变化，只要 M_2 仍在饱和区，电压增益将保持不变

➤ 工作电流减小，电压增益将保持不变
当电流小到一定程度进入亚阈值区时，电压增益为常数

➤ 电压增益受沟道长度调制效应影响



小结

- 通过对以上六种基本放大电压增益的简单分析，得出提高基本放大器电压增益的措施：
- 提高工作管的跨导（最简单：增加宽长比）
- 减小衬底偏置效应的影响
- 采用恒流源负载结构

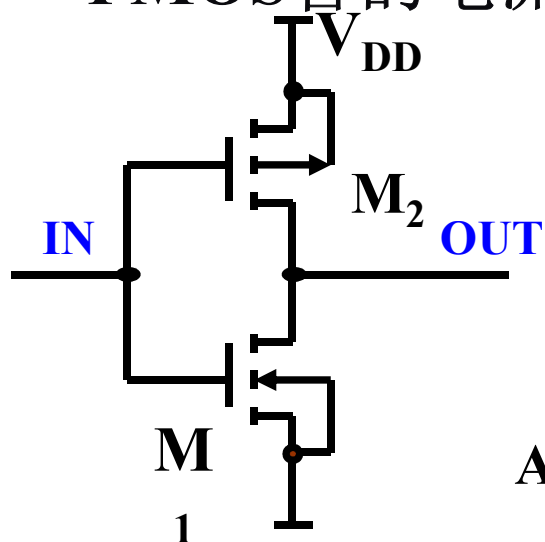
基本放大器的改进

- ❑ 消除或减小衬底偏置效应的影响
 - 将源与衬底短接——工艺的支持
 - 改进电路结构的设计
- ❑ CMOS推挽放大器（倒相器结构）
 - 一对N/P MOS管互为工作管和负载管

CMOS推挽放大器

□ CMOS推挽放大器（倒相器结构）

- 输入信号 V_{IN} 中包含直流电压偏置 V_{GS} 和交流小信号 v_i
- 当输入信号电压向正方向摆动时，NMOS管的电流增加，PMOS管的电流减小



M_1 的交流输出电流为 $g_{m1} \cdot v_i$,

M_2 的交流输出电流为 $g_{m2} \cdot v_i$,

放大器的输出电压:

$$v_o = (g_{m1} \cdot v_i + g_{m2} \cdot v_i) \cdot (r_{o1} // r_{o2})$$

$$A_v = \frac{v_o}{v_i} = - \frac{(g_{m1} \cdot v_i + g_{m2} \cdot v_i)}{v_i} \cdot (r_{o1} // r_{o2})$$

wxhsnow@163.com

CMOS推挽放大器

$$\begin{aligned} A_v = \frac{v_o}{v_i} &= - \frac{(g_{m1} \cdot v_i + g_{m2} \cdot v_i)}{v_i} \cdot (r_{o1} // r_{o2}) \\ &= - (g_{m1} + g_{m2}) \cdot (r_{o1} // r_{o2}) \end{aligned}$$

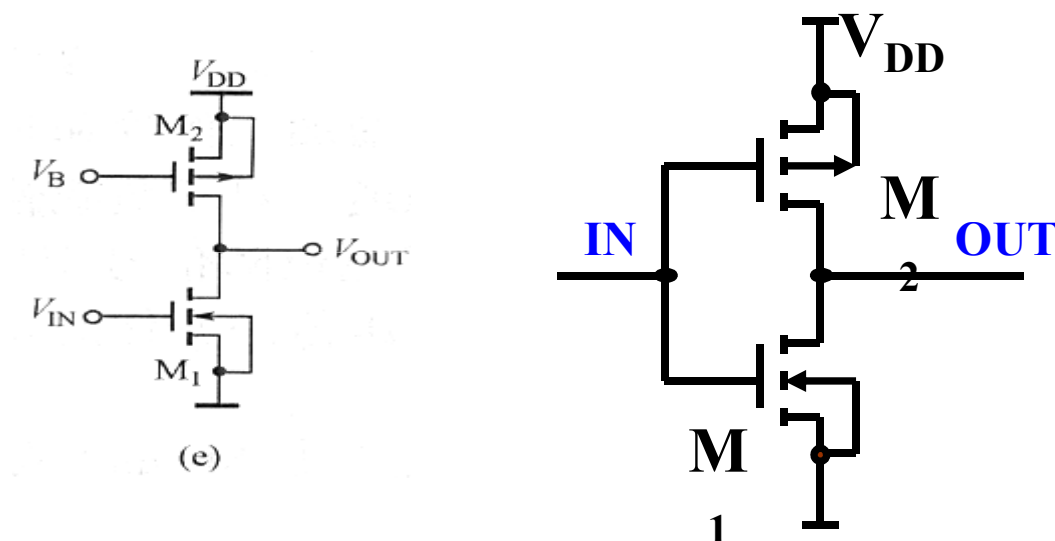
通过设计使 M_1 、 M_2 的跨导相同，即 $g_{m1} = g_{m2} = g_m$

则 $A_v = -2g_m \cdot (r_{o1} // r_{o2})$

推挽放大器的电压增益是固定栅电压偏置电路的**两倍**

比较分析

- CMOS推挽放大器与基本放大电路图8-29 (e) 对比



若两个电路设计时各参数匹配

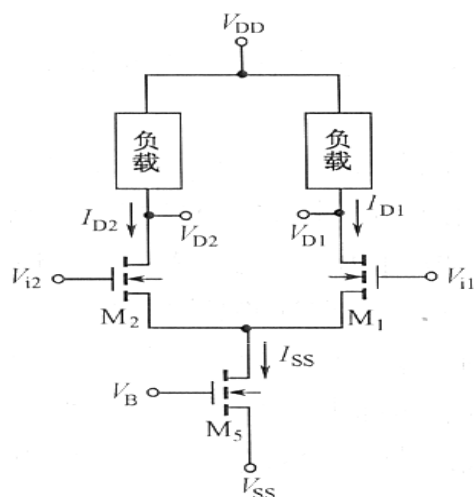
则推挽电路的电压增益是e图电路的两倍

8.3.2 差分放大器

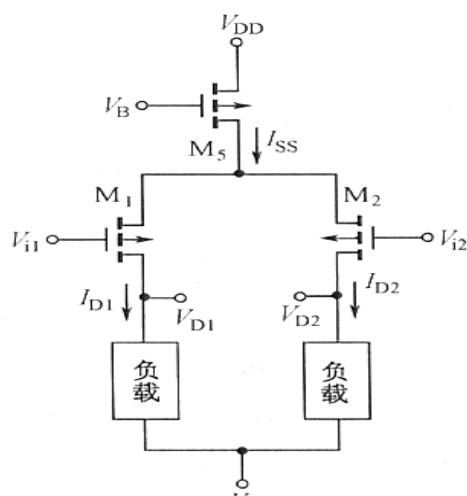
差分放大器通常作为模拟集成电路的
输入级

- 基本的MOS差分放大器
- MOS差分放大器的负载形式

1. 基本的MOS差分放大器



NMOS晶体管



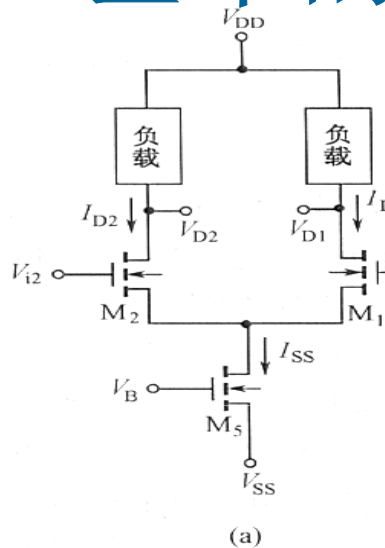
PMOS晶体管

- 完全匹配的一对晶体管
- 负载可为多种形式
- M_5 被偏置在饱和区，提供恒流 I_{SS}
- 构成共模信号的负反馈，抑制共模信号的放大

□ 目的：

- 放大差模信号，抑制共模信号

基本的MOS差分放大器——工作原理



- ▶ 差分放大器的两个支路上的器件完全匹配， M_5 被偏置在饱和区，提供恒流 I_{SS} ，构成共模信号的负反馈，抑制共模信号的放大。
- ▶ 当 M_1 、 M_2 的输入为共模信号时，即差分放大器差模电压为零时，由于两个支路完全匹配，流经 M_1 、 M_2 两个MOS管的电流相同，输出电压 $V_{D1}-V_{D2}$ 为零，从而抑制共模信号的放大
- ▶ 只有当 M_1 、 M_2 的输入的差模电压不为零时才有输出，从而达到放大差模信号，抑制共模信号的目的

电流—电压特性

□ 差分对管完全匹配

$$V_{TN1} = V_{TN2} = V_{TN}, \quad K_1 = K_2 = K = K'_N (W/L)$$

器件工作在饱和区： $I_{D1} = K \cdot (V_{GS1} - V_{TN})^2$

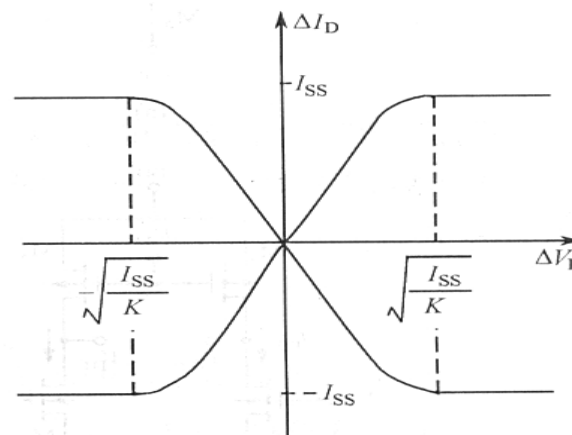
$$I_{D2} = K \cdot (V_{GS2} - V_{TN})^2 \quad I_{SS} = I_{D1} + I_{D2}$$

差模电压 $\Delta V_1 = V_{GS1} - V_{GS2}$

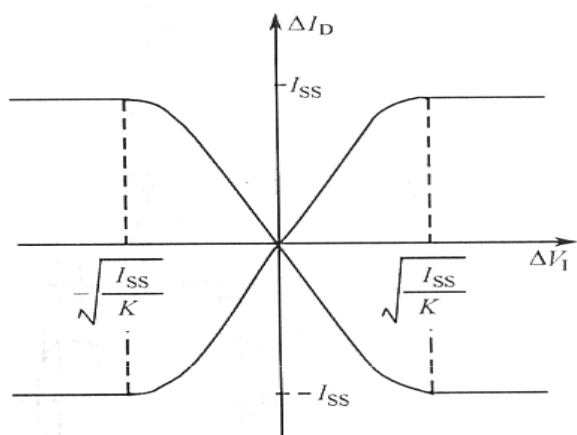
差模电流 $\Delta I_D = I_{D1} - I_{D2}$

$$\text{推导得：} \Delta I_D = K \cdot \Delta V_1 \cdot \sqrt{\frac{2I_{SS}}{K} - \Delta V^2}$$

分析曲线



电流—电压特性



$$\Delta I_D = K \cdot \Delta V_1 \cdot \sqrt{\frac{2I_{SS}}{K} - \Delta V^2}$$

分析曲线

- 1) 当差模输入电压较小时，近似线性关系
(忽略二次项)
- 2) 随着差模输入电压增大，曲线开始弯曲
- 3) 当 $\Delta V_1 = \pm \sqrt{I_{SS}/K}$ 时， $\Delta I_D = I_{SS}$ ，呈现饱和

MOS差分放大器的跨导

□ 根据放大器跨导的定义：

$$G_M = \frac{\partial(\Delta I_D)}{\partial(\Delta V)} = K \cdot \sqrt{\frac{2I_{SS}}{K} - \Delta V_1^2} - K \frac{\Delta V_1^2}{\sqrt{\frac{2I_{SS}}{K} - \Delta V_1^2}}$$
$$\Delta I_D = K \cdot \Delta V_1 \cdot \sqrt{\frac{2I_{SS}}{K} - \Delta V_1^2}$$

当 $\Delta V_1 \rightarrow 0$ 时， $G_M = \sqrt{2KI_{SS}} = g_{m1} = g_{m2}$

当输入的差模信号幅度很小时，其跨导等于
差分对管中NMOS管 **单管的跨导**

2. MOS差分放大器的负载形式

- MOS差分放大器的负载与基本放大器的负载形式类型
- 区别：差分放大器的负载成对结构，匹配
- 通常是有源负载

NMOS差分放大器的负载形式

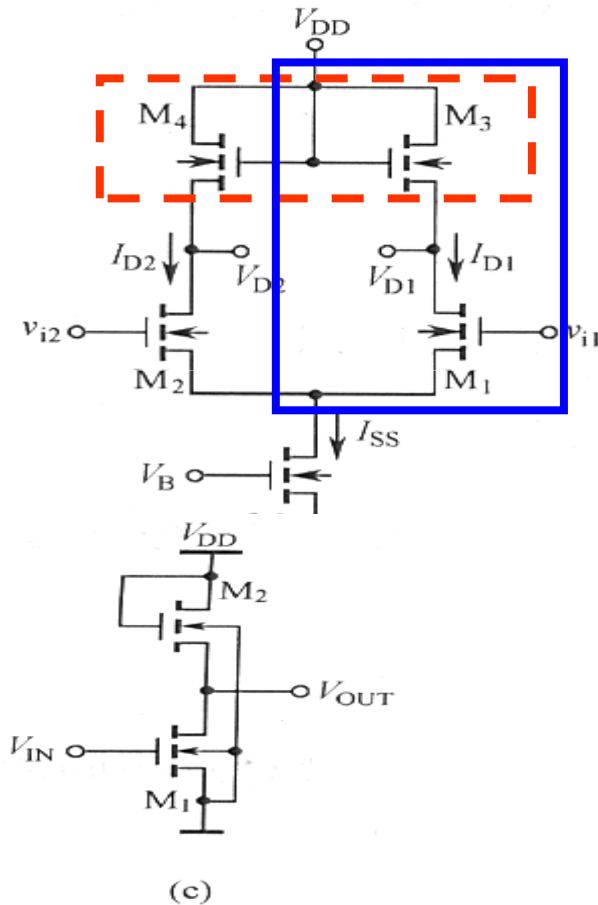
增强型NMOS有源负载（ E/E ）

耗尽型NMOS有源负载（ E/D ）

互补型有源负载(PMOS恒流源负载)

PMOS电流镜负载

增强型NMOS差分放大器



□ 对差模输入， M_1 、 M_2 的源极是交流地——其电位不随差模输入的幅值变化而变化

□ M_1 、 M_3 支路的交流放大特性和E/E NMOS基本放大器相同

设基本放大器的电压增益为 A_{VE}

每个支路只对差模输入的一半进行放大

$$\text{故 } V_{d1} = -A_{VE} \cdot \frac{V_{id}}{2}$$

$$\text{同理，对 } M_2、M_4 \text{ 支路： } V_{d2} = A_{VE} \cdot \frac{V_{id}}{2}$$

$$\text{整体： } V_{od} = A_{VE} \cdot V_{id}$$

E/E NMOS差分放大器

$$\text{整体: } V_{od} = A_{vE} \cdot V_{id}$$

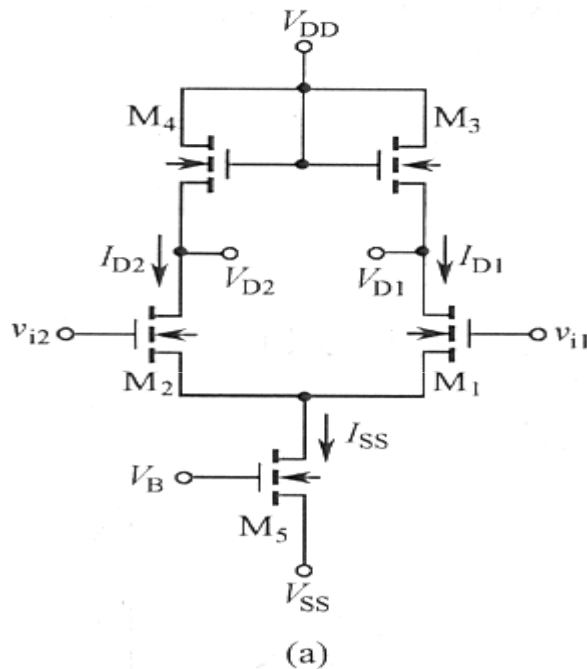
□ E/E NMOS 差分放大器的电压增益与 E/E NMOS 基本放大器的电压增益相同

$$A_{vEd} = \frac{V_{od}}{V_{id}} = \frac{1}{1 + \lambda_B} \sqrt{\frac{(W/L)_1}{(W/L)_3}}$$

其中 λ_B 为衬底偏置系数

$$\lambda_B = g_{mB3} / g_{m1}$$

E/E NMOS差分放大器



$$V_{d1} = -A_{VE} \cdot \frac{V_{id}}{2} \quad V_{d2} = A_{VE} \cdot \frac{V_{id}}{2}$$

整体： $V_{od} = A_{VE} \cdot V_{id}$

若信号单端输出，电压增益只有双端输出的一半

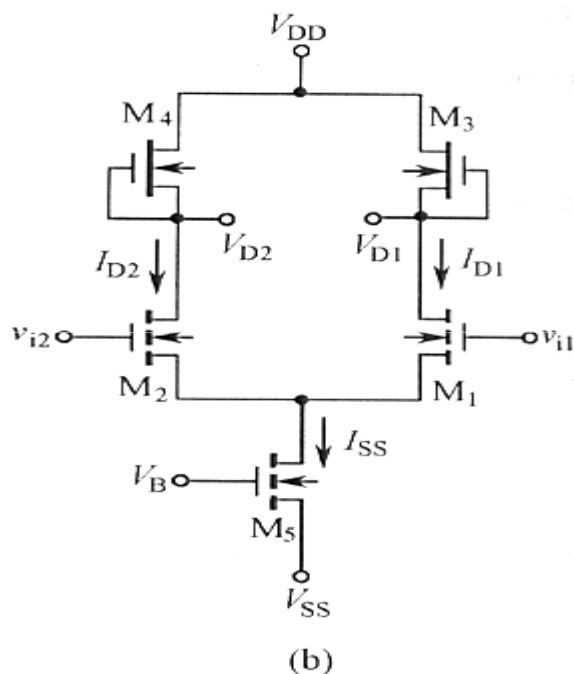
极性：

若 v_{d1} 是输出，则 v_{i1} 是反相输入端，

v_{i2} 是同相输入端

若 v_{d2} 是输出，则 v_{i1} 是同相输入端， v_{i2} 是反相输入端

耗尽型NMOS有源负载

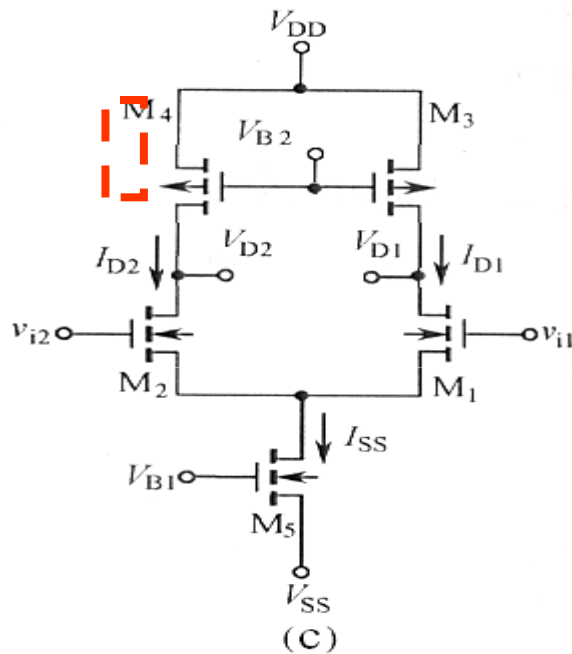


□ **E/D NMOS**差分放大器的电压增益与**E/D NMOS**基本放大器相同

$$A_{vDd} = \frac{v_{od}}{v_{id}} = \frac{1}{\lambda_B} \sqrt{\frac{(W/L)_1}{(W/L)_3}}$$

□ 当单端输出时，差分放大器的电压增益只有一半

PMOS恒流源负载——互补型



□ PMOS晶体管设置成恒流源

$$A_{vCd} = \frac{V_{od}}{V_{id}}$$

$$= \frac{1}{\sqrt{I_{D1}}} \cdot \frac{|V_{A1}| \cdot |V_{A3}|}{|V_{A1}| + |V_{A3}|} \sqrt{2\mu_n C_{ox} (W/L)_1}$$

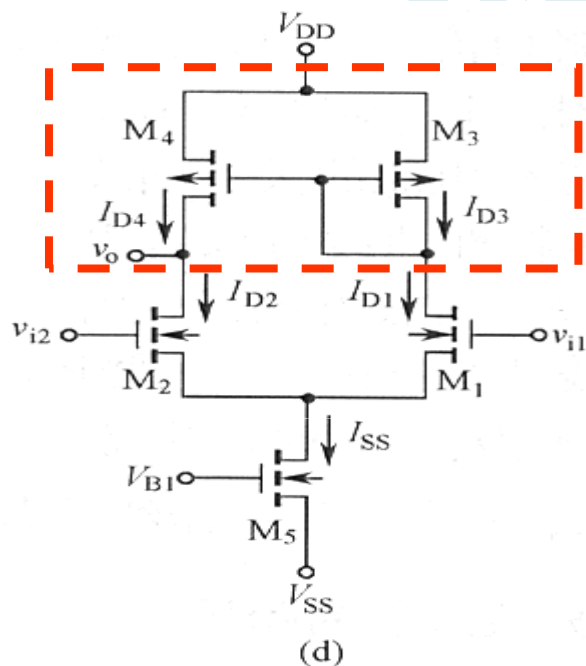
➤ 当单端输出时，差分放大器的电压增益只有一半

小结

- ❑ 增强型NMOS有源负载
- ❑ 耗尽型NMOS有源负载
- ❑ PMOS恒流源负载
- 双端输出的差模电压增益等于构成它的单边放大器的电压增益
- 输出信号取其单输出端时，等效的电压增益仅为差分放大器电压增益的一半
- ◆ 单端输出增益受损失，若双端输出则后级放大器必须也是双端输入，否则就要在两级放大器之间插入双端转单端的电路



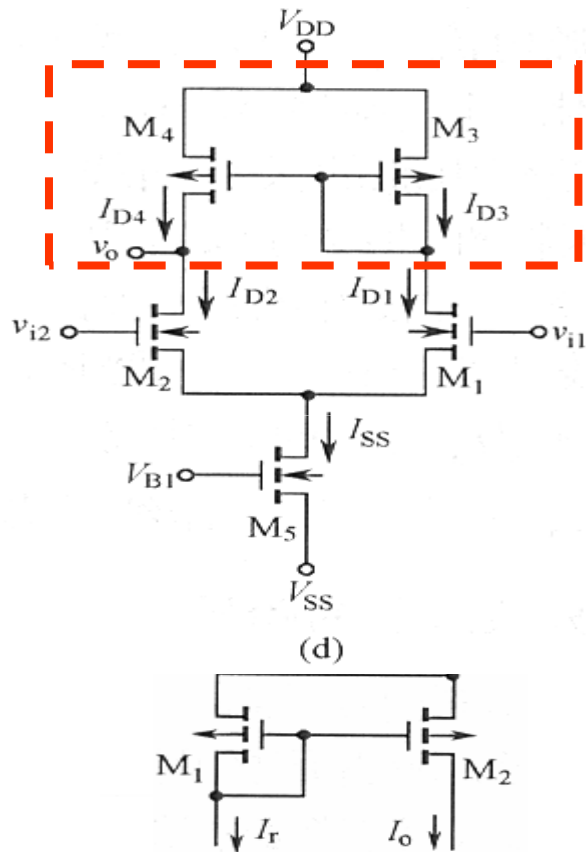
PMOS电流镜负载



□ PMOS电流镜负载

- 采用电流镜，实现双端转单端的功能
- 单端输出但不损失电压增益
- 电路中 M_1 的栅输入端为差分放大器的同相输入端， M_2 的栅输入端为差分放大器的反相输入端
- 实质：以电流的形式输出信号（原理分析）

PMOS电流镜双转单的工作原理



PMOS基本电流镜

➤ 当差模输入信号满足

$$V_{gs1} = V_{id} / 2, V_{gs2} = -V_{id} / 2$$

➤ 在匹配的差分对管 M_1, M_2 中

➤ M_1 电流增加 ΔI_D , M_2 电流减少 ΔI_D

➤ M_1 连接电流镜参考支路 $I_{D1} = I_{D3}$

➤ 故电流镜输出支路 I_{D4} 也增加 ΔI_D

➤ 所以输出支路 $I_o = 2\Delta I_D$ 流出供给外部负载

8.3.3 源极跟随器

□ 前面介绍的各种单级放大器都是倒相放大器：
——漏极输出信号

□ 源极跟随器是在工作管的源极输出：

同相输出

□ 特点：

➤ 输入阻抗高，输出阻抗低

➤ 电压增益接近**1**（小于**1**）

栅漏短接的负载结构

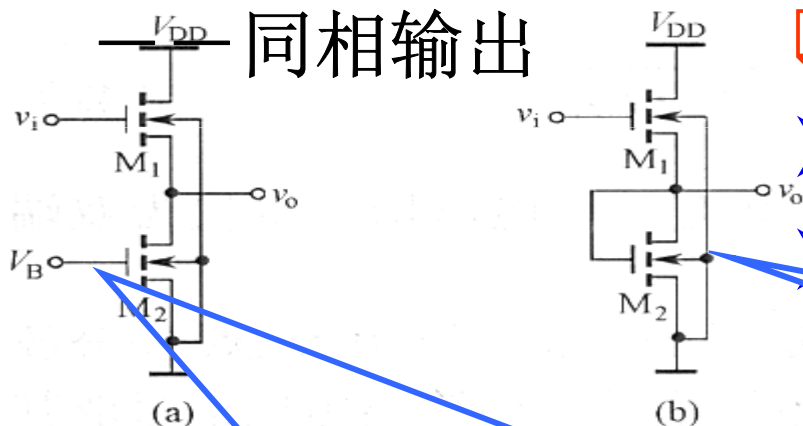


图 8-36 E/E NMOS 源极跟随器

固定栅电压偏置负载结构—— M_2 构成恒流源负载

THANKS

wxhsnow@163.com