

# 第一章 VLSI设计基础概述

王晓华

wxhsnow@163.com

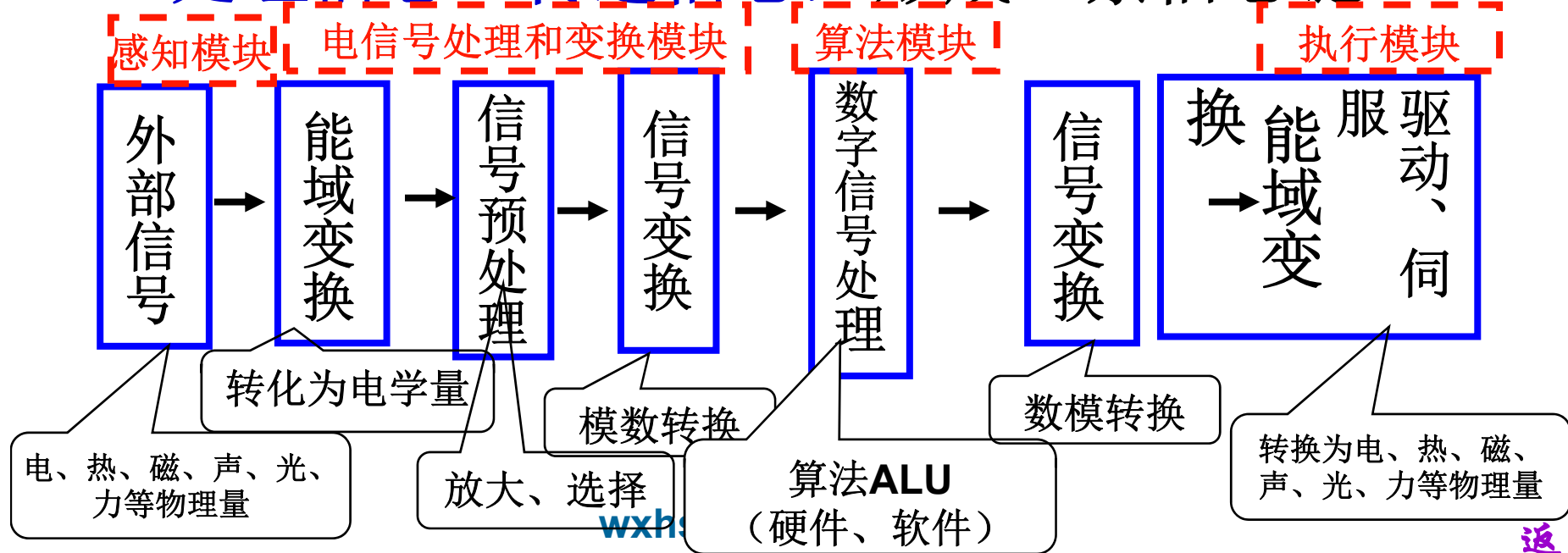
# 目录

- ◆ 1.1 系统及系统集成
- ◆ 1.2 VLSI设计方法与管理
- ◆ 1.3 VLSI设计技术基础与主流制造技术
- ◆ 1.4 新技术对VLSI的贡献
- ◆ 1.5 设计问题和设计工具
- ◆ 1.6 一些术语和概念

wxhsnow@163.com

# 1.1 系统及系统集成

◆ 一个完整的电子信息系统能及时地捕捉信息、处理信息、传递信息，形成一条信息链。



返回

## 1.2 VLSI设计方法与管理

### □ VLSI系统设计的主要技术层次：

#### ➤ 硬件系统设计

从系统行为要求到具体的逻辑和电路

#### ➤ 版图设计：中间环节（二维）

#### ➤ 工艺设计：对微电子制造技术的选择和控制 （三维） 平面工艺

图形转移（掩模板）、掺杂、热处理、材料沉积

彩图 [wxhsnow@163.com](mailto:wxhsnow@163.com)

# VLSI设计方法

## □ 自顶向下 (Top Down) :

逐级分解、变换，将系统要求转变微电路和版图的过程  
系统：结构设计 ==》尽可能简单的子结构，细化

## □ 自底向上 (Bottom Up) :

- 在系统划分和分界的基础上先进行单元设计
- 逐级向上完成功能块、子系统设计

□ 对VLSI系统，尽量采用模块化的设计和规则化的结构，以降低系统实现的复杂程度

# VLSI设计过程

## □ 功能描述

真值表 逻辑表达式

## □ 逻辑结构设计

逻辑电路图

## □ 电路及器件参数设计

确定基本单元的电路结构

## □ 单元版图设计

基本单元的版图设计

## □ 版图合成

## □ 工艺实验、测试

设计

wxhsnow@163.com

# VLSI设计复杂性管理

- 抽象提取
- 分级管理
- 设计规则化、模块化
- 全局优化和局部优化
- 设计工具

# 版图设计理念

□ 版图设计是在限定的工艺、限定的尺寸和形势下对特定的电路进行设计，限制因素比较多。

版图设计理念大致分为三个层次

- 基本单元版图设计：人工设计比重大，“专家”
- 版图生成单元基本结构设计：  
单元、模块库的引用
- 系统版图布局布线：单元和模块的布局、布线

[wxhsnow@163.com](mailto:wxhsnow@163.com)



# 集成电路版图设计

三种技术：

- 通过图形编辑方法完成版图设计 手工设计

主要用于模拟集成电路、标准单元库版图设计

- 通过单元调用和拼接方法完成版图设计

介于手工与自动设计之间 以成熟的集成电路单元库为设计基础

- 通过计算机辅助设计CAD和自动设计DA技术自动地生成某种格式的版图

自动设计自动生成 性能有所缺憾

[wxhsnow@163.com](mailto:wxhsnow@163.com)

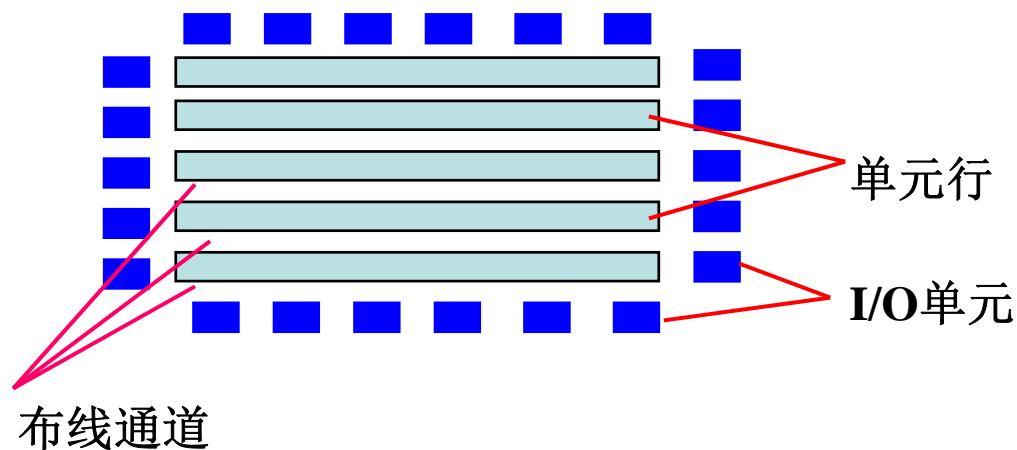
# VLSI版图总体结构

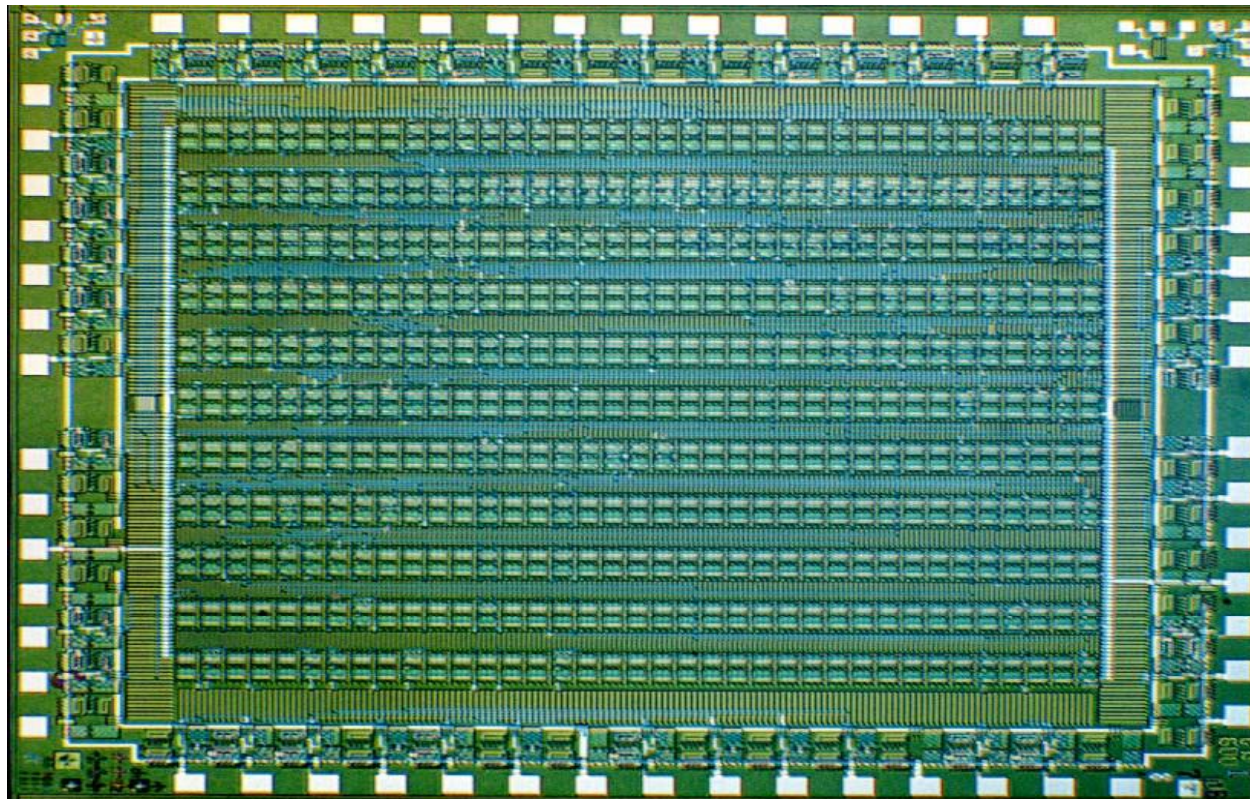
- 行式结构
- 积木式结构

[wxhsnow@163.com](mailto:wxhsnow@163.com)

## 行式结构

- 芯片中央：单元阵列（规则，平行）和布线通道
- 四周：输入输出单元

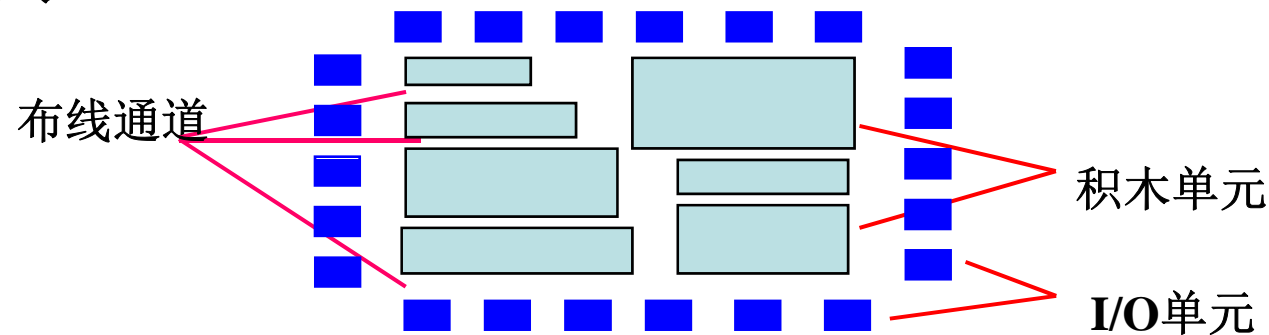




[wxhsnow@163.com](mailto:wxhsnow@163.com)

## 积木式结构

- 一种大的单元的布图结构
- 一种或几种规则阵列结构，或存储器、运算模块



# VLSI版图内部结构

- 规则结构： 门阵列 晶体管阵列  
（各种**ROM**结构、可编程晶体管结构）
- 非规则结构： 宏单元 积木块
- 介于之间： 标准单元  
外部结构规则（表现为等高的矩形），内部则可能是不规则的

# 可编程逻辑器件分类

- 可编程逻辑器件分类  
ROM、EPROM、EEPROM、PLA、PAL、GAL
- 可编程逻辑阵列（PLA）：实现数字逻辑
  - 基本思想：组合逻辑可以转换成与-或逻辑
- 现场可编程门阵列(FPGA)

# 积木块设计方法

- **布图特点：**任意形状的单元（一般为矩形或“L”型）、任意位置、无布线通道
- **单元：**较大规模的功能块（如**ROM**、**RAM**、**ALU**或模拟电路单元等）
- **特点：**较大的设计自由度，可以在版图和性能上得到最佳的优化
- **布图算法发展中：**通道不规则，连线端口在单元四周，位置不规则

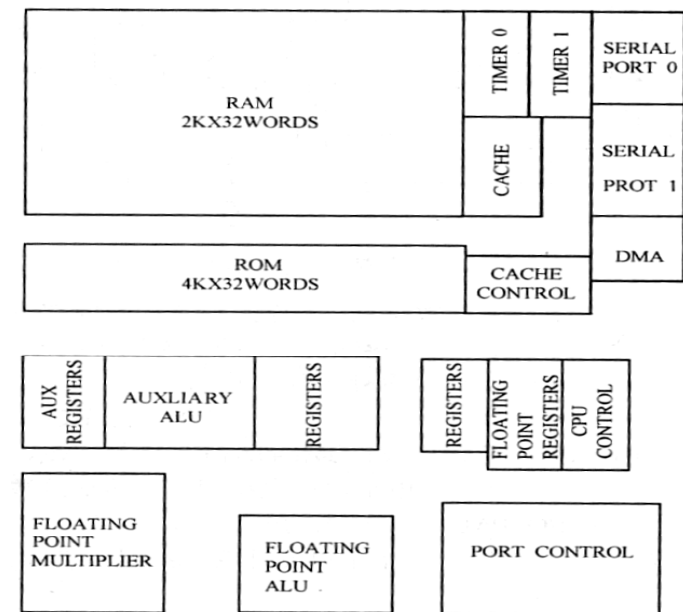


图 5-17 积木块形式的芯片内部结构



# 标准单元设计方法

- 一种库单元设计方法
- 概念：从标准单元库中调用事先经过精心设计的逻辑单元，并排列成行，行间留有可调整的布线通道，再按功能要求将各内部单元以及输入/输出单元连接起来，形成所需的专用电路
- 芯片布局：芯片中心是单元区，输入/输出单元和压焊块在芯片四周，基本单元具有等高不等宽的结构，布线通道区没有宽度的限制，利于实现优化布线。

# 标准单元库

- 标准单元库主要包括
    - 与非门、或非门、触发器、锁存器、移位寄存器
    - 加法器、乘法器、除法器、算术运算单元、**FIFO**等较大规模单元
    - 模拟单元模块：振荡器、比较器等
- 同一功能的单元有几种不同的类型，视应用不同进行选择

[wxhsnow@163.com](mailto:wxhsnow@163.com)

# 标准单元设计

◆ **基本排列形式：** 双边I/O、单边I/O、连线单元（单层布线中用得较多、跨单元连线）

◆ **走线：**

- 电源和地线一般要求从单元左右边进出，信号端从上下进出。可以在单元内部或单元边界
- 电源线可以放在单元外，在布线通道内，便于根据单元功率要求调整宽度，从各单元引出端口
- 电源线水平金属线，信号线用第二层金属或垂直多晶硅线，单元内部连线用第一层金属和多晶硅，单元之间连线在走线通道内

◆ **单元拼接**

◆ **单元高度：** 器件宽度，（考虑最小延迟，最省面积，足够高度以保证电源线、地线、单元内部连线）

## 1.3 VLSI设计技术基础与主流制造技术

### □ VLSI产品的主要设计与研制过程:

系统、逻辑、电路设计

版图设计

工艺实验

测试验证

# VLSI设计技术基础

## □设计者应具备的技术基础:

- 系统、逻辑与电路计基础
- 器件与工艺技术基础
- 版图设计技术基础
- 集成电路计算机辅助设计技术基础
- 对系统、逻辑、电路、器件、工艺和版图的分析能力

[wxhsnow@163.com](mailto:wxhsnow@163.com)

# VLSI设计主流制造技术

## □双极技术

- 以NPN和PNP晶体管为基本元件
- 特点：速度快、驱动能力强、高频低噪声（模拟集成电路设计）
- 缺点：功率大

## □MOS技术

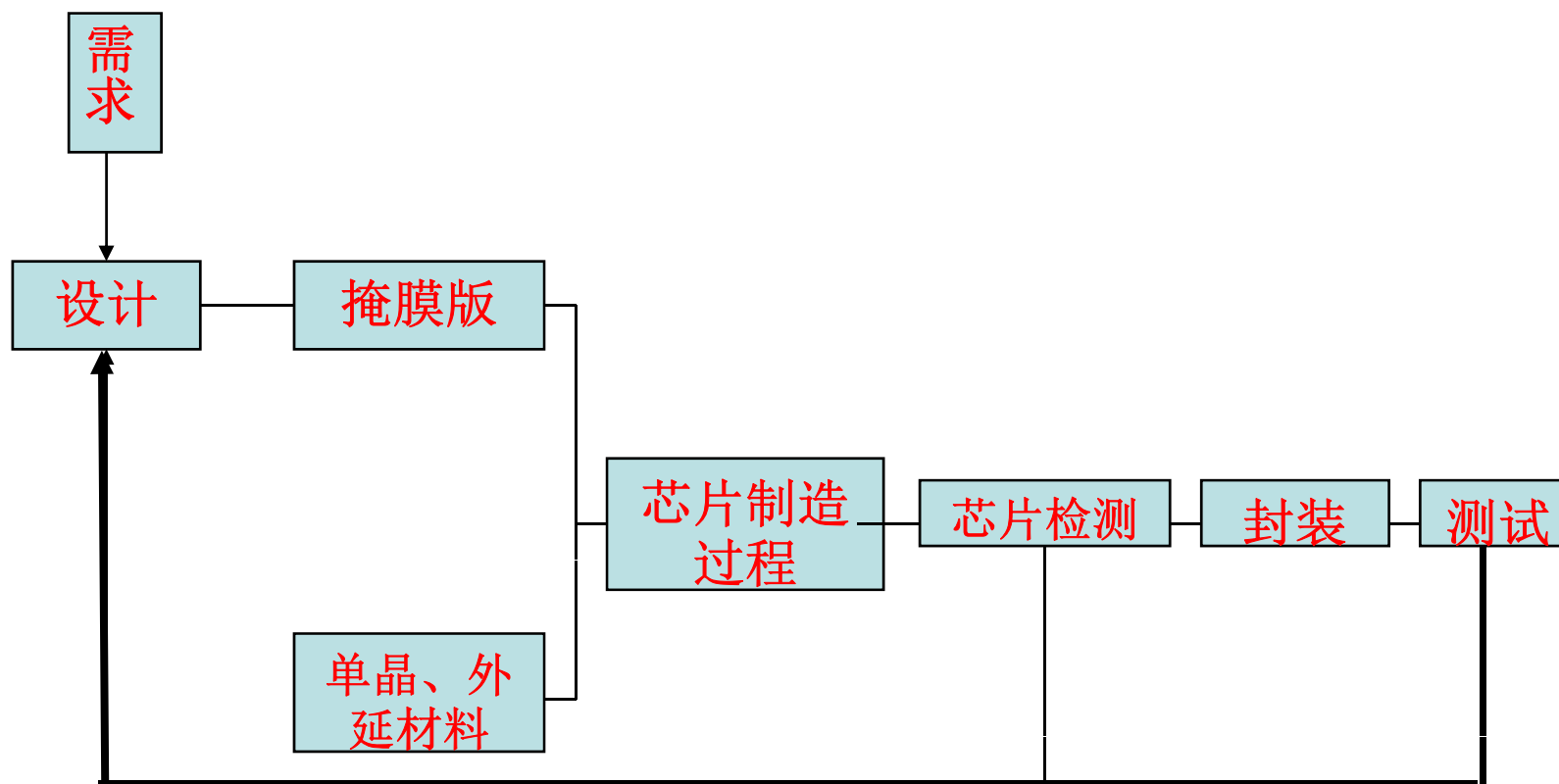
- 以NMOS 和PMOS晶体管为基本元件，互补配对组成CMOS
- 特点：结构简单、集成度高、功率小

## □BiCMOS

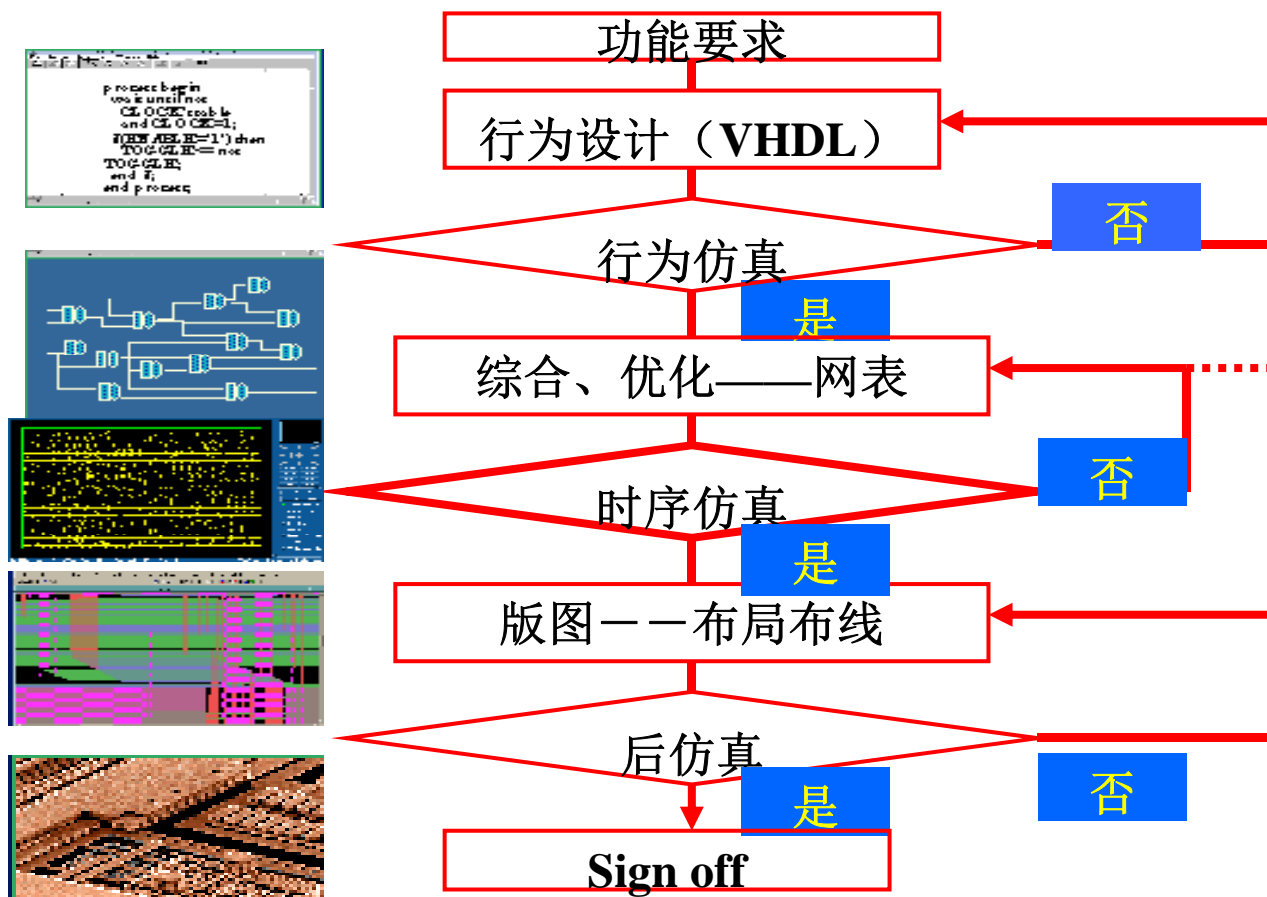
- 结合二者优势

[wxhsnow@163.com](mailto:wxhsnow@163.com)

# 集成电路设计与制造的主要流程框架



# 设计过程

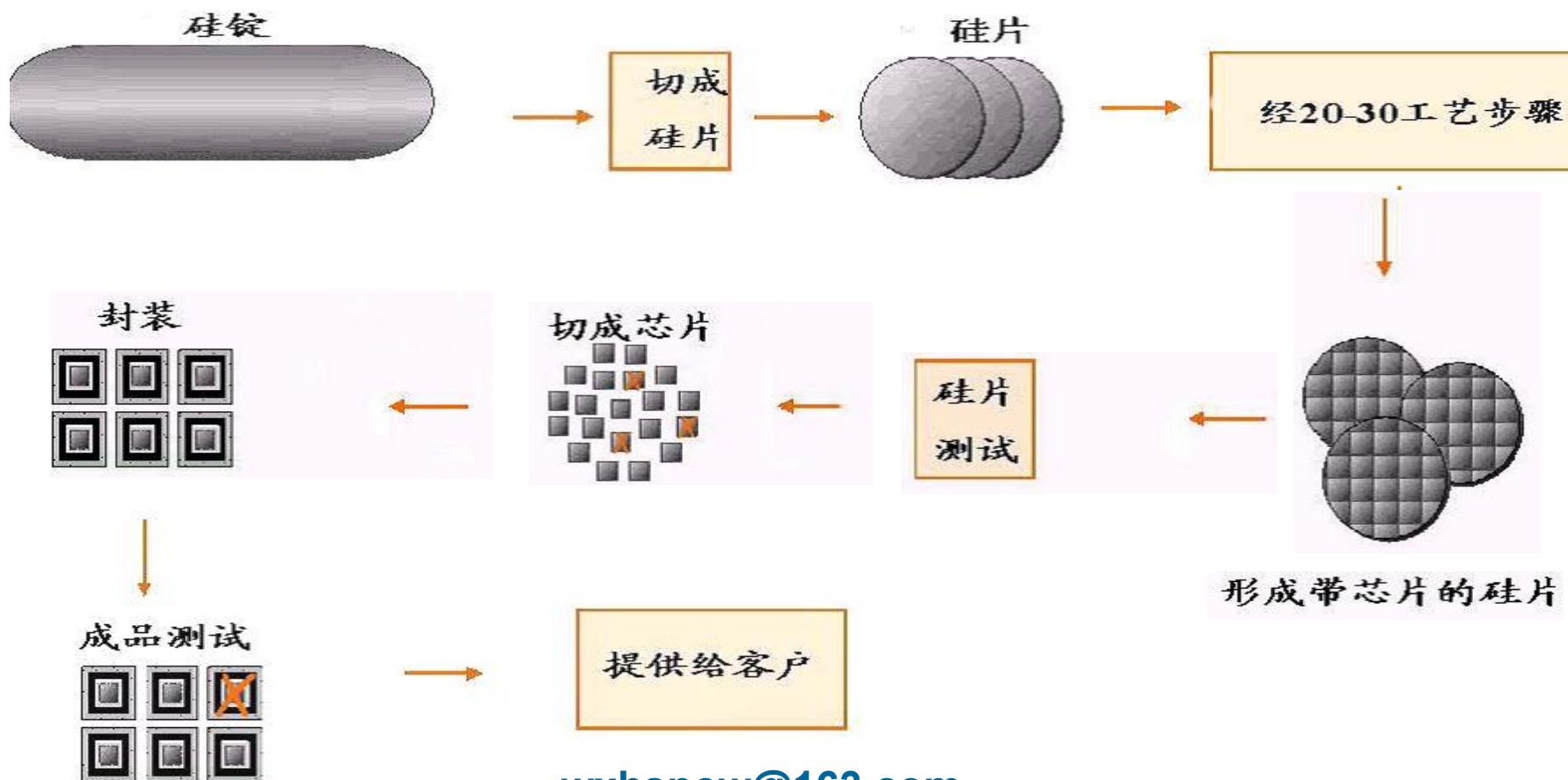




# 掩膜版

- ◆掩模板**masks**: 涂有感光材料的高级玻璃板  
图形的缩小与重复
- ◆目的: 将设计图形转移到硅片上  
此过程类似印刷技术中的套印技术
- ◆集成电路的加工过程的复杂程度和制作周期在很大程度上与掩模板的多少有关

# 芯片制作过程



## Wafer晶圆

- 2'
- 4' (100mm), 90年代初开始
- 6'
- 8' (200mm), 90年代中后期
- 12' (300mm), 90年代末期
- 16'



硅片(晶片): **wafer**  
芯片: **chip**  
**die**

以硅工艺为例，一般把**整片**的硅片叫做**wafer**，通过工艺流程后每一个单元会被划片，封装。在**封装前**的单个单元的**裸片**叫做**die**。**chip**是对芯片的**泛称**，有时特指**封装好的芯片**。

## 1.4 新技术对VLSI的贡献

- ◆ VLSI集成电路或集成系统本身就是高科技，同时需要高技术的支持，涉及应用电子技术，计算机技术，材料技术，光学技术，机械制造技术以及相应的管理技术。  
任何技术的进度都将推动集成技术的进步。
- MOS器件平面结构==> CMOS集成电路发展
- 细微和超细微加工设备和技术==> 尺寸缩小
- 加工设备，材料技术，设计技术==> 大规模、超大规模、特大规模集成

# 各种技术相互促进

- ◆ 摩尔定律： 约每三年集成度翻两番，器件尺寸每三年缩小为原来的0.7倍。（不同版本）

集成电路芯片上所集成的电路的数目，每隔18个月就翻一番。

- ◆ 各种技术相互促进：

- 尺寸缩小使原本忽略不计的物理效应对集成电路产生影响，要求仿真系统更新；
- 尺寸缩小引入新的设计规则，要求单元库系统和版图设计系统更新；
- 器件尺寸缩小对加工设备提出更高要求；
- 考虑一些物理效应的影响，引入新材料和新结构。

## 1.5 设计问题和设计工具

三个阶段:

### ➤ 简单的辅助设计工具：

交互式逻辑图输入与逻辑软件、逻辑模拟软件、电路模拟软件、版图编辑软件、版图验证软件

### ➤ 集成化的设计体系：

各个设计软件被集中到一个统一的设计环境内

### ➤ 具有高级综合能力的设计系统

- 第三阶段 引入硬件描述语言**HDL** (*Hardware Description Language*)，其代表为**VHDL** (**Very High Speed Integrated Circuit HDL**) 和**Verilog HDL**

wxhsnow@163.com

# 设计问题和设计工具

设计问题	设计工具	设计、分析与验证
系统设计 逻辑设计 电路设计	逻辑综合软件 原理图编辑 逻辑模拟器 电路模拟器	逻辑生成 逻辑输入 逻辑仿真 电路仿真
版图设计	版图编辑软件 版图生成软件 版图检查软件	版图输入与编辑 版图自动生成 设计规则检查 ( <b>DRC</b> ) 电学规则检查 ( <b>ERC</b> ) 版图与电路的一致性检查( <b>LvS</b> ) 分布参数提取
可测试性 设计	可测试性分析软件 测试矢量生产软件	可测试性难度分析 测试代码生成

wxhsnow@163.com

返回

## 1.6 一些术语和概念

◆ ASIC

◆ IP

◆ SoC

◆ Foundry

◆ MPW

[wxhsnow@163.com](mailto:wxhsnow@163.com)



# ASIC

## ◆ ASIC: Application Speific Integrated Circuit

- 面向特定应用的集成电路（专用集成电路）
- 标准专业集成电路：某一类特定应用
- 定制专用电路：某一用户的特定应用

## ◆ IP: Intellectual Property

IP

➤ 具有自主知识产权的集成电路设计 “IP核” 或模块

### ◆ IP核的三种形态:

- 软核: 用硬件描述语言编写的原代码;
- 硬核: 以完全的布局布线的网表形式提供的电路实现
- 固核: 介于软核和硬核之间的折中方案, 是一种可综合的、带时序信息及布局不限规划的设计

### ◆ IP核交易的三种方式:

- 按次使用方式、永久使用方式、收取版费方式

### ■ ARM公司: ARM核

[wxhsnow@163.com](mailto:wxhsnow@163.com)

# SoC Foundry MPW

## ◆ SoC: System on Chip

- 片上系统 或 系统芯片

## ◆ Foundry: 标准流水线（代工厂）

- 工艺与设计分离
- Foundry投入巨大

## ◆ MPW : Multi Project Wafer 多项目芯片

- 多个设计共用一套掩模，不同区域安放不同图形
- 多个设计分摊掩模和试制成本

**Thank you**

[wxhsnow@163.com](mailto:wxhsnow@163.com)