

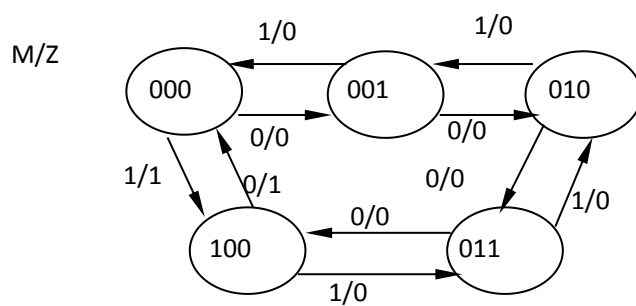
第六章习题

1、试用 JK 触发器设计五进制同步加法计数器。写出设计过程和激励方程,可以不画逻辑图。

2、试用 JK/D 触发器和少量门设计一个五进制递减同步计数器(100 到 000)。写出设计过程并画出逻辑图。

3、试用 JK/D 触发器和少量门设计一个时序电路。该电路能顺次产生 000→001→011→111→110→100→000 状态循环。

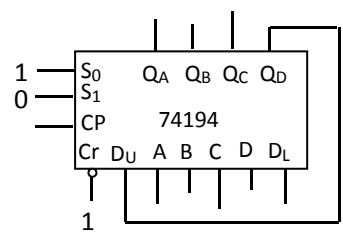
4、试用 JK/D 触发器设计一个可控型计数器,其状态转换图如图所示,并检验电路能否自启动。



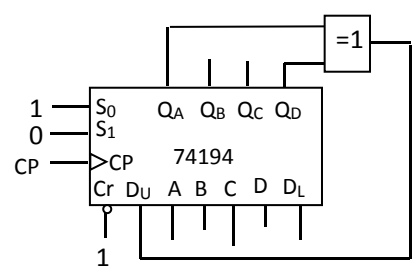
5、4 位双向移位寄存器 74194 功能表如下表所示。设初始状态为 0011，分析电路，写出状态转换表并画各 Q 端波形。

(双向移位寄存器) CT74LS194 功能表

CP	R _D	S ₁	S ₀	S _R	S _L	Q ₀	Q ₁	Q ₂	Q ₃
ϕ	0	ϕ	ϕ	ϕ	ϕ	0	0	0	0
ϕ	1	0	0	ϕ	ϕ	保持			
\uparrow	1	0	1	\times	ϕ	\times	Q ₁	Q ₂	Q ₃
\uparrow	1	1	0	ϕ	\times	Q ₁	Q ₂	Q ₃	\times
\uparrow	1	1	1	ϕ	ϕ	D ₀	D ₁	D ₂	D ₃



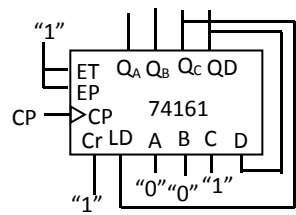
6、4 位双向移位寄存器 74194 功能表如下表所示。设初始状态为 1001，分析电路，写出状态转换表并画各 Q 端波形。



7、下图所示为同步可预置 4 位二进制计数器 74LS161 的应用电路，附表是 74LS161 的功能真值表。请列出图示电路的状态转换真值表，并说明其逻辑功能(Q_D 是 MSB)。

74LS161 功能真值表

输 入										输 出			
CP	Cr	LD	EP	ET	A	B	C	D		Q _A	Q _B	Q _C	Q _D
\times	0	\times	\times	\times	\times	\times	\times	\times		0	0	0	0
\uparrow	1	0	\times	\times	A	B	C	D		A	B	C	D
\times	1	1	0	\times	\times	\times	\times	\times		保持			
\times	1	1	\times	0	\times	\times	\times	\times		保持			
\uparrow	1	1	1	1	\times	\times	\times	\times		计数			



8、由 1 片 74HC161 组成的计数器如图所示，分析计数器的模值、计数器的状态转移图、画出 clk 与 Y 的输出波形, Y 的分频比是多少？

