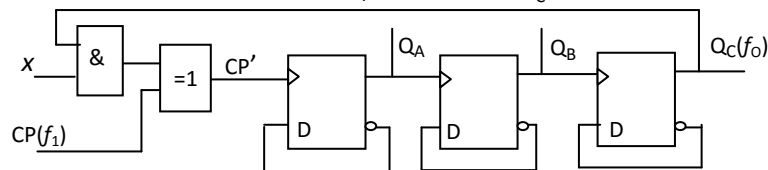


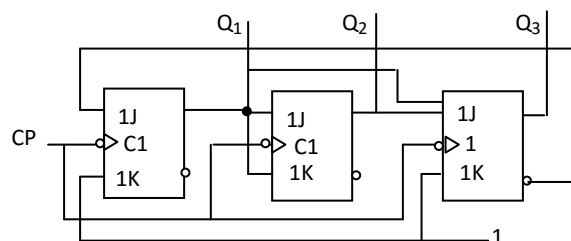
1、D 触发器组成的可控分频电路如附图所示，门电路传输延迟时间忽略不计。

1) 当  $x=1$  时，画出  $CP'$ ， $Q_A$ ， $Q_B$  及  $Q_C$  的波形图。

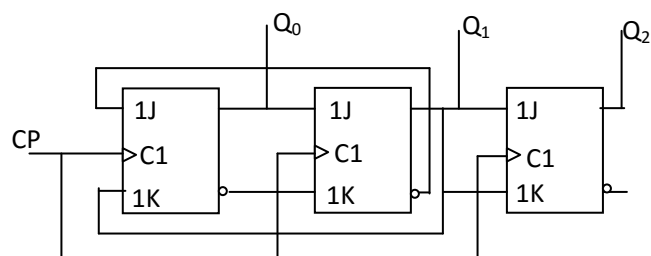
2) 当控制信号  $x$  为 0 或 1 时，说明输出端  $Q_C$  可分别获得对  $CP$  多少分频的信号。



2、JK 触发器组成图示计数电路，分析该电路为几进制计数器？画出电路的状态转换图。



3、试分析电路，列出状态转换表并画出各  $Q$  端的时序波形，说明该计数器为几进制计数器。



4、D 触发器组成的电路及输入波形如图所示。设触发器的初始状态  $Q_2Q_1=00$ ，试画出  $Q_1$ 、 $Q_2$  端的波形。

