# 3 逻辑门电路

- 3.1 MOS逻辑门电路
- \*3.2 TTL逻辑门电路(自学)
- \*3.3 射极耦合逻辑门电路
- \*3.4 砷化镓逻辑门电路
- 3.5 逻辑描述中的几个问题
- 3.6 逻辑门电路使用中的几个实际问题
- \*3.7 用VerilogHDL描述逻辑门电路

# 3. 逻辑门电路

### 教学基本要求:

- 1、了解半导体器件的开关特性。
- 2、熟练掌握基本逻辑门(与、或、与非、或非、异或门)、三态门、OD门(OC门)和传输门的逻辑功能。
- 3、学会门电路逻辑功能分析方法。
- 4、掌握逻辑门的主要参数及在应用中的接口问题。

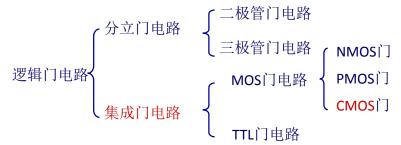
-

### 3.1 MOS逻辑门

- 3.1.1 数字集成电路简介
- 3.1.2 逻辑门的一般特性
- 3.1.3 MOS开关及其等效电路
- 3.1.4 CMOS反相器
- 3.1.5 CMOS逻辑门电路
- 3.1.6 CMOS漏极开路门和三态输出门电路
- 3.1.7 CMOS传输门
- 3.1.8 CMOS逻辑门电路的技术参数

3.1.1 数字集成电路简介

- 1、逻辑门:实现基本逻辑运算和复合逻辑运算的单元电路。
- 2、 逻辑门电路的分类



### 3.1.1 数字集成电路简介

#### 1.CMOS集成电路:

广泛应用于超大规模、甚大规模集成电路

VDD=2.5V 低(超低)电压 速度两倍于LVC 负载能力强 抗干扰功耗低



### 2.TTL 集成电路:

广泛应用于中大规模集成电路

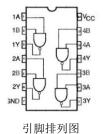


# 54/74HC\*\*\*

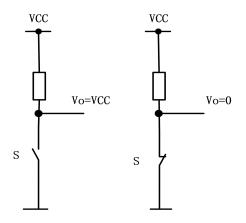
- 1、54/74 中小规模集成电路芯片
- 2、HC/AHC...表示系列
- **3**、最后的数字(**74HC00**)表示不同的逻辑 功能



双列直插封装



### 3.1.2 开关电路

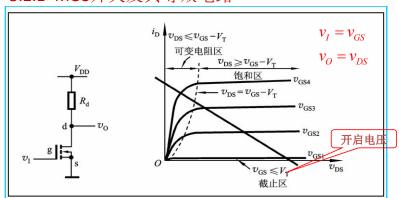


开关电路示意图

(a) 输出逻辑1 (b) 输出逻辑0

## 3.2 基本CMOS逻辑门电路

### 3.2.1 MOS开关及其等效电路



 ${\it int} {\it int} {\it$ 

 $当\upsilon_{I} > V_{T}$  : MOS管工作在可变电阻区,输出低电平

### 当输入为低电平时:

MOS管截止,

相当于开关"断开"

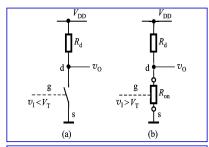
输出为高电平。

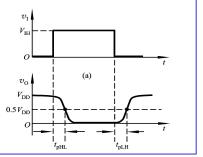
### 当输入为高电平时:

MOS管工作在可变电阻区, 相当于开关"闭合",

输出为低电平。

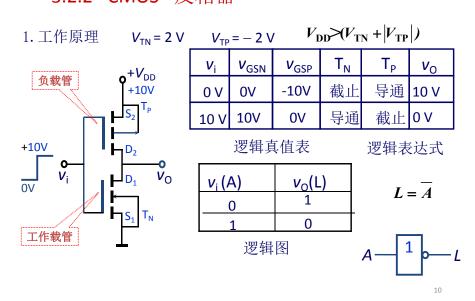
MOS管相当于一个由**V**<sub>GS</sub>控制的 无触点开关。





9

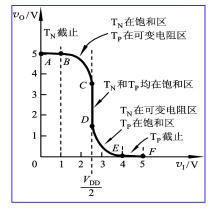
## 3.2.2 CMOS 反相器

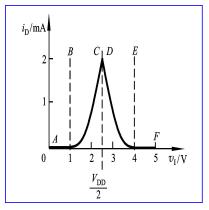


### 2. 电压传输特性和电流传输特性

### 电压传输特性

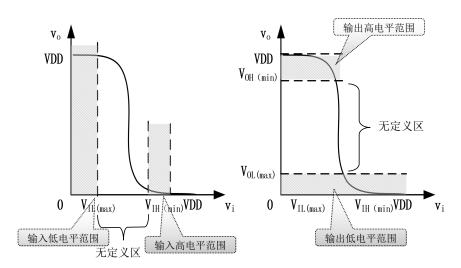






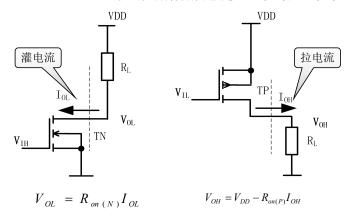
B-C-D-E段, $T_N$   $T_P$  状态变化如图; 如果 $T_N$   $T_P$  参数完全对称,CD段 $v_i$ =1/2 $V_{DD}$ 时,vo=1/2 $V_{DD}$  CMOS反相器的阈值电压: $V_{TH}$ =1/2 $V_{DD}$ 

### 3.输入/输出逻辑电平



### 3.输入/输出逻辑电平

集成电路手册会给出不同IoL和IoH下VoL和VoH值 但是他们都分别不能超过VoL(MAX)和VoH(MIN)



CMOS反相器的输出特性

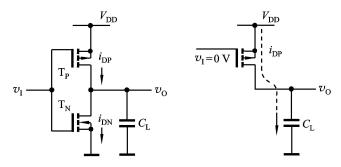
(a) 输出低电平等效电路

(b) 输出高电平等效电路

13

### 4.CMOS反相器的工作速度

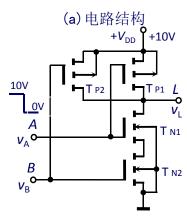
带电容负载



由于电路具有互补对称的性质,它的开通时间与关闭时间是相等的。平均延迟时间: tplH=tpHL=10 ns。

### 3.2.3 其它CMOS 逻辑门





N输入的与非门的电路? 输入端增加有什么问题?

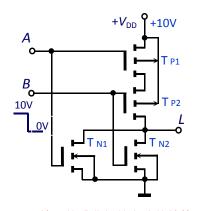
$$V_{TN} = 2 \text{ V}$$
  $V_{TP} = -2 \text{ V}$ 

### (b)工作原理

Α	В	T <sub>N1</sub>	$T_{N2}$	$T_{P1}$	T <sub>P2</sub>	L
0	0	×	×	$\checkmark$	<b>√</b>	1
0	1	X	$\checkmark$	$\sqrt{}$	×	1
1	0	<b>√</b>	×	×	$\checkmark$	1
1	1	<b>V</b>	√	×	×	0

15

### 2. CMOS 或非门



N输入的或非门的电路的结构? 输入端增加有什么问题?

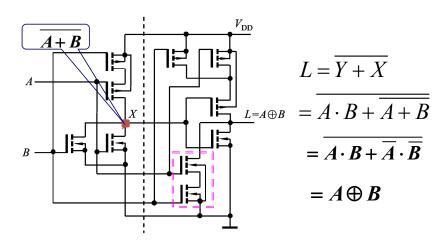
$$V_{TN} = 2 \text{ V}$$
  $V_{TP} = -2 \text{ V}$ 

$ \begin{array}{c ccccccccccccccccccccccccccccccccccc$	Α	В	T <sub>N1</sub>	T <sub>N2</sub>	$T_{P1}$	T <sub>P2</sub>	L
1 0 \(  \times \times \times \times \qqrt	0	0	×	×	<b>√</b>	<b>V</b>	1
	0	1	×	$\sqrt{}$	$\sqrt{}$	×	0
1 1 \(  \qua	1	0	<b>√</b>	×	×	$\checkmark$	0
	1	1	<b>√</b>	$\checkmark$	×	×	0

或非门  $L = \overline{A + B}$ 



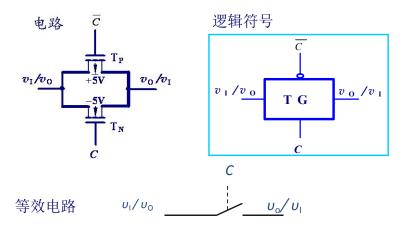
### 3. 异或门电路



17

### 3.2.4 CMOS传输门(TG)(双向模拟开关)

### 1. CMOS传输门电路



### 2、传输门的应用

传输门组成的数据选择器

C=0

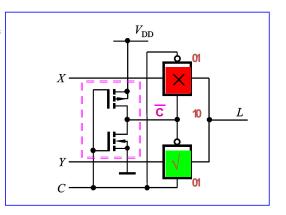
TG1导通, TG2断开

L=X

C=1

TG2导通, TG1断开

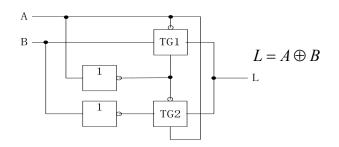
L=Y



功能表				
L				
X Y				

19

### 传输门组成的异或门



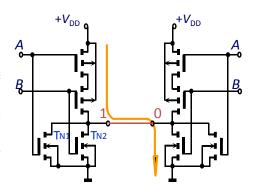
A	В	TG1	TG2	L
0	0	$\checkmark$	×	0
0	1	<b>V</b>	×	1
1	0	×	$\checkmark$	1
1	1	×	$\checkmark$	0

### 3.3.2 CMOS漏极开路(OD)门和三态输出门电路

#### 1.CMOS漏极开路门

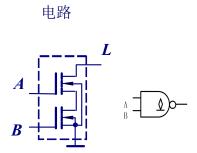
1.) CMOS漏极开路门的提出

输出短接,在一定情况下会产 生低阻通路,大电流有可能导 致器件的损毁,并且无法确定 输出是高电平还是低电平。

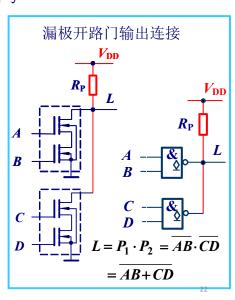


21

### (2)漏极开路门的结构与逻辑符号



- (a)工作时必须外接电源和电阻;
- (b)与非逻辑不变
- (c) 可以实现线与功能;



## OD门其他作用 (p101)

- 驱动发光二极管
- 实现逻辑电平变换

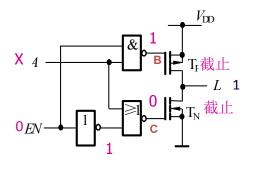
23

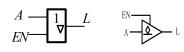
P141-3.3.5

$$L = \overline{\overline{AB} \cdot \overline{BC} \cdot \overline{D} \cdot E}$$

#### 主要应用: 总线传输

### 2.三态(TSL)输出门电路(也可以做线与连接)





逻辑功能:

高电平有效的同相逻辑门





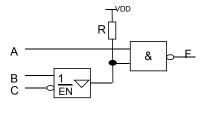
使能 <b>EN</b>	输入A	输出L
1	0	0
1	1	1
0	X	高阻

逻辑功能:

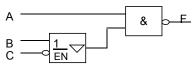
高电平有效的反向逻辑门

25

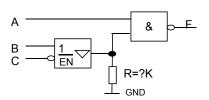
### 三态门接TTL门电路、 CMOS门电路







三态门输出	CMOS	TTL
高阻	无此接法	Н



三态门输出	CMOS	TTL
高阻	L	H(R>RON) L(R< ROFF)

# 第三章作业

- 课后参考题
- 3.2 (2, 4, 5, 10))
- 3.3 (4、7、9) 作业:
- 第三章习题集

- 作业:
- 第三章习题集内容