- 6. 时序逻辑电路的分析与设计
- 6.1 时序逻辑电路的基本概念
- 6.2 同步 时序逻辑电路的分析
- 6.3 同步 时序逻辑电路的设计
- \*6.4 异步 时序逻辑电路的分析
- 6.5 若干典型的时序逻辑集成电路

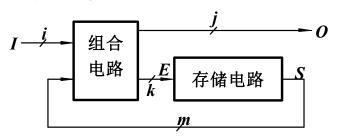
## 教学基本要求

- 1、熟练掌握时序逻辑电路的描述方式及其相互转换。
- 2、熟练掌握时序逻辑电路的分析方法
- 3、熟练掌握时序逻辑电路的设计方法
- 4、熟练掌握典型时序逻辑电路<mark>计数器、寄存器、移位</mark> 寄存器的逻辑功能及其应用。

## 6.1 时序逻辑电路的基本概念

## 6.1.1 时序逻辑电路的模型与分类

1. 时序电路的一般化模型



结构特征: \*电路由组合电路和存储电路组成。

\*电路存在反馈。

输出方程:  $O = f_I(I, S)$ 

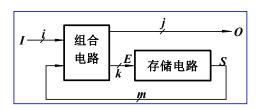
表达输出信号与输入信号、状态变量的关系式

激励方程:  $E = f_2(I, S)$ 

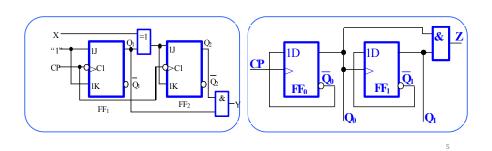
表达了激励信号与输入信号、状态变量的关系式

状态方程(转换方程):  $S^{n+1} = f_3(E, S^n)$ 

表达存储电路从现态到次态的转换关系式



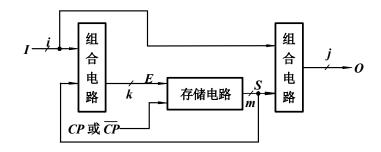
#### 2、异步时序电路与同步时序电路



## 时序逻辑电路分类: 米里型和穆尔型时序电路

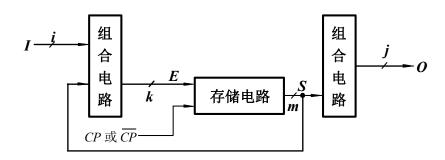
#### 米利型电路

电路的输出是输入变量 I 及触发器输出 $Q_1$ 、 $Q_0$  等的函数,这类时序电路亦称为米利型电路



#### 穆尔型电路

电路输出仅仅取决于各触发器的状态,而不受电路当时的输入 信号影响或没有输入变量,这类电路称为穆尔型电路



## 6.2 时序逻辑电路的分析

- 1、 分析同步时序逻辑电路的一般步骤
- 2、 同步时序逻辑电路分析举例

## 时序逻辑电路的分析

时序逻辑电路分析的任务:

分析时序逻辑电路在输入信号的作用下,其状态和输出信 号变化的规律,进而确定电路的逻辑功能。

## 分析同步时序逻辑电路的一般步骤:

- 1.了解电路的组成:
- 电路的输入、输出信号、触发器的类型等
- 2. 根据给定的时序电路图,写出下列各逻辑方程式:
  - (1) 输出方程;
  - (2) 各触发器的驱动方程(激励方程);
  - (3) 状态方程: 将每个触发器的驱动方程代入其特性方程得状态方程.
- 3. 列出状态转换表或画出状态图和波形图;
- 4. 确定电路的逻辑功能.

## 6.2.2 同步时序逻辑电路分析举例

例1 试分析如图所示时序电路的逻辑功能。

#### 解: 1. 了解电路组成。

电路是由两个JK触发器组成的同步时序电路。

#### 2. 写出下列各逻辑方程式:

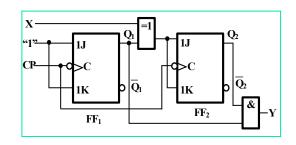
①驱动方程组

 $J_1=K_1=I$ 

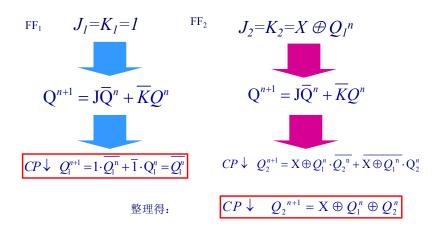
 $J_2=K_2=X \oplus Q_1^n$ 

②输出方程

 $Y = Q_2^n Q_1^n$ 



#### ③将激励方程代入JK触发器的特性方程得状态方程组

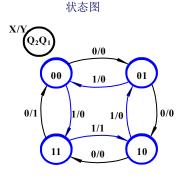


#### 3.列出其状态转换表, 画出状态转换图和波形图

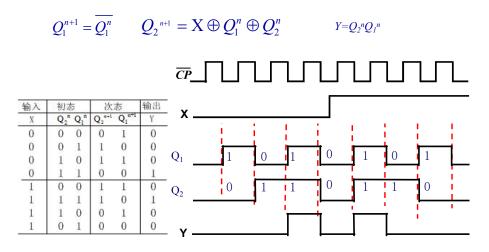
$$Q_1^{n+1} = \overline{Q_1^n} \qquad Q_2^{n+1} = X \oplus Q_1^n \oplus Q_2^n \qquad \qquad \textit{Y=Q2^nQ1^n}$$
 状态转换表

输入	初态		次	输出	
Х	Q <sub>2</sub> °	Q,a	Q2 =+1	Q <sub>1</sub> <sup>n+1</sup>	Y
0	0	0	0	1	0
0	0	1	1	0	0
0	1	0	1	1	0
0	1	1	0	0	1
-	- 0	Δ		-,	0

0	0	0	0	1	0
0	0	1	1	0	0
0	1	0	1	1	0
0	1	1	0	0	1
1	0	0	1	1	0
1	1	1	1	0	1
1	1	0	0	1	0
1	0	1	0	0	0



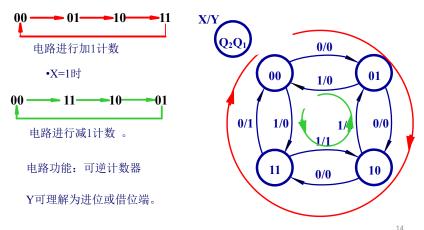
根据状态转换表, 画出波形图。



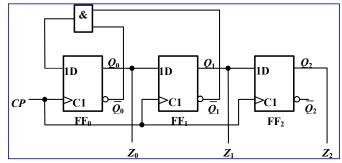
13

#### 4. 确定电路的逻辑功能.

#### •X=0时



#### 例2 分析下图所示的同步时序电路。



## 1.根据电路列出逻辑方程组:

输出方程组

$$Z_0 = Q_0$$
  $Z_1 = Q_1$   $Z_2 = Q_2$ 

驱动方程组

$$D_0 = \overline{Q}_1^n \overline{Q}_0^n$$

$$D_1 = Q_0^n$$

$$D_2 = Q_1^n$$

15

#### 将激励方程代入D触发器的特性方程得状态方程

$$Q^{n+1} = D$$

#### 状态表

#### 得状态方程: CP↑

$$Q_0^{n+1} = D_0 = \overline{Q}_1^n \overline{Q}_0^n$$

$$Q_1^{n+1} = D_1 = Q_0^n$$

$$Q_2^{n+1} = D_2 = Q_1^n$$

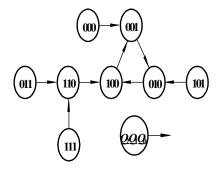
#### 2.列出其状态表

$Q_2^n Q$	$Q_2^n Q_1^n Q_0^n$			$Q_2^{n+1}Q_1^{n+1}Q_0^{n+1}$			
0 0	0		0	0	1		
0 0	1		0	1	0		
0 1	0		1	0	0		
1 0	0		0	0	1		
0	1	1	1		1	0	
1	1	0	1		0	0	
1	0	1	0		1	0	
1	1	1	1		1	0	

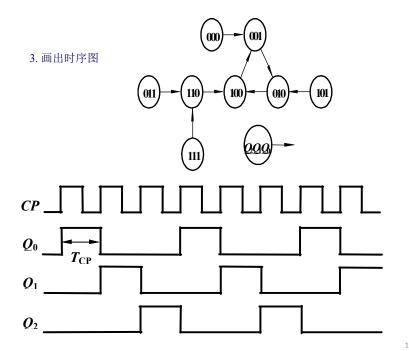
### 3. 画出状态图

状态表

$Q_2^n$	$Q_1^n Q$	$Q_0^n$	$Q_2^{n+1}Q_1^{n+1}Q_0^{n+1}$			
0 0	0		0	0 1		
0 0	1		0	1 0		
0 1	0		_1	0 0		
1 0	0		0	0 1		
0	1	1	1	1	0	
1	1	0	1	0	0	
1	0	1	0	1	0	
1	1	1	1	1	0	

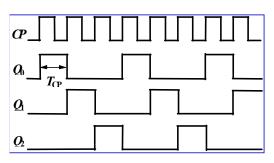


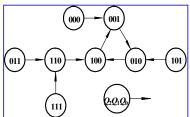
17



#### 4、逻辑功能分析

由状态图可见,电路的有效状态是三位循环码。 从时序图可看出,电路正常工作时,各触发器的Q端轮流出现 一个宽度为一个CP周期脉冲信号,循环周期为3 $T_{CP}$ 。电路的功能为脉冲分配器或节拍脉冲产生器。



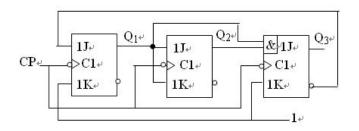


19

# 作业(0)

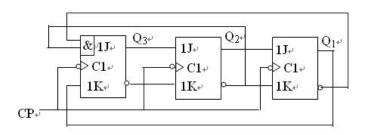
- 课后参考习题:
- 时序逻辑电路分析:
- 6.2 (2、3、6) (6.4.2选做)

练习2: JK-FF组成题图所示的电路。分析该电路为几进制计数器? 画出电路的状态转换图。

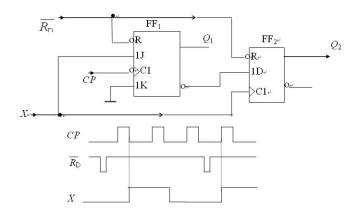


21

练习4:分析题图所示同步计数电路为几进制计数器,画出 电路的状态转换图。



练习1 试画出图示电路在输入波形CP、及X作用下的输出 波形Q1及Q2. 设电路初态Q1Q2=00,且不计传输时延.



23

练习3: JK-FF组成题图所示的电路。

分析该电路为几进制计数器, 画出状态转换图。

若令K3=1, 电路为几进制计数器? 画出其状态转换图。

