# 上海电力大学试卷

学年学期	<u>2021-2022</u> 学年第_二_学期					考核方式 开着		F卷笔试		
						(非现场考试)		式)		
						开卷物品		计算器		
课程名称	CMOS 集成电路原理与设计					任务类型		正考		
课程号	2614084.01			学分	3	A/B 卷		A		
题号	 11	111	四	五	六	七	八	九	十	总分
分数										
阅卷人										

## 考前阅读注意事项:

- 1. 本试卷满分为 100 分。
- 2. 试题无需在答题纸上抄写,注明每道小题的题号,直接将解答写在答题纸上。
- 3. 考试截止时间之前,将答题纸拍照上传课程考试平台,过期因系统关闭无法上传的话后果自负。拍照注意清晰可辨,否则会影响评阅。
- 4. 原则上应在提前打印好的答题纸上填写相关信息,并在诚信考试承诺处签名;

如确有困难无法提前打印,可采用 A4 白纸按照答题纸规范手动抄写模板。如果答题纸一页不够写,需在页脚标明页码(写清楚共几页,第几页),并确保每一页均注明本人姓名学号。

### 以下为试题区。

<b>—</b> 、	填空题	(每空1分	. 共20分)

1,	施加在接近最小沟道长度的MOS管源漏之间的最大电压定义为。
2,	现代许多Foundry 厂提出的要求一般都是只针对金属面积。
3,	DRC、ERC和LVS分别表示版图验证中的、、、。
4,	GDS II 文件由、、三部分融合而成。
5,	位置定义了在绝缘体开口处制作一个如钨的"接插点"。
6,	工作在饱和区的MOS管的耗尽层宽度随着Vis的增大而增大,漏电流也随之增大,此效应被称为
	0
7、	集成电路的发展经历了、小规模集成电路、、大规模集成电路、
甚	大规模集成电路、几个阶段
8,	N阱的最小尺寸一般是由来决定的,而间距尺寸由来决定。
9,	CMOS工艺技术一般可分为三类,即、和。
10	、有源层 (active) 定义的是

### 二、判断题(每小题2分,共20分)

- 1、 在饱和区,MOS管等效于一个与电阻并联的电流源。( )
- 2、 LDD注入是为了防止紧挨着源、漏区域的电场变得太高。 ( )
- 3、 对于相同的工艺,同一材料的所有正方形的电阻的阻值都相同。( )
- 4、 顶层金属(如5层金属工艺中的第5层,即metal5)就是焊线要连接的层。( )
- 5、 金属线和相应接触孔/通孔的制备被称为前道工序。( )
- 6、 多晶硅不能用于制作集成电路中的电容。( )
- 7、 在集成电路版图中, select层大于active层。( )
- 8、 一般来说, 共质心版图的电阻的精确度比叉指版图的电阻的精确度高。( )
- 9、 在集成电路设计中需要一个MOS管的栅电容时,通常让工作在强反型区。( )
- 10、为了减少热载流子效应,MOS管常常采用低掺杂漏。()

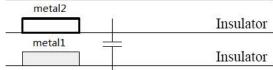
### 三、综合题(计7题,共60分)

- 1、 定性地讨论NMOS电容并画出栅电容随直流栅源电压的变化曲线。(5分)
- 2、 假设某种材料的方块电阻为80欧姆/方块,拐角电阻接方块电阻阻值的一半计算,试估算下面电阻阻值。(5分)



3、 试估算一个 10×10 方块的 metal1 和同样大小的 metal2 之间的电容, 其中 metal2 恰好放置 在 metal1 的正上方, 比例因子为 100nm。当 metal2 的电位从 0 变化到 2V, 计算 metal1 上 的电压变化。(metal1 和 metal2 之间的平板电容的典型值为 35aF/um², 边缘电容的典型值为 100aF/um²) (10 分)





- 4、 试写出设计高精度电阻的几种方法。并简单阐述之。(10分)
- 5、 试写出总电阻方程,并说明其中参数的含义。(10分)
- 6、 什么叫金属电迁移? 怎样防止金属电迁移失效? (10分)
- 7、 试用缓变沟道近似法,推导 MOS 在饱和区的电流-电压方程。(10分)