

上海电力大学

课程设计报告



任务一: Creating an Thin Film Resistor

1、内容与要求

使用 ATHENA 模拟并创建一个薄膜电阻器，通过过程步骤了解其制造过程和主要参数设置

2、实验步骤

1. 定义网格

Non-uniform Grid (0.6um×0.8um)

line x loc=0.00 spac=0.10

line x loc=0.20 spac=0.01

line x loc=0.6 spac=0.01

Non-uniform Grid (0.6um×0.8um)

line y loc=0.00 spac=0.008

line y loc=0.2 spac=0.01

line y loc=0.5 spac=0.05

line y loc=0.8 spac=0.15

2. 定义衬底

基底材料是硅，晶格方向为 100 面，掺杂的杂质原子为 B，掺杂浓度数值 1.0e14，假设器件在一个平面内进行制造和分析，网格缩放因子使用默认的网络密度 1.0

3. 生成氧化层

要在硅表面上在 1000°C、3%HCL、1 个大气压条件下采用干氧法持续 30 分钟 成长一层氧化层，

Gate Oxidation

diffus time=30 minutes temp=1000 dryo2 press=1 hcl.pc=3

4. 提取氧化层厚度



5. 沉积多晶硅层

deposit polysilicon thick=0.2 divisions=10

6. 离子注入

implant arsenic dose=1.0e15 energy=40 tilt=7 rotation=30 crystal

含义: `Impurity` 杂质的种类。Arsenic (砷) `Dose` 注入器件的剂量, Energy` 注入离子

的能量为 40KeV, `Model` 选择了 Dual Pearson 模型, `Tilt` 表示离子注入装置相对于样品表面的倾角, 这里设置为 7 度, `Rotation` 示样品在注入过程中的旋转角度。这里设置为 30 度, `Material type` 参数指定了处理的材料类型。选定的材料类型为结晶 (Crystalline)

7. 退火处理

```
diffus time=2 minutes temp=1000 nitro press=1
```

8. 提取方块电阻阻值

```
extract name="sr" sheet.res material="Polysilicon" mat.occno=1 x.val=0.3 region.occno=1  
semi.poly
```

9. 刻蚀多晶形状

```
# Polysilicon Definition  
etch polysilicon left p1.x=0.15  
etch polysilicon right p1.x=0.45
```

10. 氧化多晶硅

```
# Polysilicon Oxidation  
method fermi compress  
diffus time=3 minutes temp=900 weto2 press=1
```

11. 刻蚀出电极接触孔

```
# Polysilicon Definition  
etch oxide start x=0.25 y=-0.25  
etch cont x=0.35 y=-0.25  
etch cont x=0.35 y=-0.20  
etch done x=0.25 y=-0.20
```

解释 `Etch Method` 指定了所使用的刻蚀方法。选择了几何刻蚀 (Geometrical), 这意味着刻蚀过程将根据几何形状进行定义和控制。`Geometrical type` 参数指定了几何刻蚀的类型。选择任意形状 (Any shape), 表示可以根据任意指定的点形成刻蚀形状。`Material` 参数指定了进行刻蚀的材料类型。刻蚀的材料是氧化物 (Oxide), 这表明刻蚀过程针对氧化物材料进行。

Arbitrary points:

- x=0.25 y=-0.25
- x=0.35 y=-0.25
- x=0.35 y=-0.2
- x=0.25 y=-0.2

这些是指定的任意点位置, 用于定义刻蚀形状的边界。通过这些点的坐标可以创建所需的刻蚀形状。`Comment` 参数用于添加注释或描述刻蚀的特定细节或目的。在这里的注释指出了多晶硅 (Polysilicon) 定义, 有助于识别需要在氧化物材料上实现的特定图案或结构。

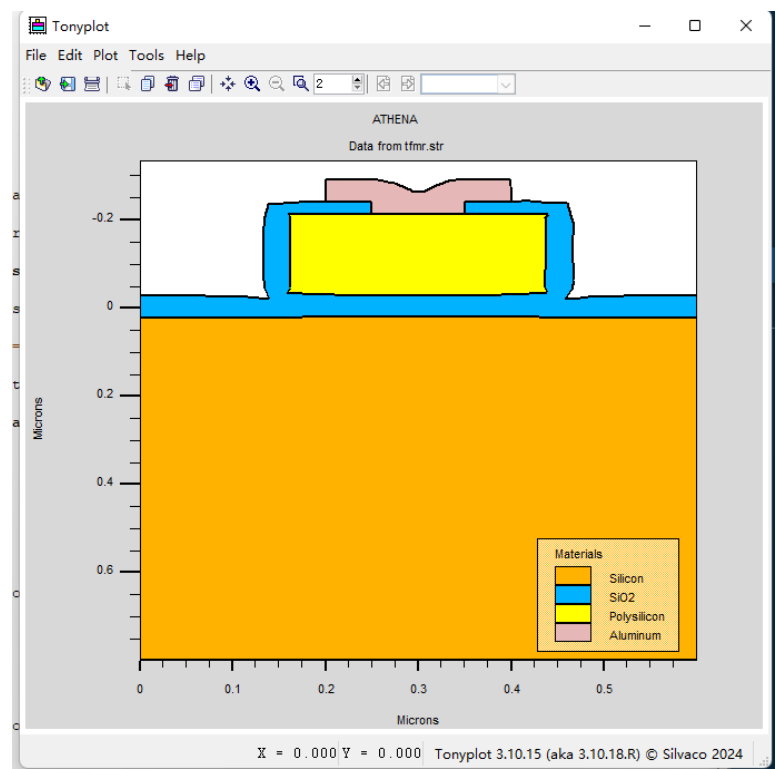
12. 沉积金属电极

```
#沉积金属电极  
deposit aluminum thick=0.05 divisions=10
```

13. 刻蚀出电极形状

```
# Polysilicon Definition  
etch aluminum left p1.x=0.2  
#  
etch aluminum right p1.x=0.4
```

3 实验结果



4.实验总结

在实验中，我们使用了 Silvaco TCAD 工具中的 ATHENA 模块，创建了一个薄膜电阻器（Thin Film Resistor）了解了薄膜电阻器的制造流程。从初始的材料准备、光刻、刻蚀、沉积到最终器件形成的整个流程，让我对半导体器件的制造过程有了更深入的理解。在创建薄膜电阻器的过程中，我学会了如何设置材料参数、几何参数和刻蚀参数，以及如何定义器件的几何结构和特性。与此同时探讨了如何优化薄膜电阻器的性能和特性。这让我意识到在器件设计和制造中的关键参数选择和影响。总的来说，这个实验让我在理论知识和实际操作中得到了锻炼和提升，对半导体器件制造过程有了更深入的认识。

任务二 Zener Diode

1. 实验目的

本实验旨在通过使用 Silvaco TCAD 工具中的 ATHENA 模块对 Zener 二极管进行建模仿真，并进行参数提取。通过该实验，学生可以深入了解 Zener 二极管的原理、工作特性和制造过程，同时学习用 TCAD 工具对器件进行仿真和参数提取的方法。

2. 实验步骤（步骤中有关键的截图）

1. 网格定义

```
line x loc=0.00 spac=0.2  
line x loc=1 spac=0.1  
line x loc=1.1 spac=0.02  
line x loc=2 spac=0.25  
line y loc=0.00 spac=0.02  
line y loc=0.2 spac=0.1  
line y loc=0.4 spac=0.02  
line y loc=2 spac=0.5
```

2. 衬底定义

```
init silicon c.phos=5.0e18 orientation=100
```

3. 形成氧化层

```
deposit oxide thick=0.50 divisions=5  
etch oxide left p1.x=1
```

4. 离子注入与退火

```
implant boron dose=1.0e15 energy=50 pearson tilt=7 rotation=0 amorph  
method fermi compress  
diffus time=30 temp=1000 nitro press=1.00
```

5. 提取结深和方块电阻

```
extract name="xj" xj material="Silicon" mat.occno=1 x.val=0 junc.occno=1  
extract name="rho" sheet.res material="Silicon" mat.occno=1 x.val=0 region.occno=1
```

6. 氧化层刻蚀

```
etch oxide all
```

7. 形成 Al 接触

```
deposit alum thickness=0.2 div=3  
etch alum right p1.x=1.0
```

8. 电极定义

```
electrode name=anode x=0.0  
electrode name=cathode backside
```

9.结构保存&绘画

```
structure outf=diodeex05_0.str
tonyplot diodeex05_0.str -set diodeex05_0.set
go atlas
```

10.模型定义

```
# print 是指将模型参数打印出来
models bipolar bbt.std print
# 用于击穿分析的 Selberherr 碰撞电离模型.
impact selb
# 数值方法定义
method newton trap maxtrap=10 climit=1e-4
# 初值
solve init
```

11.保存&绘画 IV 图

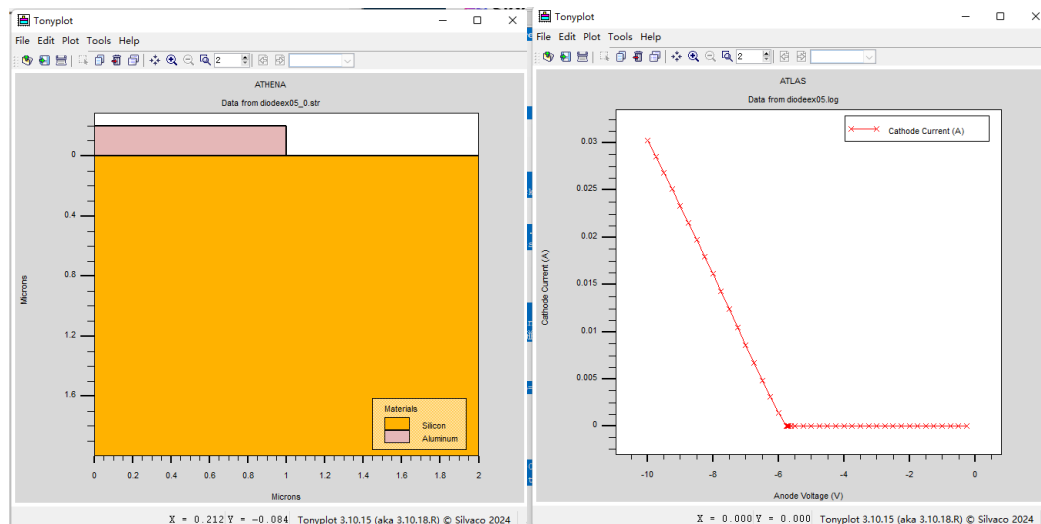
```
log outf=diodeex05.log
solve vanode=-0.25 vstep=-0.25 vfinal=-10 name=anode
tonyplot diodeex05.log -set diodeex05_log.set
```

12. 从 IV 图中提取器件参数

```
extract init infile="diodeex05.log"
extract name="bv" min(v."anode")
extract name="leakage" x.val from curve(v."anode",abs(i."anode")) where y.val=1e-10
```

quit

实验结果：



3. 心得体会

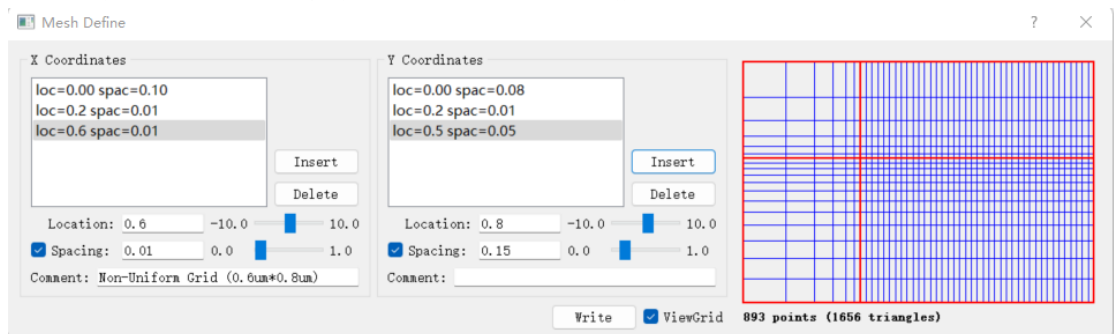
通过本实验，我加深了对 Zener 二极管的理解，掌握了 TCAD 工具的应用，在通过使用 ATHENA 模块进行仿真，我学会了如何利用 TCAD 工具对半导体器件进行建模和分析，以及如何提取关键性能参数。与此同时，我学会理论与实践结合，这将对我的未来学习和职业发展起到积极的推动作用。

任务三：NMOS Device: Creating a NMOS Device using ATHENA

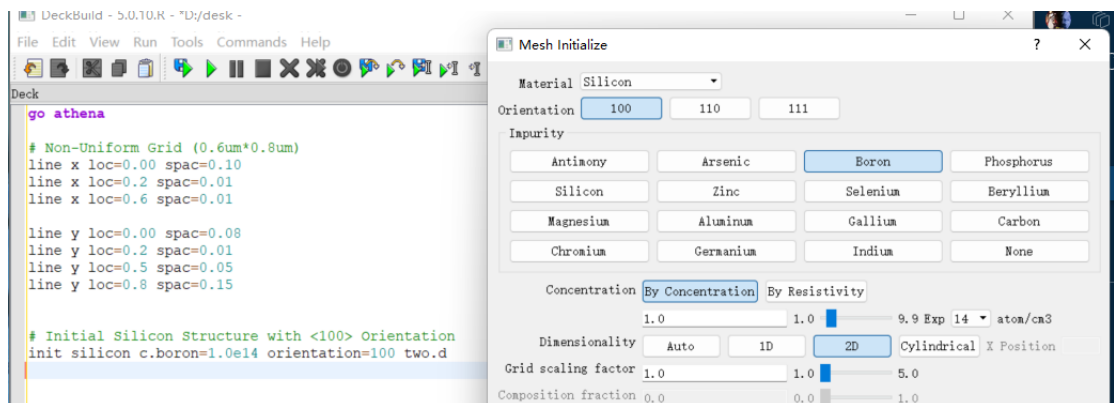
1. 实验目的

2. 内容与要求

1. 创建一个 0.6 μm *0.8 μm 模拟区域及一个非均匀网格



2. 定义衬底

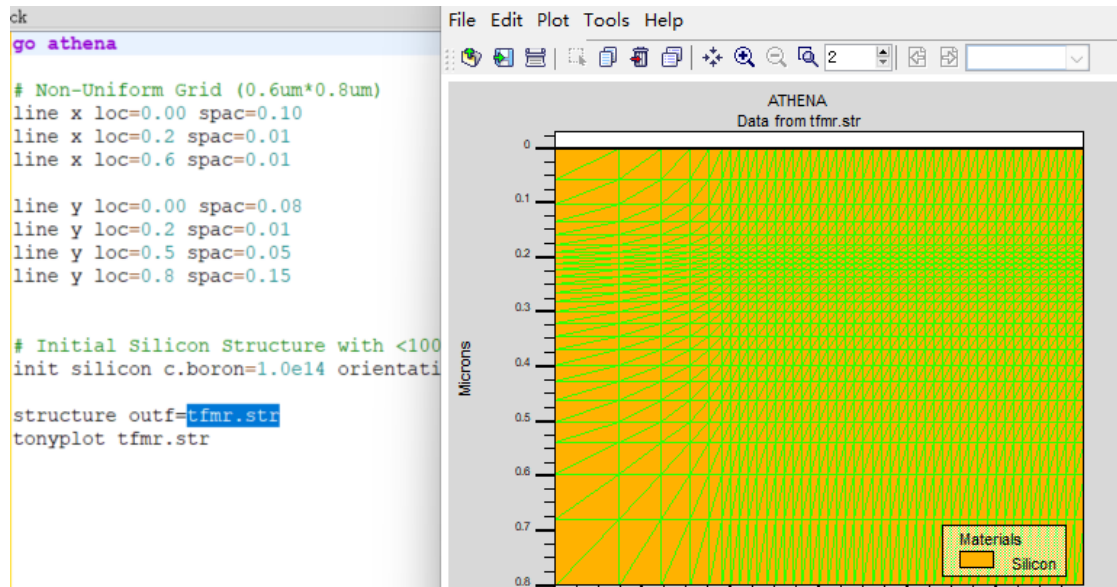


这样创造了一个尺寸 0.6 μm *0.8 μm 、均匀掺杂硼 $1 \times 10^{14} \text{ atom/cm}^3$ 、(100)方向的硅衬底。
(Si (100) 衬底:具有低界面电荷、低界面缺陷的优点.CMOS 集成电路一般采用(100)晶向的 硅材料)

输入命令:

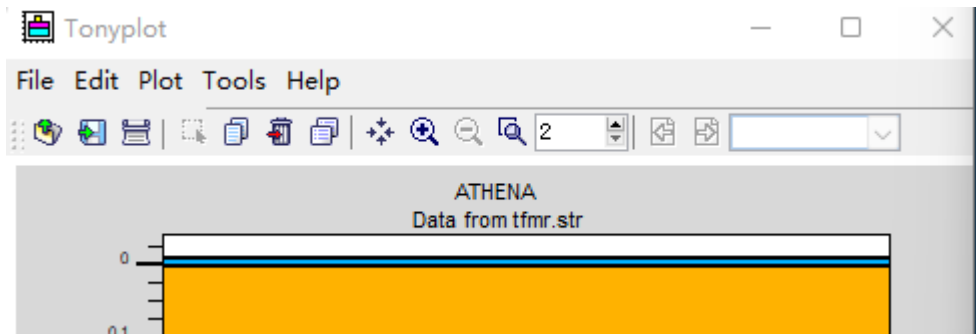
structure outf=tfmr.str

tonyplot tfmr.str 查看效果



3. 生成栅氧层

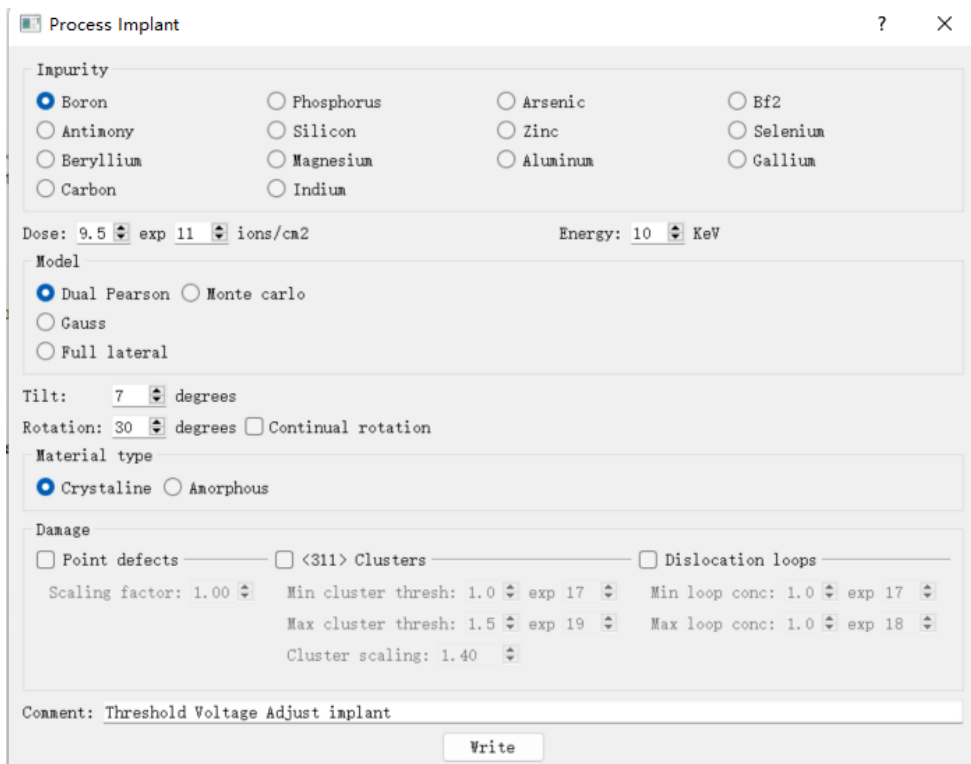
要在硅表面上在 950°C、3%HCL、1 个大气压条件下采用干氧法持续 11 分钟 成长一层栅氧层。



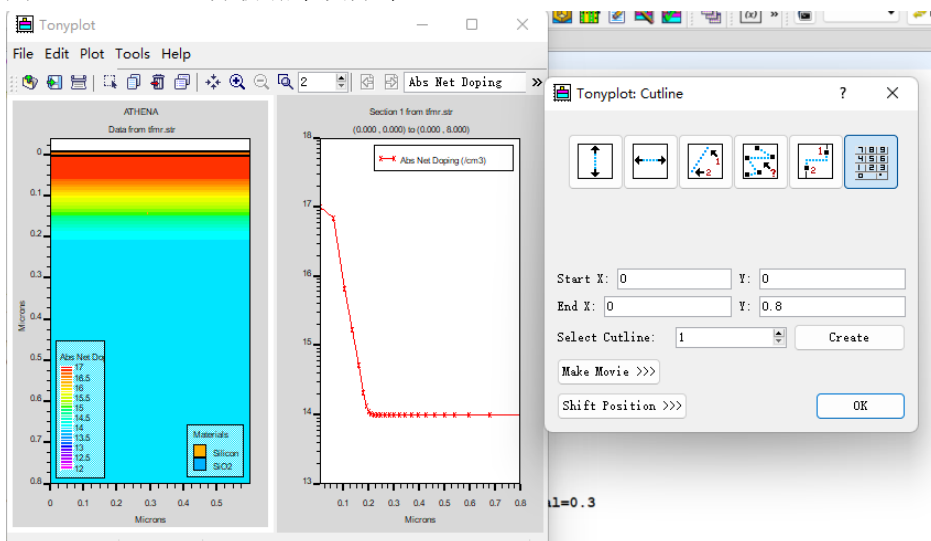
4. 提取栅氧化层厚度

The screenshot shows a "Dialog" box for extracting material thickness. The "Extract" dropdown is set to "Material thickness". The "Name" field is "Gateoxide". The "Material" dropdown is set to "SiO₂". The "Occurrence" is set to 1. The "Min Value" and "Max Value" fields are empty. The "Results datafile" is "results.final". The "Extract location" is set to "X" and "Y" with a "Region name" of "Value: 0.3". The "Write" button is at the bottom right.

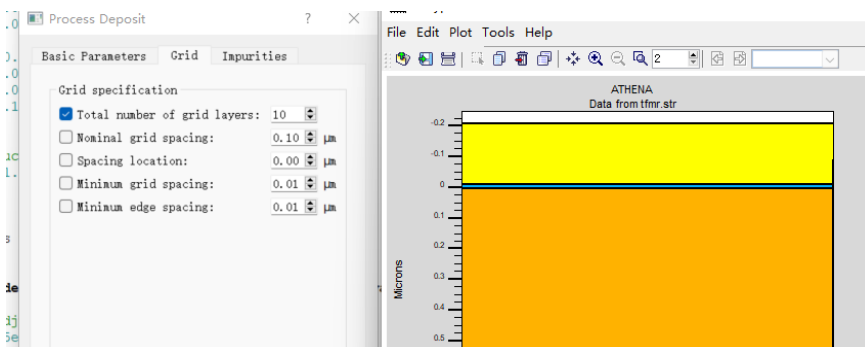
5. 离子注入



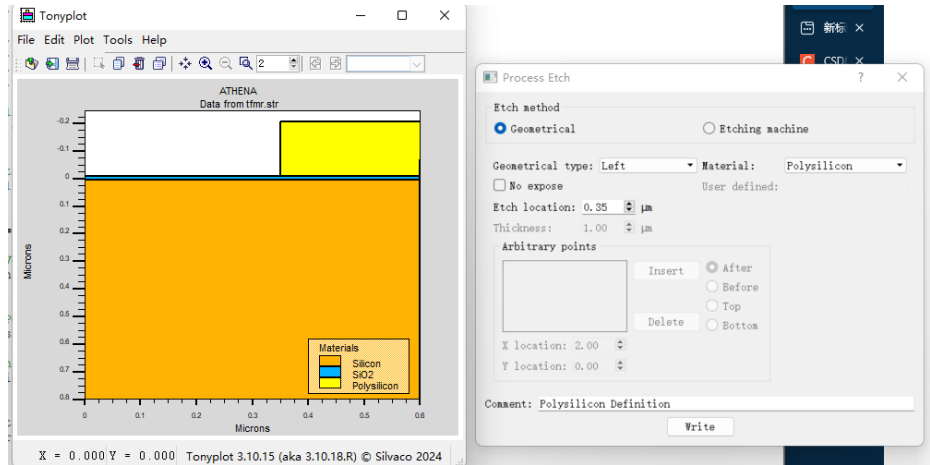
6. 用 TONYPLOT 分析硼杂质分布



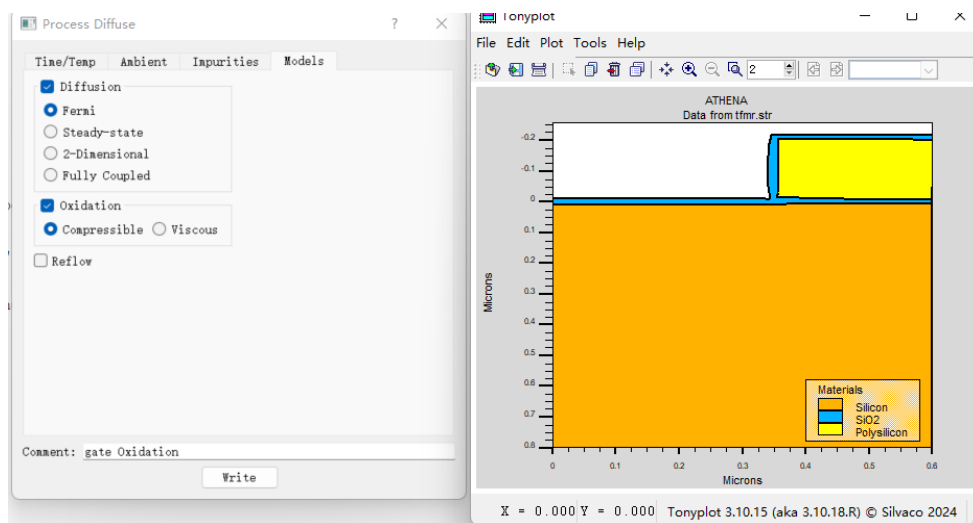
7. 共形沉积(conformal deposition)多晶硅



8. 简单几何刻蚀



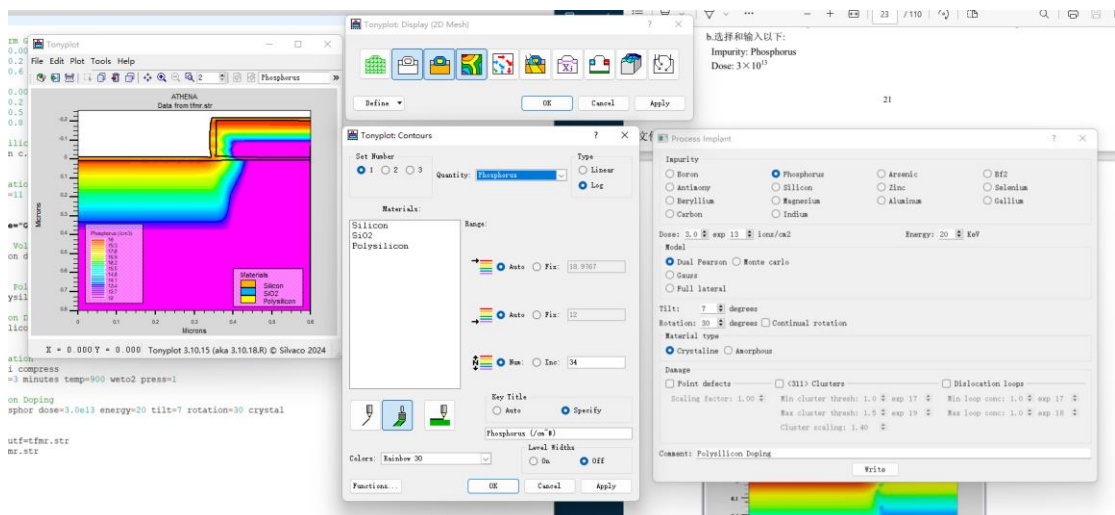
9. 多晶硅氧化



10. 多晶硅掺杂

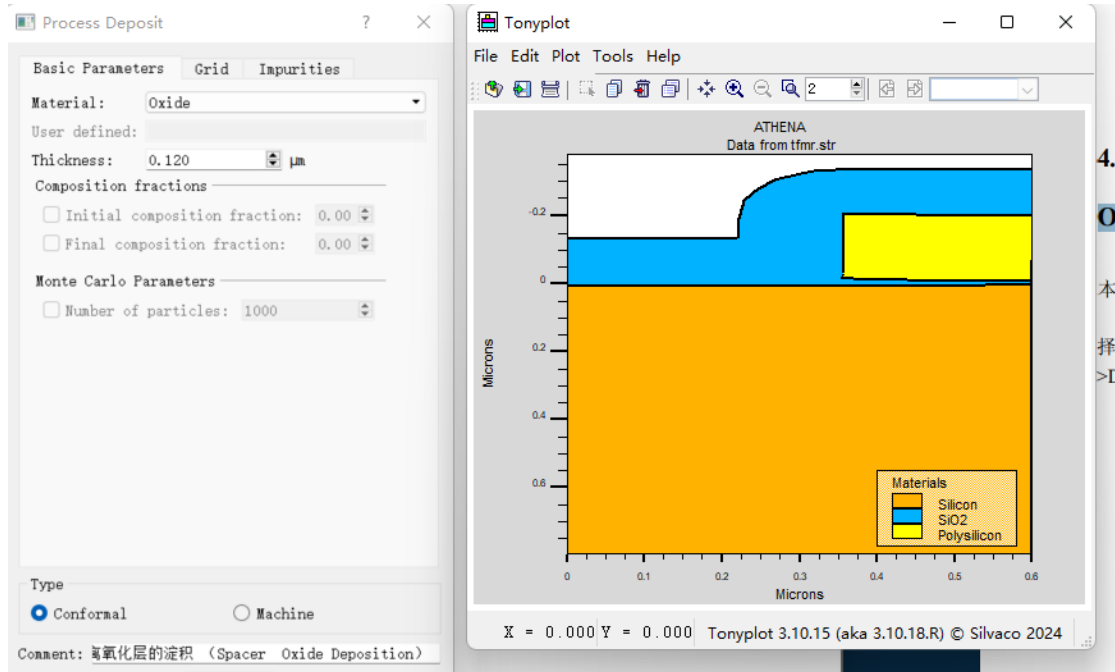
Polysilicon Doping

implant phosphor dose= 3.0×10^{13} energy=20 tilt=7 rotation=30 crystal

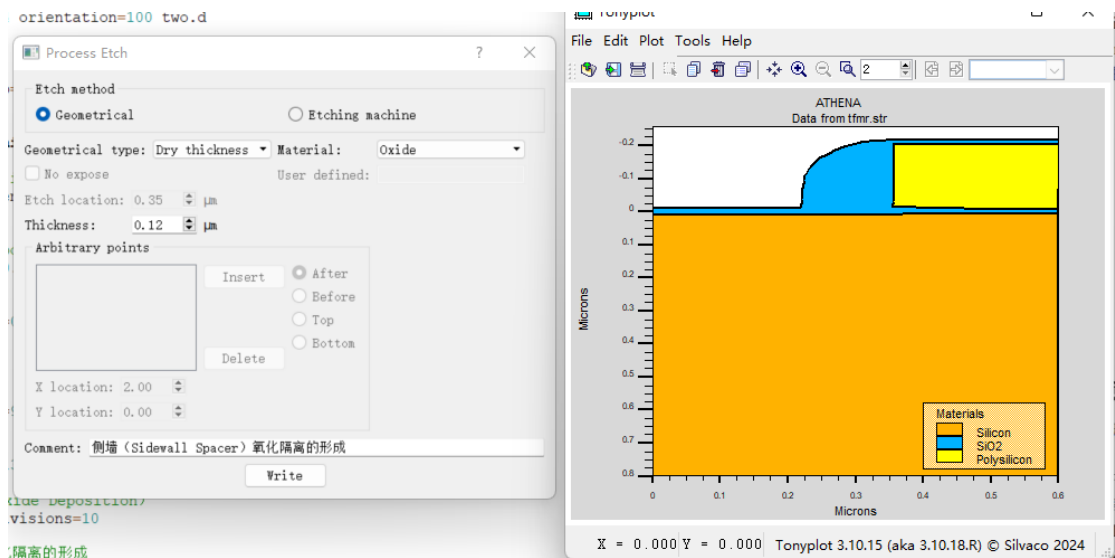


11. 隔离氧化层沉积

源、漏离子注入之前必须进行隔氧淀积. 本例中隔氧淀积厚度为 0.12 μm.



12. 侧墙（Sidewall Spacer）氧化隔离的形成



13. 源/漏极注入与退火

Source/Drain Implant

implant arsenic dose=5.0e15 energy=50 tilt=7 rotation=30 crystal

structure outf=b_tfmr.str

源/漏极注入与退火

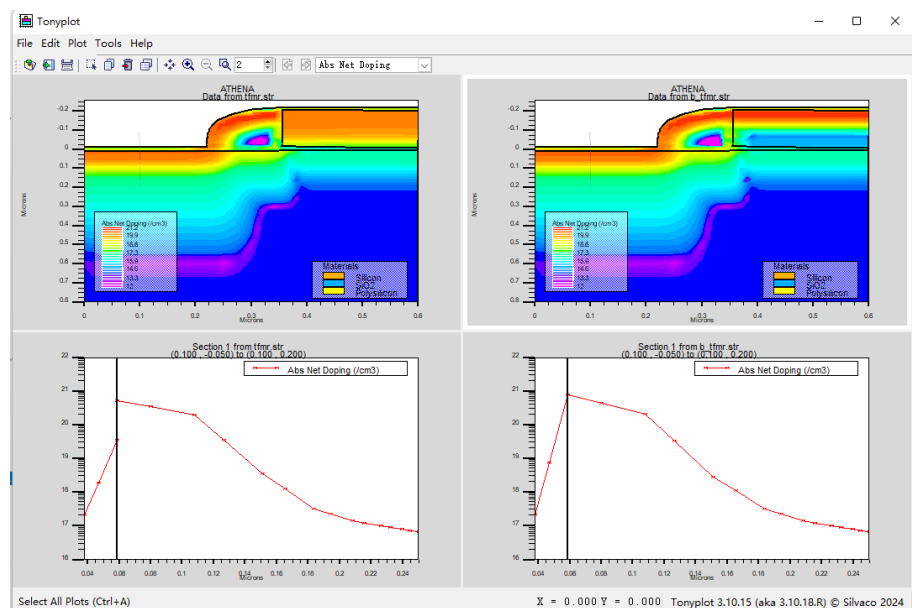
method fermi

diffus time=1 minutes temp=900 nitro press=1

structure outf=tfmr.str

tonyplot tfmr.str b_tfmr.str

用 TONYPLOT 绘画该结构的掺杂分布如图



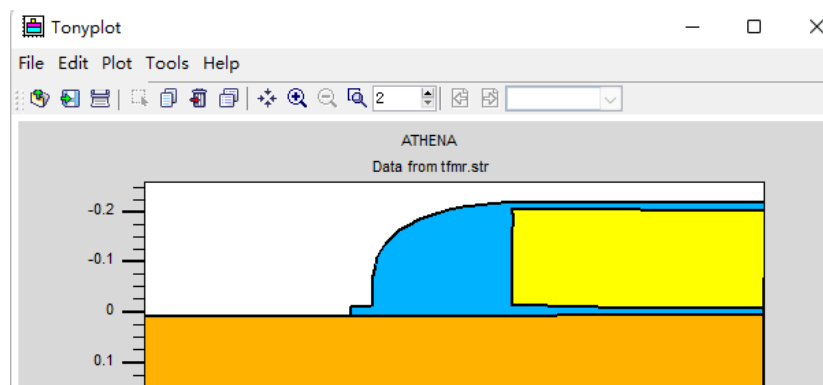
14. 金属沉积

Athena 中的电极可以是任意金属、硅化物或多晶硅区域.唯一的特例是背电极可以安置在结构的底部而不需考虑那里是否存在金属.在本实验中,NMOS 的金属化是先形成源/漏的接触窗口,然后沉积 Al 和 Al 图案化.

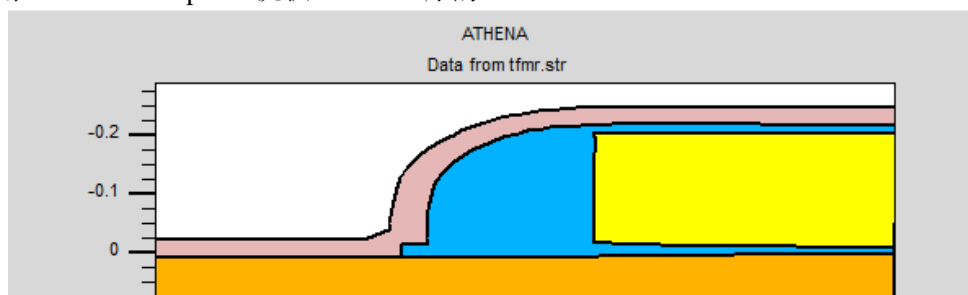
首先为了形成源/漏的接触窗口,x=0.2μm 以左的氧化层将被刻蚀掉.

Open Contact Window

etch oxide left p1.x=0.2



用 ATHENA Deposit 沉积 0.03μm 厚的 Al.



最后用 Etch 刻蚀 x=0.18μm 以右的铝层:

15. 提取器件参数

- 提取结深

```
extract name="nxj" xj material="Silicon" mat.occno=1 x.val=0.2 junc.occno=1
```

在该 extract 语句中,name="nxj" 是 n 型源/漏结深;xj 表明结深将要被提取;material="Silicon" 指包含结的物质为硅;mat.occno=1 表明提取结深的位置为第一层硅处;x.val=0.2 指提取源/漏结深于 $x=0.2\mu\text{m}$ 处;junc.occno=1 表明提取结深在第一个结处.在更复杂的结构中,相同的物质层中有多于 1 个结.例如,一个 n+源/漏区位于 p 型阱和 n 型衬底中的结构,就有两个结.

- 提取 N++源/漏方块电阻

```
extract name="n++ sheet resistance" sheet.res material="Silicon" mat.occno=1 x.val=0.05 region.occno=1
```

在该语句中,sheet.res 为即将提取的是方块电阻;mat.occno=1 和 region.occno=1 定义物质和区域 发生层数均为 1;x.val=0.05 表明提取的位置为 $x=0.05\mu\text{m}$ 处.

- 提取长沟道阈值电压

```
extract name="1 dvt" 1dvt ntype qss=1e10 x.val=0.5
```

其中, Q_{ss} 为陷阱电荷(单位为 cm^{-2}).默认情况下,衬底 0V,栅压为 0-5V,步长 0.25V,器件温度为 300 Kelvin.

16. 镜像得到完整 NMOS 结构

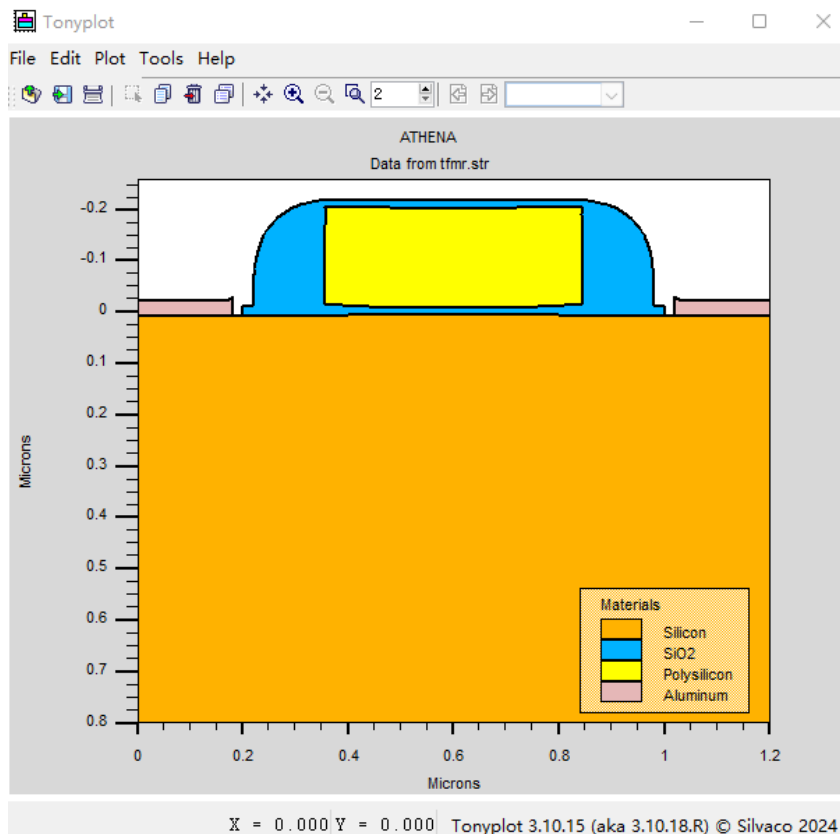
前面得到的只是 Half NMOS 结构,为了得到完整结构,接下来需对该结构进行 Mirror.该步骤必须在输出结构或命名电极之前完成。

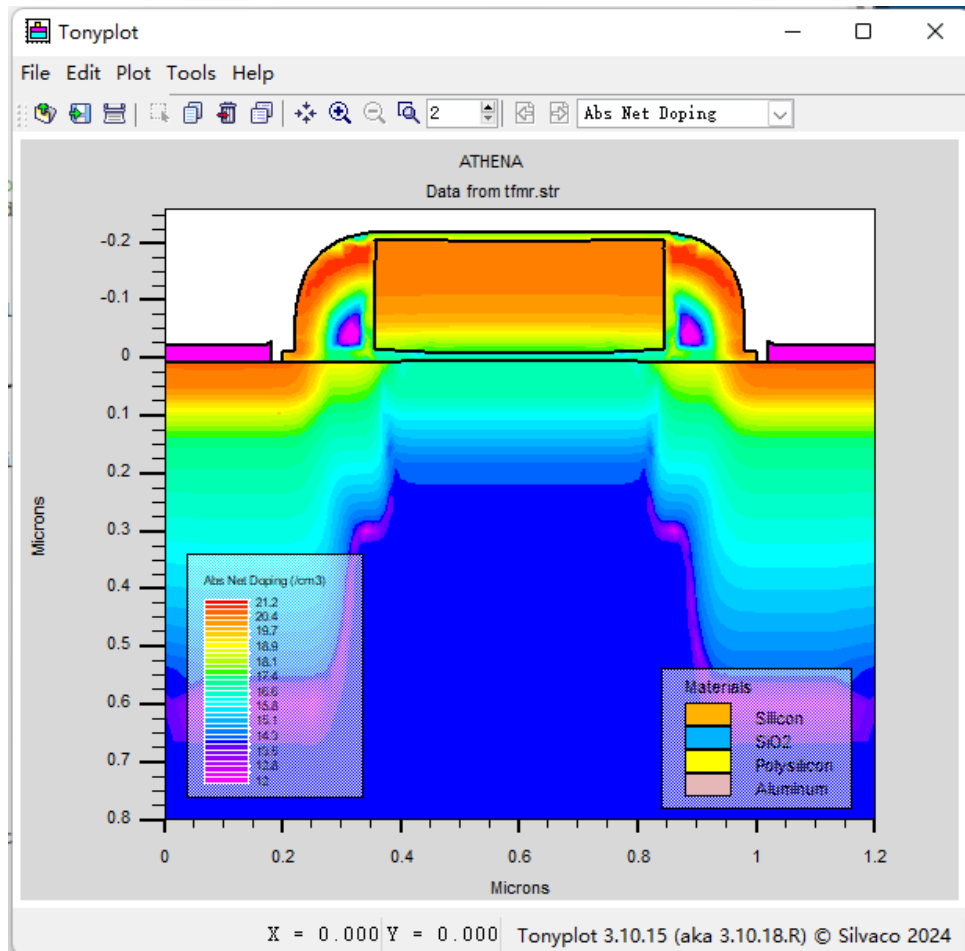
17. 定义电极

```
electrode name=source x=0.10
```

```
electrode name=drain x=1.10
```

```
electrode name=gate x=0.60
```





任务四：NMOS Device: NMOS Device simulation using ATLAS

1. 实验目的

1. $V_{ds}=0.1V$ 时 I_d-V_{gs} 关系曲线.
2. 提取一些器件参数,如 V_t , β 和 θ .
3. $V_{gs}=1.1V, 2.2V, 3.3V$ 时 I_d-V_{ds} 关系曲线.

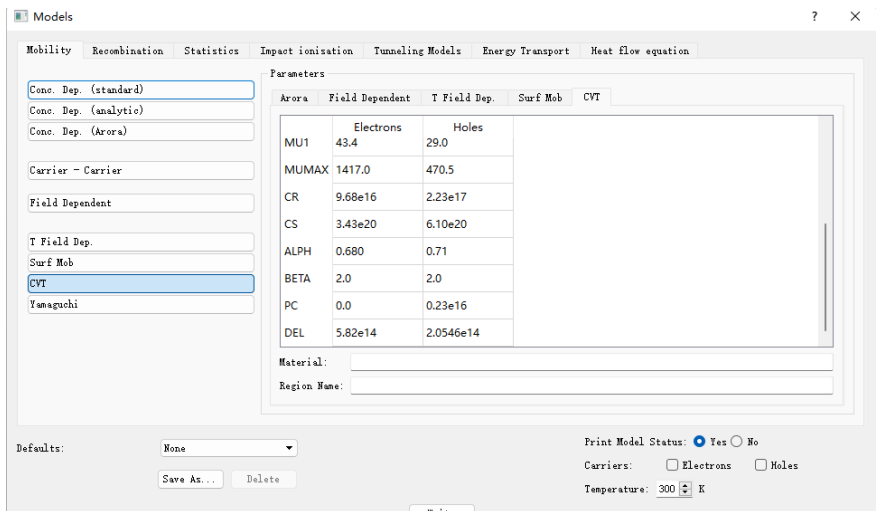
2. 内容与步骤

1. 创建 ATLAS 输入 DECK 文件

go atlas

mesh infile=tfmr.str

2. 模型定义命令组

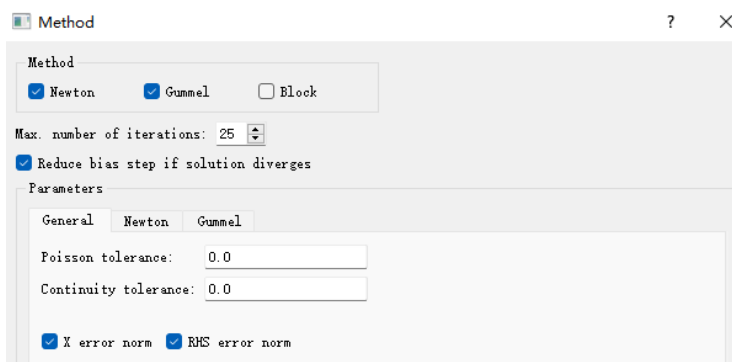
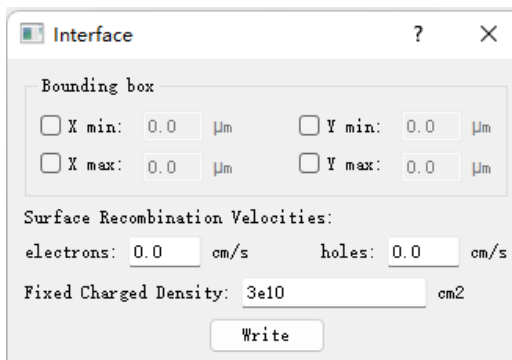


定义接触性质

#

contact name=gate n.poly

定义界面性质



#

interface s.n=0 s.p=0 qf=3e+10

#

method newton gummel itlimit=25 trap atrap=0.5 maxtrap=4 autonr nrcriterion=0.1
tol.time=5e-3 dt.min=1e-25 damped delta=0.5 damploop=10 dfactor=10.0 iccg lu1cri=3e3
lu2cri=3e2 maxinner=25

3. 解定义命令组

获得 $V_{ds}=0.1V$ 时 I_d - V_{gs} 曲线

solve init

solve vdrain=0.1

log outf=nmos10.log

solve name=gate vgate=0 vfinal=3.3 vstep=0.1

提取:

#

```
extract      name="vt"      (xintercept(maxslope(curve(abs(v."gate")),abs(i."drain")))) -  
abs(ave(v."drain"))/2.0)
```

#

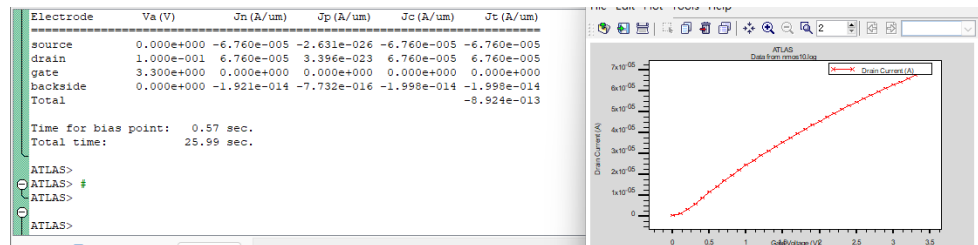
```
extract      name="beta"      slope(maxslope(curve(abs(v."gate")),abs(i."drain")))) *  
(1.0/abs(ave(v."drain")))
```

#

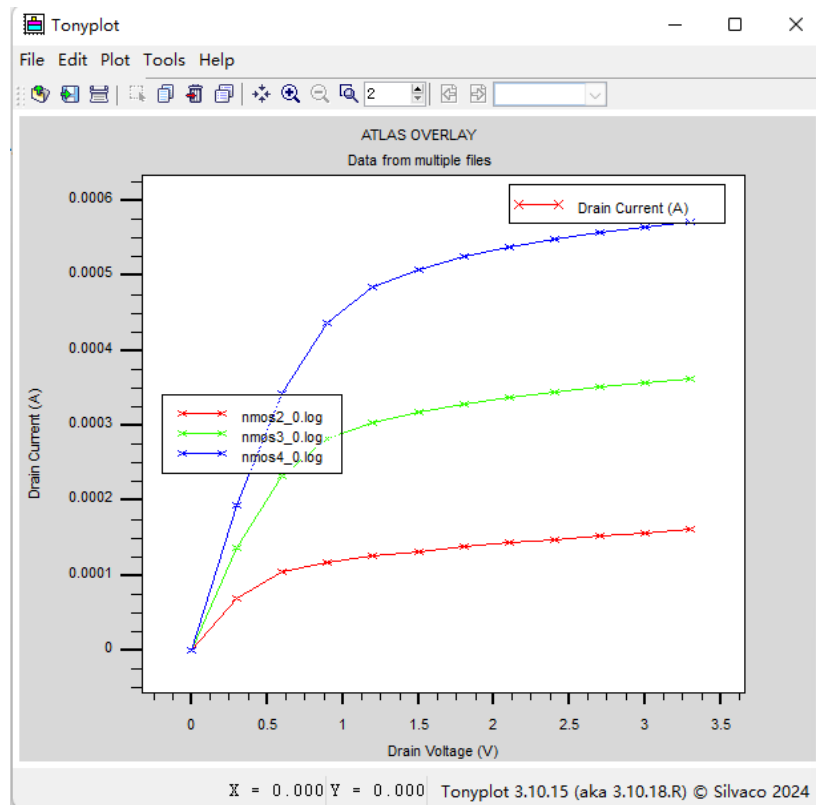
```
extract      name="theta"      ((max(abs(v."drain")) * $"beta")/max(abs(i."drain"))) - (1.0 /  
(max(abs(v."gate")) - ($"vt")))
```

tonyplot nmos10.log

结果:



用 Log,Solve 和 Load 语句产生曲线族:



3.心得体会

通过本次实验，我成功提取了一些重要的器件参数，例如阈值电压 V_t 、跨导增益 β 以及场效应迁移率 μ 。这些参数对于了解器件性能和设计优化具有重要意义，可帮助我深入分析器件的工作机理和特性。本次实验让我们深入了解了 NMOS 器件的基本特性和工作原理。通过模拟分析，我获得了关键的器件参数和特性曲线，为进一步的器件设计和优化提供了重要参考。

经过本次课程设计学习，我不仅更加深入熟悉了 ATLAS 的使用方法，还深入理解了 NMOS 器件在不同工作条件下的行为。这将为我们未来在半导体器件领域的研究和实践提供宝贵经验和指导。