

# BESCHREIBUNG

## Bezeichnung:

Hardware-nahe Vorrichtung und Verfahren zur dynamischen Speicherpartitionierung und Modell-Transformation in adaptiven Systemen mittels kontextabhängiger Signalgatterung

## <sup>1</sup> Technisches Gebiet

- <sup>2</sup> Die vorliegende Erfindung betrifft das Gebiet der adaptiven Signalverarbeitung und Hardware-
- <sup>3</sup> nahen Steuerung von Speicherressourcen in Systemen der künstlichen Intelligenz, insbe-
- <sup>4</sup> sondere für autoregressive Sprachmodelle (LLMs) und generative Diffusionsmodelle.

## <sup>5</sup> Stand der Technik

- <sup>6</sup> Bisherige Systeme leiden beim Training unter „Katastrophalem Vergessen“. Bestehende
- <sup>7</sup> Gatter-Mechanismen zur Steuerung des Signalflusses sind zudem rechenintensiv ( $O(n \cdot k)$ )
- <sup>8</sup> und unflexibel gegenüber strukturellen Modell-Erweiterungen in Breite und Tiefe.

## <sup>9</sup> Darstellung der Erfindung

- <sup>10</sup> Die Erfindung löst diese Probleme durch eine asymmetrische Gatter-Logik. Ein **Kontext-**
- Detektor (10)** analysiert zeitliche Zustandsfolgen des Eingangssignals. Der Kontext-
- Detektor (10) ist in seiner Topologie nicht beschränkt und kann als einzelner Router,
- als mehrstufiges System oder als modular verschaltete, hierarchische Router-Architektur
- ausgeführt sein.

<sup>15</sup> Die Vorrichtung ermöglicht die Erweiterung adaptiver Systeme sowohl in der **Breite** als auch in der **Tiefe**. Die **Gatter-Logik (20)** gewährleistet dabei eine kontrollierte Integration neuer Parameter ohne Beeinflussung der Basiskonfiguration.

<sup>18</sup> Die Gatter-Steuerung nutzt eine rangreduzierte Broadcast-Addition ( $g^{row} \oplus g^{col}$ ), was die Komplexität auf  $O(n+k)$  reduziert. Eine integrierte **Rescue-Einheit (30)** verhindert das Einfrieren von Pfaden durch aktive Signalinjektion. Die Signale werden schließlich in spezifische **Speichersegmente (40)** geleitet, unterteilt in einen schreibgeschützten „Frozen Core“ und eine adaptive „Expansion Area“.

## <sup>23</sup> Beschreibung der Zeichnungen

- <sup>24</sup> Fig. 1 zeigt die schematische Hardware-Architektur der Vorrichtung (10-40).
- <sup>25</sup> Fig. 2 verdeutlicht das Prinzip der rangreduzierten Gatter-Berechnung innerhalb der Logik (20).

# PATENTANSPRÜCHE

1. Signalverarbeitungsvorrichtung zur Steuerung von Speicherzugriffen, umfassend einen Kontext-Detektor (10) zur Erzeugung eines Auswahlsignals basierend auf zeitlichen Zustandsfolgen und eine asymmetrische Gatter-Logik (20) zur selektiven Schreibsperrre von Speichersegmenten (40).
2. Vorrichtung nach Anspruch 1, dadurch gekennzeichnet, dass der Kontext-Detektor (10) eine mehrstufige, modular verschaltete oder hierarchische Router-Architektur zur kaskadierten Erzeugung von Auswahlsignalen umfasst.
3. Vorrichtung nach Anspruch 1 oder 2, gekennzeichnet durch eine Broadcast-Recheneinheit innerhalb der Gatter-Logik (20) zur rangreduzierten Steuerung mittels Vektor-Addition.
4. Vorrichtung nach einem der Ansprüche 1 bis 3, gekennzeichnet durch eine Rescue-Einheit (30) zur aktiven Pfadreaktivierung mittels Signalinjektion.
5. Verfahren zur Modell-Transformation unter Verwendung einer Vorrichtung nach Anspruch 1, wobei Speichersegmente (40) so angesteuert werden, dass ein Modell in der Breite oder Tiefe durch eine Expansion Area erweitert wird, während die Basiskonfiguration als Frozen Core schreibgeschützt bleibt.

# ZEICHNUNGEN

Fig. 1

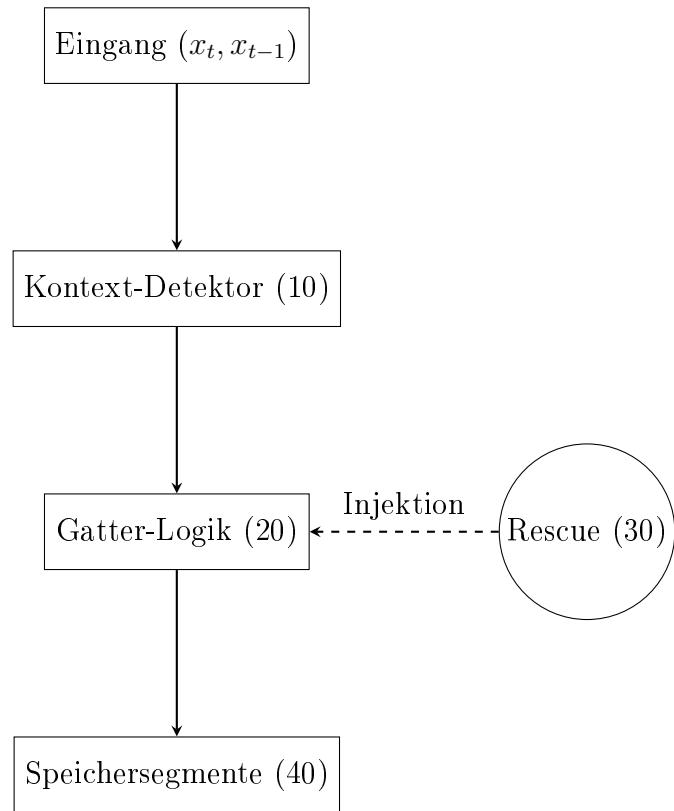
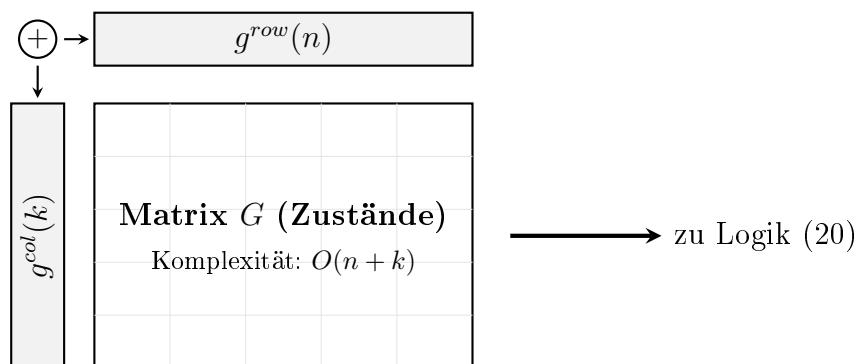


Fig. 2



## ZUSAMMENFASSUNG

Die Erfindung betrifft eine hardware-nahe Vorrichtung zur effizienten Steuerung von Speicherressourcen. Ein Kontext-Detektor (10), der modular oder hierarchisch aufgebaut sein kann, erzeugt Auswahlsignale für eine asymmetrische Gatter-Logik (20). Diese nutzt rangreduzierte Berechnungen zur Ressourceneinsparung ( $O(n + k)$ ). Die Vorrichtung ermöglicht die Erweiterung von Modellen in Breite und Tiefe ohne Informationsverlust in bestehenden Speichersegmenten (40). Eine Rescue-Einheit (30) schützt vor dem Einfrieren von Signalpfaden.