

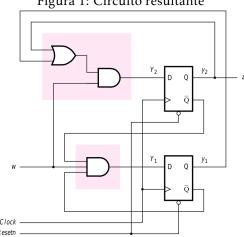
UNIVERSIDADE FEDERAL DO CEARÁ Campus de Quixadá Prof. Thiago Werlley Bandeira da Silva

QXD0146- Sistemas Digitais para Computadores

Prática 2024.1

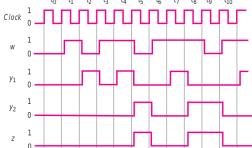
1. Implemente o código VHDL a partir da Figura 1:

Figura 1: Circuito resultante



- (a). Implemente a FSM baseada em Moore.
- (b). A entrada deve acompanhar a subida do clock.
- 2. Gere a Wave da Figure 2 que é baseada no circuito da questão 1 (Analisador de ondas, onde é possível verificar os sinais em determinados instante de tempo) para Reset, Clock, w, y1, y2 e z (estados A, B e C).

Figura 2: Sinal resultante do circuito t_3 t_4 t_5 t₇ t₈ t₉



- 3. Desenvolva o circuito da Máquina de estados finitos (Mealy) da Figura 3.
 - (a). Tabela de estados
 - (b). Tabela de atribuição de estados
 - (c). Expressões com mapa de Karnaugh
 - (d). Circuito resultante
 - (e). Sinal Wave resultante

Figura 3: Máquina de estados finitos (Mealy)

