

Candidature au poste de Maître de conférence en électronique numérique

Mathieu Léonardon

14 Mai 2019



IMT Atlantique
Bretagne-Pays de la Loire
École Mines-Télécom

Formation d'ingénieur - Cours

- Filière "Systèmes Electroniques Embarqués"
- Electronique numérique , cible FPGA et ASIC
- Architecture des ordinateurs
- Programmation uC
- OS embarqués

Formation d'ingénieur - Apprentissage

- Entreprise WorldCast Systems
- Systèmes d'émission, transport et monitoring des standards radios et télévision
- Ai travaillé dans l'équipe de R&D des émetteurs FM
- Conception de cartes électroniques
- Programmation de uC
- Projet : création d'une IHM pour
 - automatisation de tâches de production
 - utilisateur final

Décodage de Codes Polaires

- Thème : implémentation des algorithmes de décodage de codes polaires
- Cotutelle Canada - France

Implémentation logicielle SC Liste

- Implémentation logicielle sur cibles x86_64 & ARM
- Parallélisation
- Implémentation flexible et générique
- Adaptatif le plus rapide à ce jour
- Intégré avec le projet AFF3CT

Architectures ASIP

- Deux méthodologies abordées
- Qu'est-ce qu'un ASIP
- Tensilica - Schéma - Résultat
 - Collaboration Pierre Langlois (Polytechnique Montréal)
- TTA - Schéma - Résultat
 - Collaboration Pekka Jääskeläinen (TUT)

Publications

Reprendre slide thèse

Enseignement

- Liste des enseignements
- Projet DVBS2
- SC Flip

Travaux

Enseignements de première année

- Opérationnel sur les projets d'électronique numérique
- Possibilité d'encadrements des différents projets (FAIRE, SAR, CODEV)

TAF SEH

- Citation : "La double compétence logicielle et matérielle, indissociable des systèmes embarqués, est très recherchée."
- -> profil en adéquation

UE Coeurs

- UEC1 : Circuits intégrés numériques et analogiques
- UEC2 : Méthodologies - de l'algorithme à la puce
- UEC3 : Systèmes embarqués

UE Électives

- UEE : Conception haut niveau de circuits
- UEE : Calcul parallèle
- UEE : IA Intro & IA Optimisation
- UEE : Workshop à Grenoble - recherche et industrie des micro et nanotechnologies

TAF CoOC

Codes Polaires

- Thèse en cours à l'IMT sur l'implémentation du SC Liste
- Implémentation SC Liste sur TTA

ASIP

- Ref à mes travaux, publiés
- 5G : multiplication des scénarios, besoin de flexibilité des architectures
- TTA

Simulation de chaînes de communications

- Nombreuses propositions d'algorithmes itératif (codes concaténés, modulation codée)
- Expertise dans les simulations haut débits (AFF3CT)
- Possibilité de réaliser des démonstrateurs (USRP)

Collaboration internationales

- Thèse en cotutelle avec Polytechnique Montréal
 - Yvon Savaria, Directeur de thèse
 - Pierre Langlois, Co-auteur sur le papier Tensilica
- Thibaud Tonnellier, McGill University, Montréal
- Pekka Jääskelainen, co-auteur sur le papier TTA, contributeur principal du projet TCE