

## 第五章 結論與未來研究方向

### 5.1 結論

本論文所發展的嵌入式數位訊號處理系統，由實際測試和實驗結果證明，確實是一個具備即時性及可靠性的系統。尤其是具有同時擷取外部十六組類比訊號進行處理的能力，使得需要眾多參數進行數學運算的控制架構，能夠以實際硬體電路實現。加上系統中的數位訊號處理器，採用德州儀器公司製造的 TMS320C6711B，具備浮點運算及 C 語言規劃的特點，對於需要複雜數學運算的控制架構而言，減低了其程式化數位訊號處理器的困難度。

在本嵌入式系統中，將數位訊號處理器與 CPLD 整合發展，使得不論實驗學習或者是產品研發，提供了一個簡單易學的發展環境。讓初學者在數位訊號處理器之程式設計、數位邏輯設計與 VHDL 數位電路設計的訓練上，有一個較容易入門且完善的實驗平台。而更多新穎的理論架構也可以利用本系統做硬體電路實現，甚至於往市場產品的階段邁進，達成本嵌入式系統開發的初衷。

## 5.2 未來研究方向

本論文發展之嵌入式數位訊號處理系統，未來將陸續應用在主動濾波器(active filter)、動態電壓補償器(dynamic voltage restorer)和馬達控制上。但是，為了使本系統能夠更臻完善，有以下幾點可以加以研究：

- 由於本系統的實體電路板面積不大(附錄 C)，而且在實際的操作環境裡，充斥著電力電子開關切換產生的高頻訊號。使得整個電路板線路的佈局(layout)，就必須考慮電磁干擾(electromagnetic interference, EMI)的現象。在往後電路板重新規劃時，這個問題將是考量的一個方向。
- 本系統的數位訊號處理器操作頻率可高達 150MHz，可是週邊元件的工作頻率卻遠遠不及這樣的速度。所以若能以其他更快操作頻率的電子元件取代，將會大大提升本系統的運算解析度及處理效率，使系統發揮最大的功能，不致有美中不足之憾。