

基于 FPGA 的简易计算器设计及实现

摘要：本文所研究的 FPGA 简易计算器主要由个四个结构构成，包括数码管的显示、 矩阵按键输入、EP2CT44C7N 芯片的储存和运算、MP3 语音播放等，能够实现三位十进制数的加、减、乘、除等功能。

关键词：计算器，FPGA，Verilog 设计

1、引言

电子计算器已经变成现代人生活中不可缺少的工具，给人们的工作和生活带来诸多便利。随着人们对计算功能的要求越来越高，各种新型的技术也逐渐运用到计算器运算领域。本文所研究的基于 FPGA 的运算系统的简易计算器的设计，其计算时间更快，若经过后续的开发，可能会给人们带来更大的便利。

2、设计原理及整机测试

2.1 系统整体框图

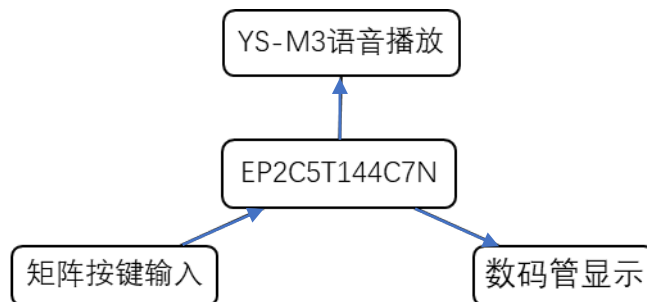


图 1 基于 FPGA 简易计算器的整体设计框图

本文所研究的 FPGA 简易计算器基于 EP2CT44C7N 芯片的储存和运算功能而设计，包含了芯片、数码管、MP3 语音播放模块、矩阵键盘输入等部分。其功能为：当按下矩阵键盘上对应按键的功能（数字或运算符），其符号会动态显示到数码管（输入数字最高三位数），并会触发对应的 MP3 语音播报，输入完整的运算等式后按下“等于”（=）按键，将输出运算结果显示到数码管。

2.2 各模块及其控制原理

2.2.1 矩阵键盘输入

矩阵键盘输入的原理是通过分行和列扫描，来获知按下按键的行数和列数，得到按下按键的键值。由于四脚的微动按键的同一排引脚是相连的，相当于是一个引脚，能够用于简化设计电路。

矩阵键盘的扫描原理为：先让四个横行或者四个竖列输出高电平，另外四个为输入模式，若扫描到高电平，则表示该行或该列有按键按下，接着切换输入输出，扫描另外四个，得到另外的坐标，由此确定按键按下的位置，原理图如下所示：

矩阵键盘有多种检测方式，本设计的扫描方式采用行列扫描，使用状态机扫描键盘。

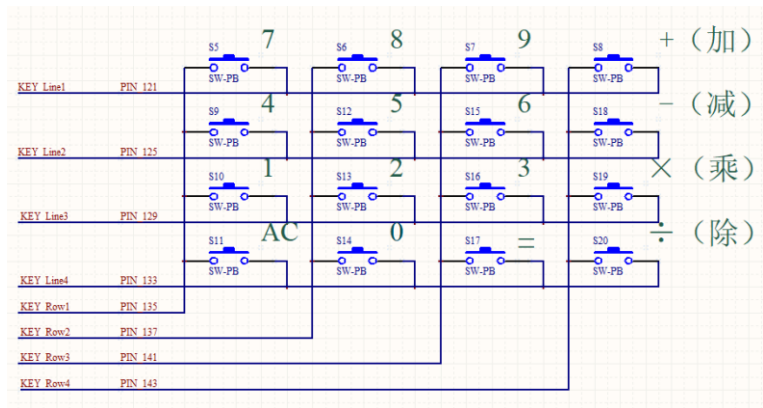


图 2 矩阵键盘原理图

每按下一个键数码管会显示当前按键的值，依次循环左移显示。Key_value 保存的是键值，送入到数码管动态显示模块即可，RTL 图如下图所示：

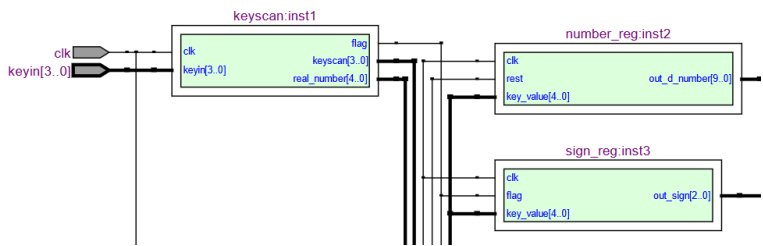


图 3 矩阵键盘 RTL 图

2.2.2 数码管显示

如图所示，计算器的显示部分是由 2 个 4 位 7 段共阴数码管组成，74HC573 数据锁存器作为驱动电路，它具有 8 位数据锁存功能，用其驱动数码管。图中 VCC 为锁存控制端，OC 为使能端。当 VCC 置 1，OC 置 0，段选数据从 74HC573 的数据端 D0-D7 输入，从其输入端 Q0-Q7 输出，当输入的数据消失时，输入端数据仍然保持不变，起数据锁存的功能。

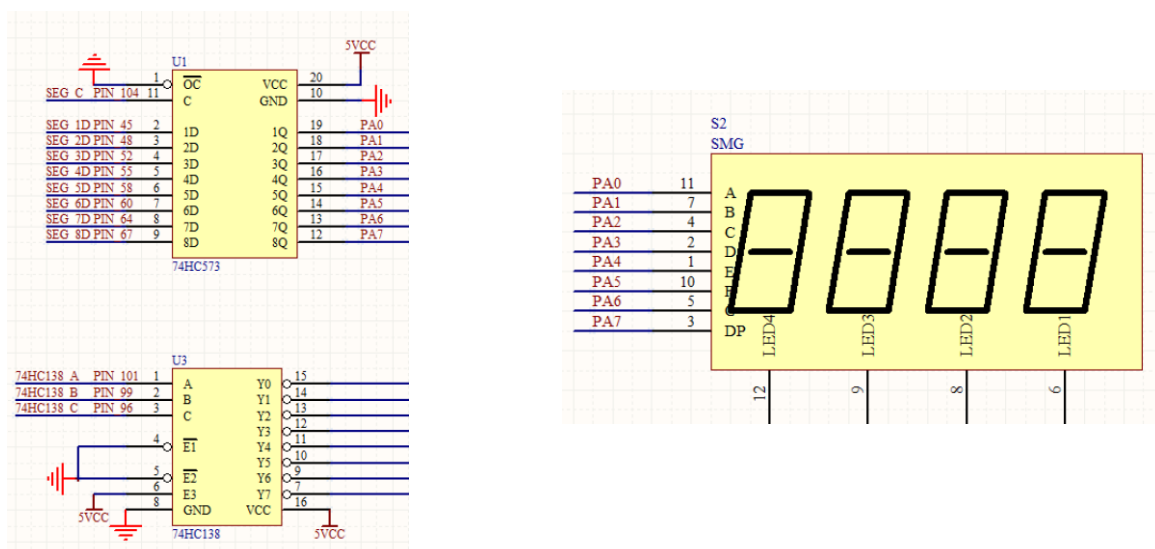


图 4 数码管动态显示电路

本电路设计中的 74HC138 芯片是一个 3 位控制输入，8 位控制输出（对应芯片的引脚为 PIN67、64、60、58、55、52、48、45）的译码，主要功能由上图可知，其中 8 位 LED 数码管是采用两个 4 位共阴数码管来显示，因此 74HC138 芯片输出正好符合要 LED 数码管的位选择为低电平有效。

3-8 译码器每次输出只有一位低电平有效，也就是说每次只能选中一位数码管有效输出，因此为了能像静态一样显示输出，可采用动态扫描方法，利用人的眼睛有视觉暂留的作用，扫描控制在 5ms 以内。我们需要通过芯片的 PIN101，PIN99，PIN96 三个引脚依次输入 8 组不同的数据，分别从低到高（从左到右）扫描选中每个数码管输出，最终实现数码管的驱动、显示功能。

2.2.3 YS-M3 语音触发

本模块具备 31 首 MP3 的点播功能，该功能结合预定好的程序就能完成操作。在给模块上电之前，先把 A10 接地，这样在上电后就切换为编码模式。

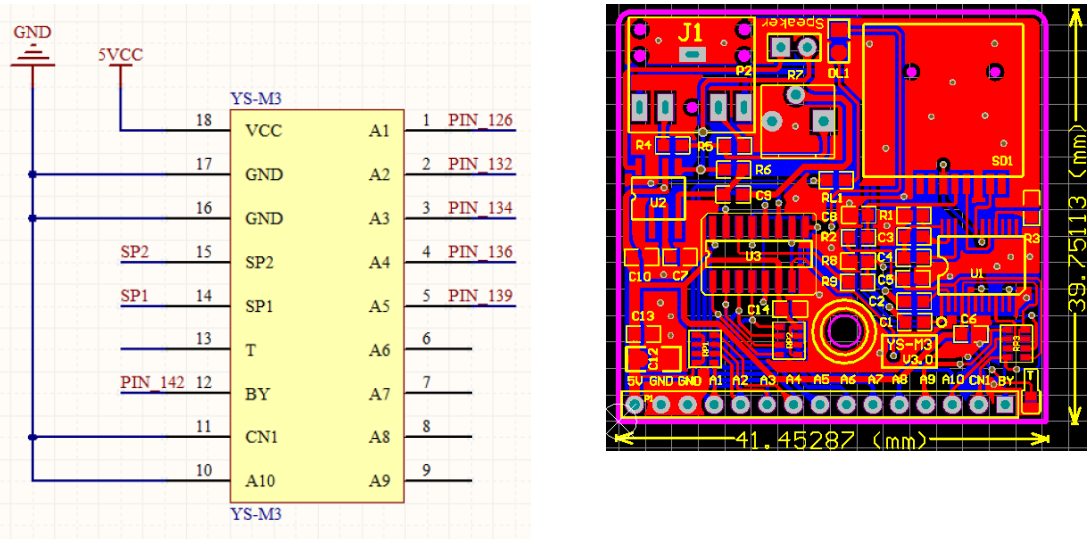


图 5 YS-M3 语音触发模块

其中 A1-A5 为编码端口，为二进制编码的反码方式，A1 为第一位。例如要点播第一首 MP3，举例如下面表格：

表 1 YS-M3 语音触发编码

序号	A5	A4	A3	A2	A1	动作
1	1	1	1	1	0	播放第一首 MP3
2	1	1	1	0	1	播放第二首 MP3

根据以上表格的输出形式，0 代表输出低电平，1 代表输出高电平，在输出编码后，等待 200-500ms 后恢复默认值（高电平）后就触发成功，进行播放歌曲。

该模块供电电压选用 5V 直流供电，接入喇叭的型号为 0.5W、8 欧。

2.3 整机测试

计算器的 Verilog 程序在 Quartus II 9.0 上设计后，编译成功，并经 USB-Blaster 成功下载到 EP2C5T144C7N 芯片上。各模块部分的接线及具体按键功能如下所示：

键盘键入“ $999 \times 999 =$ ”，数码管能够同步动态显示，并能触发对应按键的语音，按下“ $=$ ”键后输出计算结果“998001”如图 6 所示：

本设计的实物连接如图 7 所示：



图 6 $999 \times 999 =$ 计算结果输出

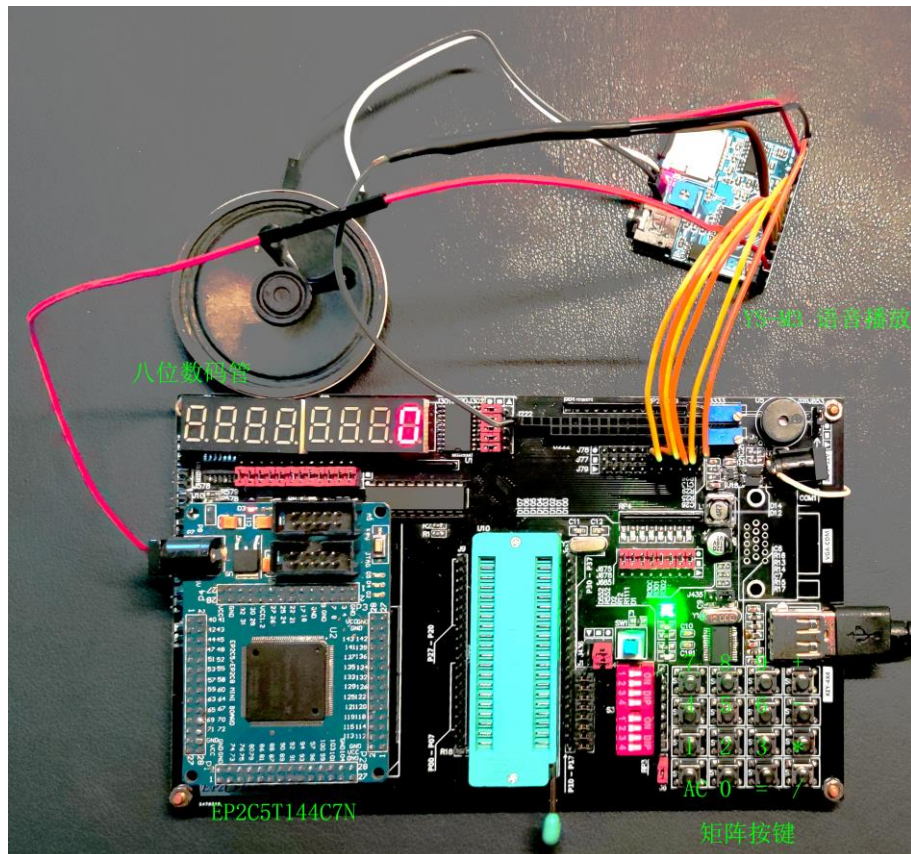


图 7 计算器实物图

3、结语

基于 FPGA 的简易计算器设计已完成，能够实现能够三位十进制数的加、减、乘、除等功能；当按下矩阵键盘的按键后，能够同步触发对应的语音并显示到数码管，但计算结果并没有语音输出。

本次设计并未完全达到预期的结果，计算结果不能触发语音模块输出对应的语音。经推断，出现该问题的原因并非来自硬件电路，而是在程序设计中时延、驱动等方面存在缺陷，望在以后的学习中能够发现错误，完善该程序。

4、参考文献

- [1] 金天星,闵啸. 基于 FPGA 的查表式运算器的设计[J]. 电子技术与软件工程, 2020, (16): 104-105.
- [2] 龙志. 基于51单片机实现LED数码管静态与动态显示的设计浅析[J]. 产业科技创新, 2020, 2(22): 33-34.
- [3] 许发翔,颜锦,陈孟臻,等. 基于 FPGA 的数字频率计的设计[J]. 电子制作, 2014, (23): 10-11.