



UNIVERSIDADE FEDERAL DO CEARÁ

Campus de Quixadá

Prof. Thiago Werley Bandeira da Silva

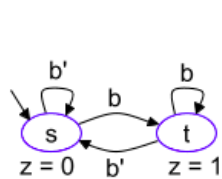
QXD0132- Arquitetura e Organização de Computadores I

# Trabalho

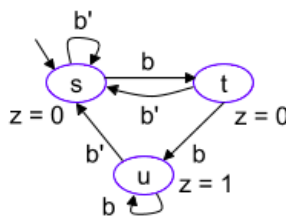
## 2024.1

Nome: \_\_\_\_\_ Matrícula: \_\_\_\_\_

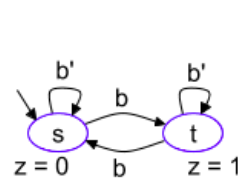
[1 ponto] 1. Relacione as FSMs abaixo com suas descrições

Inputs: b  
Outputs: z

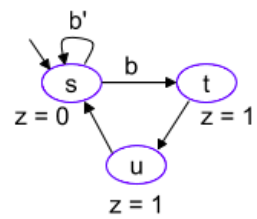
(a)

Inputs: b  
Outputs: z

(b)

Inputs: b  
Outputs: z

(c)

Inputs: b  
Outputs: z

(d)

- ( ) Quando b é 1, z é 1 por dois ciclos de clock.
- ( ) Quando b é 1, z é 1. Quando b é 0, z é 0.
- ( ) Quando b for 1 por pelo menos dois ciclos de clock z se torna 1 e permanece em 1 até que b = 0.
- ( ) Quando b é 1, z alterna entre 0 e 1. Quando b é 0 z mantém seu valor atual.

[1 ponto] 2. Indique os valores de (a), (b), (c), (d) e (e) no diagrama de tempo abaixo.

Inputs: j    Outputs: y, z

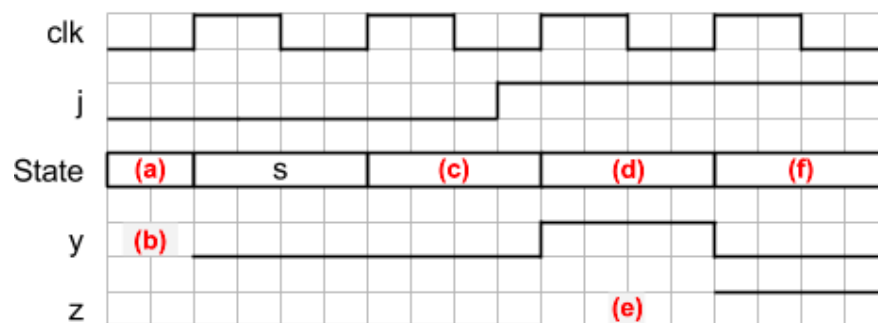
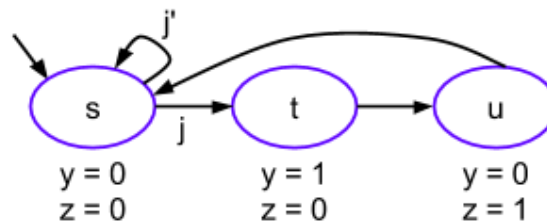
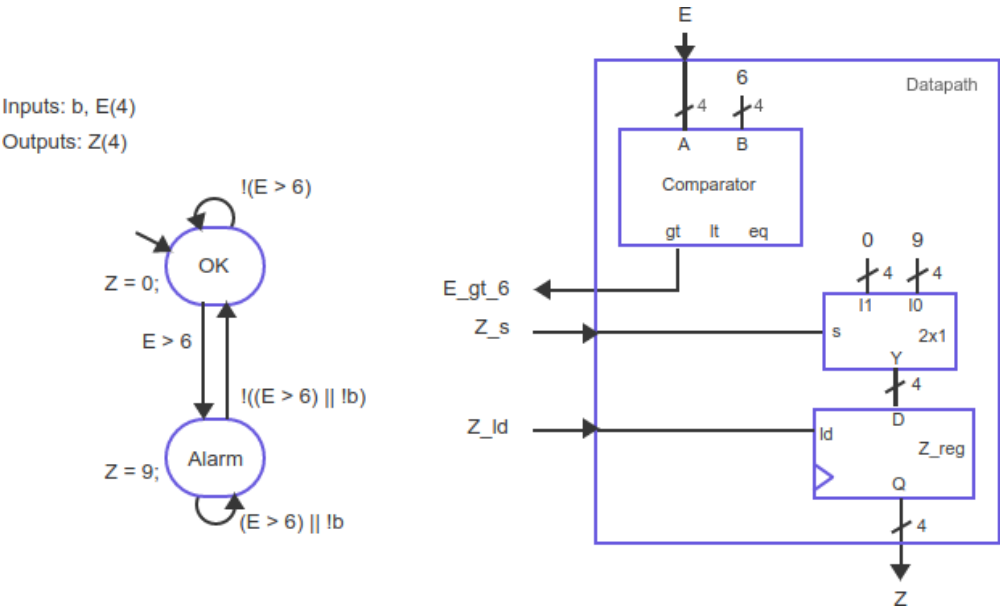


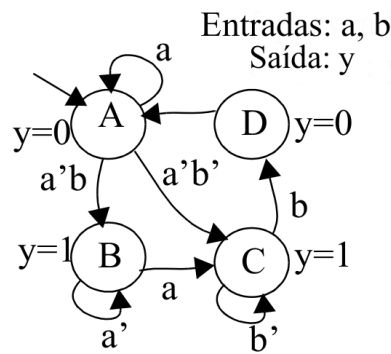
Figura 1

[1 ponto] 3. Desenhe o bloco de controle e a tabela de estados correspondentes ao datapath e à FSM abaixo.

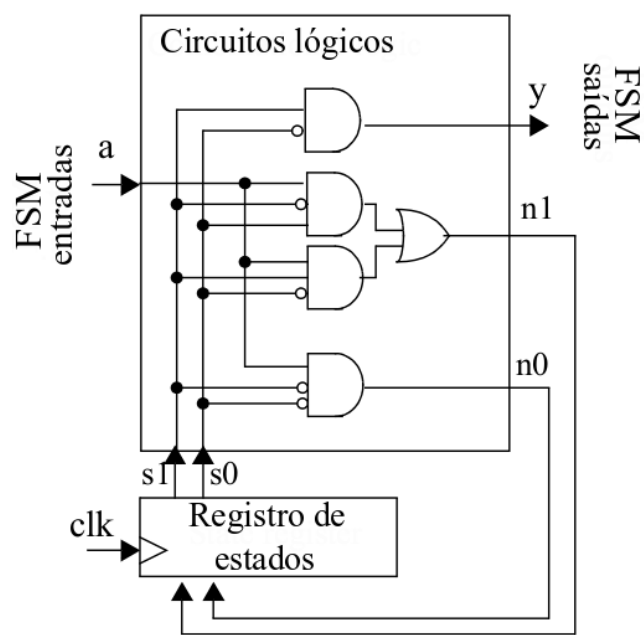
Nota: \_\_\_\_\_



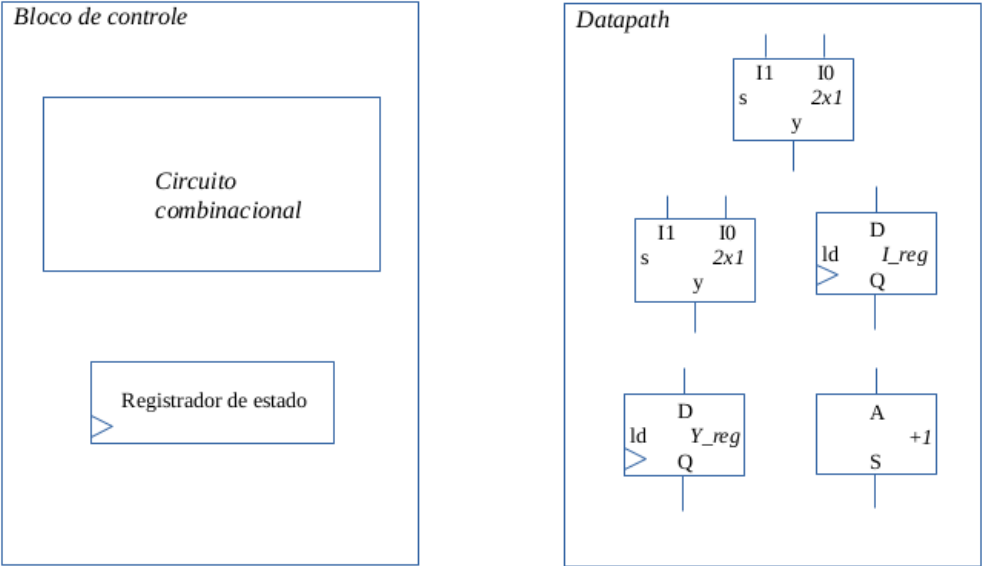
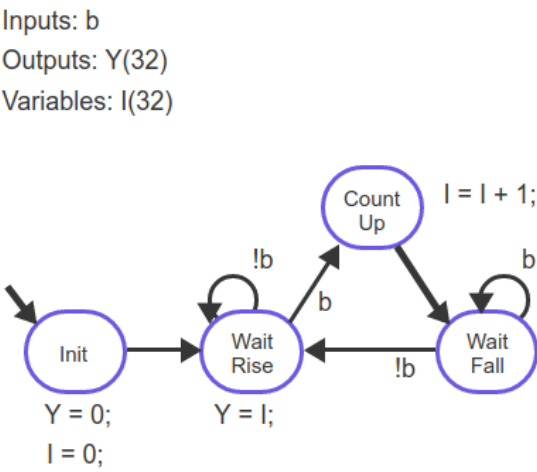
[1 ponto] 4. Usando o processo para projetar um bloco de controle, converta o FSM em um bloco de controle, implementando o controlador usando um registro de estado e portas lógicas.

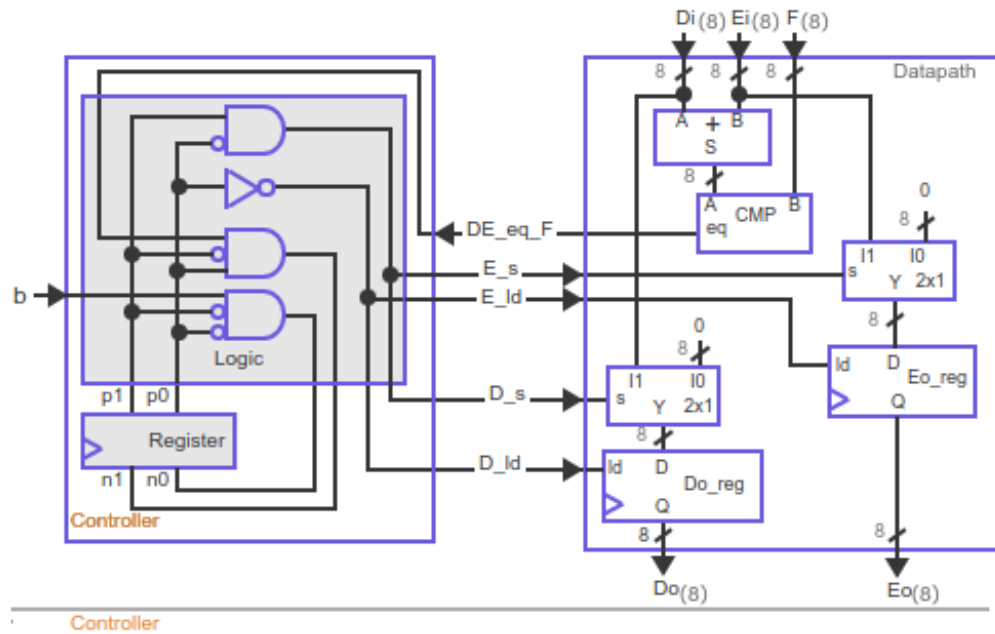


[1 ponto] 5. Faça a engenharia reversa do comportamento do circuito sequencial.



[2 pontos] 6. Desenhe o circuito completo (bloco de controle e datapath) para realizar a computação referente à FSM mostrada abaixo.





[2 pontos] 8. Mostre como seria o circuito, incluindo os sinais de controle, para a implementação de cada um dos códigos abaixo.

```

a) x = 0;
   for (i=0; i<SIZE; i++){
       if (A[i] > i){
           x = x + 1;
       }
   }
   for (i=0; i<SIZE; i++){
       if (A[i] <= i){
           x = x - 1;
       }
   }

```

```

b) i = 0;
   a = i;
   while (i < 6){
       a += 1;
       v[i++] = a;
   }

```