

Министерство образования Республики Беларусь
Учреждение образования Белорусский государственный университет
информатики и радиоэлектроники

Кафедра ЭВМ

Отчет по лабораторной работе № 4
Тема: «Исследование работы регистров»

Выполнил:
студент группы 150501 Смоленский Н.О.

Проверил:
к.т.н., доцент Селезнёв И.Л.

Минск
2023

1 ЦЕЛЬ РАБОТЫ

Изучение работы регистров.

2 ИСХОДНЫЕ ДАННЫЕ К РАБОТЕ

Поставленные задачи:

1. Подготовка лабораторных модулей dLab10, dLab11 на установке N1 ELVIS
2. Изучение работы параллельного регистра в статическом режиме.
 - 2.1. Формирование таблицы истинности и диаграммы состояний для всех режимов.
 - 2.2. Определение при каких значениях управляющих сигналов «P1» и «P2» происходит параллельная загрузка регистра, а при каких регистр находится в режиме хранения информации.
 - 2.3. Определение при каких значениях сигналов «E1» и «E2» разрешено считывание состояния регистра с его выходов «Q0», «Q1», «Q2» и «Q3» в режиме управления выходом.
3. Изучение работы параллельного регистра в динамическом режиме.
 - 3.1. Формирование диаграммы состояний.
 - 3.2. Определение состояния управляющих сигналов «R», «P1», «P2», «E1» и «E2» и фронта тактового импульса на входе «C», при которых происходит изменение состояния регистра в режимах параллельной загрузки и сброса.
4. Изучение работы регистра сдвига в статическом режиме.
 - 4.1. Формирование таблицы истинности и диаграммы состояний для всех режимов.
 - 4.2. Определение направления, в котором логическая единица смещается при первом такте в режимах сдвига вправо и сдвига влево.
 - 4.3. Проверка соответствия выходных сигналов регистра «Q0», «Q1», «Q2» и «Q3» сигналам на входах параллельной загрузки «D0», «D1», «D2» и «D3» в режиме параллельной загрузки.
 - 4.4. Проверка режима хранения при значениях сигналов «S0»=0, «S1»=0.
 - 4.5. Формирование сводной таблицы истинности регистра сдвига.
5. Изучение работы регистра сдвига в динамическом режиме.
 - 5.1. Формирование диаграммы состояний.
 - 5.2. Определение фронта импульса на тактовом входе «C» регистра сдвига, при котором происходят изменения состояний счетчика в режимах сдвига вправо, влево, параллельной загрузки и сброса.

3 ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ

3.1 Параллельный регистр

Параллельные регистры — это устройства, предназначенные для записи, хранения и выдачи информации, представленной в виде двоичных кодов. Для хранения каждого двоичного разряда в регистре используется одна триггерная ячейка.

Для запоминания многоразрядных слов необходимое число триггеров объединяют вместе и рассматривают как единый функциональный узел-регистр. Если регистр построен на триггерах-защелках, то его называют регистр-защелка. Типовыми внешними связями регистра являются информационные входы D; вход сигнала записи (или загрузки) C, вход гашения R, прямые и инверсные выходы триггеров Q. В упрощенном варианте регистр может не иметь входа гашения и инверсных выходов.

На рис. 3.1 показана схема четырехразрядного регистра, выполненного на интегральных схемах K155TM5 и K155ЛИ1.

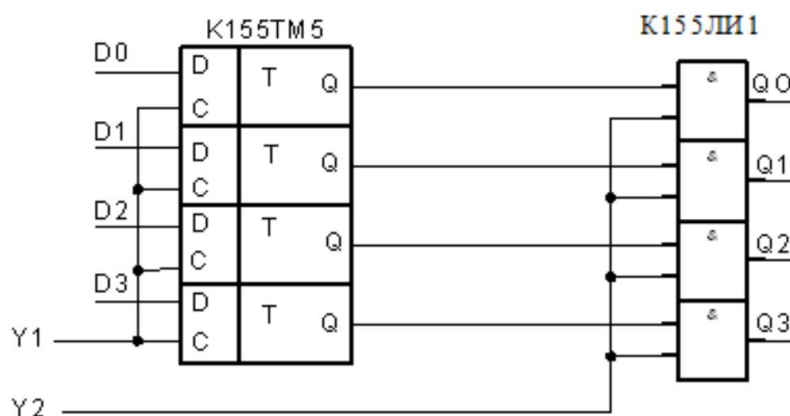


Рисунок 3.1 - Схема четырехразрядного регистра, выполненного на ИМС K155TM5 и K155ЛИ1

Условное изображение параллельного регистра представлено на рисунке 3.2.

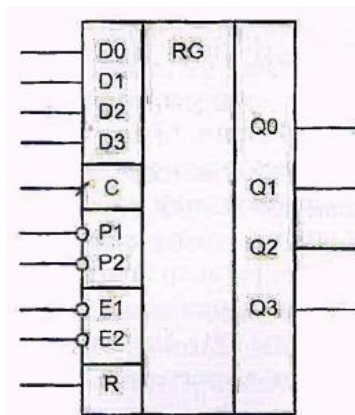


Рисунок 3.2 – Условное изображение параллельного регистра

Устройство имеет следующие входы: тактовый С, информационные D0-D3, управления загрузкой P1 и P2, сброса R и считывания выходных данных E1 и E2. Операция загрузки происходит синхронно с фронтом тактового импульса на входе С, если на входах P1 и P2 одновременно присутствует сигнал логического 0.

Хранящийся в регистре цифровой код может быть считан с выходов Q0-Q3, если на входы управления считыванием E1 и E2 одновременно подан сигнал логического 0. Выходными каскадами данной микросхемы являются буферные логические элементы с тремя логическими состояниями. Если хотя бы на одном из входов присутствует сигнал логической 1, выходы находятся в высокоимпедансном состоянии (Z-состояние) и считывание информации запрещено. Это позволяет подключать выходы регистра непосредственно к шине данных микропроцессорных устройств.

Режимы работы регистра K155ИР15 при различных значениях входных сигналов приведены в таблице 3.1. Символом × обозначено произвольное состояние сигнала. Символ ↑ обозначает фронт тактового сигнала.

Таблица 3.1 – Режимы работы параллельного регистра

Режим работы	Вход							Выход
	E1	E2	R	C	P1	P2	Dn	Qn
Сброс	0	0	1	×	×	×	×	0
Параллельная загрузка	0	0	0	↑	0	0	0	0
	0	0	0	↑	0	0	1	0
Хранение	0	0	0	×	1	0	×	q _n
	0	0	0	×	0	1	×	q _n
Запрет считывания	1	0	×	×	×	×	×	Z
	0	1	×	×	×	×	×	Z

3.2 Регистр сдвига

Регистр сдвига — это регистр, содержимое которого при подаче управляющего сигнала на тактовый вход С может сдвигаться в сторону старших или младших разрядов.

Регистра сдвига из цепочки непрозрачных триггеров показана на рисунке 3.3.

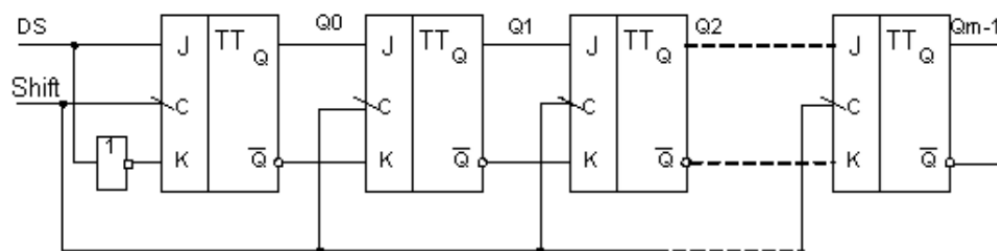


Рисунок 3.3 – Регистр сдвига из цепочки непрозрачных триггеров

Пусть на рисунке триггер Q_0 – младший, Q_{m-1} – старший; вход каждого триггера (кроме Q_0) подключен к выходу соседнего младшего триггера. Когда на все входы C триггеров поступает активный спад сигнала $Shift$, выход каждого триггера принимает состояние своего младшего соседа и, таким образом, информация, содержащаяся в регистре, сдвигается на один разряд в сторону старших разрядов, влево. Триггер Q_0 принимает при этом состояние последовательного входа DS . Информация, поступившая на вход DS во время какого-либо такта, появится на выходе Q_{m-1} через m тактов.

Важно, что в схеме использованы именно непрозрачные триггеры. Если поставить прозрачные защелки, то при активном уровне сигнала $Shift$ все триггеры становятся прозрачными, и сигнал DS успеет пройти столько триггеров, сколько позволит длительность сигнала $Shift$.

Часто требуются более сложные регистры: с параллельной синхронной записью информации, реверсивные, с параллельно-последовательной записью. Такие регистры называются универсальными. Примером универсального регистра служит интегральная микросхема $K555IP11$, условное графическое обозначение которой показано на рисунке 3.4.

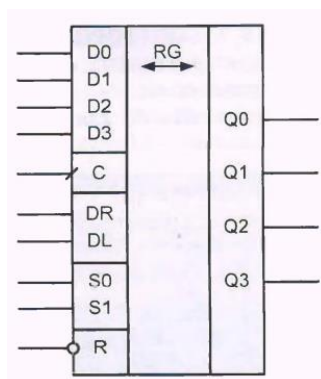


Рисунок 3.4 – Условное графическое обозначение регистра сдвига

Регистр $K555IP11$ может работать в следующих режимах: сброс, хранение данных, сдвиг влево, сдвиг вправо, и параллельная загрузка. Микросхема имеет входы: тактовый (C), параллельной загрузки ($D_0 - D_3$), выбора режима работы (S_0 и S_1), асинхронного сброса (R). Данные также могут поступать в регистр в последовательном коде на входы DL (при сдвиге влево) и DR (при сдвиге вправо). Все операции кроме сброса выполняются в регистре синхронно по фронту тактовых импульсов. Внутренний код регистра может быть прочитан на выходах $Q_0 - Q_3$. Указанные режимы представлены в таблице 3.2.

Таблица 3.2 – Режимы работы регистра сдвигов

Режим работы	Вход							Выход			
	R	C	S1	S0	DR	DL	Dn	Q0	Q1	Q2	Q3
Сброс	0	×	×	×	×	×	×	0	0	0	0
Хранение	1	×	0	0	×	×	×	q_0	q_1	q_2	q_3

Продолжение таблицы 3.2

Сдвиг влево	1	↑	1	0	×	0	×	q ₁	q ₂	q ₃	0
	1	↑	1	0	×	1	×	q ₁	q ₂	q ₃	1
Сдвиг вправо	1	↑	0	1	0	×	×	0	q ₀	q ₁	q ₂
	1	↑	0	1	1	×	×	1	q ₀	q ₁	q ₂
Параллельная загрузка	1	↑	1	1	×	×	d _n	d ₀	d ₁	d ₂	d ₃

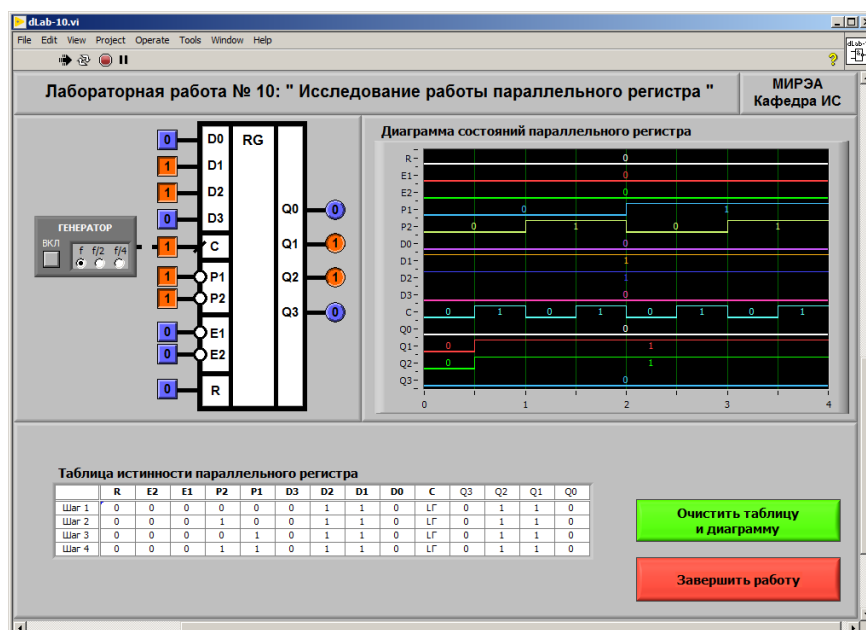
Символом × обозначено произвольное состояние сигнала. Символ ↑ обозначает фронт тактового сигнала.

Области применения сдвиговых регистров весьма разнообразны. В двоичной арифметике сдвиг числа на один разряд влево соответствует умножению его на 2, а сдвиг на один разряд вправо – делению пополам. В аппаратуре передачи данных универсальные регистры преобразуют параллельный код в последовательный и обратно. Передача данных последовательным кодом по сравнению с параллельной передачей существенно экономит число линий связи, однако при этом увеличивается время обмена.

4 ВЫПОЛНЕНИЕ РАБОТЫ

4.1 Изучение работы параллельного регистра в статическом режиме

После установки лабораторного модуля dLab10 на макетную плату NI ELVIS и загрузки файла dLab10.vi на экране появляется изображение ВП, необходимого для выполнения работы (рисунок 4.1).



Установив на входах параллельной загрузки и разрешения считывания выходного кода значения $D0 = 0$, $D1 = 1$, $D2 = 1$, $D3 = 0$, $E1 = 0$, $E2 = 0$ и подавая на входы управления загрузкой P1 и P2 различные комбинации сигналов, необходимо построить таблицу истинности и диаграмму состояний для режима параллельной загрузки и хранения. Они представлены в таблице 4.1 и на рисунке 4.2 соответственно.

Таблица 4.1 – Таблица истинности параллельного регистра

	R	E2	E1	P2	P1	D3	D2	D1	D0	C	Q3	Q2	Q1	Q0
Шаг 1	0	0	0	0	0	0	1	1	0	ЛГ	0	1	1	0
Шаг 2	0	0	0	1	0	0	1	1	0	ЛГ	0	1	1	0
Шаг 3	0	0	0	0	1	0	1	1	0	ЛГ	0	1	1	0
Шаг 4	0	0	0	1	1	0	1	1	0	ЛГ	0	1	1	0

Диаграмма состояний параллельного регистра

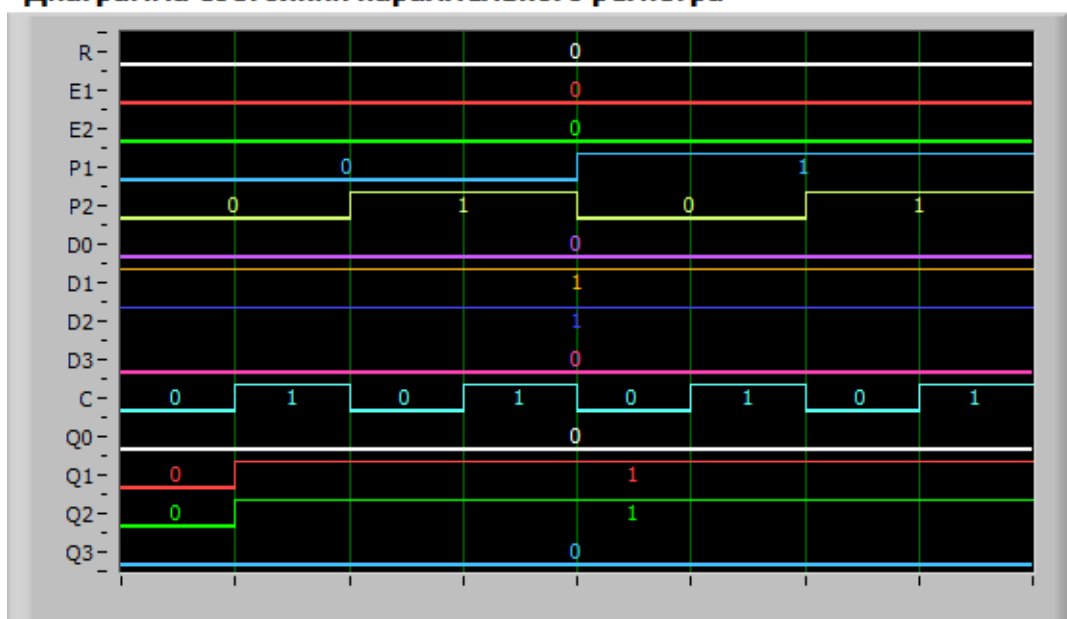


Рисунок 4.2 – Диаграмма состояний параллельного регистра в режиме параллельной загрузки и хранения

Исходя из полученных данных можно сделать вывод, что параллельная загрузка регистра происходит, если на входы P1 и P2 подан активный уровень сигнала равный нулю. Параллельный регистр работает в режиме хранения информации, если хотя бы на один из входов (P1 или P2) подан неактивный уровень сигнала.

Теперь, установив на входах параллельной загрузки и управления загрузкой выходного кода значения $D0 = 0$, $D1 = 1$, $D2 = 1$, $D3 = 0$, $P1 = 0$, $P2 = 0$ и подавая на входы разрешения считывания E1 и E2 различные комбинации сигналов, необходимо построить таблицу истинности и диаграмму состояний для режима управления выходом регистра.

Таблица истинности и диаграмма состояний представлены в таблице 4.2 и на рисунке 4.3 соответственно.

Таблица 4.2 – Таблица истинности параллельного регистра

	R	E2	E1	P2	P1	D3	D2	D1	D0	C	Q3	Q2	Q1	Q0
Шаг 1	0	0	0	0	0	0	1	1	0	ЛГ	0	1	1	0
Шаг 2	0	1	0	0	0	0	1	1	0	ЛГ	0	0	0	0
Шаг 3	0	0	1	0	0	0	1	1	0	ЛГ	0	0	0	0
Шаг 4	0	1	1	0	0	0	1	1	0	ЛГ	0	0	0	0

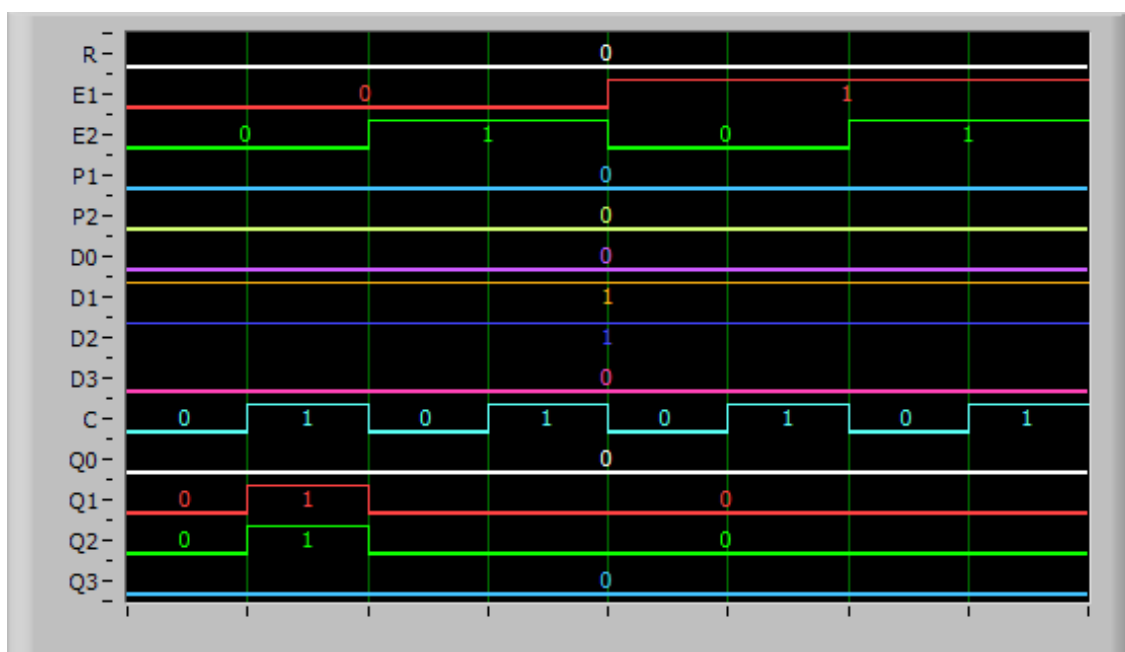


Рисунок 4.3 – Диаграмма состояний параллельного регистра в режиме управления выходом регистра

Опираясь на полученные данные, можно сделать вывод о том, что считывание состояния регистра с выходов Q разрешено, если подан активный уровень сигнала на входы E1 и E2.

4.2 Изучение работы параллельного регистра в динамическом режиме

После изменения входных сигналов, соответствующих следующим режимам работы регистра: загрузка, запрет, хранение, сброс – была получена диаграмма состояний, приведенная на рисунке 4.4.

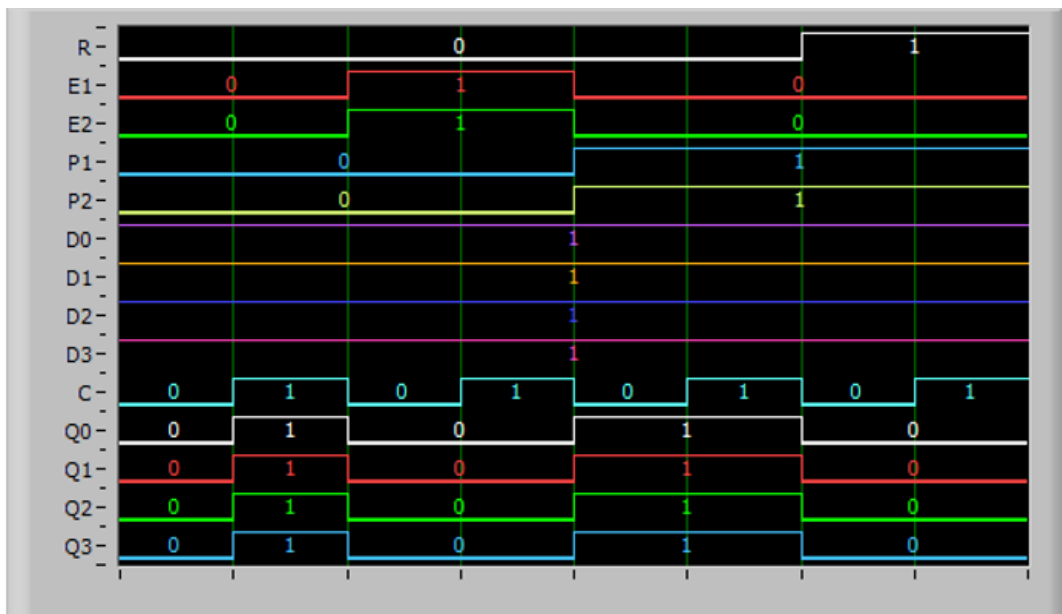


Рисунок 4.4 – Диаграмма состояний параллельного регистра в динамическом режиме

Из приведённой выше диаграммы видно, что состояние регистра изменяется только при активном уровне сигнала на входах P1, P2, E1, E2, по переднему фронту импульса тактового сигнала C.

4.3 Изучение работы регистра сдвигов в статическом режиме

После установки лабораторного модуля dLab11 на макетную плату NI ELVIS и загрузки файла dLab11.vi на экране появляется изображение ВП, необходимого для выполнения работы (рисунок 4.5).

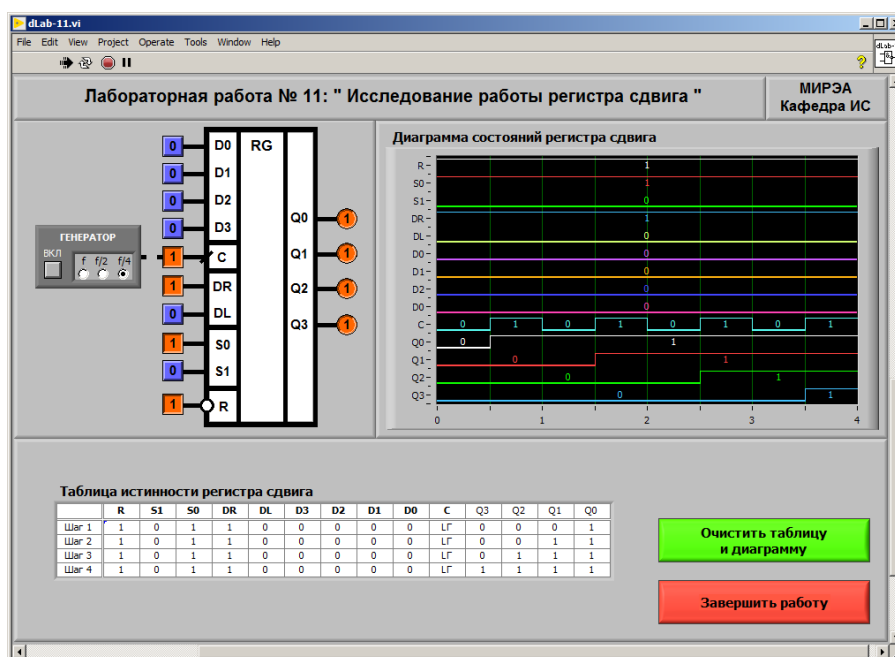


Рисунок 4.5 – Результат работы с регистром сдвига

Установив на входах выбора режима значения $S0 = 1, S1 = 0, R = 1$ и изменяя сигнал на входе последовательных данных DR, необходимо построить таблицу истинности и диаграмму состояний для режима сдвига вправо. Они представлены в таблице 4.3 и на рисунке 4.6 соответственно.

Таблица 4.3 – Таблица истинности регистра сдвига

	R	S1	S0	DR	DL	D3	D2	D1	D0	C	Q3	Q2	Q1	Q0
Шаг 1	1	0	1	1	0	0	0	0	0	ЛГ	0	0	0	1
Шаг 2	1	0	1	1	0	0	0	0	0	ЛГ	0	0	1	1
Шаг 3	1	0	1	1	0	0	0	0	0	ЛГ	0	1	1	1
Шаг 4	1	0	1	1	0	0	0	0	0	ЛГ	1	1	1	1

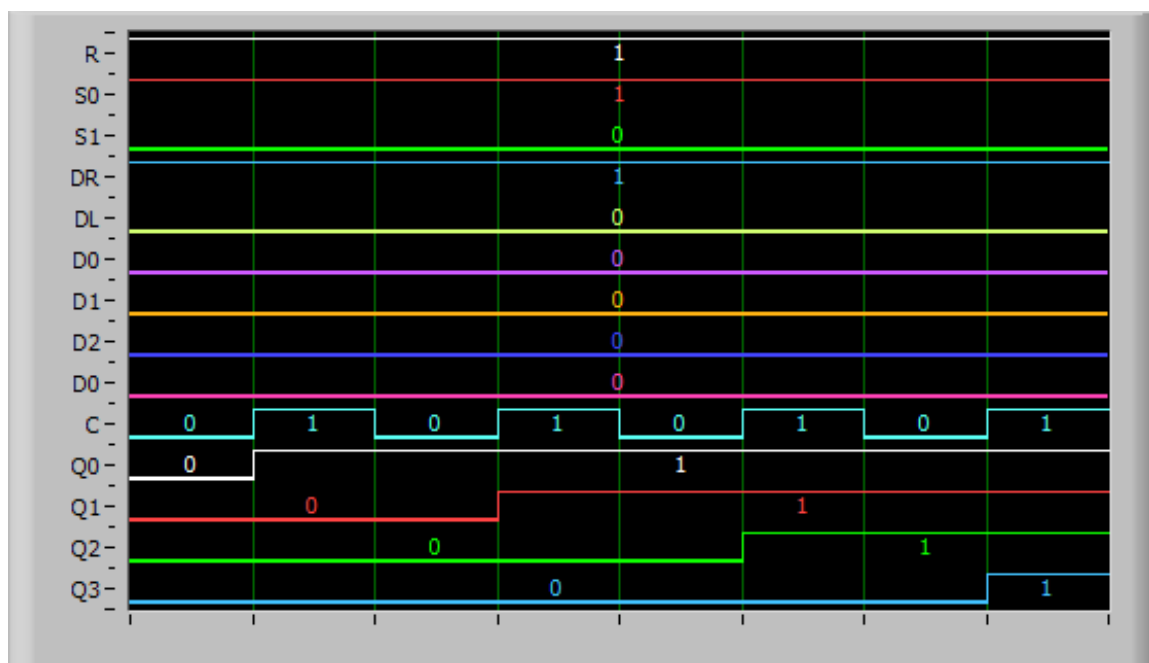


Рисунок 4.6 – Диаграмма состояний регистра сдвига в режиме сдвига вправо

Исходя из полученных данных, что в процессе сдвига вправо логическая единица, записанная в первом такте, смещается от Q0 к Q3.

Установив на входах выбора режима значения $S0 = 0, S1 = 1, R = 1$ и изменяя сигнал на входе последовательных данных DL, необходимо построить таблицу истинности и диаграмму состояний для режима сдвига влево. Таблица истинности представлена в таблице 4.4.

Таблица 4.4 – Таблица истинности регистра сдвига

	R	S1	S0	DR	DL	D3	D2	D1	D0	C	Q3	Q2	Q1	Q0
Шаг 1	1	1	0	0	1	0	0	0	0	ЛГ	1	0	0	0
Шаг 2	1	1	0	0	1	0	0	0	0	ЛГ	1	1	0	0
Шаг 3	1	1	0	0	1	0	0	0	0	ЛГ	1	1	1	0
Шаг 4	1	1	0	0	1	0	0	0	0	ЛГ	1	1	1	1

Диаграмма состояний показана на рисунке 4.7.

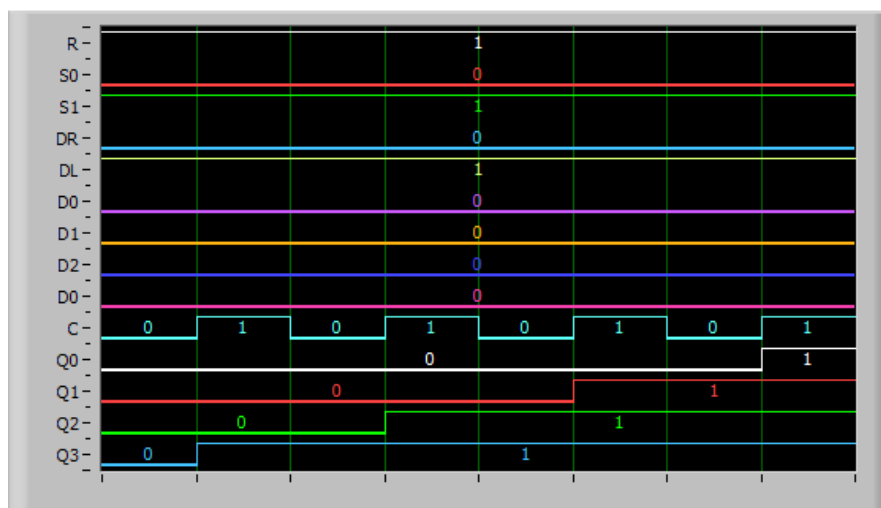


Рисунок 4.7 – Диаграмма состояний регистра сдвига в режиме сдвига влево

Исходя из полученных данных, что в процессе сдвига влево логическая единица, записанная в первом такте, смещается от Q3 к Q0.

Установив на входах выбора режима значения $S0 = 1$, $S1 = 1$, $R = 1$ и изменяя сигналы на входах параллельной загрузки D0, D1, D2, D3, необходимо построить таблицу истинности и диаграмму состояний для режима параллельной загрузки. Таблица истинности представлена в таблице 4.5. Диаграмма состояний показана на рисунке 4.8.

Таблица 4.5 – Таблица истинности регистра сдвигов

	R	S1	S0	DR	DL	D3	D2	D1	D0	C	Q3	Q2	Q1	Q0
Шаг 1	1	1	1	0	0	0	1	0	1	ЛГ	0	1	0	1
Шаг 2	1	1	1	0	0	1	1	1	1	ЛГ	1	1	1	1
Шаг 3	1	1	1	0	0	0	0	1	0	ЛГ	0	0	1	0
Шаг 4	1	1	1	0	0	0	0	1	0	ЛГ	0	0	1	0

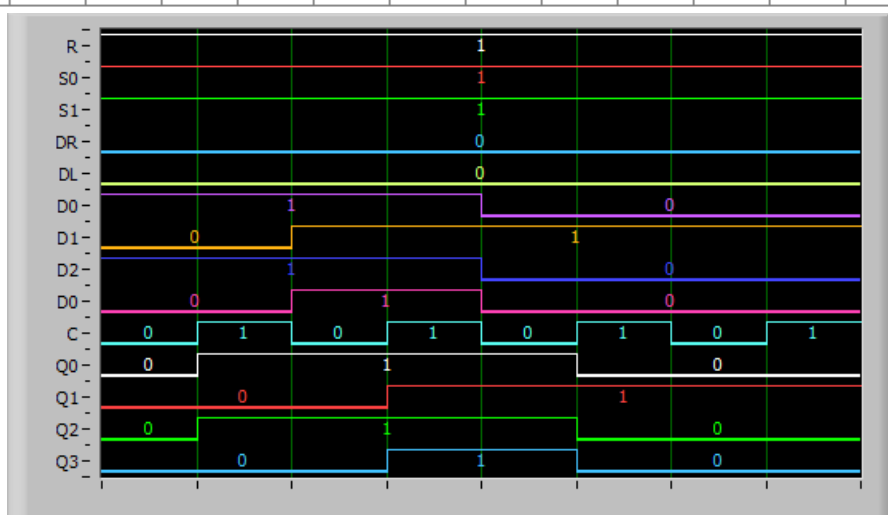


Рисунок 4.8 – Диаграмма состояний регистра сдвига в режиме параллельной загрузки

Проанализировав полученные данные, видно, что выходные сигналы регистра Q0 – Q3 соответствуют сигналам на входах параллельной загрузки D0 – D3.

Установив на входах выбора режима значения $S0 = 0$, $S1 = 0$, $R = 1$; на входах последовательных данных значения $DR = 1$, $DL = 1$ и изменяя сигналы на входах параллельной загрузки D0, D1, D2, D3, необходимо построить таблицу истинности и диаграмму состояний для режима хранения. Таблица истинности представлена в таблице 4.6. Диаграмма состояний показана на рисунке 4.9.

Таблица 4.6 – Таблица истинности регистра сдвига

	R	S1	S0	DR	DL	D3	D2	D1	D0	C	Q3	Q2	Q1	Q0
Шаг 1	1	0	0	1	1	0	1	0	1	ЛГ	0	0	1	0
Шаг 2	1	0	0	1	1	1	1	1	1	ЛГ	0	0	1	0
Шаг 3	1	0	0	1	1	0	0	1	0	ЛГ	0	0	1	0
Шаг 4	1	0	0	1	1	0	0	1	0	ЛГ	0	0	1	0

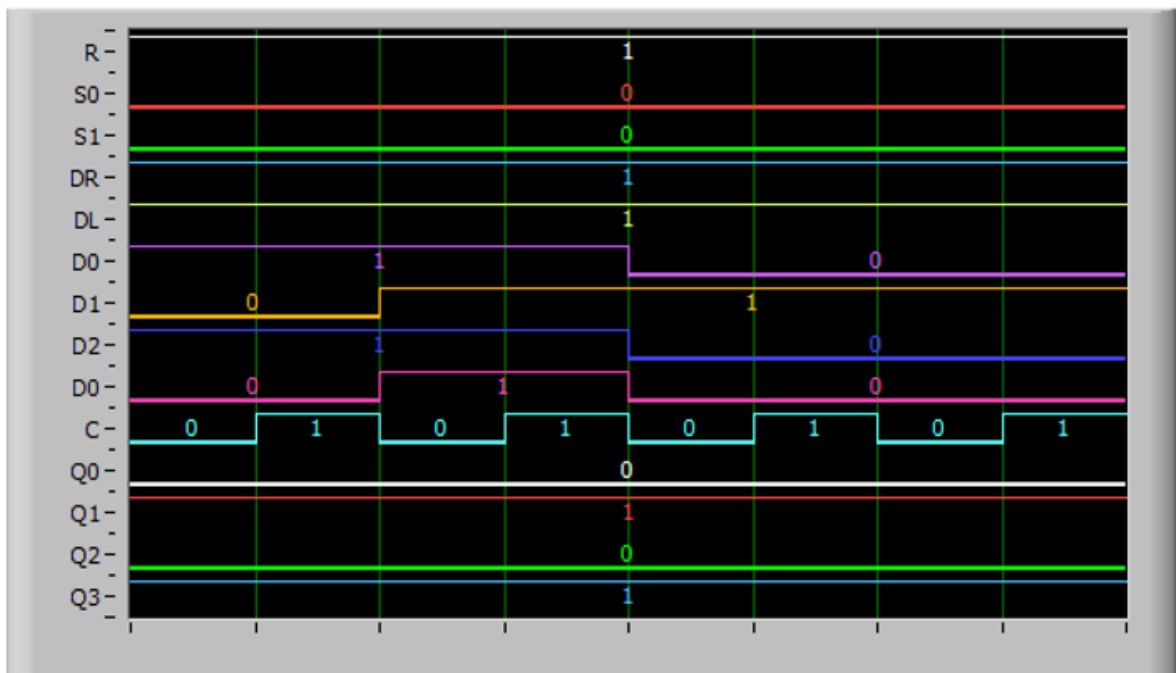


Рисунок 4.9 – Диаграмма состояний регистра сдвига в режиме хранения

Проанализировав полученные данные, видно, что при $S0 = 0$, $S1 = 0$ на выходах Q0 – Q3 сохраняются те же значения, что поступили на входы D0 – D3 с первым тактом на входе C.

На основе всех данных необходимо построить сводную таблицу истинности регистра сдвига. Она представлена в таблице 4.7.

Таблица 4.7 – Сводная таблица истинности регистра сдвига

R	$S1$	$S0$	C	$Q3_{n+1}$	$Q2_{n+1}$	$Q1_{n+1}$	$Q0_{n+1}$	Режим
0	-	-	-	0	0	0	0	Сброс
1	0	0	-	$Q3_n$	$Q2_n$	$Q1_n$	$Q0_n$	Хранение
1	0	1	0-1	$Q2_n$	$Q1_n$	$Q0_n$	DR	Сдвиг влево
1	1	0	0-1	DL	$Q3_n$	$Q2_n$	$Q1_n$	Сдвиг вправо
1	1	1	0-1	D3	D2	D1	D0	Загрузка

4.4 Изучение работы регистра сдвигов в динамическом режиме

После изменения входных сигналов регистра, была получена временная диаграмма, отражающая его работу в режимах сдвига вправо, сдвига влево, параллельной загрузки и сброса, приведенная на рисунке 4.10.

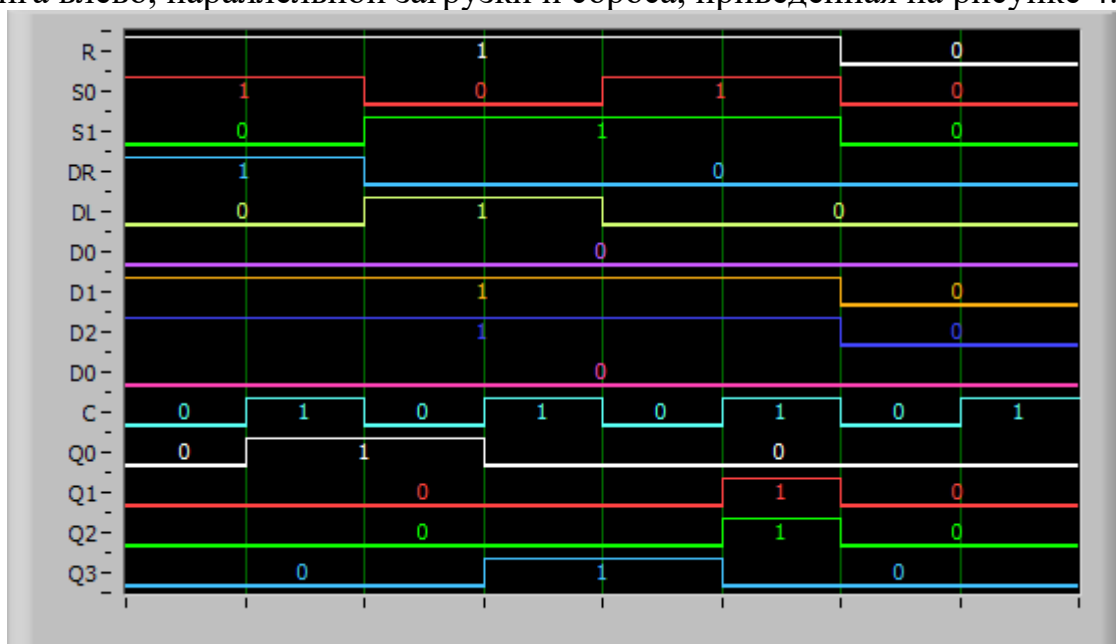


Рисунок 4.10 – Диаграмма состояний регистра сдвига в динамическом режиме

Из приведённой выше диаграммы видно, что состояние регистра изменяется по переднему фронту импульса тактового сигнала C .

5 ВЫВОДЫ

В ходе данной лабораторной работы требовалось изучить поведение параллельного регистра и регистра сдвига.

Изучены режимы работы параллельного регистра в статическом режиме: параллельная загрузка и хранение, управление выходом регистра. Для каждого режима были сформированы таблица истинности и диаграмма

состояний. Были определены значения управляющих сигналов «P1» и «P2», при которых регистр работает в режиме параллельной загрузки, либо в режиме хранения информации. Были определены значения сигналов «E1» и «E2», при которых разрешено считывание состояния регистра с его выходов «Q0», «Q1», «Q2» и «Q3» в режиме управления выходом.

Был изучен динамический режим работы параллельного регистра, сформирована диаграмма состояний, определены состояния управляющих сигналов «R», «P1», «P2», «E1» и «E2» и фронт тактового импульса на входе «С», при которых происходит изменение состояния регистра в режимах параллельной загрузки и сброса.

Изучены режимы работы регистра сдвига в статическом режиме: сдвиг вправо, сдвиг влево, параллельная загрузка, хранение. Для каждого режима были сформированы таблицы истинности и диаграммы состояний. Для режимов сдвига вправо и сдвига влево определено направление, в котором логическая единица смещается при первом такте. Проверено соответствие выходных сигналов регистра «Q0», «Q1», «Q2» и «Q3» сигналам на входах параллельной загрузки «D0», «D1», «D2» и «D3» в режиме параллельной загрузки. Сформирована сводная таблица истинности регистра сдвига.

Был изучен динамический режим работы регистра сдвига, сформирована диаграмма состояний, определён фронт импульса на тактовом входе «С» регистра сдвига, при котором происходят изменения состояний счетчика в режимах сдвига вправо, влево, параллельной загрузки и сброса.