Министерство образования Республики Беларусь

Учреждение образования

«Белорусский государственный университет

информатики и радиоэлектроники»

Факультет компьютерных систем и сетей

Кафедра электронных вычислительных машин

Дисциплина: Арифметические и логические основы

цифровых устройств

К ЗАЩИТЕ ДОПУСТИТЬ

\_\_\_\_\_\_\_\_\_\_Ю. А. Луцик

ПОЯСНИТЕЛЬНАЯ ЗАПИСКА

к курсовой работе на тему

ПРОЕКТИРОВАНИЕ И ЛОГИЧЕСКИЙ СИНТЕЗ СУММАТОРА-УМНОЖИТЕЛЯ ДВОИЧНО-ЧЕТВЕРИЧНЫХ ЧИСЕЛ

БГУИР КР 1-40 02 01 125 ПЗ

Студент

Руководитель

Н. О. Смоленский

Ю. А. Луцик

МИНСК 2022

Министерство образования Республики Беларусь

Учреждение образования

«Белорусский государственный университет

информатики и радиоэлектроники»

Факультет компьютерных систем и сетей

Кафедра электронных вычислительных машин

Дисциплина: Арифметические и логические основы

цифровых устройств

УТВЕРЖДАЮ

Заведующий кафедрой ЭВМ

\_\_\_\_\_\_\_\_\_ Б. В. Никульшин

«\_\_\_» \_\_\_\_\_\_\_\_\_\_\_20\_\_ г.

ЗАДАНИЕ

по курсовой работе студента  
 Смоленского Николая Олеговича

1. Тема работы: «Проектирование и логический синтез сумматора-умножителя двоично-четверичных чисел».
2. Срок сдачи студентом законченной работы: до 20 мая 2022 г.
3. Исходные данные к работе:
   1. исходные сомножители: Мн = 85,53; Мт = 45,34;
   2. алгоритм умножения: В;
   3. метод умножения: умножение закодированного двоично-четверичного множимого на два разряда двоичного множителя одновременно в дополнительных кодах;
   4. коды четверичных цифр множимого для перехода к двоично-четверичной системе кодирования: 04 – 00, 14 – 01, 24 – 10, 34 – 11;
   5. тип синтезируемого умножителя: 1;
   6. логический базис для реализации ОЧС: А7; метод минимизации – алгоритм Рота;
   7. логический базис для реализации ОЧУ: А5; метод минимизации – карты Карно-Вейча.
4. Содержание пояснительной записки (перечень подлежащих разработке вопросов):

Введение. 1. Разработка алгоритма умножения. 2. Разработка структурной схемы сумматора-умножителя. 3. Разработка функциональных схем основных узлов сумматора-умножителя. 4. Синтез комбинационных схем устройств на основе мультиплексоров. 5. Оценка результатов разработки. Заключение. Список литературы.

1. Перечень графического материала:
   1. Сумматор-умножитель первого типа. Схема электрическая структурная.
   2. Одноразрядный четвертичный сумматор. Схема электрическая функциональная.
   3. Одноразрядный четверичный умножитель. Схема электрическая функциональная.
   4. Регистр-аккумулятор. Схема электрическая функциональная.
   5. Одноразрядный четверичный сумматор. Реализация на мультиплексорах. Схема электрическая функциональная.

КАЛЕНДАРНЫЙ ПЛАН

|  |  |  |  |
| --- | --- | --- | --- |
| Наименование этапов  курсовой работы | Объём этапа, % | Срок выполнения этапа | Примечания |
| Разработка алгоритма умножения | 10 | 10.02 – 20.02 |  |
| Разработка структурной схемы сумматора-умножителя | 10 | 21.02 – 09.03 | С выполнением чертежа |
| Разработка функциональных схем основных узлов сумматора-умножителя | 50 | 10.03 – 30.04 | С выполнением чертежей |
| Синтез комбинационных схем устройств на основе мультиплексоров | 10 | 01.05 – 15.05 | С выполнением чертежа |
| Завершение оформления пояснительной записки | 20 | 15.05 – 20.05 |  |

Дата выдачи задания: 10 февраля 2022 г.

Руководитель                                                    \_\_\_\_\_\_\_\_\_\_\_\_/Ю. А. Луцик/

ЗАДАНИЕ ПРИНЯЛ К ИСПОЛНЕНИЮ \_\_\_\_\_\_\_\_\_\_\_\_/                        /

**СОДЕРЖАНИЕ**

Введение 5

1. Разработка алгоритма умножения 6

2. Разработка структурной схемы сумматора-умножителя 9

3. Разработка функциональных схем основных узлов сумматора-

умножителя 10

3.1 Логический синтез одноразрядного четверичного умножителя 10

3.2 Логический синтез одноразрядного четверичного сумматора 13

4. Логический синтез одноразрядного четверичного сумматора на

основе мультиплексора 21

5. Логический синтез преобразователя множителя 23

6. Временные затраты на умножение. Эффективность минимизации переключательных функций 25

Заключение 27

Список использованных источников 28

Приложение А 29

Приложение Б 30

Приложение В 31

Приложение Г 32

Приложение Д 33

Приложение Е 34

**ВВЕДЕНИЕ**

Данная курсовая работа посвящена разработке алгоритмов выполнения операций умножения и сложения. На основе полученных алгоритмов требуется разработать и синтезировать следующие устройства: одноразрядный четвертичный сумматор (ОЧС), одноразрядный четвертичный умножитель (ОЧУ), а также переключательные функции ОЧС на мультиплексорах. Минимизация перечисленных устройств осуществляется с помощью карт Карно-Вейча и алгоритма извлечения Рота. На основе полученных данных требуется построить схемы этих устройств и проанализировать результаты (эффективность минимизации и время выполнения операций)

**1. РАЗРАБОТКА АЛГОРИТМА УМНОЖЕНИЯ**

Исходные данные:

- исходные сомножители: Мн = 85,53; Мт = 45,34;  
- алгоритм умножения: В;  
- метод умножения: умножение закодированного двоично-четверичного множимого на два разряда двоичного множителя одновременно в дополнительных кодах;  
- кодирование четверичных цифр множимого для перехода к двоично-четверичной системе кодирования: 04 – 01, 14 – 11, 24 – 10, 34 – 00;  
- тип синтезируемого умножителя: 1-й.

* 1. **Перевод сомножителей из десятичной системы счисления в  
     четверичную**

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| \_ 85 | 4 |  |  |  |  | 0,53 |
| 84 | \_ 21 | 4 |  | \* | 4 |
| 1 | 20 | \_ 5 | 4 |  | 2,12 |
|  | 1 | 4 | 1 | \* | 4 |
|  |  | 1 |  |  | 0,48 |

Мн4 = 1111,20

В соответствии с заданной кодировкой множимого: Мн2/4 = 01010101,1000

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| \_ 45 | 4 |  |  |  |  | 0,34 |
| 44 | \_ 11 | 4 |  | \* | 4 |
| 1 | 8 | 2 |  |  | 1,36 |
|  | 3 |  | | \* | 4 |
|  |  |  | |  | 1,44 |
|  |  |  | |  | \* | 4 |
|  |  |  | |  |  | 1,76 |

Мт4 = 231,111

В соответствии с заданной кодировкой множителя: Мт2/4 = 101101,010101

* 1. **Сомножители в форме с плавающей запятой в прямом коде**

Кодировка по заданию совпадает с традиционной:

Мн = 0,010101011000 РМн  = 0.0100 +0410 – закодировано по заданию

Мн = 0,101101010101 РМн  = 0.0011 +0310 – закодировано традиционно

* 1. **Умножение на 2 разряда Мт одновременно в дополнительных кодах**

Порядок произведения будет следующим:

РМн = 0.0100 104  
РМт = 0.0011 034  
РМн\*Мт = 0.0111 134

Результат закодирован в соответствии с заданием на кодировку множимого.

Знак произведения определяется суммой по модулю «два» знаков Мн и Мт:

Зн Мн ⊕ Зн Мт = 0 ⊕ 0 = 0

Преобразование множителя и перемножение мантисс:

Мт4П = 11111   
Мт2П = 01001010101   
[-Мн]д = 3,222220

Перемножение мантисс по алгоритму «В» приведено в таблице 1.1.

Таблица 1.1 – Перемножение мантисс

|  |  |  |
| --- | --- | --- |
| **Четверичная с/с** | **Двоично-четверичная с/с** | **Комментарии** |
| **1** | **2** | **3** |
| 0,000000000000  0,000000111120 | 00,000000000000000000000000  00,000000000000010101011000 | ∑0  П1=Мн\*1 |
| 0,000000111120  0,000001111200  3,333333222220 | 00,000000000000010101011000  00,000000000001010101100000  11,111111111111101010101000 | ∑1  ∑1\*41  П2=Мн\*(-1) |
| 0,000001000020  0,000010000200  3,333333222220 | 00,000000000001000000001000  00,000000000100000000100000  11,111111111111101010101000 | ∑2  ∑2\*41  П3 = Мн\*(-1) |
| 0,000003223020  0,000032230200  0,000000111120 | 00,000000000011101011001000  00,000000001110101100100000  00,000000000000010101011000 | ∑3  ∑3\*41  П4 = Мн\*1 |
| 0,000033001320  0,000330013200  0,000000111120 | 00,000000001111000001111000  00,000000111100000111100000  00,000000000000010101011000 | ∑4  ∑4\*41  П5 = Мн\*1 |
| 0,000330130320  0,003301303200  0,000000111120 | 00,000000111100011100111000  00,000011110001110011100000  00,000000000000010101011000 | ∑5  ∑5\*41  П6 = Мн\*1 |

*Продолжение таблицы 1.1*

|  |  |  |
| --- | --- | --- |
| 0,003302020320  0,033020203200  0,000000111120 | 00,000011110010001000111000  00,001111001000100011100000  00,000000000000010101011000 | ∑6  ∑6\*41  П7 = Мн\*1 |
| 0,033020320320 | 00,001111001000111000111000 | ∑7 |

* 1. **Оценка погрешности вычислений**

Полученное произведение:

(Мн\*Мт)4 = 0,033020320320 РМн\*Мт = 7  
(Мн\*Мт)4 = 330203,20320 РМн\*Мт = 0  
(Мн\*Мт)10 = 3875,5547

Прямое перемножение операндов даёт следующее значение:

Мн\*Мт = 3877,9302

Отсюда абсолютная и относительная погрешности равны:

Δ = 3877,9302 – 3875,5547 = 2,3755.

Эта погрешность получена за счёт приближённого перевода из десятичной системы счисления в четверичную обоих сомножителей, а также за счёт округления полученного результата произведения

**2. РАЗРАБОТКА СТРУКТУРНОЙ СХЕМЫ  
 СУММАТОРА-УМНОЖИТЕЛЯ**

Структура сумматора-умножителя первого типа строится на базе заданных узлов ОЧС, ОЧУ и аккумулятора.

Управление режимом работы схемы осуществляется внешним сигналом *Mul/Sum*, который определяет вид текущей арифметической операции (умножение или суммирование).  
 *Если устройство работает как сумматор* (на входе *Mul/Sum* – «1»), то оба слагаемых последовательно (за два такта) заносятся в регистр множимого, а на управляющий вход формирователя дополнительного кода (ФДК) *F*2 поступает «1».  
 *Если устройство работает как умножитель* (на входе *Mul/Sum* – «0»), то множимое и множитель помещаются в соответствующие регистры, а на управляющий вход ФДК *F*2 поступает «0».

Принцип работы ФДК в зависимости от управляющих сигналов приведён в таблице 2.1.  
  
Таблица 2.1 – Режимы работы формирователя дополнительного кода

|  |  |  |
| --- | --- | --- |
| **Сигналы на входах ФДК** | | **Результат на выходах ФДК** |
| ***F*1** | ***F*2** |
| 0 | 0 | Дополнительный код множимого |
| 0 | 1 | Дополнительный код слагаемого |
| 1 | 0 | Меняется знак множимого |
| 1 | 1 | Меняется знак слагаемого |

Структурная схема сумматора-умножителя первого типа для алгоритма умножения «В» приведена в приложении А.

**3. РАЗРАБОТКА ФУНКЦИОНАЛЬНЫХ СХЕМ  
ОСНОВНЫХ УЗЛОВ СУММАТОРА-УМНОЖИТЕЛЯ**

**3.1 Логический синтез одноразрядного четверичного умножителя**

Одноразрядный четверичный умножитель (ОЧУ) — это комбинационное устройство, имеющее 5 двоичных входов (2 разряда из регистра Мн, 2 разряда из регистра Мт и управляющий вход h) и 4 двоичных выхода.

Управляющий вход h определяет тип операции: 0 - умножение закодированных цифр, поступивших на информационные входы; 1 - вывод на выходы без изменения значения разрядов, поступивших из регистра множимого.

Принцип работы ОЧУ представлен с помощью таблицы истинности (таблица 3.1).

Разряды Мн и Мт закодированы: 04 – 00, 14 – 01, 24 – 10, 34 – 11.

В таблице присутствуют 8 безразличных наборов, т. к. на входы ОЧУ из разрядов Мт не может поступить «11».

Таблица 3.1 – Таблица истинности ОЧУ

| **Мн** | | **Мт** | | **Упр.** | **Ст. разряды** | | **Мл. разряды** | | **Результат операции**  **в четверичной с/c** |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| ***X1*** | ***X2*** | ***y1*** | ***y2*** | ***h*** | ***P1*** | ***P2*** | ***P3*** | ***P4*** |
| **1** | **2** | **3** | **4** | **5** | **6** | **7** | **8** | **9** | **10** |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 ∙ 0 = 00 |
| 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | Выход – код «00» |
| 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 ∙ 1 = 00 |
| 0 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | Выход – код «00» |
| 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 ∙ 2 = 00 |
| 0 | 0 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | Выход – код «00» |
| 0 | 0 | 1 | 1 | 0 | x | x | x | x | 0 ∙ 3 = 00 |
| 0 | 0 | 1 | 1 | 1 | x | x | x | x | Выход – код «00» |
| 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 ∙ 0 = 00 |
| 0 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | Выход – код «01» |
| 0 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | 1 | 1 ∙ 1 = 01 |
| 0 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 1 | Выход – код «01» |
| 0 | 1 | 1 | 0 | 0 | 0 | 0 | 1 | 0 | 1 ∙ 2 = 02 |
| 0 | 1 | 1 | 0 | 1 | 0 | 0 | 0 | 1 | Выход – код «01» |
| 0 | 1 | 1 | 1 | 0 | x | x | x | x | 1 ∙ 3 = 03 |
| 0 | 1 | 1 | 1 | 1 | x | x | x | x | Выход – код «01» |
| 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 2 ∙ 0 = 00 |
| 1 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 0 | Выход – код «02» |

*Продолжение таблицы 3.1*

|  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **1** | **2** | **3** | **4** | **5** | **6** | **7** | **8** | **9** | **10** |
| 1 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | 0 | 2 ∙ 1 = 02 |
| 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 0 | Выход – код «02» |
| 1 | 0 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 2 ∙ 2 = 10 |
| 1 | 0 | 1 | 0 | 1 | 0 | 0 | 1 | 0 | Выход – код «02» |
| 1 | 0 | 1 | 1 | 0 | x | x | x | x | 2 ∙ 3 = 12 |
| 1 | 0 | 1 | 1 | 1 | x | x | x | x | Выход – код «02» |
| 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 3 ∙ 0 = 00 |
| 1 | 1 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | Выход – код «03» |
| 1 | 1 | 0 | 1 | 0 | 0 | 0 | 1 | 1 | 3 ∙ 1 = 03 |
| 1 | 1 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | Выход – код «03» |
| 1 | 1 | 1 | 0 | 0 | 0 | 1 | 1 | 0 | 3 ∙ 2 = 12 |
| 1 | 1 | 1 | 0 | 1 | 0 | 0 | 1 | 1 | Выход – код «03» |
| 1 | 1 | 1 | 1 | 0 | x | x | x | x | 3 ∙ 3 = 21 |
| 1 | 1 | 1 | 1 | 1 | x | x | x | x | Выход – код «03» |

**Минимизация Р1:**

Функция P1 на всех наборах (кроме 8 безразличных) равна 0, следовательно:

Минимизацию функций P2, P3, P4 проведём с помощью карт Карно-Вейча.

**Минимизация Р2:**

|  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  |  |  | x1 | |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |  |  |
| y1 |  | 1 |  |  | 1 |  |  |  |  |  |  |
| x | x | x | x | x | x | x | x |  | y2 |
|  |  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  | x2 | |  |  |  |  |  |
|  |  | Рисунок 3.1 – Минимизация функции *Р2* с помощью карты Вейча | h | |  | | h | |  |  |  |

**Минимизация Р3:**

|  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  |  |  | x1 | |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |  |  |
| y1 |  |  | 1 | 1 | 1 | 1 |  |  |  |  |  |
| x | x | x | x | x | x | x | x |  | y2 |
|  |  | 1 | 1 | 1 | 1 |  |  |  |  |  |
|  |  |  | 1 | 1 |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  | x2 | |  |  |  |  |  |
|  |  | Рисунок 3.2 – Минимизация функции *Р3* с помощью карты Вейча | h | |  | | h | |  |  |  |

**Минимизация Р4:**

|  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  |  |  | x1 | |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |  |  |
| y1 |  |  |  | 1 |  |  | 1 |  |  |  |  |
| x | x | x | x | x | x | x | x |  | y2 |
|  |  |  |  | 1 | 1 | 1 | 1 |  |  |  |
|  |  |  |  | 1 |  |  | 1 |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  | x2 | |  |  |  |  |  |
|  |  | Рисунок 3.3 – Минимизация функции *Р4* с помощью карты Вейча | h | |  | | h | |  |  |  |

Эти же функции, представленные в заданном базисе (ИЛИ, НЕ):

Функциональная схема ОЧУ в базисе А5 приведена в приложении Б.

**3.2 Логический синтез одноразрядного четверичного сумматора**

Одноразрядный четверичный сумматор (ОЧС) — это комбинационное устройство, имеющее 5 двоичных входов (2 разряда одного слагаемого, 2 разряда второго слагаемого и вход переноса p) и 3 двоичных выхода.

Управляющий вход h определяет тип операции: 0 - умножение закодированных цифр, поступивших на информационные входы; 1 - вывод на выходы без изменения значения разрядов, поступивших из регистра множимого.

Принцип работы ОЧС представлен с помощью таблицы истинности (таблица 3.2).

Разряды обоих слагаемых закодированы: 04 – 00, 14 – 01, 24 – 10, 34 – 11.

В таблице присутствуют 16 безразличных наборов, т. к. со старших выходов ОЧУ не могут поступить «10» и «11».

Таблица 3.2 – Таблица истинности ОЧС

| ***a1*** | ***a2*** | ***b1*** | ***b2*** | ***p*** | ***П*** | ***S1*** | ***S2*** | **Результат операции**  **в четверичной с/c** |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **1** | **2** | **3** | **4** | **5** | **6** | **7** | **8** | **9** |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 + 0 + 0 = 00 |
| 0 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 0 + 0 + 1 = 01 |
| 0 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | 0 + 1 + 0 = 01 |
| 0 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 0 + 1 + 1 = 02 |
| 0 | 0 | 1 | 0 | 0 | x | x | x | 0 + 2 + 0 = 02 |
| 0 | 0 | 1 | 0 | 1 | x | x | x | 0 + 2 + 1 = 03 |
| 0 | 0 | 1 | 1 | 0 | x | x | x | 0 + 3 + 0 = 03 |
| 0 | 0 | 1 | 1 | 1 | x | x | x | 0 + 3 + 1 = 10 |
| 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 1 + 0 + 0 = 01 |
| 0 | 1 | 0 | 0 | 1 | 0 | 1 | 0 | 1 + 0 + 1 = 02 |
| 0 | 1 | 0 | 1 | 0 | 0 | 1 | 0 | 1 + 1 + 0 = 02 |
| 0 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 1 + 1 + 1 = 03 |
| 0 | 1 | 1 | 0 | 0 | x | x | x | 1 + 2 + 0 = 03 |
| 0 | 1 | 1 | 0 | 1 | x | x | x | 1 + 2 + 1 = 10 |
| 0 | 1 | 1 | 1 | 0 | x | x | x | 1 + 3 + 0 = 10 |
| 0 | 1 | 1 | 1 | 1 | x | x | x | 1 + 3 + 1 = 11 |

*Продолжение таблицы 3.2*

| **1** | **2** | **3** | **4** | **5** | **6** | **7** | **8** | **9** |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 2 + 0 + 0 = 02 |
| 1 | 0 | 0 | 0 | 1 | 0 | 1 | 1 | 2 + 0 + 1 = 03 |
| 1 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 2 + 1 + 0 = 03 |
| 1 | 0 | 0 | 1 | 1 | 1 | 0 | 0 | 2 + 1 + 1 = 10 |
| 1 | 0 | 1 | 0 | 0 | x | x | x | 2 + 2 + 0 = 10 |
| 1 | 0 | 1 | 0 | 1 | x | x | x | 2 + 2 + 1 = 11 |
| 1 | 0 | 1 | 1 | 0 | x | x | x | 2 + 3 + 0 = 11 |
| 1 | 0 | 1 | 1 | 1 | x | x | x | 2 + 3 + 1 = 12 |
| 1 | 1 | 0 | 0 | 0 | 0 | 1 | 1 | 3 + 0 + 0 = 03 |
| 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 3 + 0 + 1 = 10 |
| 1 | 1 | 0 | 1 | 0 | 1 | 0 | 0 | 3 + 1 + 0 = 10 |
| 1 | 1 | 0 | 1 | 1 | 1 | 0 | 1 | 3 + 1 + 1 = 11 |
| 1 | 1 | 1 | 0 | 0 | x | x | x | 3 + 2 + 0 = 11 |
| 1 | 1 | 1 | 0 | 1 | x | x | x | 3 + 2 + 1 = 12 |
| 1 | 1 | 1 | 1 | 0 | x | x | x | 3 + 3 + 0 = 12 |
| 1 | 1 | 1 | 1 | 1 | x | x | x | 3 + 3 + 1 = 13 |

Минимизацию функций П, S1 проведём с помощью карт Карно-Вейча, функции S2 – с помощью алгоритма Рота.

**Минимизация П:**

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  | 000 | 001 | 011 | 010 | 110 | 111 | 101 | 100 |
| 00 |  |  |  |  | x | x | x | x |
| 01 |  |  |  |  | x | x | x | x |
| 11 |  |  | 1 |  | x | x | x | x |
| 10 |  | 1 | 1 | 1 | x | x | x | x |

Рисунок 3.4 – Минимизация функции *П* с помощью карты Карно

**Минимизация S1:**

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  | 000 | 001 | 011 | 010 | 110 | 111 | 101 | 100 |
| 00 |  |  | 1 |  | x | x | x | x |
| 01 |  | 1 | 1 | 1 | x | x | x | x |
| 11 | 1 |  |  |  | x | x | x | x |
| 10 | 1 | 1 |  | 1 | x | x | x | x |

Рисунок 3.5 – Минимизация функции *S1* с помощью карты Карно

**Минимизация S2:**

Множество единичных кубов:

Множество безразличных кубов и результат их склеивания:

Формирование множества C0:

Первый этап минимизации – нахождение множества простых импликант. Первый шаг (С0\*С0) приведён в таблице 3.3.

Таблица 3.3 – Поиск простых импликант (С0\*С0)

|  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| С0\*С0 | 00001 | 00010 | 01000 | 01011 | 10001 | 10010 | 11000 | 11011 | хх1хх |
| 00001 | **—** |  |  |  |  |  |  |  |  |
| 00010 |  | **—** |  |  |  |  |  |  |  |
| 01000 |  |  | **—** |  |  |  |  |  |  |
| 01011 |  |  |  | **—** |  |  |  |  |  |
| 10001 | y0001 |  |  |  | **—** |  |  |  |  |
| 10010 |  | y0010 |  |  |  | **—** |  |  |  |
| 11000 |  |  | y1000 |  |  |  | **—** |  |  |
| 11011 |  |  |  | y1011 |  |  |  | **—** |  |
| хх1хх | 00y01 | 00y10 | 01y00 | 01y00 | 10y01 | 10y10 | 11y00 | 11y11 | **—** |
|  | x0001  00x01 | x0010  00x10 | x1000  01x00 | x1011  01x11 | 10x01 | 10x10 | 11x00 | 11x11 | Ø |

*,*

*,*

*.*

В результате этой операции сформировалось новое множество кубов C1:

Следующий шаг поиска простых импликант (С1\*С1) приведён в таблице 3.4.

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| Таблица 3.4 – Поиск простых импликант (С1\*С1) | xx1xx |  |  |  |  |  |  |  |  |  |  |  |  | — | Ø |
| 01x11 |  |  |  |  |  |  |  |  |  |  |  | — |  | Ø |
| 01x00 |  |  |  |  |  |  |  |  |  |  | — |  |  | Ø |
| 00x10 |  |  |  |  |  |  |  |  |  | — |  |  |  | Ø |
| 00x01 |  |  |  |  |  |  |  |  | — |  |  |  |  | Ø |
| 11x11 |  |  |  |  |  |  |  | — |  |  |  | y1x11 |  | x1x11 |
| 11x00 |  |  |  |  |  |  | — |  |  |  | y1x00 |  |  | x1x00 |
| 10x10 |  |  |  |  |  | — |  |  |  | y0x10 |  |  |  | x0x10 |
| 10x01 |  |  |  |  | — |  |  |  | y0x01 |  |  |  |  | x0x01 |
| x1011 |  |  |  | — |  |  |  |  |  |  |  |  | x1y11 | x1x11 |
| x1000 |  |  | — |  |  |  |  |  |  |  |  |  | x1y00 | x1x00 |
| x0010 |  | — |  |  |  |  |  |  |  |  |  |  | x0y10 | x0x10 |
| x0001 | — |  |  |  |  |  |  |  |  |  |  |  | x0y01 | x0x01 |
| С1\*С1 | x0001 | x0010 | x1000 | x1011 | 10x01 | 10x10 | 11x00 | 11x11 | 00x01 | 00x10 | 01x00 | 01x11 | xx1xx |  |

*,*

*,*

*.*

В результате этой операции сформировалось новое множество кубов C2:

Следующий шаг поиска простых импликант (С2\*С2) приведён в таблице 3.5.

Таблица 3.5 – Поиск простых импликант (С2\*С2)

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| С2\*С2 | x0x01 | x0x10 | x1x00 | x1x11 | xx1xx |
| x0x01 | — |  |  |  |  |
| x0x10 |  | — |  |  |  |
| x1x00 |  |  | — |  |  |
| x1x11 |  |  |  | — |  |
| xx1xx |  |  |  |  | — |
|  | Ø | Ø | Ø | Ø | Ø |

*,*

*.*

Первый этап окончен, множество простых импликант:

Следующий этап – поиск L-экстремалей (обязательных простых импликант) приведён в таблице 3.6.

Таблица 3.6 – Поиск L-экстремалей

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| z#(Z-z) | x0x01 | x0x10 | x1x00 | x1x11 | xx1xx |
| x0x01 | — | zzzyy x0x10 | zyz0y x1x00 | zyzyz x1x11 | z1z10 x11xx, xx11x, xx1x0 |
| x0x10 | zzzyy x0x01 | — | zyzy0 x1x00 | zyzzy x1x11 | zyz01 z1zz1 z1z0z x11xx x111x x11x0  xx111 xx100 |
| x1x00 | zyzzy x0x01 | zyzy0 x0x10 | — | zzzyy x1x11 | zzz11 zzzy1 z0zyy zzz1z z0zzz x111x x111x xx111 x1110 x0100 x11x1 |
| x1x11 | zyzyz x0x01 | zyzzy x0x10 | zzzyy x1x00 | — | zzzz0 zzz0z z0zzz zzzzy zyzyy x1110 x1101 x0111 x1110 x0100 |
| xx1xx | zz0zz x0001 | zz0zz x0010 | zz0zz x1000 | zz0zz x1011 | — |
|  | x0001 | x0010 | x1000 | x1011 | x1110, x1101, x0111, x0100 |

В результате были получены кубы, “подозрительные” на *L*-экстремальность. Проверяем их в таблице 3.7.

Таблица 3.7 – Проверка на L-экстремальность

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| z#(Z-z)∩L | 00001 | 00010 | 01000 | 01011 | 10001 | 10010 | 11000 | 11011 |
| x0001 | 00001 | Ø | Ø | Ø | 10001 | Ø | Ø | Ø |
| x0010 | Ø | 00010 | Ø | Ø | Ø | 10010 | Ø | Ø |
| x1000 | Ø | Ø | 01000 | Ø | Ø | Ø | 11000 | Ø |
| x1011 | Ø | Ø | Ø | 01011 | Ø | Ø | Ø | 11011 |
| x1110 | Ø | Ø | Ø | Ø | Ø | Ø | Ø | Ø |
| x1101 | Ø | Ø | Ø | Ø | Ø | Ø | Ø | Ø |
| x0111 | Ø | Ø | Ø | Ø | Ø | Ø | Ø | Ø |
| x0100 | Ø | Ø | Ø | Ø | Ø | Ø | Ø | Ø |

L-экстремалями стали следующие простые импликанты:

Таблица 3.8 – Поиск непокрытых исходных наборов

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| L#E | 00001 | 00010 | 01000 | 01011 | 10001 | 10010 | 11000 | 11011 |
| x0x01 | zzzzz  Ø | zzzyy 00010 | zyzzy  01000 | zyzyz  01011 | zzzzz  Ø | zzzyy 10010 | zyzzy  11000 | zyzyz  11011 |
| x0x10 |  | zzzzz  Ø | zyzyz  01000 | zyzzy  01011 |  | zzzzz  Ø | zyzyz  11000 | zyzzy  11011 |
| x1x00 |  |  | zzzzz  Ø | zzzyy  01011 |  |  | zzzzz  Ø | zzzyy  11011 |
| x1x11 |  |  |  | zzzzz  Ø |  |  |  | zzzzz  Ø |
|  | Ø | Ø | Ø | Ø | Ø | Ø | Ø | Ø |

Как видно из таблицы 3.8, все исходные наборы оказались покрытыми, следовательно минимальное покрытие – множество L-экстремалей E:

Эти же функции, представленные в заданном базисе (ИЛИ-НЕ):

Функциональная схема ОЧС в базисе А7 приведена в приложении В.

**4. ЛОГИЧЕСКИЙ СИНТЕЗ ОДНОРАЗРЯДНОГО ЧЕТВЕРИЧНОГО СУММАТОРА НА ОСНОВЕ МУЛЬТИПЛЕКСОРА**

Мультиплексор – это логическая схема, имеющая *n* информационных входов, *m* управляющих входов и один выход. При этом должно выполняться условие *n* = .

Принцип работы мультиплексора таков. На выход мультиплексора может быть пропущен без изменений любой (один) логический сигнал, поступающий на информационный вход, номер которого равен двоичному коду, поданному на управляющие входы.

Функции ОЧС зависят от пяти переменных. Из-за наличия 16 безразличных наборов следует взять мультиплексор с двумя адресными входами (1 к 4), это позволит упростить одну большую функцию от пяти переменных до восьми функций от двух переменных.

Синтез дополнительных логических схем для ПФ ОЧC приведен в таблице 4.1.

Таблица 4.1 – Таблица истинности ОЧС на мультиплексорах

| ***a1*** | ***a2*** | ***b1*** | ***b2*** | ***p*** | ***П*** | ***Функция*** | ***S1*** | ***Функция*** | ***S2*** | ***Функция*** |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **1** | **2** | **3** | **4** | **5** | **6** | **7** | **8** | **9** | **10** | **11** |
| 0 | 0 | 0 | 0 | 0 | 0 | «0» | 0 |  | 0 |  |
| 0 | 0 | 0 | 0 | 1 | 0 | 0 | 1 |
| 0 | 0 | 0 | 1 | 0 | 0 | 0 | 1 |
| 0 | 0 | 0 | 1 | 1 | 0 | 1 | 0 |
| 0 | 0 | 1 | 0 | 0 | x | x | x |
| 0 | 0 | 1 | 0 | 1 | x | x | x |
| 0 | 0 | 1 | 1 | 0 | x | x | x |
| 0 | 0 | 1 | 1 | 1 | x | x | x |
| 0 | 1 | 0 | 0 | 0 | 0 | «0» | 0 |  | 1 |  |
| 0 | 1 | 0 | 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 0 | 1 | 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 1 | 1 | 0 | 1 | 1 |
| 0 | 1 | 1 | 0 | 0 | x | x | x |
| 0 | 1 | 1 | 0 | 1 | x | x | x |
| 0 | 1 | 1 | 1 | 0 | x | x | x |
| 0 | 1 | 1 | 1 | 1 | x | x | x |

*Продолжение таблицы 4.1*

|  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **1** | **2** | **3** | **4** | **5** | **6** | **7** | **8** | **9** | **10** | **11** |
| 1 | 0 | 0 | 0 | 0 | 0 |  | 1 |  | 0 |  |
| 1 | 0 | 0 | 0 | 1 | 0 | 1 | 1 |
| 1 | 0 | 0 | 1 | 0 | 0 | 1 | 1 |
| 1 | 0 | 0 | 1 | 1 | 1 | 0 | 0 |
| 1 | 0 | 1 | 0 | 0 | x | x | x |
| 1 | 0 | 1 | 0 | 1 | x | x | x |
| 1 | 0 | 1 | 1 | 0 | x | x | x |
| 1 | 0 | 1 | 1 | 1 | x | x | x |
| 1 | 1 | 0 | 0 | 0 | 0 |  | 1 |  | 1 |  |
| 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 |
| 1 | 1 | 0 | 1 | 0 | 1 | 0 | 0 |
| 1 | 1 | 0 | 1 | 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 0 | 0 | x | x | x |
| 1 | 1 | 1 | 0 | 1 | x | x | x |
| 1 | 1 | 1 | 1 | 0 | x | x | x |
| 1 | 1 | 1 | 1 | 1 | x | x | x |

16 безразличных наборов используем для упрощения схемы. Это позволит использовать мультиплексор с четырьмя адресными входами (1 к 4) вместо восьми.

Функциональная схема реализации ОЧС на мультиплексорах приведена в приложении Г.

**5. ЛОГИЧЕСКИЙ СИНТЕЗ**

**ПРЕОБРАЗОВАТЕЛЯ МНОЖИТЕЛЯ**

Преобразователь множителя (ПМ) служит для исключения из множителя диад 11 и 10, заменяя их на триады и соответственно.

Таблица 4.1 – Таблица истинности ОЧС на мультиплексорах

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Входная диада** | | **Мл. бит** | **Знак** | **Выходная диада** | |
| **Qn** | **Qn-1** | **Qn-2** | **F1** | **S1** | **S2** |
| 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 | 0 | 1 |
| 0 | 1 | 0 | 0 | 0 | 1 |
| 0 | 1 | 1 | 0 | 1 | 0 |
| 1 | 0 | 0 | 1 | 1 | 0 |
| 1 | 0 | 1 | 1 | 0 | 1 |
| 1 | 1 | 0 | 1 | 0 | 1 |
| 1 | 1 | 1 | 1 | 0 | 0 |

Минимизацию функций F1, S1, S2 проведём с помощью карт Карно-Вейча.

**Минимизация F1:**

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
|  | 00 | 01 | 11 | 10 |
| 0 |  |  |  |  |
| 1 | 1 | 1 | 1 | 1 |

Рисунок 3.4 – Минимизация функции *F1* с помощью карты Карно

**Минимизация S1:**

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
|  | 00 | 01 | 11 | 10 |
| 0 |  |  | 1 |  |
| 1 | 1 |  |  |  |

Рисунок 3.4 – Минимизация функции *S1* с помощью карты Карно

**Минимизация S2:**

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
|  | 00 | 01 | 11 | 10 |
| 0 |  | 1 |  | 1 |
| 1 |  | 1 |  | 1 |

Рисунок 3.4 – Минимизация функции *S2* с помощью карты Карно

Функциональная схема ПМ приведена в приложении Д.

**6. ВРЕМЕННЫЕ ЗАТРАТЫ НА УМНОЖЕНИЕ.**

**ЭФФЕКТИВНОСТЬ МИНИМИЗАЦИИ**

**ПЕРЕКЛЮЧАТЕЛЬНЫХ ФУНКЦИЙ**

**Временные затраты на умножение рассчитываются по формуле:**

где – время умножение на один разряд.

В свою очередь формула временных затрат на умножение на один разряд имеет вид:

.

Тогда конечная формула примет вид:

,

где

– количество разрядов множителя;

– количество разрядов множимого;

– время сдвига частичной суммы;

– время формирования дополнительного кода множимого;

– время преобразования множителя;

– время работы ОЧУ;

– время работы ОЧС.

**Оценка эффективности минимизации:**

Для проведения оценки эффективности минимизации переключательных функций необходимо посчитать цену схемы до минимизации и цену схемы после минимизации.

Функции ОЧУ:

Функции ОЧС:

**ЗАКЛЮЧЕНИЕ**

В процессе выполнения курсовой работы была разработана структурная схема сумматора-умножителя первого типа, а также функциональные схемы основных узлов данного устройства. Для уменьшения стоимости логических схем были выполнены минимизации переключательных функций различными способами.

В качестве главного достоинства минимизации картами Карно-Вейча можно выделить простоту и минимальные затраты времени. Однако применение данного способа для функций, зависящих от большого количества переменных будет затруднительно, в таком случае эффективнее будет применить алгоритм Рота.

Функциональные схемы были построены в различных логических базисах. Это позволило закрепить теоретические знания основных законов булевой алгебры, например, правило де Моргана. Также можно отметить, что необходимо сократить количество уровней в логической схеме для уменьшения времени работы данного устройства.

Реализация переключательных функций на основе мультиплексоров позволила облегчить процесс минимизации этих функций и упростить функциональную схему ОЧС.

**СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ**

[1] Луцик Ю.А. Учебное пособие по курсу "Арифметические и логические основы вычислительной техники" / Луцик Ю.А., Лукьянова И.В – Минск: БГУИР, 2014 г.

[2] Искра, Н. А. Арифметические и логические основы вычислительной техники: пособие / Н. А. Искра, И. В. Лукьянова, Ю. А. Луцик. – Минск: БГУИР, 2016.

[3] Лысиков Б.Г. Арифметические и логические основы цифровых автоматов / Лысиков Б.Г. – Мн.: Вышейшая школа, 1980.

[4] Лысиков Б.Г. Цифровая вычислительная техника / Лысиков Б.Г. – Мн.: 2003.

**ПРИЛОЖЕНИЕ А**

*(обязательное)*

Сумматор-умножитель первого типа.

Схема электрическая структурная

**ПРИЛОЖЕНИЕ Б**

*(обязательное)*

Одноразрядный четверичный умножитель.

Схема электрическая функциональная

**ПРИЛОЖЕНИЕ В**

*(обязательное)*

Одноразрядный четверичный сумматор.

Схема электрическая функциональная

**ПРИЛОЖЕНИЕ Г**

*(обязательное)*

Одноразрядный четверичный сумматор.

Реализация на мультиплексорах.

Схема электрическая функциональная

**ПРИЛОЖЕНИЕ Д**

*(обязательное)*

Преобразователь множителя.

Схема электрическая функциональная

**ПРИЛОЖЕНИЕ Е**

*(обязательное)*

Ведомость документов