



**BL602/604**

数据手册

版本: 1.4

版权 @ 2020

[www.bouffalolab.com](http://www.bouffalolab.com)

1 概述	5
1.1 无线	6
1.2 MCU 子系统	6
1.3 内存	6
1.4 安全机制	7
1.5 外设	7
1.6 电源管理模式	7
1.7 时钟架构	8
2 功能描述	9
2.1 CPU	9
2.2 缓存	10
2.3 内存	10
2.4 DMA 控制器	10
2.5 总线结构	10
2.6 中断	11
2.7 启动选项	12
2.8 电源管理单元	12
2.9 时钟架构	12
2.10 外设	13
3 管脚定义 QFN32	14
4 管脚定义 QFN40	17
5 电气特性	20
5.1 绝对最大额定值	20
5.2 运行条件	20

6 参考设计 . . . . .	22
7 封装信息 QFN32 . . . . .	23
8 封装信息 QFN40 . . . . .	25
9 标志定义 . . . . .	27
10 订购信息 . . . . .	28
11 版本信息 . . . . .	30

## List of Figures

1.1 功能框图 . . . . .	6
2.1 系统框图 . . . . .	10
2.2 时钟框图 . . . . .	13
3.1 BL602L 管脚布局 . . . . .	15
3.2 BL602C/E 管脚布局 . . . . .	16
4.1 BL604L 管脚布局 . . . . .	18
4.2 BL604C/E 管脚布局 . . . . .	19
6.1 参考设计 . . . . .	24
7.1 QFN32 封装图 . . . . .	25
8.1 QFN40 封装图 . . . . .	27
9.1 标志定义 . . . . .	29
10.1 型号命名 . . . . .	30

## List of Tables

2.1	总线连接	11
2.2	地址映像	11
2.2	地址映像	12
3.1	管脚描述	16
3.1	管脚描述	17
4.1	管脚描述	19
4.1	管脚描述	20
4.1	管脚描述	21
5.1	电源的绝对最大额定值	22
5.2	建议电源值范围	22
5.3	建议温度值范围	23
5.4	一般操作条件	23
7.1	尺寸说明 (测量单位: 毫米)	25
7.1	尺寸说明 (测量单位: 毫米)	26
8.1	尺寸说明 (测量单位: 毫米)	27
8.1	尺寸说明 (测量单位: 毫米)	28
10.1	订购选项	30
10.1	订购选项	31
11.1	修改记录	32

BL602/BL604 是一款 Wi-Fi + BLE 组合的芯片组，用于低功耗和高性能应用开发。

无线子系统包含 2.4G 无线电，Wi-Fi 802.11b/g/n 和 BLE 5.0 基带/MAC 设计。微控制器子系统包含一个低功耗的 32 位 RISC CPU，高速缓存和存储器。电源管理单元控制低功耗模式。此外，还支持各种安全性能。

外围接口包括 SDIO，SPI，UART，I2C，IR remote，PWM，ADC，DAC，PIR 和 GPIO。

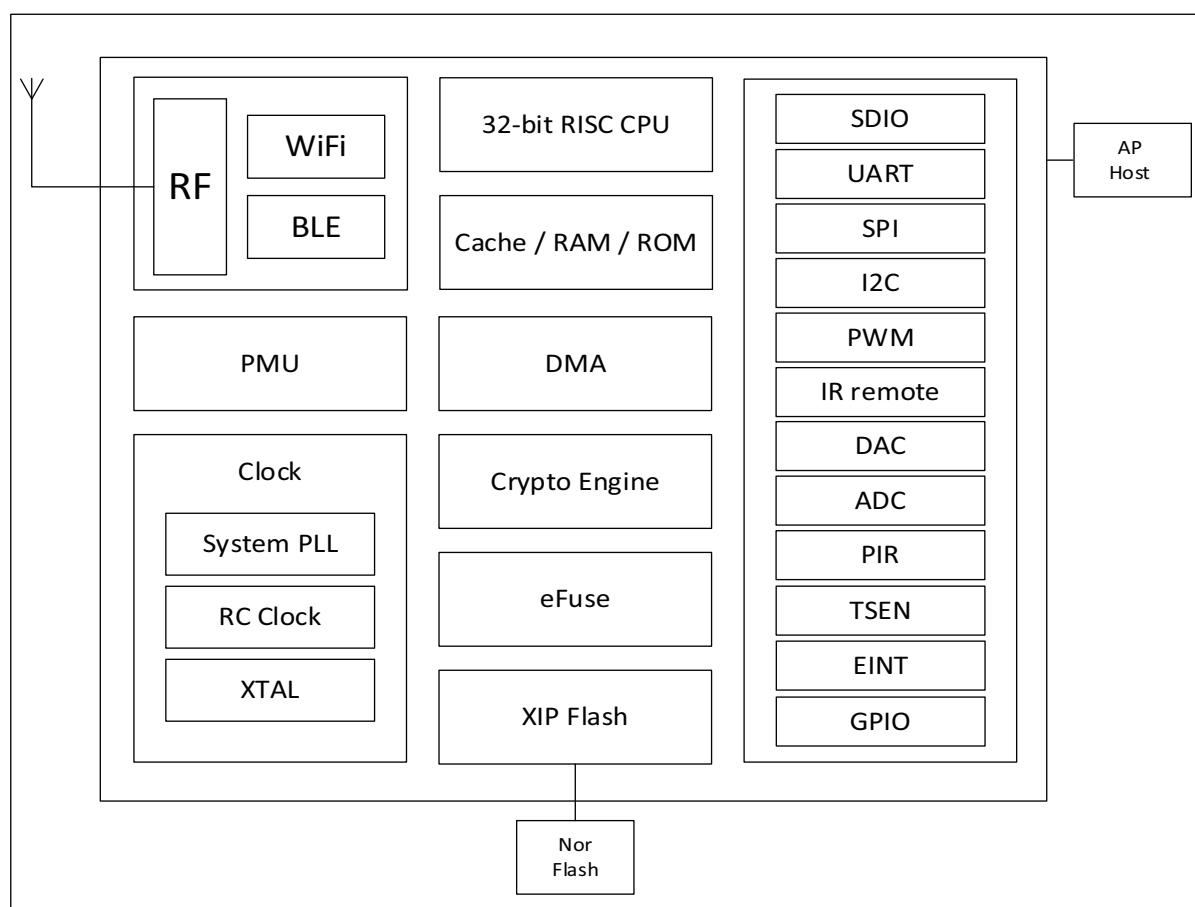


图 1.1: 功能框图

## 1.1 无线

- 2.4GHz 射频收发器

- Wi-Fi 802.11b/g/n

- Bluetooth® 低功耗 5.0

支持 BLE 5.0 通道选择 # 2

不支持 2M PHY / 编码 PHY / ADV 扩展

- Wi-Fi 20MHz 带宽

- Wi-Fi 安全 WPS/WEP/WPA/WPA2 Personal/WPA2 Enterprise/WPA3

- STA, SoftAP, STA+SoftAP 和 Sniffer 模式

- 支持多个云连接

- BLE 协助实现 Wi-Fi 快速连接

- Wi-Fi 和 BLE 共存

- 集成 balun, PA/LNA

## 1.2 MCU 子系统

- 带 FPU (浮点单元) 的 32 位 RISC CPU

- 一级缓存

- 1 个 RTC 计时器, 最长计数周期为 1 年

- 两个 32 位通用定时器

- 四个 DMA 通道

- DFS (动态频率缩放) 从 1MHz 到 192MHz

- JTAG 开发支持

- XIP QSPI Flash 具有硬件加密支持

## 1.3 内存

- 276KB RAM

- 128KB ROM

- 1Kb eFuse

- 嵌入式 Flash 闪存 (选配)

## 1.4 安全机制

- 安全启动
- 安全调试端口
- QSPI Flash 即时 AES 解密 (OTFAD) - AES - 128, CTR 模式
- 支持 AES 128/192/256 位加密引擎
- 支持 SHA-1/224/256
- 真实随机数发生器 (TRNG)
- 公钥加速器 (PKA)

## 1.5 外设

- 一个 SDIO2.0 从机
- 一个 SPI 主/从机
- 两个 UART
- 一个 I2C 主机
- 五个 PWM 通道
- 10-bit 通用 DAC
- 12-bit 通用 ADC
- 两个通用模拟比较器 (ACOMP)
- PIR (被动红外) 检测
- IR remote
- 16 或 23 个 GPIO

## 1.6 电源管理模式

- 关闭
- 休眠 (灵活模式)
- 掉电睡眠 (灵活模式)
- 正常运作



## 1.7 时钟架构

- 支持外部晶振频率 24/32/38.4/40/MHz
- 内部 RC 32kHz 振荡器
- 内部 RC 32MHz 振荡器
- 内部系统 PLL
- XTAL 32kHz 晶振

BL602/BL604 主要功能描述如下:

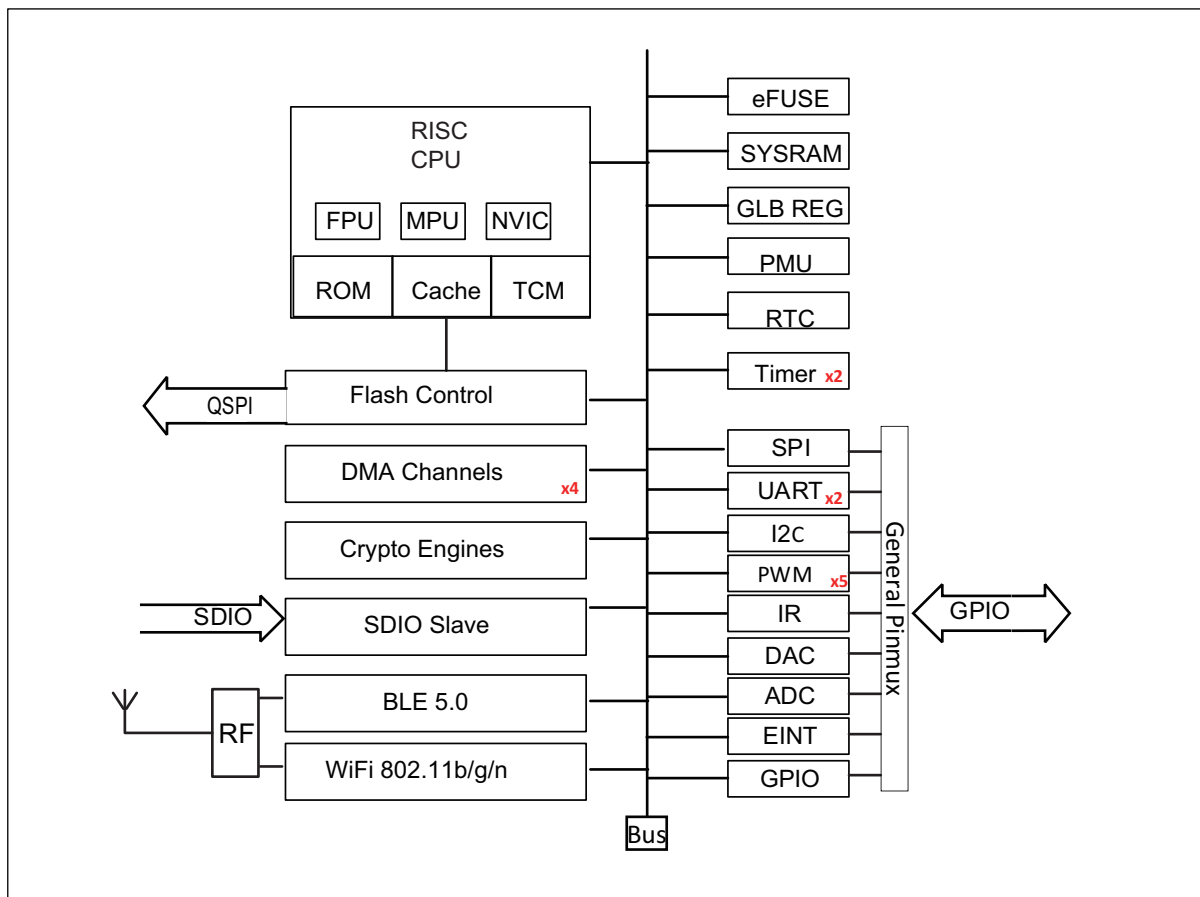


图 2.1: 系统框图

## 2.1 CPU

BL602/BL604 32-bit RISC CPU 包含用于 32 位单精度算术的 FPU（浮点单元），三级流水线（IF，EXE，WB），压缩的 16 位和 32 位指令集，包含 4 个硬件可编程断点的标准 JTAG 调试器端口，包含 64 个中断和 16 个中断级别/优先

级的中断控制器，用于低延迟中断处理。时钟频率高达 192MHz，可以动态配置用来更改时钟频率，进入省电模式以实现低功耗。

WiFi/BLE 堆栈和应用程序均在单个 32-bit RISC CPU 上运行，用来实现简单和超低功耗的应用程序。CPU 性能约 1.46 DMIPS / MHz; 3.1 CoreMark / MHz。

## 2.2 缓存

BL602/BL604 的缓存提高了 CPU 访问外部存储器的效能。高速缓存可以部分或全部配置为 TCM（紧密耦合内存）。

## 2.3 内存

BL602/BL604 存储器包括：片上零延迟 SRAM 存储器，只读存储器，一次写入存储器，嵌入式闪存（可选）。

## 2.4 DMA 控制器

BL602/BL604 DMA（直接存储器访问）控制器具有四个专用通道，用于管理外设和存储器之间的数据传输，以提高 CPU / 总线效率。DMA 有三种主要的传输类型，内存到内存，内存到外设以及外设到内存三种模式。DMA 还支持 LLI（链接列表项）功能，该链表由一系列链接列表预定义了多个传输，然后硬件会根据每个 LLI 的大小和地址自动完成所有传输。

DMA 支持的外设包括 UART，I2C，SPI，ADC 和 DAC。

## 2.5 总线结构

BL602/BL604 总线连接与地址访问总结如下：

表 2.1: 总线连接

从/主	CPU	SDIO	DMA	加密引擎	调试接口
内存	V	V	V	V	V
外设	V	V	V	-	V
WiFi/BLE	V	V	V	-	V

表 2.2: 地址映像

目标	地址	大小	描述
WRAM	0x42030000	112KB	无线 SRAM 存储器
RETRAM	0x40010000	4KB	深度睡眠内存（保留 RAM）
HBN	0x4000F000	4KB	深度睡眠控制（休眠）
PDS	0x4000E000	4KB	睡眠控制（掉电睡眠）

表 2.2: 地址映像

目标	地址	大小	描述
SDU	0x4000D000	4KB	SDIO 控制
DMA	0x4000C000	4KB	DMA 控制
QSPI	0x4000B000	4KB	Flash 闪存控制
IRR	0x4000A600	256B	红外遥控器
TIMER	0x4000A500	256B	计时器控制
PWM	0x4000A400	256B	脉冲宽度调制控制
I2C	0x4000A300	256B	I2C 控制
SPI	0x4000A200	256B	SPI 主/从控制
UART1	0x4000A100	256B	UART 控制
UART0	0x4000A000	256B	UART 控制
L1C	0x40009000	4KB	缓存控制
eFuse	0x40007000	4KB	eFuse 存储器控制
TZ2	0x40006000	4KB	信任区隔离
TZ1	0x40005000	4KB	信任区隔离
SEC	0x40004000	4KB	安全引擎
GPIP	0x40002000	4KB	通用 DAC / ADC / ACOMP 接口控制
MIX	0x40001000	4KB	混合信号寄存器
GLB	0x40000000	4KB	全局寄存器
RAM	0x22020000 /0x42020000	64KB	片上存储器, 如果用作数据存储器, 则使用 0x42020000 地址访问; 如果用作程序存储器, 则使用 0x22020000 地址访问
XIP	0x23000000	16MB	XIP 闪存
TCM1	0x22014000 /0x42014000	48KB	紧耦合内存, 如果用作数据存储器, 则使用 0x42014000 地址访问; 如果用作程序存储器, 则使用 0x22014000 地址访问
TCM0	0x22008000 /0x42008000	48KB	紧耦合内存, 如果用作数据存储器, 则使用 0x42008000 地址访问; 如果用作程序存储器, 则使用 0x22008000 地址访问
ROM	0x21000000	128KB	只读存储器

## 2.6 中断

BL602/BL604 支持内部 RTC 时钟唤醒、外部中断唤醒, 以达到低功耗睡眠唤醒机制。

CPU 中断控制器支持堆栈或嵌套、可选电平或脉冲、高或低电平有效。

## 2.7 启动选项

BL602/BL604 支持多种启动，可选择从 UART、SDIO、Flash 闪存启动。

## 2.8 电源管理单元

电源管理单元（PMU）管理整个芯片的电源，可分为运行、空闲、睡眠和休眠电源模式。软件配置成进入睡眠模式时，通过 RTC 定时器或 EINT 来唤醒，以达到低功耗电源管理。

掉电睡眠模式非常灵活，可以使应用配置为最低功耗。

## 2.9 时钟架构

时钟控制单元为核心 MCU 和外围 SOC 设备生成时钟。时钟源可以是 XTAL，PLL 或 RC 振荡器。通过适当的配置（例如 sel, div, en 等）来动态节省功耗。PMU 以 32kHz 时钟运行，使系统在睡眠模式下保持低功耗。

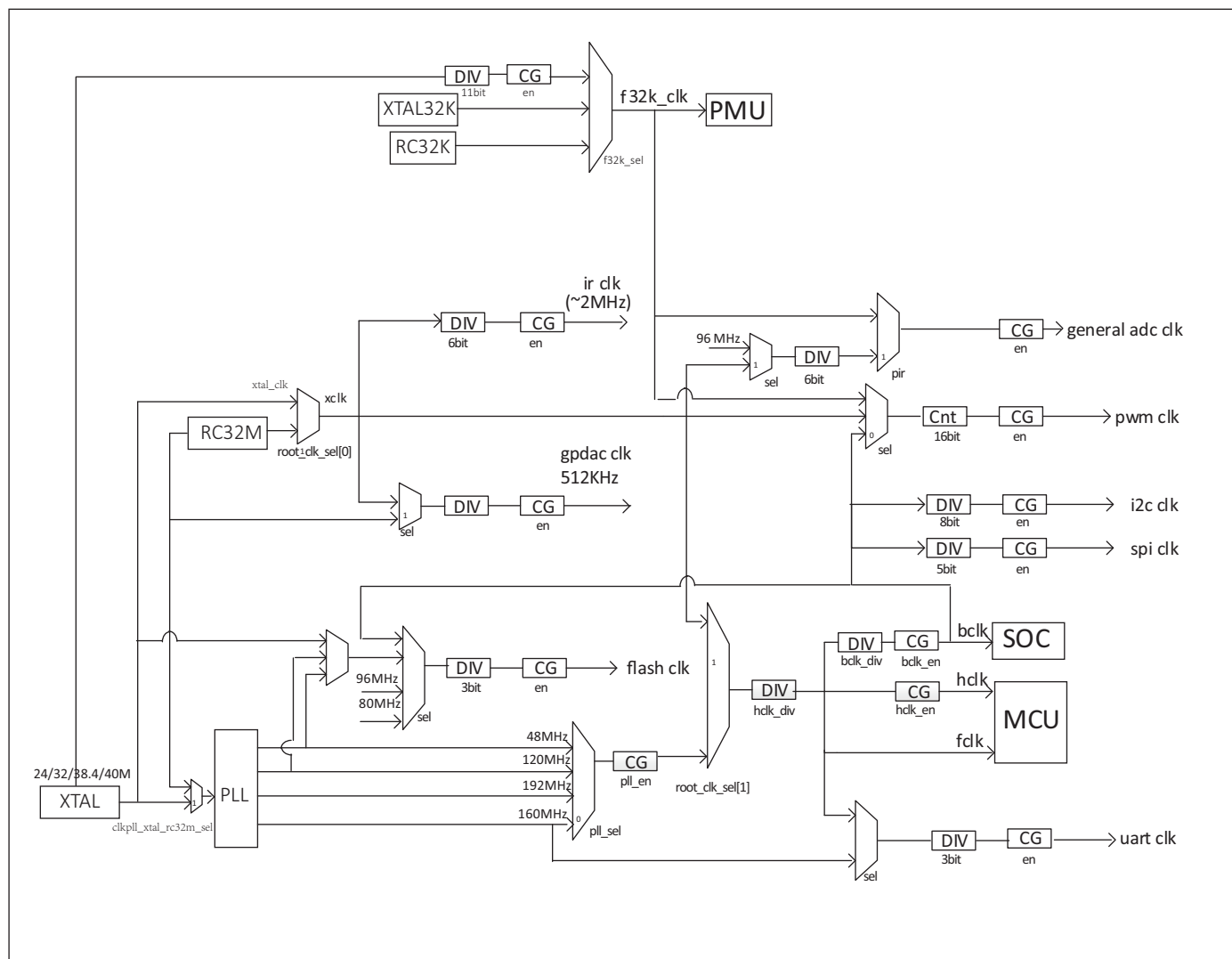


图 2.2: 时钟框图

## 2.10 外设

外设包括 SDIO, SPI, UART, I2C, IR remote, PWM, ADC, DAC, PIR。可以通过灵活的配置将每个外设分配给不同的 GPIO 组。每个 GPIO 都可用作通用输入和输出功能。

## 管脚定义 QFN32

BL602 32-pin 封装包括固定电源接口 10 个、固定模拟接口 6 个、以及富含弹性的 GPIO 接口 16 个供应用选择。

		32	31	30	29	28	27	26	25			
		VDDIO_1	PAD_GPIO_22	PAD_GPIO_21	PAD_GPIO_20	PAD_GPIO_17	PAD_GPIO_16	VDDCORE	VDD33			
1	PAD_GPIO_0	VDDIO_1	1.8V or 1.3V		GPIO0-6/GPIO16-GPIO22/GPIO23-28					VDD33	24	
		VDD33	3.3V		GPIO9-15							
		AVDD33	3.3V		PAD_GPIO_7-8							
2	PAD_GPIO_1	<div>BL602L</div> <div>QFN32</div>									VDD33	23
3	PAD_GPIO_2										PAD_GPIO_14	22
4	PAD_GPIO_3										PAD_GPIO_12	21
5	PAD_GPIO_4										PAD_GPIO_11	20
6	PAD_GPIO_5										XTAL_OUT	19
7	AVDD33_1										XTAL_IN	18
8	AVDD33_2										PAD_GPIO_8	17
		ANT	VDD15	AVDD18	CHIP_EN	NC	NC	AVDD33	PAD_GPIO_7			
		9	10	11	12	13	14	15	16			

图 3.1: BL602L 管脚布局

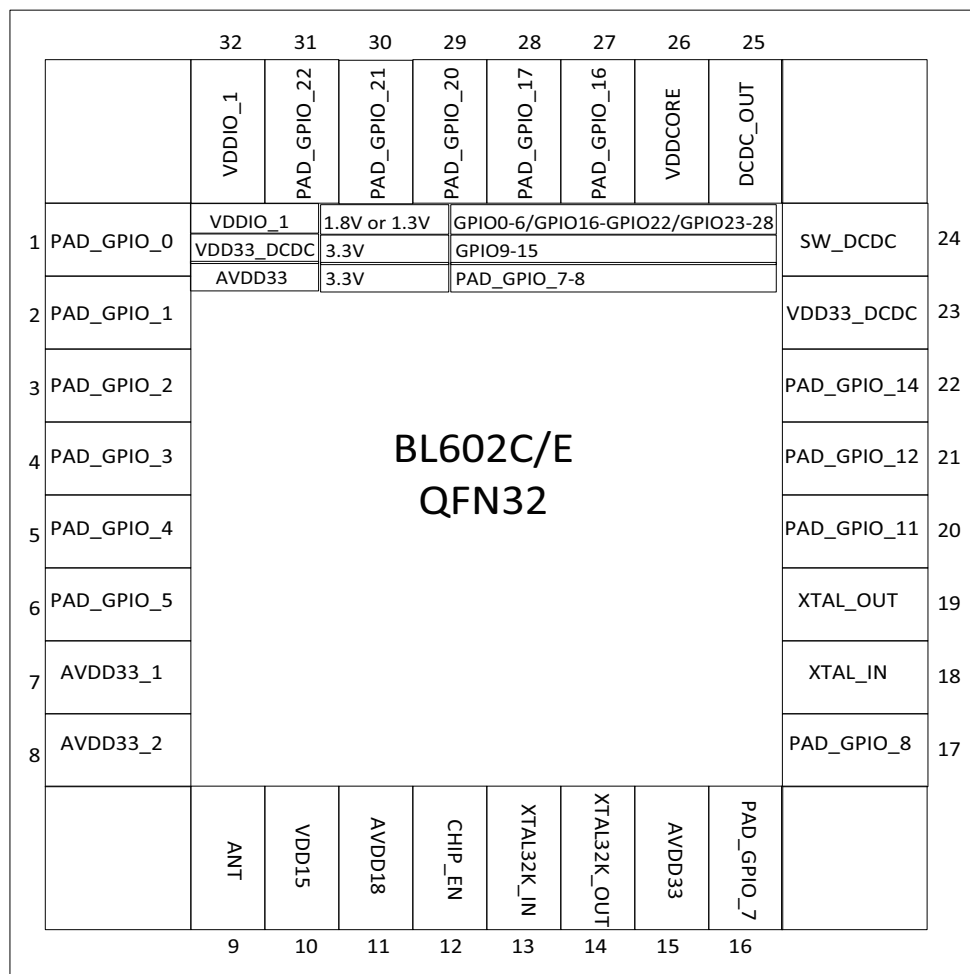


图 3.2: BL602C/E 管脚布局

表 3.1: 管脚描述

编号	名称	类型	描述
1	PAD_GPIO_0	数字	SDIO_CLK, SF_D1, SPI_MOSI/SPI_MISO, I2C_SCL, UART, PWM, GPIO
2	PAD_GPIO_1	数字	SDIO_CMD, SF_D2, SPI_MOSI/SPI_MISO, I2C_SDA, UART, PWM, GPIO
3	PAD_GPIO_2	数字	SDIO_DAT0, SF_D3, SPI_SS, I2C_SCL, UART, PWM, GPIO
4	PAD_GPIO_3	数字	SDIO_DAT1, SPI_SCLK, I2C_SDA, UART, PWM, GPIO
5	PAD_GPIO_4	数字	SDIO_DAT2, SPI_MOSI/SPI_MISO, I2C_SCL, UART, PWM, GPIO
6	PAD_GPIO_5	数字	SDIO_DAT3, SPI_MOSI/SPI_MISO, I2C_SDA, UART, PWM, GPIO
7	AVDD33_1	电源	外部供电 3.3V
8	AVDD33_2	电源	外部供电 3.3V
9	ANT	模拟	射频输入和输出（单引脚）
10	VDD15	电源	供电 1.5V
11	AVDD18	电源	供电 1.8V



表 3.1: 管脚描述

编号	名称	类型	描述
12	CHIP_EN	数字	芯片使能
13	NC	-	适用于 BL602L
	XTAL32K_IN	模拟	晶体振荡器 32.768kHz 输入 (适用于 BL602C/E)
14	NC	-	适用于 BL602L
	XTAL32K_OUT	模拟	晶体振荡器 32.768kHz 输出 (适用于 BL602C/E)
15	AVDD33	电源	外部供电 3.3V
16	PAD_GPIO_7	数字	SPI_SCLK, I2C_SDA, UART, PWM, AUXADC, GPIO
17	PAD_GPIO_8	数字	SPI_MOSI/SPI_MISO, I2C_SCL, UART, PWM, AUXADC, GPIO
18	XTAL_IN	模拟	外部晶振输入, 支持 24/32/38.4/40MHz
19	XTAL_OUT	模拟	外部晶振输出, 支持 24/32/38.4/40MHz
20	PAD_GPIO_11	数字	SPI_SCLK, I2C_SDA, UART, PWM, AUXADC, GPIO
21	PAD_GPIO_12	数字	SPI_MOSI/SPI_MISO, I2C_SCL, UART, PWM, AUXADC, GPIO
22	PAD_GPIO_14	数字	SPI_SS, I2C_SCL, UART, PWM, AUXADC, GPIO
23	VDD33	电源	外部供电 3.3V (适用于 BL602L)
	VDD33_DCDC	电源	DCDC (适用于 BL602C/E)
24	VDD33	电源	外部供电 3.3V (适用于 BL602L)
	SW_DCDC	电源	DCDC (适用于 BL602C/E)
25	VDD33	电源	外部供电 3.3V (适用于 BL602L)
	DCDC_OUT	电源	DCDC (适用于 BL602C/E)
26	VDDCORE	电源	core 电压
27	PAD_GPIO_16	数字	SPI_MOSI/SPI_MISO, I2C_SCL, UART, PWM, GPIO
28	PAD_GPIO_17	数字	SF_D3, SPI_MOSI/SPI_MISO, I2C_SDA, UART, PWM, GPIO
29	PAD_GPIO_20	数字	SF_D0, SPI_MOSI/SPI_MISO, I2C_SCL, UART, PWM, GPIO
30	PAD_GPIO_21	数字	SF_CS, SPI_MOSI/SPI_MISO, I2C_SDA, UART, PWM, GPIO
31	PAD_GPIO_22	数字	SF_CLK_OUT, SPI_SS, I2C_SCL, UART, PWM, GPIO
32	DVDDIO_1	电源	外部供电 3.3 或 1.8V

## 管脚定义 QFN40

BL604 40-pin 封装包括固定电源接口 10 个、固定模拟接口 6 个、固定外部复位接口 1 个、以及富含弹性的 GPIO 接口 23 个供应用选择。

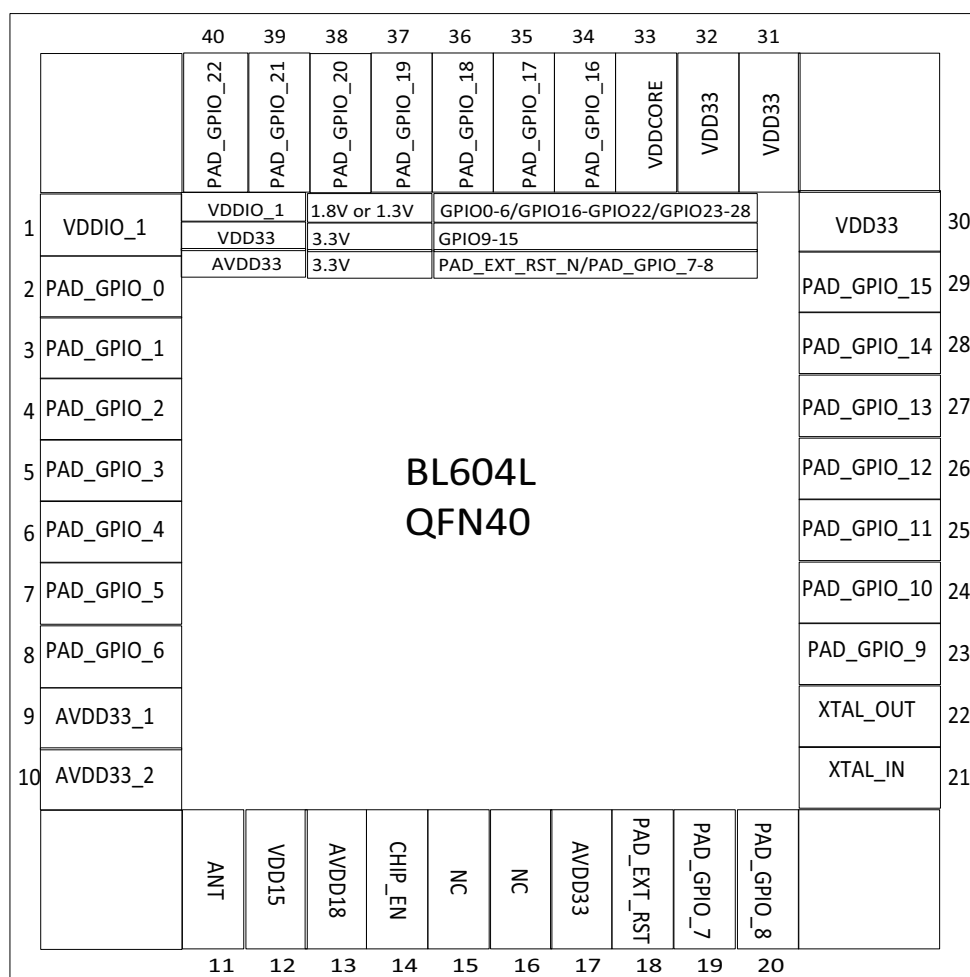


图 4.1: BL604L 管脚布局

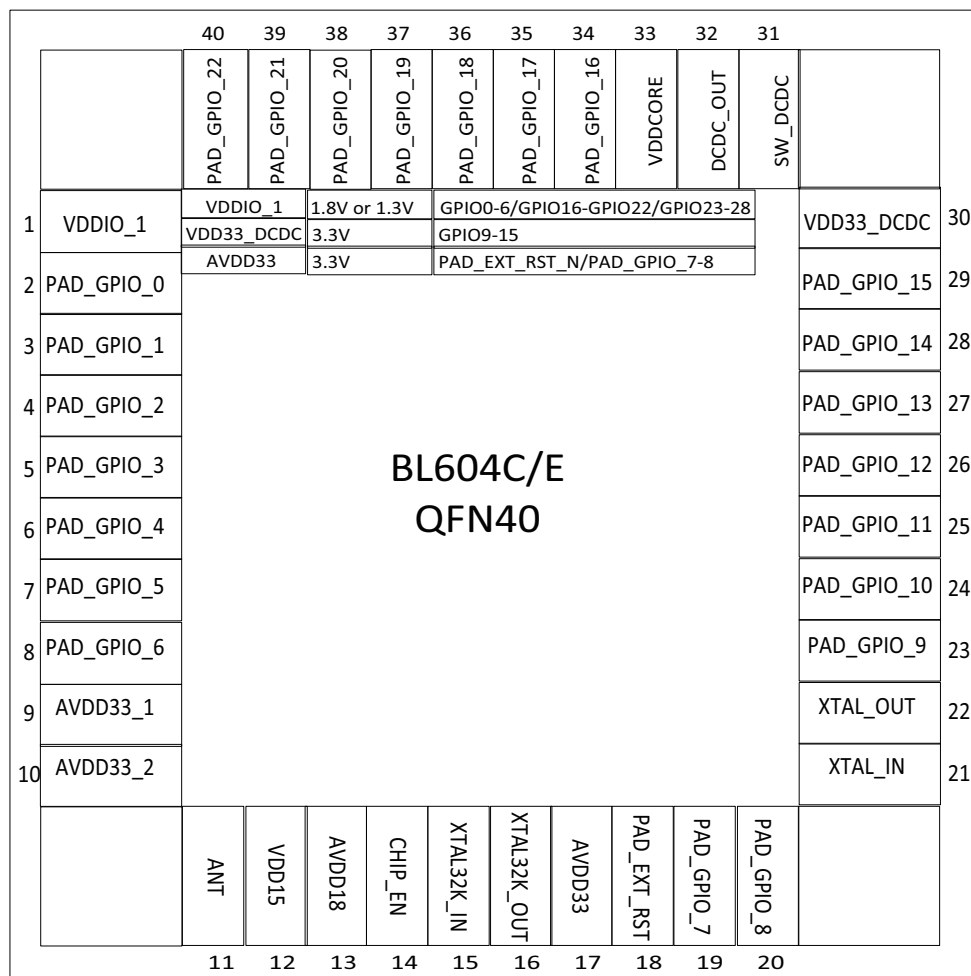


图 4.2: BL604C/E 管脚布局

表 4.1: 管脚描述

编号	名称	类型	描述
1	DVDDIO_1	电源	外部供电 3.3V 或 1.8V
2	PAD_GPIO_0	数字	SDIO_CLK, SF_D1, SPI_MOSI/SPI_MISO, I2C_SCL, UART, PWM, GPIO
3	PAD_GPIO_1	数字	SDIO_CMD, SF_D2, SPI_MOSI/SPI_MISO, I2C_SDA, UART, PWM, GPIO
4	PAD_GPIO_2	数字	SDIO_DAT0, SF_D3, SPI_SS, I2C_SCL, UART, PWM, GPIO
5	PAD_GPIO_3	数字	SDIO_DAT1, SPI_SCLK, I2C_SDA, UART, PWM, GPIO
6	PAD_GPIO_4	数字	SDIO_DAT2, SPI_MOSI/SPI_MISO, I2C_SCL, UART, PWM, GPIO
7	PAD_GPIO_5	数字	SDIO_DAT3, SPI_MOSI/SPI_MISO, I2C_SDA, UART, PWM, GPIO
8	PAD_GPIO_6	数字	SPI_SS, I2C_SCL, UART, PWM, GPIO
9	AVDD33_1	电源	外部供电 3.3V
10	AVDD33_2	电源	外部供电 3.3V
11	ANT	模拟	射频输入和输出（单引脚）

表 4.1: 管脚描述

编号	名称	类型	描述
12	VDD15	电源	电压 1.5V
13	AVDD18	电源	电压 1.8V
14	CHIP_EN	数字	芯片使能
15	NC	-	适用于 BL604L
	XTAL32K_IN	模拟	晶体振荡器 32.768kHz 输入 (适用于 BL604C/E)
16	NC	-	适用于 BL604L
	XTAL32K_OUT	模拟	晶体振荡器 32.768kHz 输出 (适用于 BL604C/E)
17	AVDD33	电源	外部供电 3.3V
18	PAD_EXT_RST	数字	外部复位
19	PAD_GPIO_7	数字	SPI_SCLK, I2C_SDA, UART, PWM, AUXADC, GPIO
20	PAD_GPIO_8	数字	SPI_MOSI/SPI_MISO, I2C_SCL, UART, PWM, AUXADC, GPIO
21	XTAL_IN	模拟	外部晶振输入, 支持 24/32/38.4/40MHz
22	XTAL_OUT	模拟	外部晶振输出, 支持 24/32/38.4/40MHz
23	PAD_GPIO_9	数字	SPI_MOSI/SPI_MISO, I2C_SDA, UART, PWM, AUXADC, GPIO
24	PAD_GPIO_10	数字	SPI_SS, I2C_SCL, UART, PWM, AUXADC, GPIO
25	PAD_GPIO_11	数字	SPI_SCLK, I2C_SDA, UART, PWM, AUXADC, GPIO
26	PAD_GPIO_12	数字	SPI_MOSI/SPI_MISO, I2C_SCL, UART, PWM, AUXADC, GPIO
27	PAD_GPIO_13	数字	SPI_MOSI/SPI_MISO, I2C_SDA, UART, PWM, AUXADC, GPIO
28	PAD_GPIO_14	数字	SPI_SS, I2C_SCL, UART, PWM, AUXADC, GPIO
29	PAD_GPIO_15	数字	SPI_SCLK, I2C_SDA, UART, PWM, AUXADC, GPIO
30	VDD33	电源	外部供电 3.3V (适用于 BL604L)
	VDD33_DCDC	电源	DCDC (适用于 BL604C/E)
31	VDD33	电源	外部供电 3.3V (适用于 BL604L)
	SW_DCDC	电源	DCDC (适用于 BL604C/E)
32	VDD33	电源	外部供电 3.3V (适用于 BL604L)
	DCDC_OUT	电源	DCDC (适用于 BL604C/E)
33	VDDCORE	电源	core 电压
34	PAD_GPIO_16	数字	SPI_MOSI/SPI_MISO, I2C_SCL, UART, PWM, GPIO
35	PAD_GPIO_17	数字	SF_D3, SPI_MOSI/SPI_MISO, I2C_SDA, UART, PWM, GPIO
36	PAD_GPIO_18	数字	SF_D2, SPI_SS, I2C_SCL, UART, PWM, GPIO
37	PAD_GPIO_19	数字	SF_D1, SPI_SCLK, I2C_SDA, UART, PWM, GPIO

表 4.1: 管脚描述

编号	名称	类型	描述
38	PAD_GPIO_20	数字	SF_D0, SPI_MOSI/SPI_MISO, I2C_SCL, UART, PWM, GPIO
39	PAD_GPIO_21	数字	SF_CS, SPI_MOSI/SPI_MISO, I2C_SDA, UART, PWM, GPIO
40	PAD_GPIO_22	数字	SF_CLK_OUT, SPI_SS, I2C_SCL, UART, PWM, GPIO

## 5.1 绝对最大额定值

表 5.1: 电源的绝对最大额定值

管脚名称	最小值	最大值	单位
AVDD33_1	-0.3	3.63	V
AVDD33_2	-0.3	3.63	V
AVDD33	-0.3	3.63	V
DVDD33_DCDC	-0.3	3.63	V
DVDDIO_1	-0.3	3.63	V
ESD Protection (HBM)		2000	V
Storage Temperature	-45	135	°C

## 5.2 运行条件

表 5.2: 建议电源值范围

管脚名称	最小值	典型值	最大值	单位
AVDD33_1	2.1	3.3	3.63	V
AVDD33_2	2.1	3.3	3.63	V
AVDD33	2.1	3.3	3.63	V
DVDD33_DCDC	2.1	3.3	3.63	V
DVDDIO_1	2.1 / 1.62	3.3 / 1.8	3.63 / 1.98	V

表 5.3: 建议温度值范围

项目		最小值	最大值	单位
温度	主芯片	-30	105	°C
	合封多芯片	-30	85	°C

表 5.4: 一般操作条件

项目	描述	最小值	典型值	最大值	单位
FCPU	CPU/TCM/Cache 时钟频率	1	160	192	MHz
FSYS	系统时钟频率	1	80	96	MHz

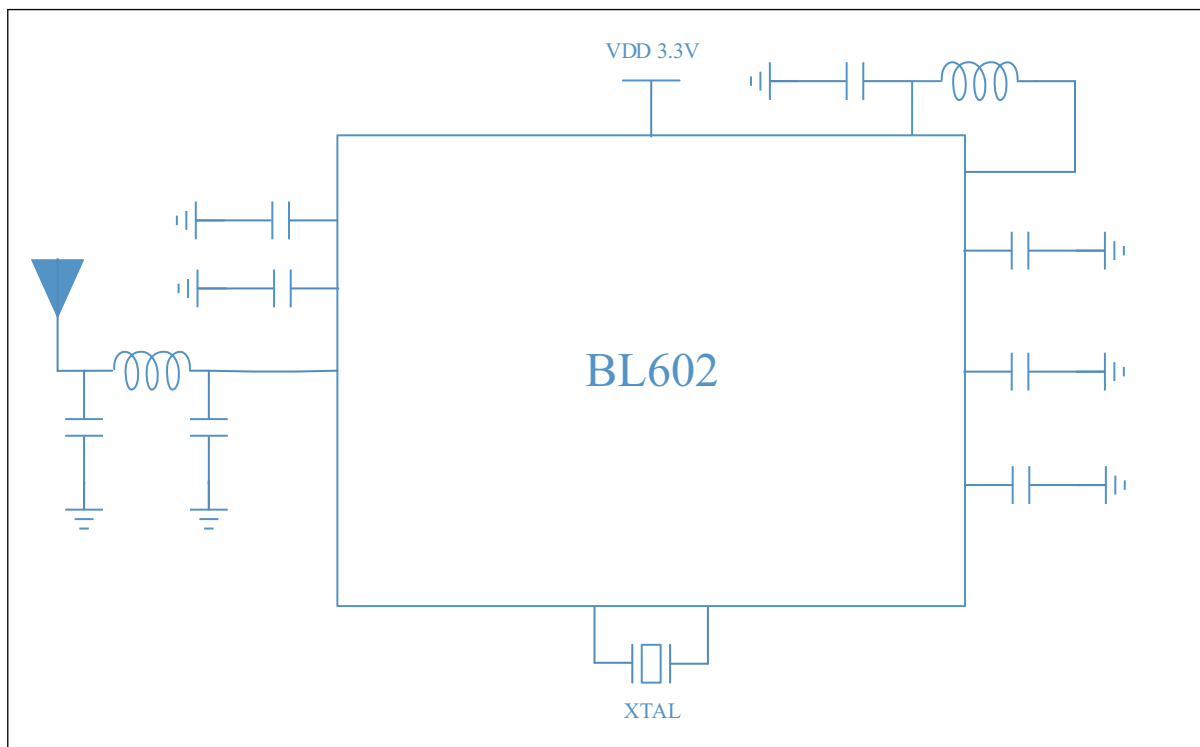


图 6.1: 参考设计



## 封装信息 QFN32

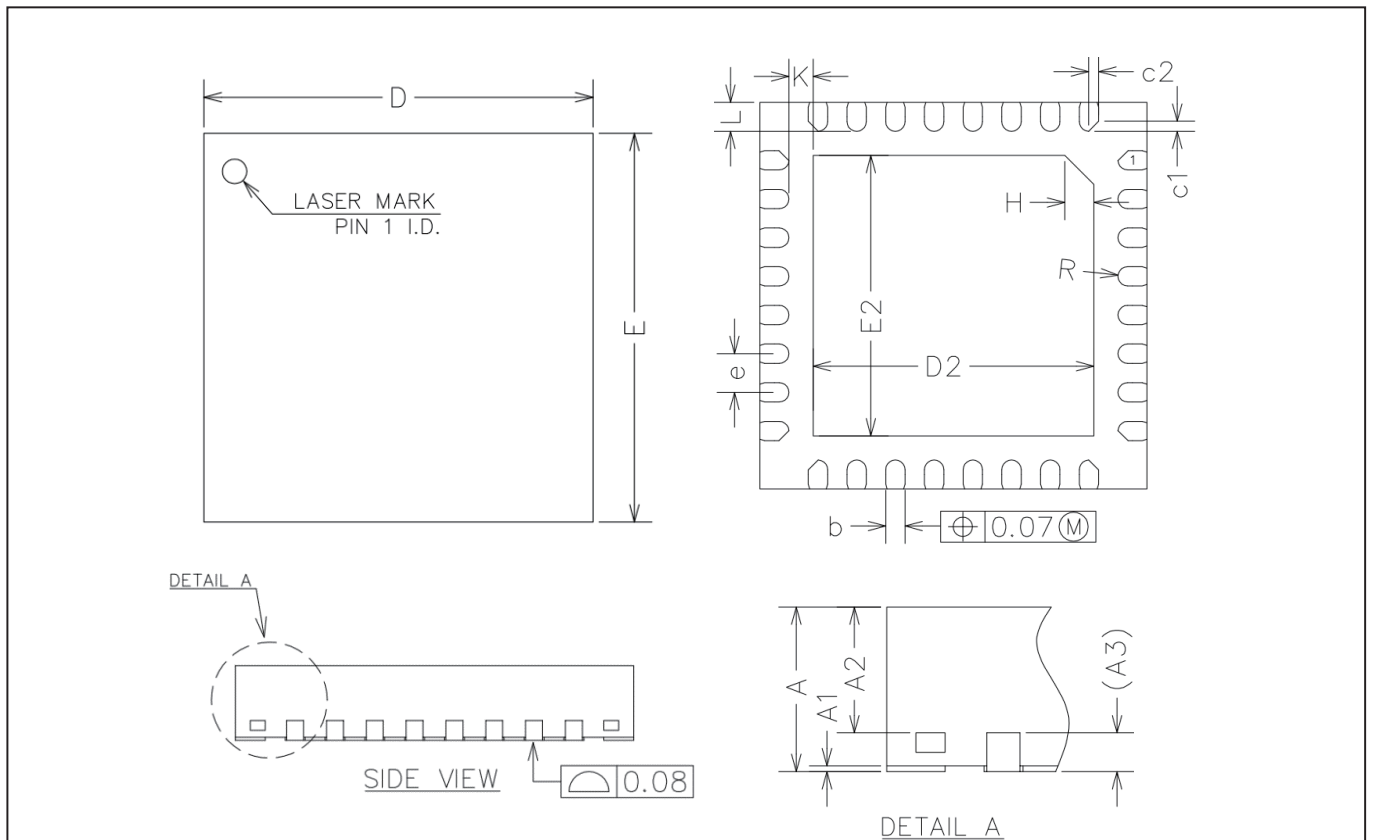


图 7.1: QFN32 封装图

表 7.1: 尺寸说明 (测量单位: 毫米)

标号	最小值	典型值	最大值
A	0.70	0.75	0.80
A1	0.00	0.02	0.05

表 7.1: 尺寸说明 (测量单位: 毫米)

标号	最小值	典型值	最大值
A2	0.50	0.55	0.60
A3	0.20REF		
b	0.15	0.20	0.25
D	3.90	4.00	4.10
E	3.90	4.00	4.10
D2	2.80	2.90	3.00
E2	2.80	2.90	3.00
e	0.30	0.40	0.50
H	0.30REF		
K	0.25REF		
L	0.25	0.30	0.35
R	0.09	-	-
c1	-	0.10	-
c2	-	0.10	-

## 封装信息 QFN40

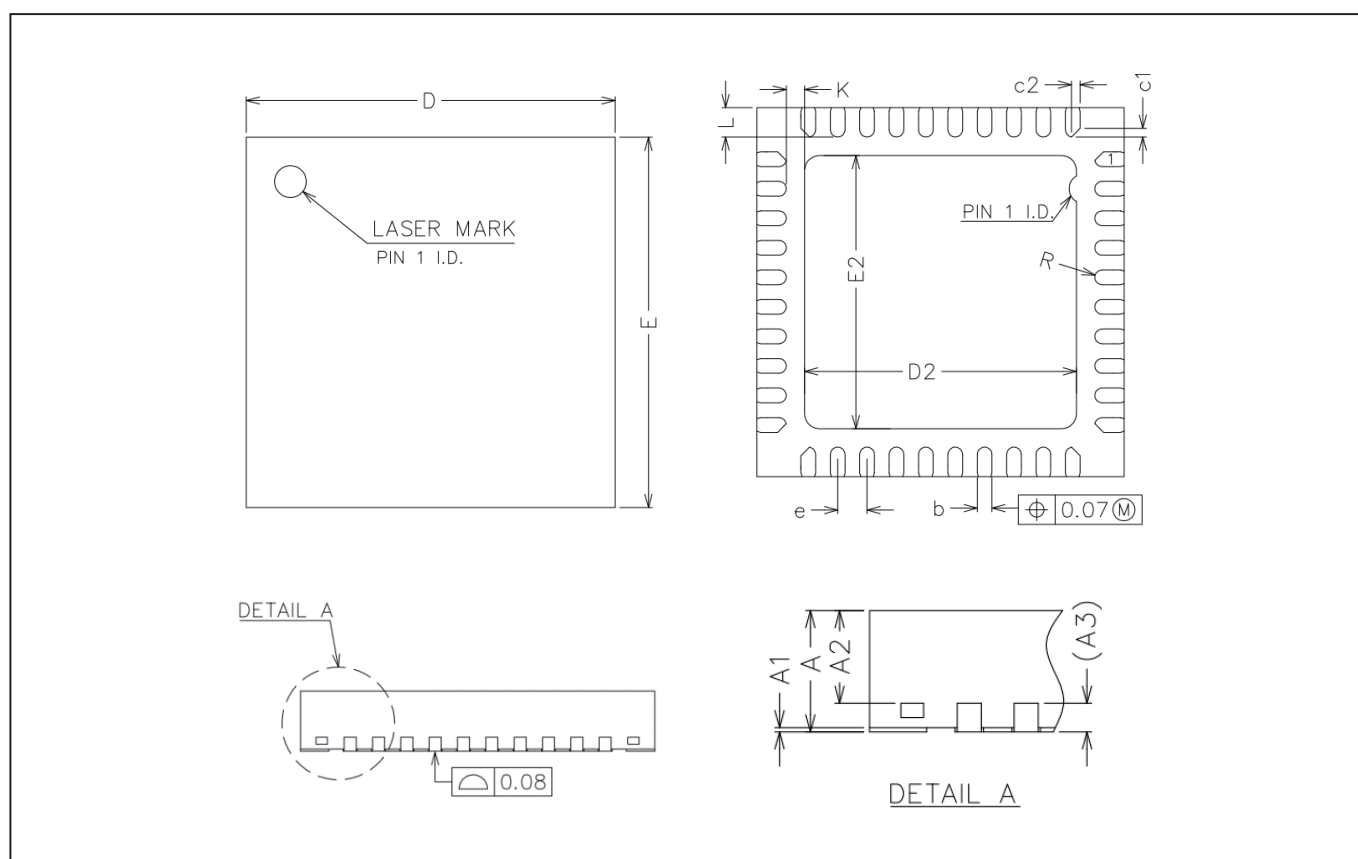


图 8.1: QFN40 封装图

表 8.1: 尺寸说明 (测量单位: 毫米)

标号	最小值	典型值	最大值
A	0.80	0.85	0.90
A1	0	0.02	0.05

表 8.1: 尺寸说明 (测量单位: 毫米)

标号	最小值	典型值	最大值
A2	0.60	0.65	0.70
A3	0.20REF		
b	0.15	0.20	0.25
D	4.90	5.00	5.10
E	4.90	5.00	5.10
D2	3.60	3.70	3.80
E2	3.60	3.70	3.80
e	0.35	0.40	0.45
K	0.20	-	-
L	0.35	0.40	0.45
R	0.075	-	-
C1	-	0.12	-
C2	-	0.12	-

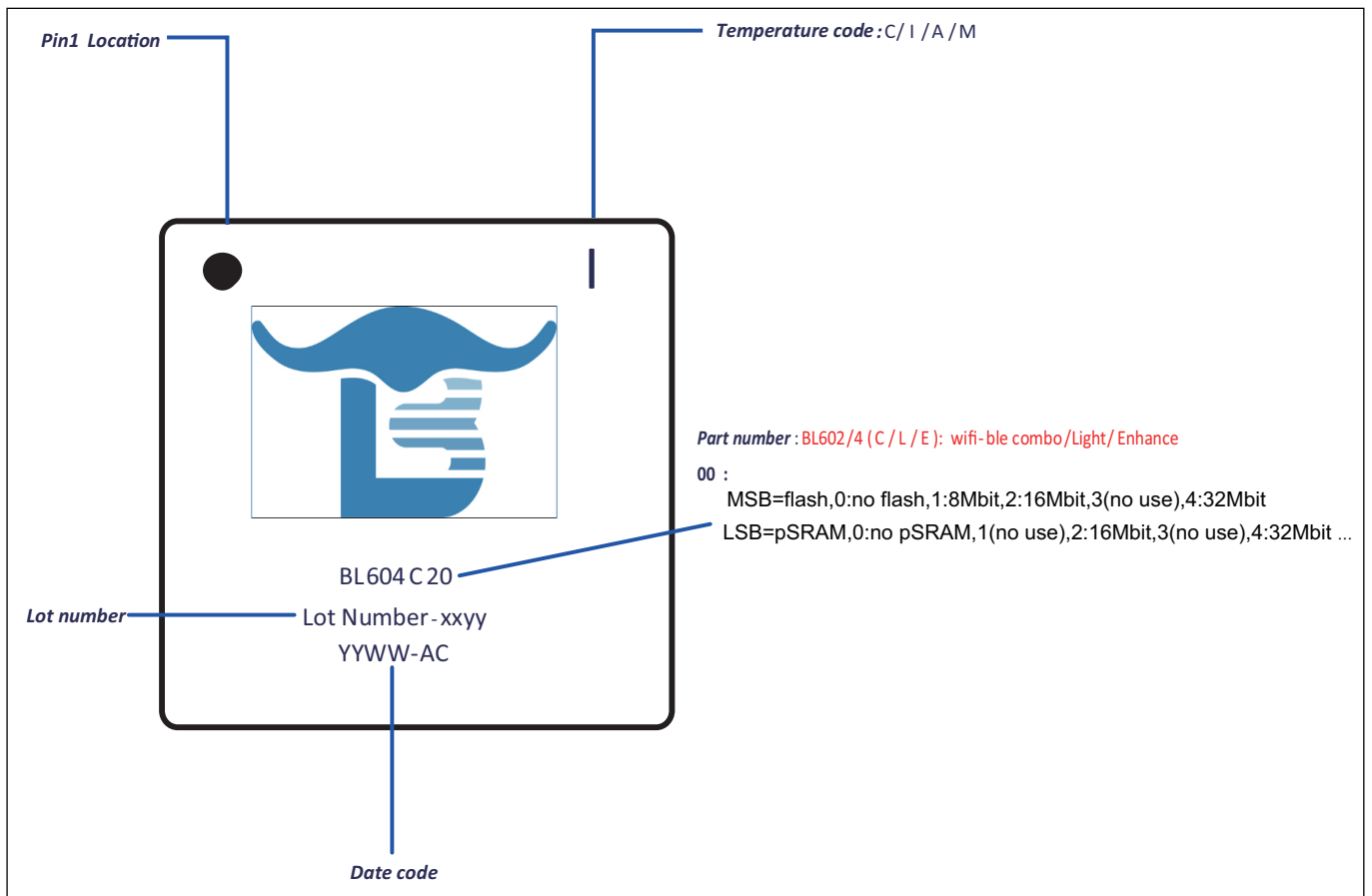


图 9.1: 标志定义

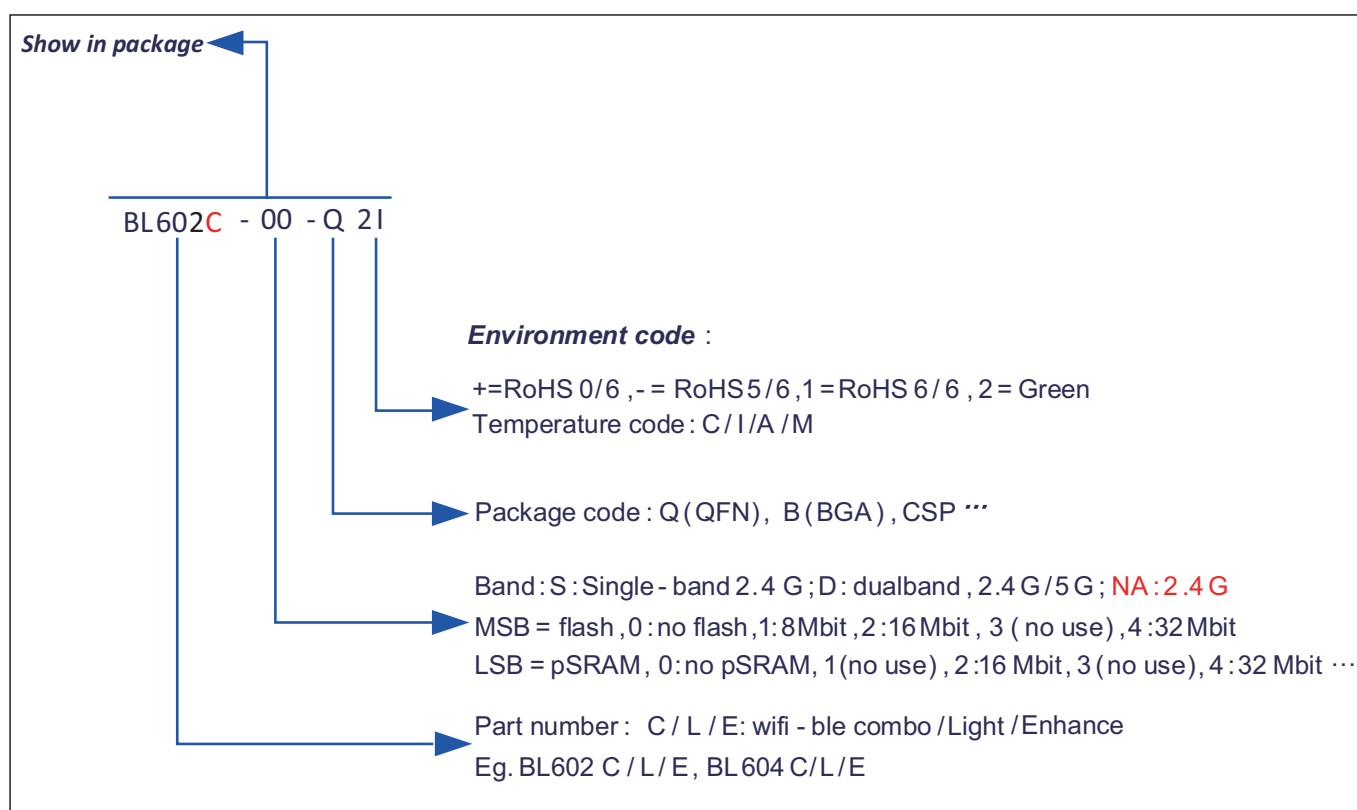


图 10.1: 型号命名

表 10.1: 订购选项

产品编号	描述
BL602C-00-Q2I	WiFi/BLE Combo, QFN32
BL602C-20-Q2I	WiFi/BLE Combo, QFN32, flash 16Mb
BL604E-20-Q2I	WiFi/BLE Enhance, QFN40, flash 16Mb

表 10.1: 订购选项

产品编号	描述
BL602L-20-Q2H	Light, QFN32, flash 16Mb

表 11.1: 修改记录

日期	版本	修改内容
2020/2/13	0.9	初版
2020/4/20	1.0	添加标记定义
2020/5/28	1.1	修改时钟频率最大值
2020/7/28	1.2	修改产品编号
2020/12/15	1.4	修改外设特性