



**BL702/704/706**

数据手册

*Version: 2.6*

*Copyright @ 2022*

*[www.bouffalolab.com](http://www.bouffalolab.com)*

## Features

- 无线
  - 2.4GHz 射频收发器
  - 蓝牙规范 v5.0
  - 蓝牙低功耗 1Mbps 和 2Mbps
  - 蓝牙 ®Long Range Coded 500Kbps 和 125Kbps
  - Zigbee 3.0, 基本设备行为, Core Stack R21, 绿色能源标准
  - IEEE 802.15.4 MAC/PHY
  - 支持 BLE/zigbee 共存
  - 集成 balun, PA/LNA
- MCU 子系统
  - 带 FPU (浮点单元) 的 32 位 RISC CPU
  - 一级缓存
  - 1 个 RTC 计时器, 最长计数周期为 1 年
  - 2 个 32 位通用定时器
  - 8 个 DMA 通道
  - CPU 频率可配置为 1MHz 至 144MHz
  - JTAG 开发支持
  - XIP QSPI Flash/pSRAM 具备硬件解密功能
- 内存
  - 132KB RAM
  - 192KB ROM
  - 1Kb eFuse
  - 嵌入式 Flash 闪存 (选配)
  - 嵌入式 pSRAM (BL704/BL706, 选配)
- 安全机制
  - 安全启动
- 安全调试端口
- QSPI Flash 即时 AES 解密 (OTFAD) - AES - 128 和 CTR+ 模式
- 支持 AES 128/192/256 位加密引擎
- 支持 MD5, SHA-1/224/256/384/512
- 真实随机数发生器 (TRNG)
- 公钥加速器 (PKA)
- 外设
  - USB2.0 FS (全速) 设备接口
  - 红外遥控接口
  - 1 个 SPI 主/从机
  - 2 个 UART
    - 支持 ISO 17987 (本地互连网络)
  - 1 个 I2C 主机
  - 1 个 I2S 主/从
  - 5 个 PWM 通道
  - 正交解码器
  - 按键扫描矩阵接口
  - 12 位通用 ADC
  - 10 位通用 DAC
  - 被动红外 (PIR) 检测
  - 以太网 RMII 接口 (BL704/BL706)
  - 摄像头接口 (BL706)
  - 15(BL702)/23(BL704)/31(BL706) 个 GPIO (功能可配置)
- 电源管理模式
  - CPU 正常运作

- 空闲模式
  - 睡眠模式（可配置不同区域）
  - 休眠模式
  - 电源关闭模式
  - 主动接收
  - 主动发送
- 外部主时钟 XTAL 32MHz
  - 外部低功耗和 RTC 时钟 XTAL32/32.768kHz
  - 内部 RC 32kHz 振荡器
  - 内部 RC 32MHz 振荡器
  - 内部系统 PLL
  - 内部音频 PLL
- 时钟架构

1 概述 . . . . .	8
2 功能描述 . . . . .	9
2.1 CPU . . . . .	10
2.2 缓存 . . . . .	10
2.3 内存 . . . . .	10
2.4 DMA 控制器 . . . . .	10
2.5 总线结构 . . . . .	10
2.6 中断 . . . . .	12
2.7 启动选项 . . . . .	12
2.8 电源管理单元 . . . . .	12
2.9 时钟架构 . . . . .	12
2.10 外设 . . . . .	13
2.10.1 GPIO . . . . .	14
2.10.2 UART . . . . .	14
2.10.3 SPI . . . . .	14
2.10.4 I2C . . . . .	14
2.10.5 I2S . . . . .	15
2.10.6 TIMER . . . . .	15
2.10.7 PWM . . . . .	15
2.10.8 IR(IR-remote) . . . . .	15
2.10.9 USB2.0(Full Speed) . . . . .	16
2.10.10 EMAC . . . . .	16
2.10.11 QDEC . . . . .	17
2.10.12 ADC . . . . .	17
2.10.13 DAC . . . . .	18
2.10.14 调试接口 . . . . .	18

3	管脚定义	19
4	电气特性	37
4.1	绝对最大额定值	37
4.2	运行条件	37
4.2.1	电源特性	37
4.2.2	温度特性	38
4.2.3	通用工作条件	38
4.2.4	GPADC 特性	38
5	产品使用	41
5.1	湿敏等级 (MSL)	41
5.2	静电放电 (ESD)	42
5.3	回流焊接曲线 (Reflow Profile)	42
6	参考设计	44
7	封装信息 QFN32	45
8	封装信息 QFN40	47
9	封装信息 QFN48	49
10	标志定义	51
11	订购信息	52
12	版本信息	54

1.1 功能框图 . . . . .	8
2.1 系统框图 . . . . .	9
2.2 时钟框图 . . . . .	13
2.3 EMAC 时序图 . . . . .	16
3.1 BL702 管脚布局 . . . . .	19
3.2 BL704 管脚布局 . . . . .	20
3.3 BL706 管脚布局 . . . . .	20
5.1 Classification Profile (Not to scale) . . . . .	42
6.1 参考设计 . . . . .	44
7.1 QFN32 封装图 . . . . .	45
8.1 QFN40 封装图 . . . . .	47
9.1 QFN48 封装图 . . . . .	49
10.1 标志定义 . . . . .	51
11.1 型号命名 . . . . .	52

2.1	总线连接 . . . . .	10
2.2	地址映像 . . . . .	11
2.3	使用 RX Clock 对应的时序条件 . . . . .	17
2.4	不使用 RX Clock 对应的时序条件 . . . . .	17
3.1	管脚定义 . . . . .	21
4.1	电源的绝对最大额定值 . . . . .	37
4.2	建议电源值范围 . . . . .	37
4.3	建议温度值范围 . . . . .	38
4.4	一般操作条件 . . . . .	38
4.5	GPADC 特性 . . . . .	38
4.6	ADC electrical characteristic . . . . .	39
5.1	Reference Conditions for Drying Mounted or Unmounted SMD Packages (User Bake: Floor life begins counting at time = 0 after bake) . . . . .	41
5.2	Classification Reflow Profiles . . . . .	43
7.1	QFN32 尺寸说明 (测量单位: 毫米) . . . . .	45
8.1	QFN40 尺寸说明 (测量单位: 毫米) . . . . .	47
9.1	QFN48 尺寸说明 (测量单位: 毫米) . . . . .	49
11.1	订购选项 . . . . .	52
12.1	文档版本修改信息 . . . . .	54

BL702/BL704/BL706 是用于物联网应用的高度集成的 BLE 和 zigbee 组合芯片组。

无线子系统包含 2.4G 无线电，BLE + zigbee 基带和 MAC 设计。微控制器子系统包含 32 位 RISC CPU，高速缓存和内存。电源管理单元控制超低功耗模式。此外，还支持各种安全功能。

外围接口包括 USB2.0, Ethernet(BL704/BL706), IR-remote, SPI, UART, ISO 17987, I2C, I2S, PWM, QDEC, KeyScan, ADC, DAC, PIR, Camera(BL706) 和 GPIO。

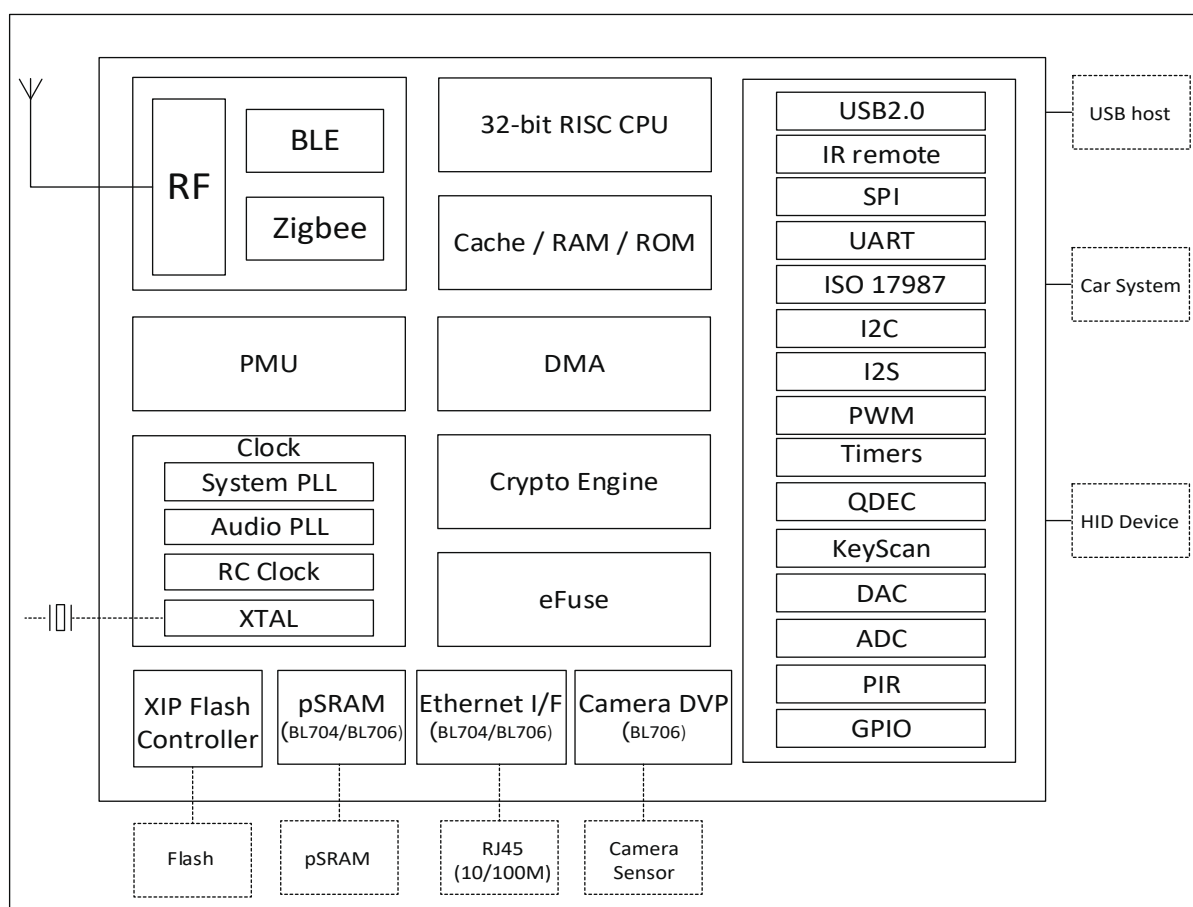


图 1.1: 功能框图



BL702/BL704/BL706 主要功能描述如下:

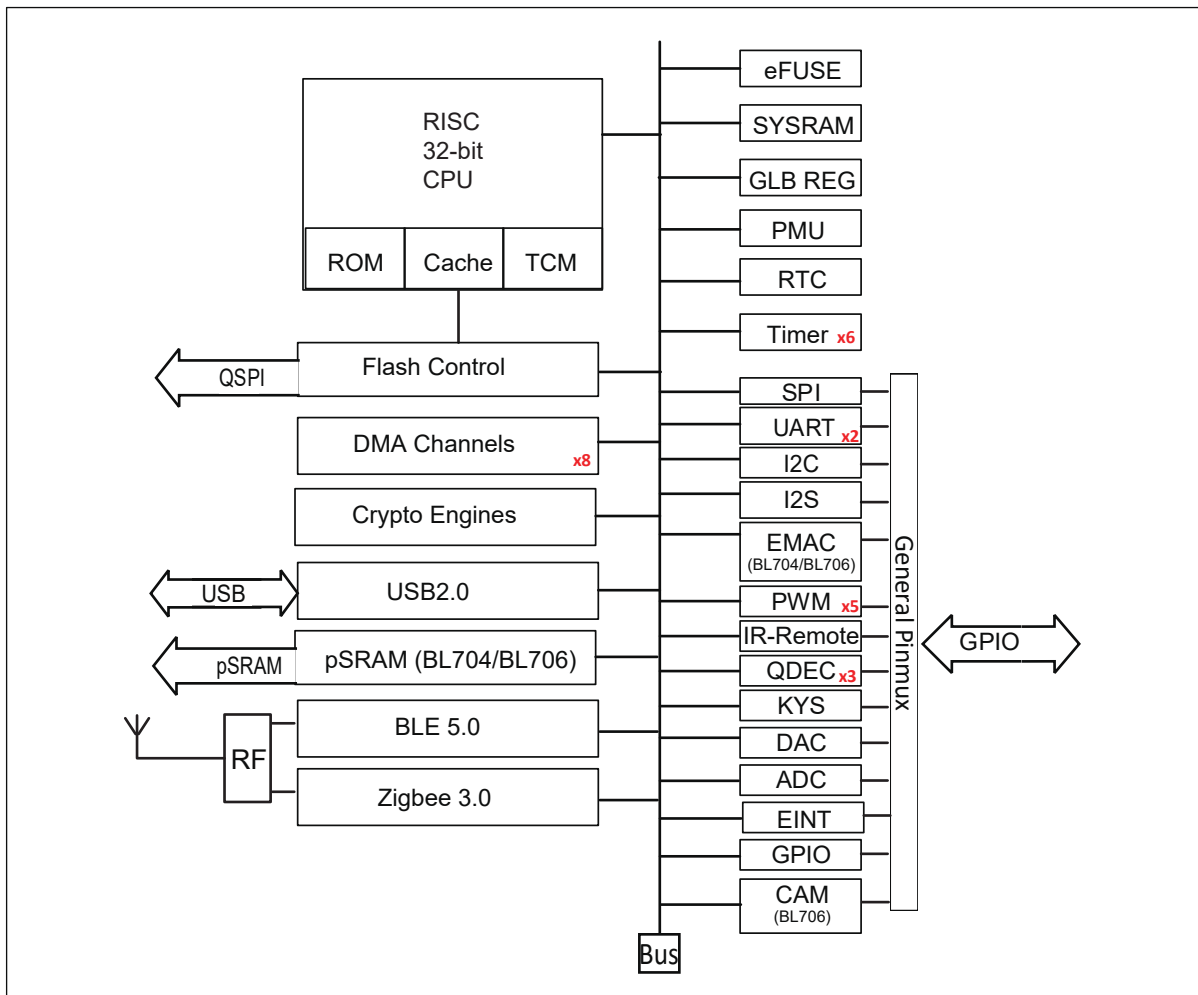


图 2.1: 系统框图

## 2.1 CPU

BL702/BL704/BL706 32-bit RISC CPU 包含用于 32 位单精度算术的 FPU（浮点单元），三级流水线（IF，EXE，WB），压缩的 16 位和 32 位指令集，包含 4 个硬件可编程断点的标准 JTAG 调试器端口，包含 64 个中断和 16 个中断级别/优先级的中断控制器，用于低延迟中断处理。时钟频率高达 144MHz，可以动态配置用来更改时钟频率，进入省电模式以实现低功耗。

ZigBee/BLE 堆栈和应用程序均在单个 32-bit RISC CPU 上运行，用来实现简单和超低功耗的应用程序。CPU 性能约 1.46 DMIPS / MHz；3.1 CoreMark / MHz。

## 2.2 缓存

BL702/BL704/BL706 的缓存提高了 CPU 访问外部存储器的效能。高速缓存可以部分或全部配置为 TCM（紧密耦合内存）。

## 2.3 内存

BL702/BL704/BL706 存储器包括：片上零延迟 SRAM 存储器，只读存储器，一次写入存储器，嵌入式闪存（可选），嵌入式 pSRAM（BL704/BL706，可选）。

## 2.4 DMA 控制器

BL702/BL704/BL706 DMA（直接存储器访问）控制器具有四个专用通道，用于管理外设和存储器之间的数据传输，以提高 CPU /总线效率。DMA 有四种传输类型，内存到内存，内存到外设、外设到内存以及外设到外设四种模式。DMA 还支持 LLI（链接列表项）功能，该链表由一系列链接列表预定义多个传输，然后硬件会根据每个 LLI 的大小和地址自动完成所有传输。

DMA 支持的外设包括 USB，UART，I2C，I2S，SPI，ADC 和 DAC。

## 2.5 总线结构

BL702/BL704/BL706 总线连接与地址访问总结如下：

表 2.1: 总线连接

从/主	CPU	以太网	DMA	加密引擎	调试接口
内存	V	V	V	V	V
外设	V	-	V	-	V
Zigbee/BLE	V	-	V	-	V

表 2.2: 地址映像

目标	开始地址	大小	描述
RETRAM	0x40010000	4KB	深度睡眠内存（保留 RAM）
HBN	0x4000F000	4KB	深度睡眠控制（休眠）
PDS	0x4000E000	4KB	睡眠控制（掉电睡眠）
USB	0x4000D800	1KB	USB 控制
EMAC	0x4000D000	2KB	EMAC 控制 (BL704/BL706)
DMA	0x4000C000	4KB	DMA 控制
QSPI	0x4000B000	4KB	闪存/pSRAM QSPI 控制
CAM	0x4000AD00	256B	CAM 控制 (BL706)
I2S	0x4000AA00	256B	I2S 控制
KYS	0x4000A900	256B	Key-Scan 控制
QDEC2	0x4000A880	64B	正交解码器控制
QDEC1	0x4000A840	64B	正交解码器控制
QDEC0	0x4000A800	64B	正交解码器控制
IRR	0x4000A600	256B	红外遥控器
TIMER	0x4000A500	256B	计时器控制
PWM	0x4000A400	256B	脉冲宽度调制控制
I2C	0x4000A300	256B	I2C 控制
SPI	0x4000A200	256B	SPI 主/从控制
UART1	0x4000A100	256B	UART 控制
UART0	0x4000A000	256B	UART 控制
L1C	0x40009000	4KB	缓存控制
eFuse	0x40007000	4KB	eFuse 存储器控制
SEC	0x40004000	4KB	安全引擎
GPIP	0x40002000	4KB	通用 DAC / ADC / ACOMP 接口控制
MIX	0x40001000	4KB	混合信号寄存器
GLB	0x40000000	4KB	全局寄存器
pSRAM	0x24000000	8MB	pSRAM 存储器
XIP	0x23000000	8MB	XIP 闪存
OCRAM	0x22020000	64KB	片上存储器
DTCM	0x22014000	48KB	数据高速缓存
ITCM	0x22010000	16KB	指令高速缓存
ROM	0x21000000	192KB	只读存储器

## 2.6 中断

BL702/BL704/BL706 支持内部 RTC 时钟唤醒、外部中断唤醒，以实现低功耗睡眠唤醒功能。

CPU 中断控制器支持包括 UART 中断、I2C 中断、SPI 中断、定时器中断、DMA 中断等在内的共 64 个可屏蔽中断触发源。所有 I/O 引脚都可以配置为外部中断输入模式，外部中断支持高电平触发、低电平触发、上升沿触发和下降沿触发共四种触发类型。

## 2.7 启动选项

BL702/BL704/BL706 支持多种启动，可选择从 UART、USB、Flash 闪存启动。

## 2.8 电源管理单元

电源管理单元（PMU）管理整个芯片的电源，可分为运行、空闲、睡眠、休眠和电源关闭模式。软件可配置进入睡眠模式时，通过 RTC 定时器或 EINT 来唤醒，以达到低功耗电源管理。

睡眠模式非常灵活，可以使应用配置为最低功耗。

## 2.9 时钟架构

时钟控制单元为核心 MCU 和外围 SOC 设备生成时钟。时钟源可以是 XTAL，PLL 或 RC 振荡器。通过适当的配置（例如 sel, div, en 等）来动态节省功耗。PMU 以 32kHz 时钟运行，使系统在睡眠模式下保持低功耗。

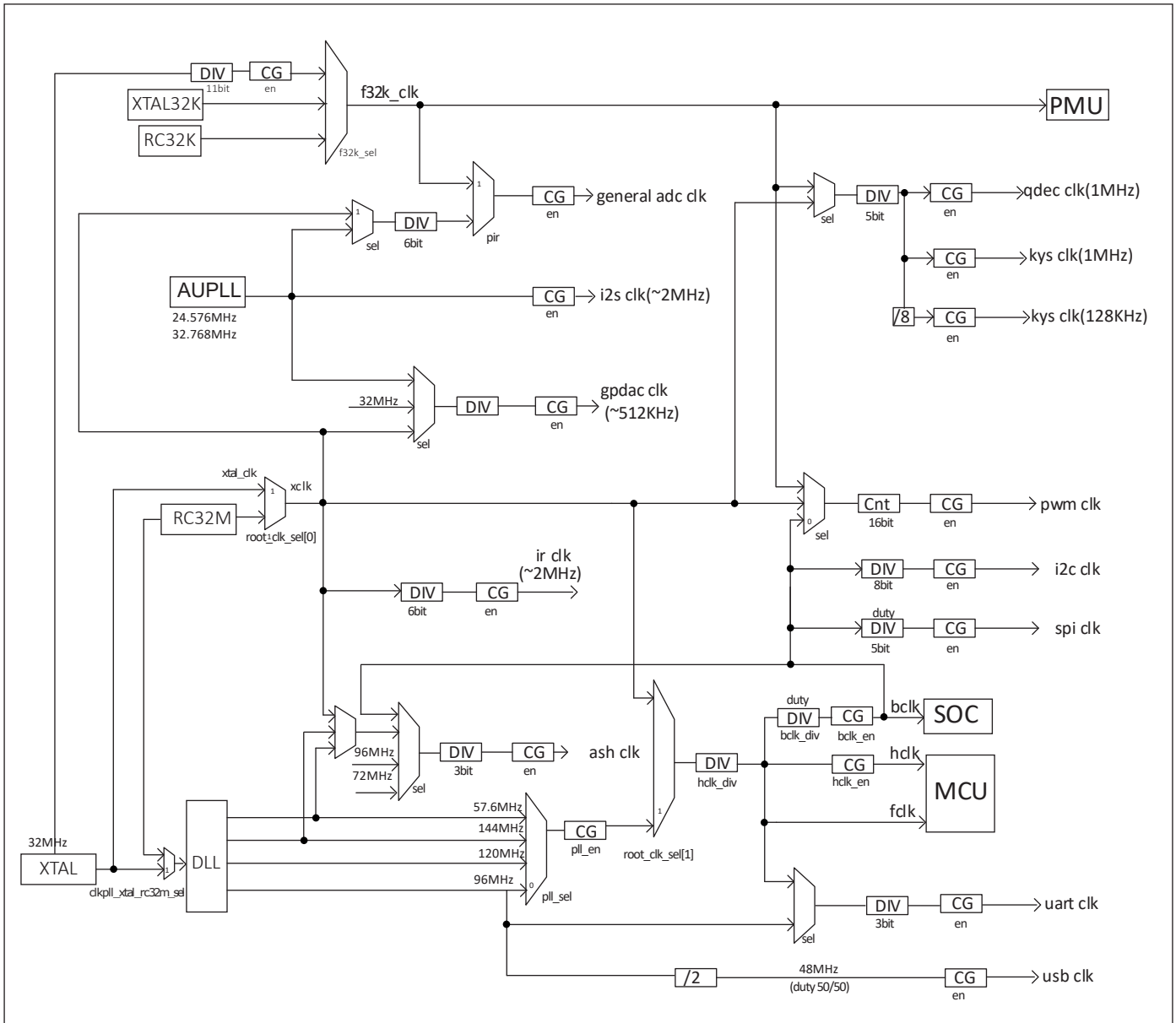


图 2.2: 时钟框图

## 2.10 外设

外设包括 USB2.0, 以太网, IR-remote, SPI, UART, ISO 17987, I2C, I2S, PWM, QDEC, KeyScan, ADC, DAC, PIR, Camera。

### 2.10.1 GPIO

BL702 具有 15 个 GPIO，BL704 具有 23 个 GPIO，BL706 具有 31 个 GPIO，具有以下特性：

- 每个 GPIO 都可用作通用输入和输出功能，上拉/下拉/浮空可由软件配置
- 每个 GPIO 都支持中断功能，中断支持上升沿触发，下降沿触发，高电平触发以及低电平触发
- 每个 GPIO 都可以设置为高阻态，用于低功耗模式

### 2.10.2 UART

芯片内置两个通用异步串行收发器（UART0 和 UART1），具有以下特性：

- 支持 LIN 主/从功能
- 工作时钟可以选择为 FCLK 或 96MHz，波特率最大支持 8M
- 支持硬件的 CTS 和 RTS 信号管理
- TX 和 RX 具有独立 FIFO，FIFO 深度为 128 字节，支持 DMA 功能

### 2.10.3 SPI

芯片内置一个 SPI，可以配置为主模式或者从模式，SPI 模块时钟是 BCLK，具有以下特性：

- 作为主机，时钟频率最高为 36MHz
- 作为从机，允许主机最大的时钟频率为 24MHz
- 每帧的位宽可以配置为 8 位/ 16 位/ 24 位/ 32 位
- SPI 的收发具有独立 FIFO，FIFO 深度固定为 4 帧 (即，如果帧的位宽是 8bit，FIFO 的深度是 4 字节)
- 支持 DMA 传输模式

### 2.10.4 I2C

芯片内置一个 I2C 接口，具有以下特性：

- 支持主机模式和 7bit 寻址
- 工作时钟为 BCLK
- 具有器件地址寄存器，寄存器地址寄存器，寄存器地址长度可配为 1 字节/2 字节/3 字节/4 字节
- I2C 的收发具有独立 FIFO，FIFO 深度为 2 words
- 支持 DMA 功能

### 2.10.5 I2S

芯片内置一个 I2S 接口，具有以下特性：

- 支持 Left-justified/ Right-justified/ DSP 等数据格式，数据宽度可配置为 8/16/24/32 比特
- 除单声道/双声道模式之外，同时支持四声道模式
- I2S 收发具有独立的 FIFO，FIFO 深度为 16 帧；在数据宽度为 16 比特时，FIFO 深度可以设置为 32 帧
- I2S 模块具有独立的 Audio PLL，支持 48K (及其整数分频) 和 44.1K (及其整数分频) 两类采样率

### 2.10.6 TIMER

芯片内置两个通用定时器和一个看门狗定时器，具有以下特性：

- 通用定时器的时钟源可以选择 FCLK/32K/1K/XTAL
- 看门狗定时器的时钟源可以选择 FCLK/32K/XTAL
- 每个计数器都有 8-bit 分频器
- 每组通用定时器都包含三个比较寄存器，支持比较中断，计数模式支持 FreeRun 模式和 PreLoad 模式
- 16-bit 看门狗定时器，支持中断或复位两种看门狗溢出方式

### 2.10.7 PWM

芯片内置五路 PWM 信号，具有以下特性：

- 三种时钟源 BCLK/XCLK/32K 可供选择
- 分频寄存器和周期寄存器位宽为 16-bit
- 每通道 PWM 支持输出极性可调，双门限值设定，增加脉冲输出灵活性
- 支持 PWM 周期计数中断，用于统计输出脉冲数等

### 2.10.8 IR(IR-remote)

芯片内置一个红外遥控，具有以下特性：

- 支持发送和接收两种模式
- 既支持以固定协议 NEC、RC-5 接收数据，也支持以脉冲宽度计数方式接收任意格式数据
- 时钟源为 XCLK，具有强大的红外波形编辑能力，可发出符合各种协议的波形，发射功率有 15 档可调
- 接收 FIFO 深度为 64 字节

## 2.10.9 USB2.0(Full Speed)

芯片内嵌一个兼容全速 USB 的设备控制器，具有以下特性：

- 遵循全速 USB 设备标准
- 具备 8 个端点，每个端点都有 64 字节深度的 FIFO
- 除端点 0 外，其它端点均支持中断/批量/同步传输
- 具有待机/恢复功能
- USB 专用的 48MHz 时钟由内部主 PLL 直接产生

## 2.10.10 EMAC

EMAC 模块是一个兼容 IEEE 802.3 的 10/100Mbps 以太网控制器 (Ethernet Media Access Controller)，具有以下特性：

- 兼容 IEEE 802.3 定义的 MAC 层功能
- 支持 IEEE 802.3 定义的 RMII 接口的 PHY，通过 MDIO 与 PHY 交互
- 支持 10Mbps 与 100Mbps 以太网
- 支持半双工与全双工，数据收发通过 Buffer Descriptor 数据结构来实现，EMAC 控制内嵌 AHB Master，可以直接从内存读取或者写入数据
- Buffer Descriptor 数据结构存放在 EMAC 内部 RAM，Buffer Descriptor 总个数多达 128 个，用户可以根据场景，灵活配置收发 Buffer Descriptor 个数

EMAC 时序图如下所示：

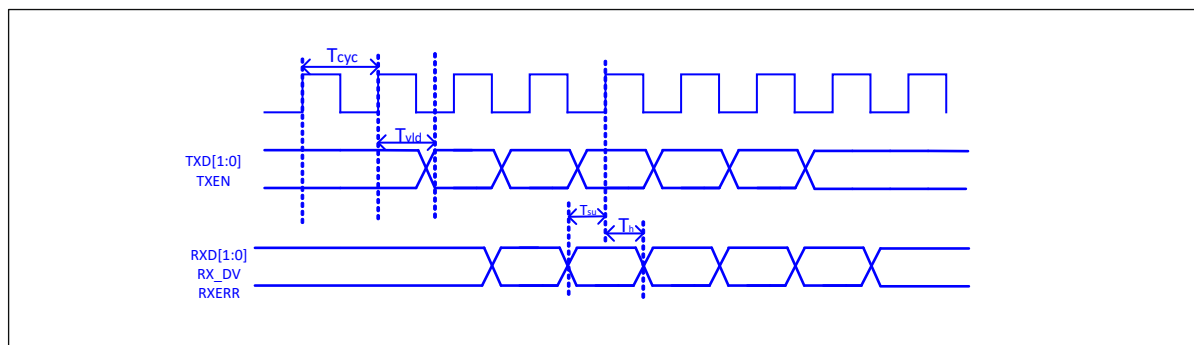


图 2.3: EMAC 时序图



表 2.3: 使用 RX Clock 对应的时序条件

将寄存器 clk_cfg3 对应的位设置为 : cfg_inv_eth_rx_clk = 1 , cfg_inv_eth_tx_clk = 0 , cfg_sel_eth_ref_clk_o = 0						
时序参数 ( 1.8V, Load = 20PF )		最小值	典型值	最大值	单位	备注
T <sub>cyc</sub>	Clock Cycle	-	20	-	ns	Clock From ETH PHY
T <sub>vid</sub>	Output Valid Delay	7.38	-	16.3	ns	TXD/TX_EN
T <sub>su</sub>	Input Setup Time	10	-	-	ns	RXD/RX_DV/RXERR
T <sub>h</sub>	Input Hold Time	0	-	-	ns	RXD/RX_DV/RXERR

表 2.4: 不使用 RX Clock 对应的时序条件

将寄存器 clk_cfg3 对应的位设置为 : cfg_inv_eth_rx_clk = 0 , cfg_inv_eth_tx_clk = 0 , cfg_sel_eth_ref_clk_o = 0						
时序参数 ( 1.8V, Load = 20PF )		最小值	典型值	最大值	单位	备注
T <sub>cyc</sub>	Clock Cycle	-	20	-	ns	Clock From ETH PHY
T <sub>vid</sub>	Output Valid Delay	7.38	-	16.3	ns	TXD/TX_EN
T <sub>su</sub>	Input Setup Time	2	-	-	ns	RXD/RX_DV/RXERR
T <sub>h</sub>	Input Hold Time	3	-	-	ns	RXD/RX_DV/RXERR

### 2.10.11 QDEC

芯片内置三组正交解码器 (quadrature decoder), 用于将双路旋转编码器产生的两组相位相差 90 度的脉冲解码为对应转速和旋转方向, 具有以下特性:

- 时钟源可以选择 32K (f32k\_clk) 或 32M (xclk)
- 具有 16 位脉冲计数范围 (-32768~32767 pulse/sample)
- 具有 12 种可配置的 sample 周期 (32us~131ms per sample at 1MHz)
- 具有 16 位可设置的 report 周期 (0~65535 sample/report)

### 2.10.12 ADC

芯片内置一个 12bits 的逐次逼近式模拟数字转换器 (ADC), 具有以下特性:

- 最大工作时钟为 2MHz, 支持 12 路外部模拟输入和若干内部模拟信号选择, 支持单通道转换和多通道扫描两种模式
- 支持 2.0V, 3.2V 可选内部参考电压, 转换结果为 12/14/16bits(通过过采样实现) 左对齐模式
- 拥有深度为 32 的 FIFO, 支持多种中断, 支持 DMA 功能
- ADC 除了用于普通模拟信号测量外, 还可以用于测量供电电压

- 可以通过测量内/外部二极管电压用于温度检测

### 2.10.13 DAC

芯片内置一个 10bits 的数字模拟转换器 (DAC)，具有以下特性：

- FIFO 深度为 1，支持 2 路 DAC 调制输出
- 可用于音频播放，常规的模拟信号调制
- 工作时钟可选为 32M 或者 Audio PLL
- 支持 DMA 将内存搬运至 DAC 调制寄存器
- 输出引脚固定为 ChannelA 为 GPIO11，ChannelB 为 GPIO17

### 2.10.14 调试接口

支持标准的 JTAG 4 线调试接口，支持使用 Jlink/OpenOCD/CK Link 等调试器进行调试。

BL702 32-pin 封装包括固定电源接口 11 个、固定模拟接口 6 个、以及富含弹性的 GPIO 接口 15 个供应用选择。

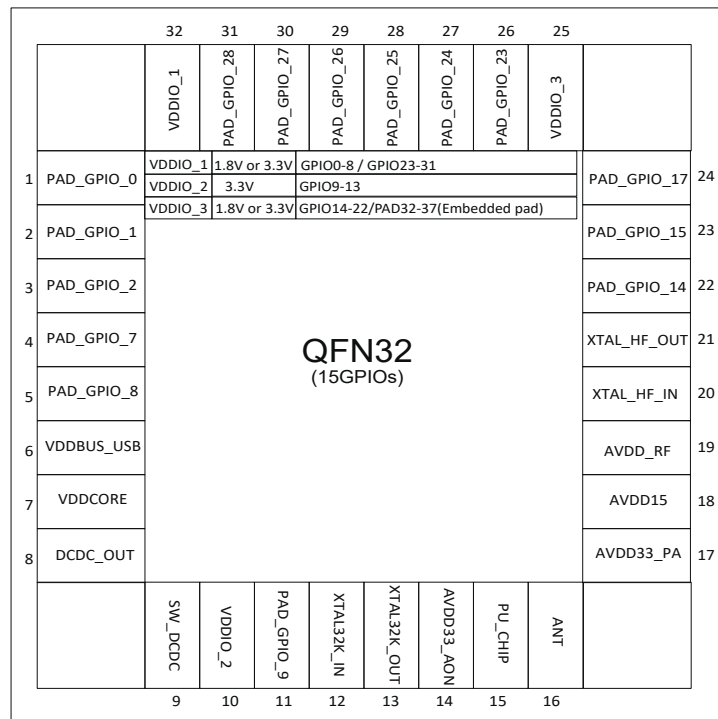


图 3.1: BL702 管脚布局

BL704 40-pin 封装包括固定电源接口 11 个、固定模拟接口 6 个、以及富含弹性的 GPIO 接口 23 个供应用选择。

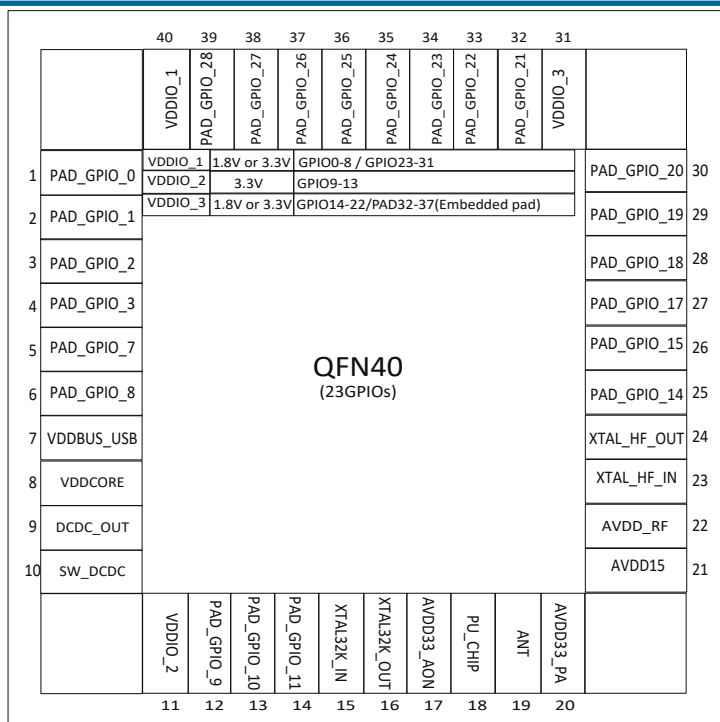


图 3.2: BL704 管脚布局

BL706 48-pin 封装包括固定电源接口 11 个、固定模拟接口 6 个、以及富含弹性的 GPIO 接口 31 个供应用选择。

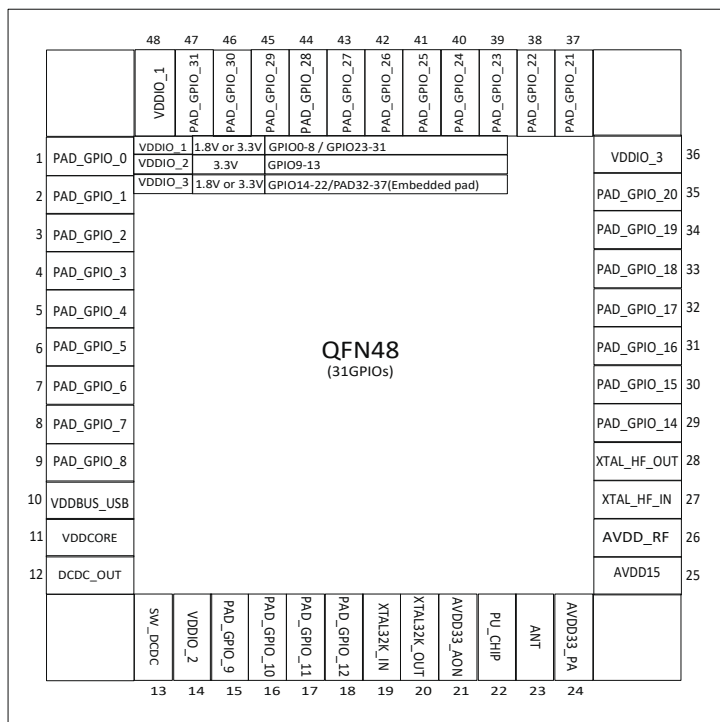


图 3.3: BL706 管脚布局

表 3.1: 管脚定义

BL702	BL704	BL706	Voltage Domain	Type	Pin Name	GPIO Function Select Number	Peripheral Internal Function Select	PAD Main Function	Description
1	1	1	VDDIO_1	DI/DO	PAD_GPIO_0	2	-	-	-
						3	-	I2S_BCLK	I2S_BCLK
						4	-	SPI_MOSI <sup>1</sup>	SPI_MOSI
						6	-	I2C_SCL	I2C_SCL
						7	uart_sig_0_sel=0	UART0_RTS	UART0_RTS
							uart_sig_0_sel=1	UART0_CTS	UART0_CTS
							uart_sig_0_sel=2	UART0_TXD	UART0_TXD
							uart_sig_0_sel=3	UART0_RXD	UART0_RXD
							uart_sig_0_sel=4	UART1_RTS	UART1_RTS
							uart_sig_0_sel=5	UART1_CTS	UART1_CTS
							uart_sig_0_sel=6	UART1_TXD	UART1_TXD
							uart_sig_0_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH0	PWM_CH0
						9	-	CAM_PIX_CLK	CAM_PIX_CLK
						10	-	-	-
						11	-	SWGPI00	SWGPI00
						14	-	TMS	TMS
						16	-	EXTERNAL_PA_FEM0	EXTERNAL_PA_FEM0
						19	-	MII_REF_CLK	MII_REF_CLK
						20	-	QDEC0_a	QDEC0_a
						21	-	Key_Scan_In_ROW0	Key_Scan_In_ROW0
						22	-	Key_Scan_Drive_COL0	Key_Scan_Drive_COL0
2	2	2	VDDIO_1	DI/DO	PAD_GPIO_1	2	-	-	-
						3	-	I2S_FS	I2S_FS
						4	-	SPI_MISO	SPI_MISO
						6	-	I2C_SDA	I2C_SDA
						7	uart_sig_1_sel=0	UART0_RTS	UART0_RTS
							uart_sig_1_sel=1	UART0_CTS	UART0_CTS
							uart_sig_1_sel=2	UART0_TXD	UART0_TXD
							uart_sig_1_sel=3	UART0_RXD	UART0_RXD
							uart_sig_1_sel=4	UART1_RTS	UART1_RTS
							uart_sig_1_sel=5	UART1_CTS	UART1_CTS
							uart_sig_1_sel=6	UART1_TXD	UART1_TXD
							uart_sig_1_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH1	PWM_CH1
						9	-	CAM_FRAME_VLD	CAM_FRAME_VLD
						10	-	-	-
						11	-	SWGPI01	SWGPI01
						14	-	TDI	TDI
						16	-	EXTERNAL_PA_FEM1	EXTERNAL_PA_FEM1
						19	-	MII_TXD[0]	MII_TXD[0]
						20	-	QDEC0_b	QDEC0_b
						21	-	Key_Scan_In_ROW1	Key_Scan_In_ROW1
						22	-	Key_Scan_Drive_COL1	Key_Scan_Drive_COL1

表 3.1: 管脚定义 (continued)

BL702	BL704	BL706	Voltage Domain	Type	Pin Name	GPIO Function Select Number	Peripheral Internal Function Select	PAD Main Function	Description
3	3	3	VDDIO_1	DI/DO	PAD_GPIO_2	2	-	-	-
						3	-	I2S_DIO/I2S_DO	I2S_DIO/I2S_DO
						4	-	SPI_SS	SPI_SS
						6	-	I2C_SCL	I2C_SCL
						7	uart_sig_2_sel=0	UART0_RTS	UART0_RTS
							uart_sig_2_sel=1	UART0_CTS	UART0_CTS
							uart_sig_2_sel=2	UART0_TXD	UART0_TXD
							uart_sig_2_sel=3	UART0_RXD	UART0_RXD
							uart_sig_2_sel=4	UART1_RTS	UART1_RTS
							uart_sig_2_sel=5	UART1_CTS	UART1_CTS
							uart_sig_2_sel=6	UART1_TXD	UART1_TXD
							uart_sig_2_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH2	PWM_CH2
						9	-	CAM_LINE_VLD	CAM_LINE_VLD
						10	-	-	-
						11	-	SWGPI02	SWGPI02
						14	-	TCK	TCK
						16	-	EXTERNAL_PA_FEM2	EXTERNAL_PA_FEM2
						19	-	MII_TXD[1]	MII_TXD[1]
						20	-	QDEC0_led	QDEC0_led
						21	-	Key_Scan_In_ROW2	Key_Scan_In_ROW2
						22	-	Key_Scan_Drive_COL2	Key_Scan_Drive_COL2
-	4	4	VDDIO_1	DI/DO	PAD_GPIO_3	2	-	-	-
						3	-	I2S_RCLK_O/I2S_DI	I2S_RCLK_O/I2S_DI
						4	-	SPI_SCLK	SPI_SCLK
						6	-	I2C_SDA	I2C_SDA
						7	uart_sig_3_sel=0	UART0_RTS	UART0_RTS
							uart_sig_3_sel=1	UART0_CTS	UART0_CTS
							uart_sig_3_sel=2	UART0_TXD	UART0_TXD
							uart_sig_3_sel=3	UART0_RXD	UART0_RXD
							uart_sig_3_sel=4	UART1_RTS	UART1_RTS
							uart_sig_3_sel=5	UART1_CTS	UART1_CTS
							uart_sig_3_sel=6	UART1_TXD	UART1_TXD
							uart_sig_3_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH3	PWM_CH3
						9	-	CAM_PIX_DAT0	CAM_PIX_DAT0
						10	-	-	-
						11	-	SWGPI03	SWGPI03
						14	-	TDO	TDO
						16	-	EXTERNAL_PA_FEM3	EXTERNAL_PA_FEM3
						19	-	-	-
						20	-	QDEC1_a	QDEC1_a
						21	-	Key_Scan_In_ROW3	Key_Scan_In_ROW3
						22	-	Key_Scan_Drive_COL3	Key_Scan_Drive_COL3

表 3.1: 管脚定义 (continued)

BL702	BL704	BL706	Voltage Domain	Type	Pin Name	GPIO Function Select Number	Peripheral Internal Function Select	PAD Main Function	Description
-	-	5	VDDIO_1	DI/DO	PAD_GPIO_4	2	-	-	-
						3	-	I2S_BCLK	I2S_BCLK
						4	-	SPI_MOSI	SPI_MOSI
						6	-	I2C_SCL	I2C_SCL
						7	uart_sig_4_sel=0	UART0_RTS	UART0_RTS
							uart_sig_4_sel=1	UART0_CTS	UART0_CTS
							uart_sig_4_sel=2	UART0_TXD	UART0_TXD
							uart_sig_4_sel=3	UART0_RXD	UART0_RXD
							uart_sig_4_sel=4	UART1_RTS	UART1_RTS
							uart_sig_4_sel=5	UART1_CTS	UART1_CTS
							uart_sig_4_sel=6	UART1_TXD	UART1_TXD
							uart_sig_4_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH4	PWM_CH4
						9	-	CAM_PIX_DAT1	CAM_PIX_DAT1
						10	-	-	-
						11	-	SWGPI04	SWGPI04
						14	-	TMS	TMS
						16	-	EXTERNAL_PA_FEM4	EXTERNAL_PA_FEM4
						19	-	-	-
						20	-	QDEC1_b	QDEC1_b
						21	-	Key_Scan_In_ROW4	Key_Scan_In_ROW4
						22	-	Key_Scan_Drive_COL4	Key_Scan_Drive_COL4
-	-	6	VDDIO_1	DI/DO	PAD_GPIO_5	2	-	-	-
						3	-	I2S_FS	I2S_FS
						4	-	SPI_MISO	SPI_MISO
						6	-	I2C_SDA	I2C_SDA
						7	uart_sig_5_sel=0	UART0_RTS	UART0_RTS
							uart_sig_5_sel=1	UART0_CTS	UART0_CTS
							uart_sig_5_sel=2	UART0_TXD	UART0_TXD
							uart_sig_5_sel=3	UART0_RXD	UART0_RXD
							uart_sig_5_sel=4	UART1_RTS	UART1_RTS
							uart_sig_5_sel=5	UART1_CTS	UART1_CTS
							uart_sig_5_sel=6	UART1_TXD	UART1_TXD
							uart_sig_5_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH0	PWM_CH0
						9	-	CAM_PIX_DAT2	CAM_PIX_DAT2
						10	-	-	-
						11	-	SWGPI05	SWGPI05
						14	-	TDI	TDI
						16	-	EXTERNAL_PA_FEM0	EXTERNAL_PA_FEM0
						19	-	-	-
						20	-	QDEC1_led	QDEC01_led
						21	-	Key_Scan_In_ROW5	Key_Scan_In_ROW5
						22	-	Key_Scan_Drive_COL5	Key_Scan_Drive_COL5

表 3.1: 管脚定义 (continued)

BL702	BL704	BL706	Voltage Domain	Type	Pin Name	GPIO Function Select Number	Peripheral Internal Function Select	PAD Main Function	Description
-	-	7	VDDIO_1	DI/DO	PAD_GPIO_6	2	-	-	-
						3	-	I2S_DIO/I2S_DO	I2S_DIO/I2S_DO
						4	-	SPI_SS	SPI_SS
						6	-	I2C_SCL	I2C_SCL
						7	uart_sig_6_sel=0	UART0_RTS	UART0_RTS
							uart_sig_6_sel=1	UART0_CTS	UART0_CTS
							uart_sig_6_sel=2	UART0_TXD	UART0_TXD
							uart_sig_6_sel=3	UART0_RXD	UART0_RXD
							uart_sig_6_sel=4	UART1_RTS	UART1_RTS
							uart_sig_6_sel=5	UART1_CTS	UART1_CTS
							uart_sig_6_sel=6	UART1_TXD	UART1_TXD
							uart_sig_6_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH1	PWM_CH1
						9	-	CAM_PIX_DAT3	CAM_PIX_DAT3
						10	-	-	-
						11	-	SWGPI06	SWGPI06
						14	-	TCK	TCK
						16	-	EXTERNAL_PA_FEM1	EXTERNAL_PA_FEM1
						19	-	-	-
						20	-	QDEC2_a	QDEC2_a
						21	-	Key_Scan_In_ROW6	Key_Scan_In_ROW6
						22	-	Key_Scan_Drive_COL6	Key_Scan_Drive_COL6
4	5	8	VDDIO_1	DI/DO	PAD_GPIO_7	2	-	-	-
						3	-	I2S_RCLK_O/I2S_DI	I2S_RCLK_O/I2S_DI
						4	-	SPI_SCLK	SPI_SCLK
						6	-	I2C_SDA	I2C_SDA
						7	uart_sig_7_sel=0	UART0_RTS	UART0_RTS
							uart_sig_7_sel=1	UART0_CTS	UART0_CTS
							uart_sig_7_sel=2	UART0_TXD	UART0_TXD
							uart_sig_7_sel=3	UART0_RXD	UART0_RXD
							uart_sig_7_sel=4	UART1_RTS	UART1_RTS
							uart_sig_7_sel=5	UART1_CTS	UART1_CTS
							uart_sig_7_sel=6	UART1_TXD	UART1_TXD
							uart_sig_7_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH2	PWM_CH2
						9	-	-	-
						10	-	ADC_CH6	ADC_CH6
						11	-	SWGPI07	SWGPI07
						14	-	TDO	TDO
						16	-	EXTERNAL_PA_FEM2	EXTERNAL_PA_FEM2
						19	-	MII_RXD[0]	MII_RXD[0]
						20	-	QDEC2_b	QDEC2_b
						21	-	Key_Scan_In_ROW7	Key_Scan_In_ROW7
						22	-	Key_Scan_Drive_COL7	Key_Scan_Drive_COL7



表 3.1: 管脚定义 (continued)

BL702	BL704	BL706	Voltage Domain	Type	Pin Name	GPIO Function Select Number	Peripheral Internal Function Select	PAD Main Function	Description
5	6	9	VDDIO_1	DI/DO	PAD_GPIO_8	2	-	-	-
						3	-	I2S_BCLK	I2S_BCLK
						4	-	SPI_MOSI	SPI_MOSI
						6	-	I2C_SCL	I2C_SCL
						7	uart_sig_0_sel=0	UART0_RTS	UART0_RTS
							uart_sig_0_sel=1	UART0_CTS	UART0_CTS
							uart_sig_0_sel=2	UART0_TXD	UART0_TXD
							uart_sig_0_sel=3	UART0_RXD	UART0_RXD
							uart_sig_0_sel=4	UART1_RTS	UART1_RTS
							uart_sig_0_sel=5	UART1_CTS	UART1_CTS
							uart_sig_0_sel=6	UART1_TXD	UART1_TXD
							uart_sig_0_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH3	PWM_CH3
						9	-	-	-
						10	-	ADC_CH0	ADC_CH0
						11	-	SWGPI08	SWGPI08
						14	-	TMS	TMS
						16	-	EXTERNAL_PA_FEM3	EXTERNAL_PA_FEM3
						19	-	MII_RXD[1]	MII_RXD[1]
						20	-	QDEC2_led	QDEC2_led
						21	-	Key_Scan_In_ROW0	Key_Scan_In_ROW0
						22	-	Key_Scan_Drive_COL8	Key_Scan_Drive_COL8
11	12	15	VDDIO_2	DI/DO	PAD_GPIO_9	2	-	-	-
						3	-	I2S_FS	I2S_FS
						4	-	SPI_MISO	SPI_MISO
						6	-	I2C_SDA	I2C_SDA
						7	uart_sig_1_sel=0	UART0_RTS	UART0_RTS
							uart_sig_1_sel=1	UART0_CTS	UART0_CTS
							uart_sig_1_sel=2	UART0_TXD	UART0_TXD
							uart_sig_1_sel=3	UART0_RXD	UART0_RXD
							uart_sig_1_sel=4	UART1_RTS	UART1_RTS
							uart_sig_1_sel=5	UART1_CTS	UART1_CTS
							uart_sig_1_sel=6	UART1_TXD	UART1_TXD
							uart_sig_1_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH4	PWM_CH4
						9	-	-	-
						10	-	ADC_CH7	ADC_CH7
						11	-	SWGPI09	SWGPI09
						14	-	TDI	TDI
						16	-	EXTERNAL_PA_FEM4	EXTERNAL_PA_FEM4
						19	-	-	-
						20	-	QDEC0_a	QDEC0_a
						21	-	Key_Scan_In_ROW1	Key_Scan_In_ROW1
						22	-	Key_Scan_Drive_COL9	Key_Scan_Drive_COL9

表 3.1: 管脚定义 (continued)

BL702	BL704	BL706	Voltage Domain	Type	Pin Name	GPIO Function Select Number	Peripheral Internal Function Select	PAD Main Function	Description
-	13	16	VDDIO_2	DI/DO	PAD_GPIO_10	2	-	-	-
						3	-	I2S_DIO/I2S_DO	I2S_DIO/I2S_DO
						4	-	SPI_SS	SPI_SS
						6	-	I2C_SCL	I2C_SCL
						7	uart_sig_2_sel=0	UART0_RTS	UART0_RTS
							uart_sig_2_sel=1	UART0_CTS	UART0_CTS
							uart_sig_2_sel=2	UART0_TXD	UART0_TXD
							uart_sig_2_sel=3	UART0_RXD	UART0_RXD
							uart_sig_2_sel=4	UART1_RTS	UART1_RTS
							uart_sig_2_sel=5	UART1_CTS	UART1_CTS
							uart_sig_2_sel=6	UART1_TXD	UART1_TXD
							uart_sig_2_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH0	PWM_CH0
						9	-	-	-
						10	-	-	-
						11	-	SWGPI010	SWGPI010
						14	-	TCK	TCK
						16	-	EXTERNAL_PA_FEM0	EXTERNAL_PA_FEM0
						19	-	-	-
						20	-	QDEC0_b	QDEC0_b
						21	-	Key_Scan_In_ROW2	Key_Scan_In_ROW2
						22	-	Key_Scan_Drive_COL10	Key_Scan_Drive_COL2
-	14	17	VDDIO_2	DI/DO	PAD_GPIO_11	2	-	-	-
						3	-	I2S_RCLK_O/I2S_DI	I2S_RCLK_O/I2S_DI
						4	-	SPI_SCLK	SPI_SCLK
						6	-	I2C_SDA	I2C_SDA
						7	uart_sig_3_sel=0	UART0_RTS	UART0_RTS
							uart_sig_3_sel=1	UART0_CTS	UART0_CTS
							uart_sig_3_sel=2	UART0_TXD	UART0_TXD
							uart_sig_3_sel=3	UART0_RXD	UART0_RXD
							uart_sig_3_sel=4	UART1_RTS	UART1_RTS
							uart_sig_3_sel=5	UART1_CTS	UART1_CTS
							uart_sig_3_sel=6	UART1_TXD	UART1_TXD
							uart_sig_3_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH1	PWM_CH1
						9	-	-	-
						10	-	ADC_CH3	ADC_CH3
						11	-	SWGPI011	SWGPI011
						14	-	TDO	TDO
						16	-	EXTERNAL_PA_FEM1	EXTERNAL_PA_FEM1
						19	-	-	-
						20	-	QDEC0_led	QDEC0_led
						21	-	Key_Scan_In_ROW3	Key_Scan_In_ROW3
						22	-	Key_Scan_Drive_COL11	Key_Scan_Drive_COL11

表 3.1: 管脚定义 (continued)

BL702	BL704	BL706	Voltage Domain	Type	Pin Name	GPIO Function Select Number	Peripheral Internal Function Select	PAD Main Function	Description
-	-	18	VDDIO_2	DI/DO	PAD_GPIO_12	2	-	-	-
						3	-	I2S_BCLK	I2S_BCLK
						4	-	SPI_MOSI	SPI_MOSI
						6	-	I2C_SCL	I2C_SCL
						7	uart_sig_4_sel=0	UART0_RTS	UART0_RTS
							uart_sig_4_sel=1	UART0_CTS	UART0_CTS
							uart_sig_4_sel=2	UART0_TXD	UART0_TXD
							uart_sig_4_sel=3	UART0_RXD	UART0_RXD
							uart_sig_4_sel=4	UART1_RTS	UART1_RTS
							uart_sig_4_sel=5	UART1_CTS	UART1_CTS
							uart_sig_4_sel=6	UART1_TXD	UART1_TXD
							uart_sig_4_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH2	PWM_CH2
						9	-	CAM_PIX_DAT4	CAM_PIX_DAT4
						10	-	ADC_CH4	ADC_CH4
						11	-	SWGPIO12	SWGPIO12
						14	-	TMS	TMS
						16	-	EXTERNAL_PA_FEM2	EXTERNAL_PA_FEM2
						19	-	-	-
						20	-	QDEC1_a	QDEC1_a
						21	-	Key_Scan_In_ROW4	Key_Scan_In_ROW4
						22	-	Key_Scan_Drive_COL12	Key_Scan_Drive_COL12
22	25	29	VDDIO_3	DI/DO	PAD_GPIO_14	2	-	-	-
						3	-	I2S_DIO/I2S_DO	I2S_DIO/I2S_DO
						4	-	SPI_SS	SPI_SS
						6	-	I2C_SCL	I2C_SCL
						7	uart_sig_6_sel=0	UART0_RTS	UART0_RTS
							uart_sig_6_sel=1	UART0_CTS	UART0_CTS
							uart_sig_6_sel=2	UART0_TXD	UART0_TXD
							uart_sig_6_sel=3	UART0_RXD	UART0_RXD
							uart_sig_6_sel=4	UART1_RTS	UART1_RTS
							uart_sig_6_sel=5	UART1_CTS	UART1_CTS
							uart_sig_6_sel=6	UART1_TXD	UART1_TXD
							uart_sig_6_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH4	PWM_CH4
						9	-	-	-
						10	-	ADC_CH5	ADC_CH5
						11	-	SWGPIO14	SWGPIO14
						14	-	TCK	TCK
						16	-	EXTERNAL_PA_FEM4	EXTERNAL_PA_FEM4
						19	-	-	-
						20	-	QDEC1_led	QDEC1_led
						21	-	Key_Scan_In_ROW6	Key_Scan_In_ROW6
						22	-	Key_Scan_Drive_COL14	Key_Scan_Drive_COL14

表 3.1: 管脚定义 (continued)

BL702	BL704	BL706	Voltage Domain	Type	Pin Name	GPIO Function Select Number	Peripheral Internal Function Select	PAD Main Function	Description
23	26	30	VDDIO_3	DI/DO	PAD_GPIO_15	2	-	-	-
						3	-	I2S_RCLK_O/I2S_DI	I2S_RCLK_O/I2S_DI
						4	-	SPI_SCLK	SPI_SCLK
						6	-	I2C_SDA	I2C_SDA
						7	uart_sig_7_sel=0	UART0_RTS	UART0_RTS
							uart_sig_7_sel=1	UART0_CTS	UART0_CTS
							uart_sig_7_sel=2	UART0_TXD	UART0_TXD
							uart_sig_7_sel=3	UART0_RXD	UART0_RXD
							uart_sig_7_sel=4	UART1_RTS	UART1_RTS
							uart_sig_7_sel=5	UART1_CTS	UART1_CTS
							uart_sig_7_sel=6	UART1_TXD	UART1_TXD
							uart_sig_7_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH0	PWM_CH0
						9	-	-	-
						10	-	ADC_CH1	ADC_CH1
						11	-	SWGPI015	SWGPI015
						14	-	TDO	TDO
						16	-	EXTERNAL_PA_FEM0	EXTERNAL_PA_FEM0
						19	-	-	-
						20	-	QDEC2_a	QDEC2_a
						21	-	Key_Scan_In_ROW7	Key_Scan_In_ROW7
						22	-	Key_Scan_Drive_COL15	Key_Scan_Drive_COL15
-	-	31	VDDIO_3	DI/DO	PAD_GPIO_16	2	-	-	-
						3	-	I2S_BCLK	I2S_BCLK
						4	-	SPI_MOSI	SPI_MOSI
						6	-	I2C_SCL	I2C_SCL
						7	uart_sig_0_sel=0	UART0_RTS	UART0_RTS
							uart_sig_0_sel=1	UART0_CTS	UART0_CTS
							uart_sig_0_sel=2	UART0_TXD	UART0_TXD
							uart_sig_0_sel=3	UART0_RXD	UART0_RXD
							uart_sig_0_sel=4	UART1_RTS	UART1_RTS
							uart_sig_0_sel=5	UART1_CTS	UART1_CTS
							uart_sig_0_sel=6	UART1_TXD	UART1_TXD
							uart_sig_0_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH1	PWM_CH1
						9	-	-	-
						10	-	-	-
						11	-	SWGPI016	SWGPI016
						14	-	TMS	TMS
						16	-	EXTERNAL_PA_FEM1	EXTERNAL_PA_FEM1
						19	-	-	-
						20	-	QDEC2_b	QDEC2_b
						21	-	Key_Scan_In_ROW0	Key_Scan_In_ROW0
						22	-	Key_Scan_Drive_COL16	Key_Scan_Drive_COL16

表 3.1: 管脚定义 (continued)

BL702	BL704	BL706	Voltage Domain	Type	Pin Name	GPIO Function Select Number	Peripheral Internal Function Select	PAD Main Function	Description
24	27	32	VDDIO_3	DI/DO	PAD_GPIO_17	2	-	SF_IO_0/SF2_CS2	SF_IO_0/SF2_CS2
						3	-	I2S_FS	I2S_FS
						4	-	SPI_MISO	SPI_MISO
						6	-	I2C_SDA	I2C_SDA
						7	uart_sig_1_sel=0	UART0_RTS	UART0_RTS
							uart_sig_1_sel=1	UART0_CTS	UART0_CTS
							uart_sig_1_sel=2	UART0_TXD	UART0_TXD
							uart_sig_1_sel=3	UART0_RXD	UART0_RXD
							uart_sig_1_sel=4	UART1_RTS	UART1_RTS
							uart_sig_1_sel=5	UART1_CTS	UART1_CTS
							uart_sig_1_sel=6	UART1_TXD	UART1_TXD
							uart_sig_1_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH2	PWM_CH2
						9	-	CAM_PIX_DAT4	CAM_PIX_DAT4
						10	-	ADC_CH2	ADC_CH2
						11	-	SWGPI017	SWGPI017
						14	-	TDI	TDI
						16	-	EXTERNAL_PA_FEM2	EXTERNAL_PA_FEM2
						19	-	-	-
						20	-	QDEC2_Ied	QDEC2_Ied
						21	-	Key_Scan_In_ROW1	Key_Scan_In_ROW1
						22	-	Key_Scan_Drive_COL17	Key_Scan_Drive_COL17
-	28	33	VDDIO_3	DI/DO	PAD_GPIO_18	2	-	SF_IO_1	SF_IO_1
						3	-	I2S_DIO/I2S_DO	I2S_DIO/I2S_DO
						4	-	SPI_SS	SPI_SS
						6	-	I2C_SCL	I2C_SCL
						7	uart_sig_2_sel=0	UART0_RTS	UART0_RTS
							uart_sig_2_sel=1	UART0_CTS	UART0_CTS
							uart_sig_2_sel=2	UART0_TXD	UART0_TXD
							uart_sig_2_sel=3	UART0_RXD	UART0_RXD
							uart_sig_2_sel=4	UART1_RTS	UART1_RTS
							uart_sig_2_sel=5	UART1_CTS	UART1_CTS
							uart_sig_2_sel=6	UART1_TXD	UART1_TXD
							uart_sig_2_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH3	PWM_CH3
						9	-	CAM_PIX_DAT5	CAM_PIX_DAT5
						10	-	ADC_CH8	ADC_CH8
						11	-	SWGPI018	SWGPI018
						14	-	TCK	TCK
						16	-	EXTERNAL_PA_FEM3	EXTERNAL_PA_FEM3
						19	-	RMII_MDC	RMII_MDC
						20	-	QDEC0_a	QDEC0_a
						21	-	Key_Scan_In_ROW2	Key_Scan_In_ROW2
						22	-	Key_Scan_Drive_COL18	Key_Scan_Drive_COL18

表 3.1: 管脚定义 (continued)

BL702	BL704	BL706	Voltage Domain	Type	Pin Name	GPIO Function Select Number	Peripheral Internal Function Select	PAD Main Function	Description
-	29	34	VDDIO_3	DI/DO	PAD_GPIO_19	2	-	SF_CS	SF_CS
						3	-	I2S_RCLK_O/I2S_DI	I2S_RCLK_O/I2S_DI
						4	-	SPI_SCLK	SPI_SCLK
						6	-	I2C_SDA	I2C_SDA
						7	uart_sig_3_sel=0	UART0_RTS	UART0_RTS
							uart_sig_3_sel=1	UART0_CTS	UART0_CTS
							uart_sig_3_sel=2	UART0_TXD	UART0_TXD
							uart_sig_3_sel=3	UART0_RXD	UART0_RXD
							uart_sig_3_sel=4	UART1_RTS	UART1_RTS
							uart_sig_3_sel=5	UART1_CTS	UART1_CTS
							uart_sig_3_sel=6	UART1_TXD	UART1_TXD
							uart_sig_3_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH4	PWM_CH4
						9	-	CAM_PIX_DAT6	CAM_PIX_DAT6
						10	-	ADC_CH9	ADC_CH9
						11	-	SWGPI019	SWGPI019
						14	-	TDO	TDO
						16	-	EXTERNAL_PA_FEM4	EXTERNAL_PA_FEM4
						19	-	RMII_MDIO	RMII_MDIO
						20	-	QDEC0_b	QDEC0_b
						21	-	Key_Scan_In_ROW3	Key_Scan_In_ROW3
						22	-	Key_Scan_Drive_COL19	Key_Scan_Drive_COL19
-	30	35	VDDIO_3	DI/DO	PAD_GPIO_20	2	-	SF_IO_3	SF_IO_3
						3	-	I2S_BCLK	I2S_BCLK
						4	-	SPI_MOSI	SPI_MOSI
						6	-	I2C_SCL	I2C_SCL
						7	uart_sig_4_sel=0	UART0_RTS	UART0_RTS
							uart_sig_4_sel=1	UART0_CTS	UART0_CTS
							uart_sig_4_sel=2	UART0_TXD	UART0_TXD
							uart_sig_4_sel=3	UART0_RXD	UART0_RXD
							uart_sig_4_sel=4	UART1_RTS	UART1_RTS
							uart_sig_4_sel=5	UART1_CTS	UART1_CTS
							uart_sig_4_sel=6	UART1_TXD	UART1_TXD
							uart_sig_4_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH0	PWM_CH0
						9	-	CAM_PIX_DAT7	CAM_PIX_DAT7
						10	-	ADC_CH10	ADC_CH10
						11	-	SWGPI020	SWGPI020
						14	-	TMS	TMS
						16	-	EXTERNAL_PA_FEM0	EXTERNAL_PA_FEM0
						19	-	RMII_RXERR	RMII_RXERR
						20	-	QDEC0_led	QDEC0_led
						21	-	Key_Scan_In_ROW4	Key_Scan_In_ROW4
						22	-	Key_Scan_Drive_COL0	Key_Scan_Drive_COL0

表 3.1: 管脚定义 (continued)

BL702	BL704	BL706	Voltage Domain	Type	Pin Name	GPIO Function Select Number	Peripheral Internal Function Select	PAD Main Function	Description
-	32	37	VDDIO_3	DI/DO	PAD_GPIO_21	2	-	SF_CLK	SF_CLK
						3	-	I2S_FS	I2S_FS
						4	-	SPI_MISO	SPI_MISO
						6	-	I2C_SDA	I2C_SDA
						7	uart_sig_5_sel=0	UART0_RTS	UART0_RTS
							uart_sig_5_sel=1	UART0_CTS	UART0_CTS
							uart_sig_5_sel=2	UART0_TXD	UART0_TXD
							uart_sig_5_sel=3	UART0_RXD	UART0_RXD
							uart_sig_5_sel=4	UART1_RTS	UART1_RTS
							uart_sig_5_sel=5	UART1_CTS	UART1_CTS
							uart_sig_5_sel=6	UART1_TXD	UART1_TXD
							uart_sig_5_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH1	PWM_CH1
						9	-	-	-
						10	-	ADC_CH11	ADC_CH11
						11	-	SWGPI021	SWGPI021
						14	-	TDI	TDI
						16	-	EXTERNAL_PA_FEM1	EXTERNAL_PA_FEM1
						19	-	RMII_TX_EN	RMII_TX_EN
						20	-	QDEC1_a	QDEC01_led
						21	-	Key_Scan_In_ROW5	Key_Scan_In_ROW5
						22	-	Key_Scan_Drive_COL1	Key_Scan_Drive_COL1
-	33	38	VDDIO_3	DI/DO	PAD_GPIO_22	2	-	SF_IO_2	SF_IO_2
						3	-	I2S_DIO/I2S_DO	I2S_DIO/I2S_DO
						4	-	SPI_SS	SPI_SS
						6	-	I2C_SCL	I2C_SCL
						7	uart_sig_6_sel=0	UART0_RTS	UART0_RTS
							uart_sig_6_sel=1	UART0_CTS	UART0_CTS
							uart_sig_6_sel=2	UART0_TXD	UART0_TXD
							uart_sig_6_sel=3	UART0_RXD	UART0_RXD
							uart_sig_6_sel=4	UART1_RTS	UART1_RTS
							uart_sig_6_sel=5	UART1_CTS	UART1_CTS
							uart_sig_6_sel=6	UART1_TXD	UART1_TXD
							uart_sig_6_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH2	PWM_CH2
						9	-	-	-
						10	-	-	-
						11	-	SWGPI022	SWGPI022
						14	-	TCK	TCK
						16	-	EXTERNAL_PA_FEM2	EXTERNAL_PA_FEM2
						19	-	RMII_RX_DV	RMII_RX_DV
						20	-	QDEC1_b	QDEC1_b
						21	-	Key_Scan_In_ROW6	Key_Scan_In_ROW6
						22	-	Key_Scan_Drive_COL2	Key_Scan_Drive_COL2

表 3.1: 管脚定义 (continued)

BL702	BL704	BL706	Voltage Domain	Type	Pin Name	GPIO Function Select Number	Peripheral Internal Function Select	PAD Main Function	Description
26	34	39	VDDIO_1	DI/DO	PAD_GPIO_23 <sup>2</sup>	2	-	SF2_IO_2	SF2_IO_2
						3	-	I2S_RCLK_O/I2S_DI	I2S_RCLK_O/I2S_DI
						4	-	SPI_SCLK	SPI_SCLK
						6	-	I2C_SDA	I2C_SDA
						7	uart_sig_7_sel=0	UART0_RTS	UART0_RTS
							uart_sig_7_sel=1	UART0_CTS	UART0_CTS
							uart_sig_7_sel=2	UART0_TXD	UART0_TXD
							uart_sig_7_sel=3	UART0_RXD	UART0_RXD
							uart_sig_7_sel=4	UART1_RTS	UART1_RTS
							uart_sig_7_sel=5	UART1_CTS	UART1_CTS
							uart_sig_7_sel=6	UART1_TXD	UART1_TXD
							uart_sig_7_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH3	PWM_CH3
						9	-	CAM_PIX_DAT4	CAM_PIX_DAT4
						10	-	-	-
						11	-	SWGPIO23	SWGPIO23
						14	-	TDO	TDO
						16	-	EXTERNAL_PA_FEM3	EXTERNAL_PA_FEM3
						19	-	-	-
						20	-	QDEC1_led	QDEC1_led
						21	-	Key_Scan_In_ROW7	Key_Scan_In_ROW7
						22	-	Key_Scan_Drive_COL3	Key_Scan_Drive_COL3
27	35	40	VDDIO_1	DI/DO	PAD_GPIO_24 <sup>2</sup>	2	-	SF2_IO_1	SF2_IO_1
						3	-	I2S_BCLK	I2S_BCLK
						4	-	SPI_MOSI	SPI_MOSI
						6	-	I2C_SCL	I2C_SCL
						7	uart_sig_0_sel=0	UART0_RTS	UART0_RTS
							uart_sig_0_sel=1	UART0_CTS	UART0_CTS
							uart_sig_0_sel=2	UART0_TXD	UART0_TXD
							uart_sig_0_sel=3	UART0_RXD	UART0_RXD
							uart_sig_0_sel=4	UART1_RTS	UART1_RTS
							uart_sig_0_sel=5	UART1_CTS	UART1_CTS
							uart_sig_0_sel=6	UART1_TXD	UART1_TXD
							uart_sig_0_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH4	PWM_CH4
						9	-	CAM_PIX_DAT5	CAM_PIX_DAT5
						10	-	-	-
						11	-	SWGPIO24	SWGPIO24
						14	-	TMS	TMS
						16	-	EXTERNAL_PA_FEM4	EXTERNAL_PA_FEM4
						19	-	RMII_MDC	RMII_MDC
						20	-	QDEC2_a	QDEC2_a
						21	-	Key_Scan_In_ROW0	Key_Scan_In_ROW0
						22	-	Key_Scan_Drive_COL4	Key_Scan_Drive_COL4



表 3.1: 管脚定义 (continued)

BL702	BL704	BL706	Voltage Domain	Type	Pin Name	GPIO Function Select Number	Peripheral Internal Function Select	PAD Main Function	Description
28	36	41	VDDIO_1	DI/DO	PAD_GPIO_25 <sup>2</sup>	2	-	SF2_CS	SF2_CS
						3	-	I2S_FS	I2S_FS
						4	-	SPI_MISO	SPI_MISO
						6	-	I2C_SDA	I2C_SDA
						7	uart_sig_1_sel=0	UART0_RTS	UART0_RTS
							uart_sig_1_sel=1	UART0_CTS	UART0_CTS
							uart_sig_1_sel=2	UART0_TXD	UART0_TXD
							uart_sig_1_sel=3	UART0_RXD	UART0_RXD
							uart_sig_1_sel=4	UART1_RTS	UART1_RTS
							uart_sig_1_sel=5	UART1_CTS	UART1_CTS
							uart_sig_1_sel=6	UART1_TXD	UART1_TXD
							uart_sig_1_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH0	PWM_CH0
						9	-	CAM_PIX_DAT6	CAM_PIX_DAT6
						10	-	-	-
						11	-	SWGPI025	SWGPI025
						14	-	TDI	TDI
						16	-	EXTERNAL_PA_FEM0	EXTERNAL_PA_FEM0
						19	-	RMII_MDIO	RMII_MDIO
						20	-	QDEC2_b	QDEC2_b
						21	-	Key_Scan_In_ROW1	Key_Scan_In_ROW1
						22	-	Key_Scan_Drive_COL5	Key_Scan_Drive_COL5
29	37	42	VDDIO_1	DI/DO	PAD_GPIO_26 <sup>2</sup>	2	-	SF2_IO_3	SF2_IO_3
						3	-	I2S_DIO/I2S_DO	I2S_DIO/I2S_DO
						4	-	SPI_SS	SPI_SS
						6	-	I2C_SCL	I2C_SCL
						7	uart_sig_2_sel=0	UART0_RTS	UART0_RTS
							uart_sig_2_sel=1	UART0_CTS	UART0_CTS
							uart_sig_2_sel=2	UART0_TXD	UART0_TXD
							uart_sig_2_sel=3	UART0_RXD	UART0_RXD
							uart_sig_2_sel=4	UART1_RTS	UART1_RTS
							uart_sig_2_sel=5	UART1_CTS	UART1_CTS
							uart_sig_2_sel=6	UART1_TXD	UART1_TXD
							uart_sig_2_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH1	PWM_CH1
						9	-	CAM_PIX_DAT7	CAM_PIX_DAT7
						10	-	-	-
						11	-	SWGPI026	SWGPI026
						14	-	TCK	TCK
						16	-	EXTERNAL_PA_FEM1	EXTERNAL_PA_FEM1
						19	-	RMII_RXERR	RMII_RXERR
						20	-	QDEC2_led	QDEC2_led
						21	-	Key_Scan_In_ROW2	Key_Scan_In_ROW2
						22	-	Key_Scan_Drive_COL6	Key_Scan_Drive_COL6

表 3.1: 管脚定义 (continued)

BL702	BL704	BL706	Voltage Domain	Type	Pin Name	GPIO Function Select Number	Peripheral Internal Function Select	PAD Main Function	Description
30	38	43	VDDIO_1	DI/DO	PAD_GPIO_27 <sup>2</sup>	2	-	SF2_CLK	SF2_CLK
						3	-	I2S_RCLK_O/I2S_DI	I2S_RCLK_O/I2S_DI
						4	-	SPI_SCLK	SPI_SCLK
						6	-	I2C_SDA	I2C_SDA
						7	uart_sig_3_sel=0	UART0_RTS	UART0_RTS
							uart_sig_3_sel=1	UART0_CTS	UART0_CTS
							uart_sig_3_sel=2	UART0_TXD	UART0_TXD
							uart_sig_3_sel=3	UART0_RXD	UART0_RXD
							uart_sig_3_sel=4	UART1_RTS	UART1_RTS
							uart_sig_3_sel=5	UART1_CTS	UART1_CTS
							uart_sig_3_sel=6	UART1_TXD	UART1_TXD
							uart_sig_3_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH2	PWM_CH2
						9	-	-	-
						10	-	-	-
						11	-	SWGPI027	SWGPI027
						14	-	TDO	TDO
						16	-	EXTERNAL_PA_FEM2	EXTERNAL_PA_FEM2
						19	-	RMII_TX_EN	RMII_TX_EN
						20	-	QDEC0_a	QDEC0_a
						21	-	Key_Scan_In_ROW3	Key_Scan_In_ROW3
						22	-	Key_Scan_Drive_COL7	Key_Scan_Drive_COL7
31	39	44	VDDIO_1	DI/DO	PAD_GPIO_28 <sup>2</sup>	2	-	SF2_IO_0	SF2_IO_0
						3	-	I2S_BCLK	I2S_BCLK
						4	-	SPI_MOSI	SPI_MOSI
						6	-	I2C_SCL	I2C_SCL
						7	uart_sig_4_sel=0	UART0_RTS	UART0_RTS
							uart_sig_4_sel=1	UART0_CTS	UART0_CTS
							uart_sig_4_sel=2	UART0_TXD	UART0_TXD
							uart_sig_4_sel=3	UART0_RXD	UART0_RXD
							uart_sig_4_sel=4	UART1_RTS	UART1_RTS
							uart_sig_4_sel=5	UART1_CTS	UART1_CTS
							uart_sig_4_sel=6	UART1_TXD	UART1_TXD
							uart_sig_4_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH3	PWM_CH3
						9	-	CAM_PIX_DAT4	CAM_PIX_DAT4
						10	-	-	-
						11	-	SWGPI028	SWGPI028
						14	-	TMS	TMS
						16	-	EXTERNAL_PA_FEM3	EXTERNAL_PA_FEM3
						19	-	RMII_RX_DV	RMII_RX_DV
						20	-	QDEC0_b	QDEC0_b
						21	-	Key_Scan_In_ROW4	Key_Scan_In_ROW4
						22	-	Key_Scan_Drive_COL8	Key_Scan_Drive_COL8

表 3.1: 管脚定义 (continued)

BL702	BL704	BL706	Voltage Domain	Type	Pin Name	GPIO Function Select Number	Peripheral Internal Function Select	PAD Main Function	Description
-	-	45	VDDIO_1	DI/DO	PAD_GPIO_29	2	-	-	-
						3	-	I2S_FS	I2S_FS
						4	-	SPI_MISO	SPI_MISO
						6	-	I2C_SDA	I2C_SDA
						7	uart_sig_5_sel=0	UART0_RTS	UART0_RTS
							uart_sig_5_sel=1	UART0_CTS	UART0_CTS
							uart_sig_5_sel=2	UART0_TXD	UART0_TXD
							uart_sig_5_sel=3	UART0_RXD	UART0_RXD
							uart_sig_5_sel=4	UART1_RTS	UART1_RTS
							uart_sig_5_sel=5	UART1_CTS	UART1_CTS
							uart_sig_5_sel=6	UART1_TXD	UART1_TXD
							uart_sig_5_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH4	PWM_CH4
						9	-	CAM_PIX_DAT5	CAM_PIX_DAT5
						10	-	-	-
						11	-	SWGPI029	SWGPI029
						14	-	TDI	TDI
						16	-	EXTERNAL_PA_FEM4	EXTERNAL_PA_FEM4
						19	-	-	-
						20	-	QDEC0_led	QDEC0_led
						21	-	Key_Scan_In_ROW5	Key_Scan_In_ROW5
						22	-	Key_Scan_Drive_COL9	Key_Scan_Drive_COL9
-	-	46	VDDIO_1	DI/DO	PAD_GPIO_30	2	-	-	-
						3	-	I2S_DIO/I2S_DO	I2S_DIO/I2S_DO
						4	-	SPI_SS	SPI_SS
						6	-	I2C_SCL	I2C_SCL
						7	uart_sig_6_sel=0	UART0_RTS	UART0_RTS
							uart_sig_6_sel=1	UART0_CTS	UART0_CTS
							uart_sig_6_sel=2	UART0_TXD	UART0_TXD
							uart_sig_6_sel=3	UART0_RXD	UART0_RXD
							uart_sig_6_sel=4	UART1_RTS	UART1_RTS
							uart_sig_6_sel=5	UART1_CTS	UART1_CTS
							uart_sig_6_sel=6	UART1_TXD	UART1_TXD
							uart_sig_6_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH0	PWM_CH0
						9	-	CAM_PIX_DAT6	CAM_PIX_DAT6
						10	-	-	-
						11	-	SWGPI030	SWGPI030
						14	-	TCK	TCK
						16	-	EXTERNAL_PA_FEM0	EXTERNAL_PA_FEM0
						19	-	-	-
						20	-	QDEC1_a	QDEC1_a
						21	-	Key_Scan_In_ROW6	Key_Scan_In_ROW6
						22	-	Key_Scan_Drive_COL10	Key_Scan_Drive_COL10

表 3.1: 管脚定义 (continued)

BL702	BL704	BL706	Voltage Domain	Type	Pin Name	GPIO Function Select Number	Peripheral Internal Function Select	PAD Main Function	Description
-	-	47	VDDIO_1	DI/DO	PAD_GPIO_31 <sup>3</sup>	2	-	-	-
						3	-	I2S_RCLK_O/I2S_DI	I2S_RCLK_O/I2S_DI
						4	-	SPI_SCLK	SPI_SCLK
						6	-	I2C_SDA	I2C_SDA
						7	uart_sig_7_sel=0	UART0_RTS	UART0_RTS
							uart_sig_7_sel=1	UART0_CTS	UART0_CTS
							uart_sig_7_sel=2	UART0_TXD	UART0_TXD
							uart_sig_7_sel=3	UART0_RXD	UART0_RXD
							uart_sig_7_sel=4	UART1_RTS	UART1_RTS
							uart_sig_7_sel=5	UART1_CTS	UART1_CTS
							uart_sig_7_sel=6	UART1_TXD	UART1_TXD
							uart_sig_7_sel=7	UART1_RXD	UART1_RXD
						8	-	PWM_CH1	PWM_CH2
						9	-	CAM_PIX_DAT7	CAM_PIX_DAT7
						10	-	-	-
						11	-	SWGPI031	SWGPI031
						14	-	TDO	TDO
						16	-	EXTERNAL_PA_FEM1	EXTERNAL_PA_FEM1
						19	-	-	-
						20	-	QDEC1_b	QDEC1_b
						21	-	Key_Scan_In_ROW7	Key_Scan_In_ROW7
						22	-	Key_Scan_Drive_COL11	Key_Scan_Drive_COL11
-	-	-	VDDIO_3	DI/DO	PAD_32	-	-	-	Embedded pad for embedded psram or flash
-	-	-	VDDIO_3	DI/DO	PAD_33	-	-	-	Embedded pad for embedded psram or flash
-	-	-	VDDIO_3	DI/DO	PAD_34	-	-	-	Embedded pad for embedded psram or flash
-	-	-	VDDIO_3	DI/DO	PAD_35	-	-	-	Embedded pad for embedded psram or flash
-	-	-	VDDIO_3	DI/DO	PAD_36	-	-	-	Embedded pad for embedded psram or flash
-	-	-	VDDIO_3	DI/DO	PAD_37	-	-	-	Embedded pad for embedded psram or flash
12	15	19	AVDD33_AON	Analog	XTAL32K_IN	-	-	-	Crystal oscillator 32.768kHz input
13	16	20	AVDD33_AON	Analog	XTAL32K_OUT	-	-	-	Crystal oscillator 32.768kHz output
20	23	27	AVDD33_AON	Analog	XTAL_HF_IN	-	-	-	External crystal input, 32MHz
21	24	28	AVDD33_AON	Analog	XTAL_HF_OUT	-	-	-	External crystal output, 32MHz
15	18	22	AVDD33_AON	Analog	PU_CHIP	-	-	-	Chip power-up
16	19	23	AVDD15	Analog	ANT	-	-	-	RF input and output (single pin)
32	40	48	-	Power	VDDIO_1	-	-	-	Externally powered 3.3V or 1.8V
10	11	14	-	Power	VDDIO_2	-	-	-	Externally powered 3.3V
25	31	36	-	Power	VDDIO_3	-	-	-	Externally powered 3.3V or 1.8V
14	17	21	-	Power	AVDD33_AON	-	-	-	Externally powered 3.3V
17	20	24	-	Power	AVDD33_PA	-	-	-	Externally powered 3.3V
19	22	26	-	Power	AVDD_RF	-	-	-	Externally powered 3.3/1.8/1.5V
18	21	25	-	Power	AVDD15	-	-	-	Internal LDO output (for internal use only)
9	10	13	-	Power	SW_DCDC	-	-	-	DCDC power 1.8V
8	9	12	-	Power	DCDC_OUT	-	-	-	DCDC power 1.8V
6	7	10	-	Power	VDDBUS_USB	-	-	-	USB power
7	8	11	-	Power	VDDCORE	-	-	-	Internal LDO output (for internal use only)

<sup>1</sup> 该功能默认为 SPI\_MOSI，可通过寄存器将该功能转换为 SPI\_MISO。

<sup>2</sup> BL706C-22-Q2I 不支持使用此引脚。

<sup>3</sup> BL706C-22-Q2I bootstrap bin 为 GPIO31，其它 BL70x 系列芯片 bootstrap bin 为 GPIO28。

## 4.1 绝对最大额定值

表 4.1: 电源的绝对最大额定值

管脚名称	最小值	最大值	单位
VDDIO_1	-0.3	3.63	V
VDDIO_2	-0.3	3.63	V
VDDIO_3	-0.3	3.63	V
VSSBUS_USB	-0.3	5.5	V
AVDD33_AON	-0.3	3.63	V
AVDD33_PA	-0.3	3.63	V
AVDD33_RF	-0.3	3.63	V
ESD Protection (HBM)		2000	V
Storage Temperature	-40	125	°C

## 4.2 运行条件

### 4.2.1 电源特性

表 4.2: 建议电源值范围

管脚名称	最小值	典型值	最大值	单位
VDDIO_1	1.8 <sup>1</sup>	3.3	3.63	V
VDDIO_2	1.8	3.3	3.63	V
VDDIO_3	1.8	3.3	3.63	V

表 4.2: 建议电源值范围 (continued)

管脚名称	最小值	典型值	最大值	单位
VDDBUS_USB	4.5	5	5.5	V
AVDD33_AON	1.8	3.3	3.63	V
AVDD33_PA	1.4/2.97	1.5/3.3	1.6/3.63	V
AVDD33_RF	1.4/2.97	1.5/3.3	1.6/3.63	V

<sup>1</sup> 主芯片最低工作电压为 1.8V。对于 Flash 合封芯片，最低工作电压取决于 Flash 最低工作电压，例如 2.3 V。

## 4.2.2 温度特性

表 4.3: 建议温度值范围

项目		最小值	最大值	单位
温度	主芯片	-40	105	°C
	合封多芯片	-40	85 <sup>1</sup>	°C

<sup>1</sup> BL702C-10-Q2H 温度最大值为 105°C。

## 4.2.3 通用工作条件

表 4.4: 一般操作条件

符号	描述	最小值	典型值	最大值	单位
FCPU	CPU/TCM/Cache 时钟频率	0	32	144	MHz
FSYS	系统时钟频率	0	32	72	MHz

## 4.2.4 GPADC 特性

表 4.5: GPADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
VDD33	Vbat supply voltage		2.3		3.6	V
T	Working temperature		-40		125	°C
I <sub>vdd33</sub>	Current consumption of ADC on VDD33	PGA1&2 off (2M clock)		150		μA
		PGA1&2 on(2M clock)		350		
Fclk	ADC input top clock frequency	Clock from SOC	1.5		32	MHz

表 4.5: GPADC 特性 (continued)

符号	参数	条件	最小值	典型值	最大值	单位
Fsample	Sampling rate	2.048M(12bit mode) 32K-128K(14bit mode) 8K-16K(16bit mode)			2	MHz
Vin	Input conversion voltage range	Differential mode			6.4	V(vpp)
		Single-ended mode			3.2	
Rin	Total input channel resistance				2	KΩ
Tcal	Calibration time	Fsample=2M(16bit mode)			140	μs
Tpu	Power up time				1	μs
Tconv	Total conversion time	12bit mode			1	1/Fsample
		14bit mode <sup>1</sup>			16	
		14bit mode <sup>2</sup>			64	
		16bit mode <sup>3</sup>			128	
		16bit mode <sup>4</sup>			256	

<sup>1</sup> 14-bit mode with 16 times average

<sup>2</sup> 14-bit mode with 64 times average

<sup>3</sup> 16-bit mode with 128 times average

<sup>4</sup> 16-bit mode with 256 times average

注解: 如果没有特殊说明, 表中给出的参数是在-40°C ~ 125°C 的条件下进行测试得出的, 电源为 AVDD = 3.3V, DVDD = 1.1V。

表 4.6: ADC electrical characteristic

符号	参数	条件	最小值	典型值	最大值	单位
DNL <sup>1</sup>	Differential linearity error				+/-1	LSB
INL <sup>1</sup>	Integral linearity error				+/-2	LSB
Offset	Input offset				+/-2	LSB
Ge <sup>1&amp; 2</sup>	Gain error				+/-1	%
ENOB	Effective number of bits	12bit mode(201KHz input)	9.7	10.5		bit
		14bit mode(2.5KHz input)	10.8	11.4		
		16bit mode(1KHz input)	11.5	12.3		

表 4.6: ADC electrical characteristic(continued)

符号	参数	条件	最小值	典型值	最大值	单位
SNDR	Signal-to-noise-distortion (PGA on)	12bit mode(201KHz input)	59	65		dB
		14bit mode(2.5KHz input)	66	72.4		
		16bit mode(1KHz input)	71	76.8		
SNDR	Signal-to-noise-distortion (PGA gain=4)	12bit mode(201KHz input)	58	64		dB
		14bit mode(2.5KHz input)	64	69.5		
		16bit mode(1KHz input)	70	74		

<sup>1</sup> more test needed

<sup>2</sup> after calibration



## 5.1 湿敏等级 (MSL)

芯片的湿敏等级为：**MSL3**。真空包装打开后，在  $\leq 30^{\circ}\text{C}/60\%\text{RH}$  下，需要在 168 小时（7 天）内使用完毕，否则需要烘烤后上线。烘烤温度和时间可参考 IPC/JEDECJ-STD-033B01。

表 5.1: Reference Conditions for Drying Mounted or Unmounted SMD Packages (User Bake: Floor life begins counting at time = 0 after bake)

Package Body	Level	Bake @ $125^{\circ}\text{C}$		Bake @ $90^{\circ}\text{C}$ $\leq 5\% \text{ RH}$		Bake @ $40^{\circ}\text{C}$ $\leq 5\% \text{ RH}$	
		Exceeding Floor Life by $>72 \text{ h}$	Exceeding Floor Life by $\leq 72 \text{ h}$	Exceeding Floor Life by $>72 \text{ h}$	Exceeding Floor Life by $\leq 72 \text{ h}$	Exceeding Floor Life by $>72 \text{ h}$	Exceeding Floor Life by $\leq 72 \text{ h}$
Thickness $\leq 1.4 \text{ mm}$	2	5 hours	3 hours	17 hours	11 hours	8 days	5 days
	2a	7 hours	5 hours	23 hours	13 hours	9 days	7 days
	3	9 hours	7 hours	33 hours	23 hours	13 days	9 days
	4	11 hours	7 hours	37 hours	23 hours	15 days	9 days
	5	12 hours	7 hours	41 hours	24 hours	17 days	10 days
	5a	16 hours	10 hours	54 hours	24 hours	22 days	10 days

## 5.2 静电放电 (ESD)

- 人体放电模式 (HBM): 2000V
- 组件充电模式 (CDM): 500V

## 5.3 回流焊接曲线 (Reflow Profile)

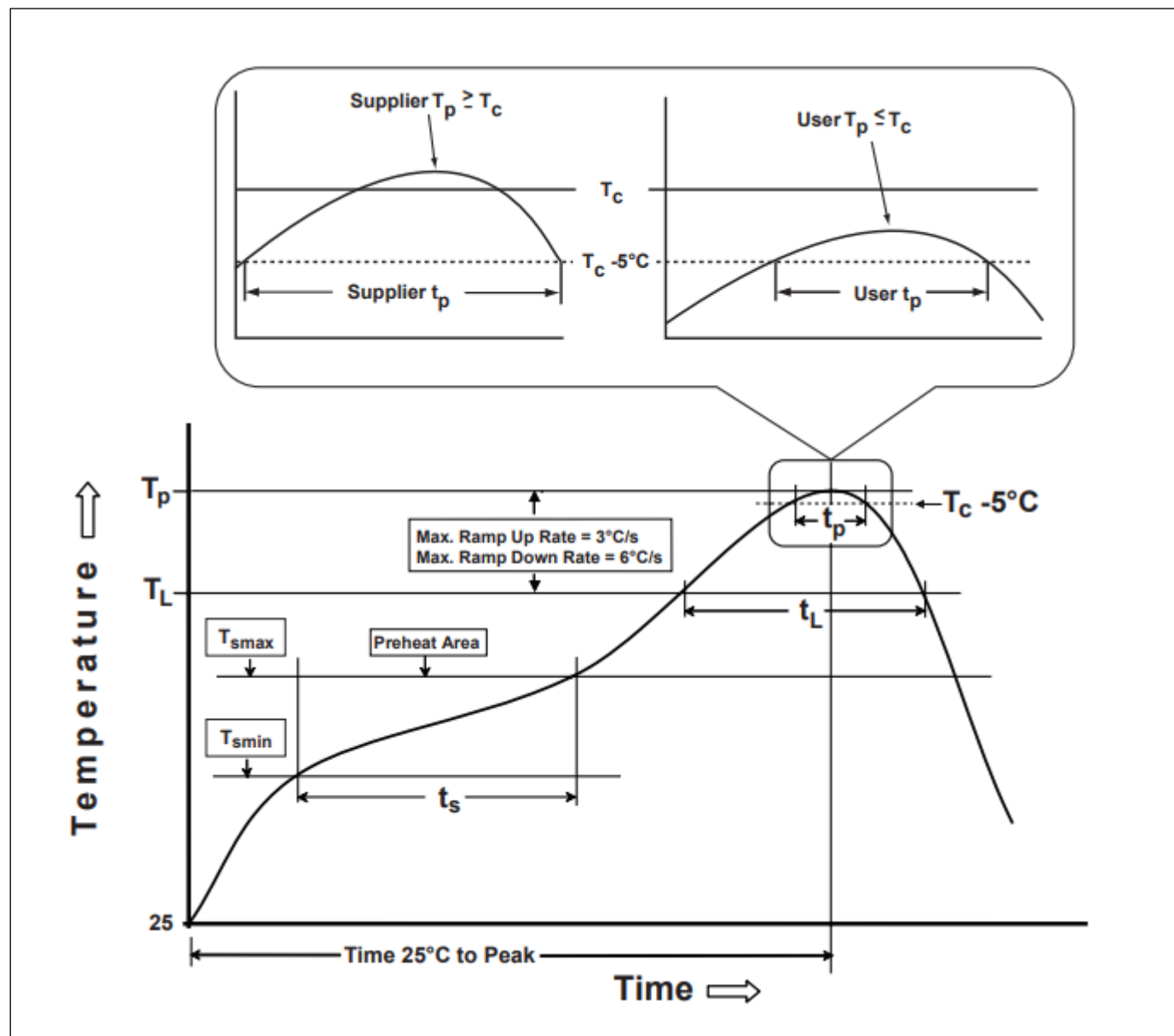


图 5.1: Classification Profile (Not to scale)

表 5.2: Classification Reflow Profiles

Profile Feature	Sn-Pb Eutectic Assembly	Pb-Free Assembly
Preheat/Soak Temperature Min ( $T_{smin}$ ) Temperature Max ( $T_{smax}$ ) Time ( $t_s$ ) from ( $T_{smin}$ to $T_{smax}$ )	100 °C 150 °C 60-120 seconds	150 °C 200 °C 60-120 seconds
Ramp-up rate ( $T_L$ to $T_p$ )	3 °C/second max.	3 °C/second max.
Liquidous temperature ( $T_L$ ) Time ( $t_L$ ) maintained above $T_L$	183 °C 60-150 seconds	217 °C 60-150 seconds
Peak package body temperature ( $T_p$ )	240 °C+0/-5 °C	250 °C+0/-5 °C
Time ( $t_p$ )* within 5 °C of the specified classification temperature ( $T_c$ )	10-30 seconds	20-40 seconds
Ramp-down rate ( $T_p$ to $T_L$ )	6 °C/second max	6 °C/second max
Time 25 °C to peak temperature	6 minutes max	8 minutes max
- Tolerance for peak profile temperature ( $T_p$ ) is defined as a supplier minimum and a user maximum.		

具体可参考 IPC/JEDEC J-STD-020E。

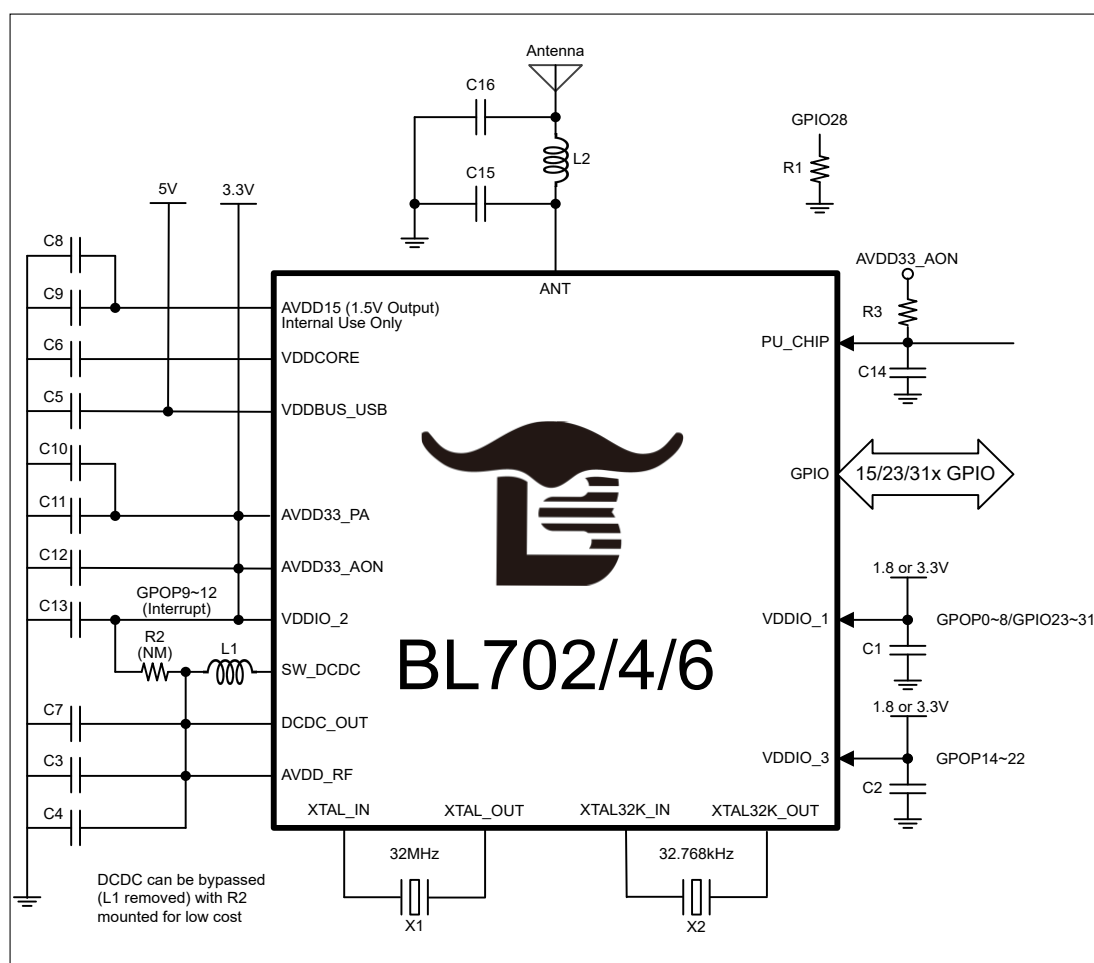


图 6.1: 参考设计

## 封装信息 QFN32

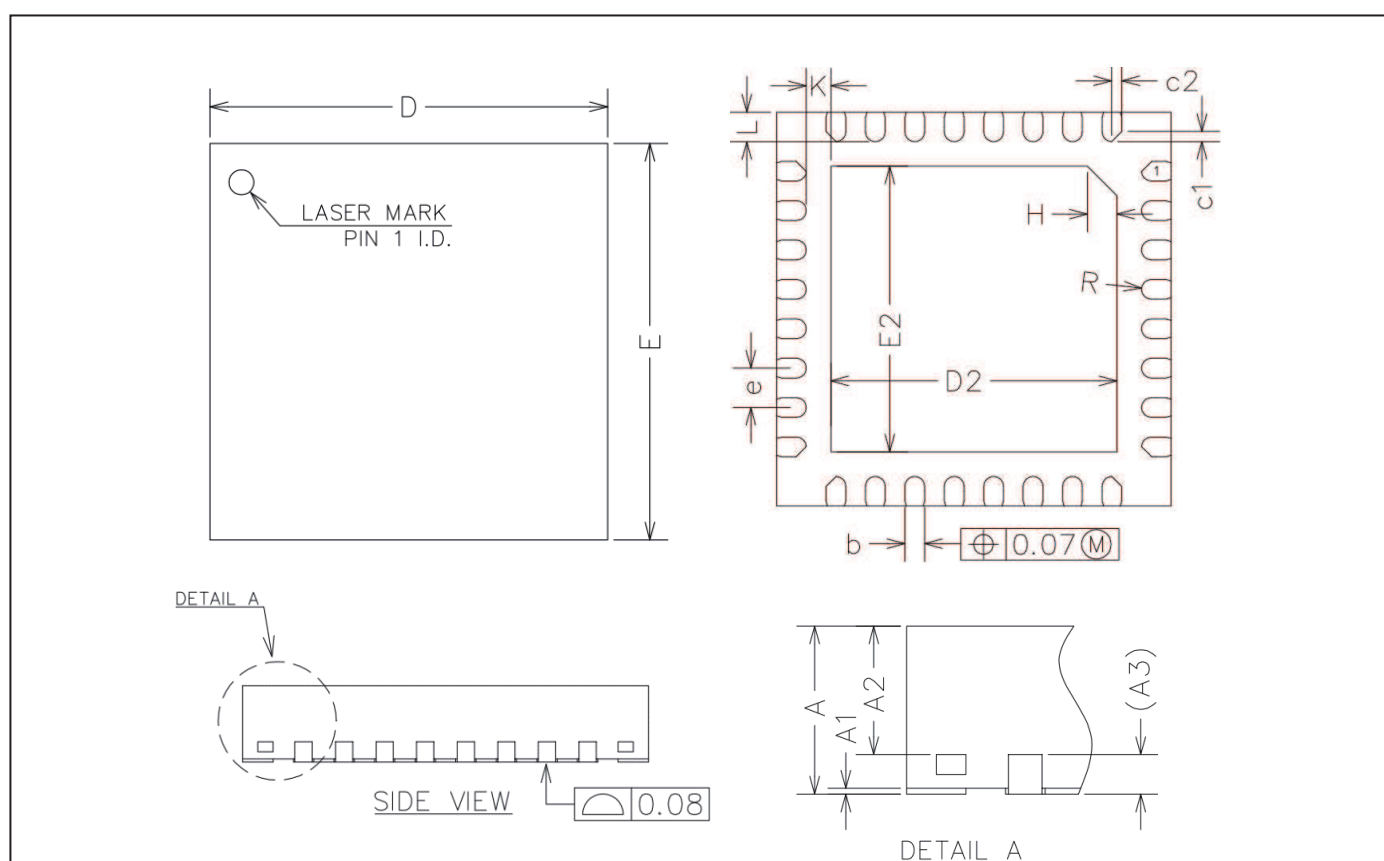


图 7.1: QFN32 封装图

表 7.1: QFN32 尺寸说明 (测量单位: 毫米)

标号	最小值	典型值	最大值
A	0.70	0.75	0.80
A1	0.00	0.02	0.05

表 7.1: QFN32 尺寸说明（测量单位：毫米）(continued)

标号	最小值	典型值	最大值
A2	0.50	0.55	0.60
A3	0.20REF		
b	0.15	0.20	0.25
D	3.90	4.00	4.10
E	3.90	4.00	4.10
D2	2.80	2.90	3.00
E2	2.80	2.90	3.00
e	0.30	0.40	0.50
H	0.30REF		
K	0.25REF		
L	0.25	0.30	0.35
R	0.09	-	-
c1	-	0.10	-
c2	-	0.10	-

## 封装信息 QFN40

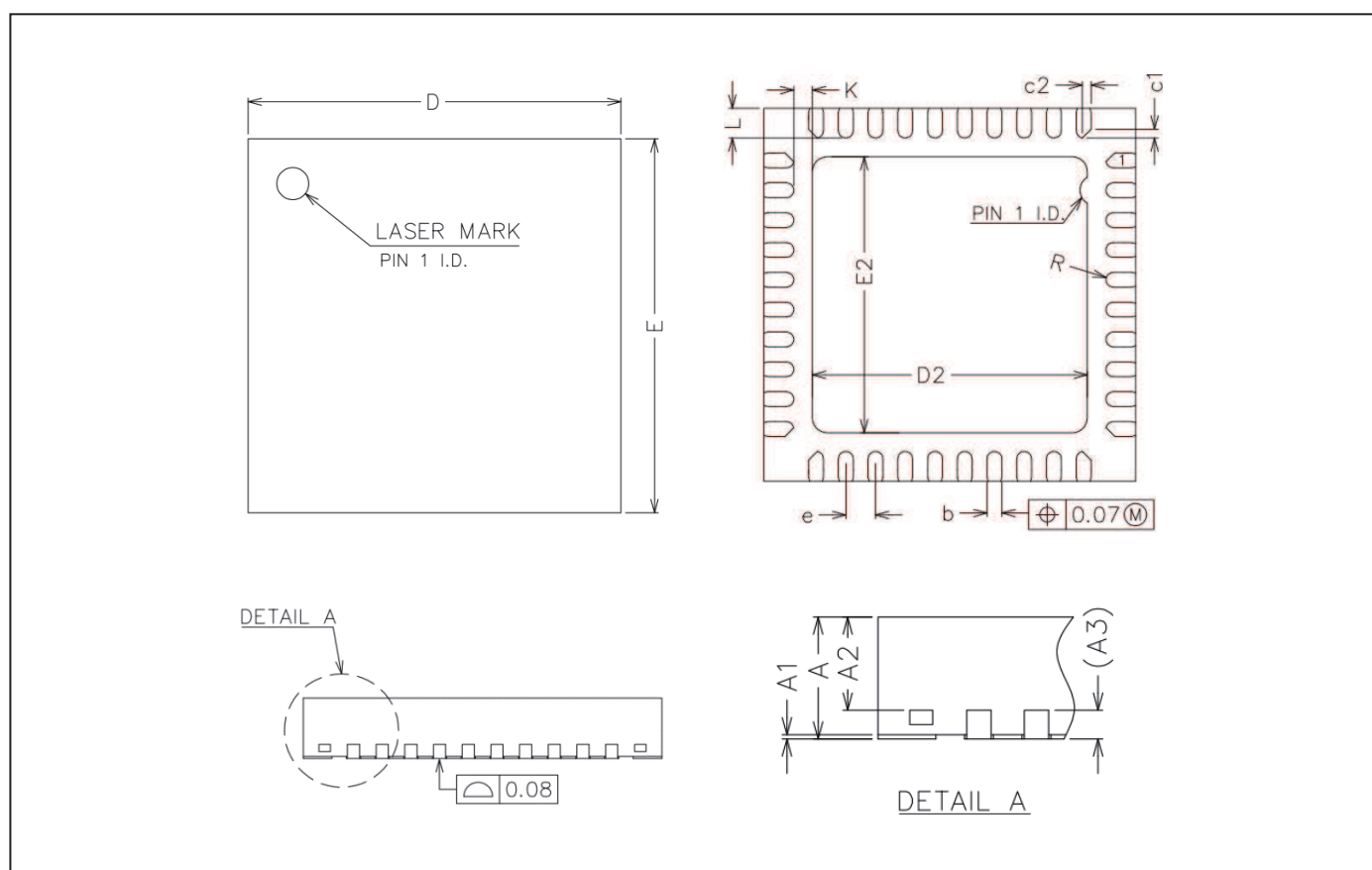


图 8.1: QFN40 封装图

表 8.1: QFN40 尺寸说明 (测量单位: 毫米)

标号	最小值	典型值	最大值
A	0.80	0.85	0.90
A1	0	0.02	0.05

表 8.1: QFN40 尺寸说明（测量单位：毫米）(continued)

标号	最小值	典型值	最大值
A2	0.60	0.65	0.70
A3	0.20REF		
b	0.15	0.20	0.25
D	4.90	5.00	5.10
E	4.90	5.00	5.10
D2	3.60	3.70	3.80
E2	3.60	3.70	3.80
e	0.35	0.40	0.45
K	0.20	-	-
L	0.35	0.40	0.45
R	0.075	-	-
C1	-	0.12	-
C2	-	0.12	-



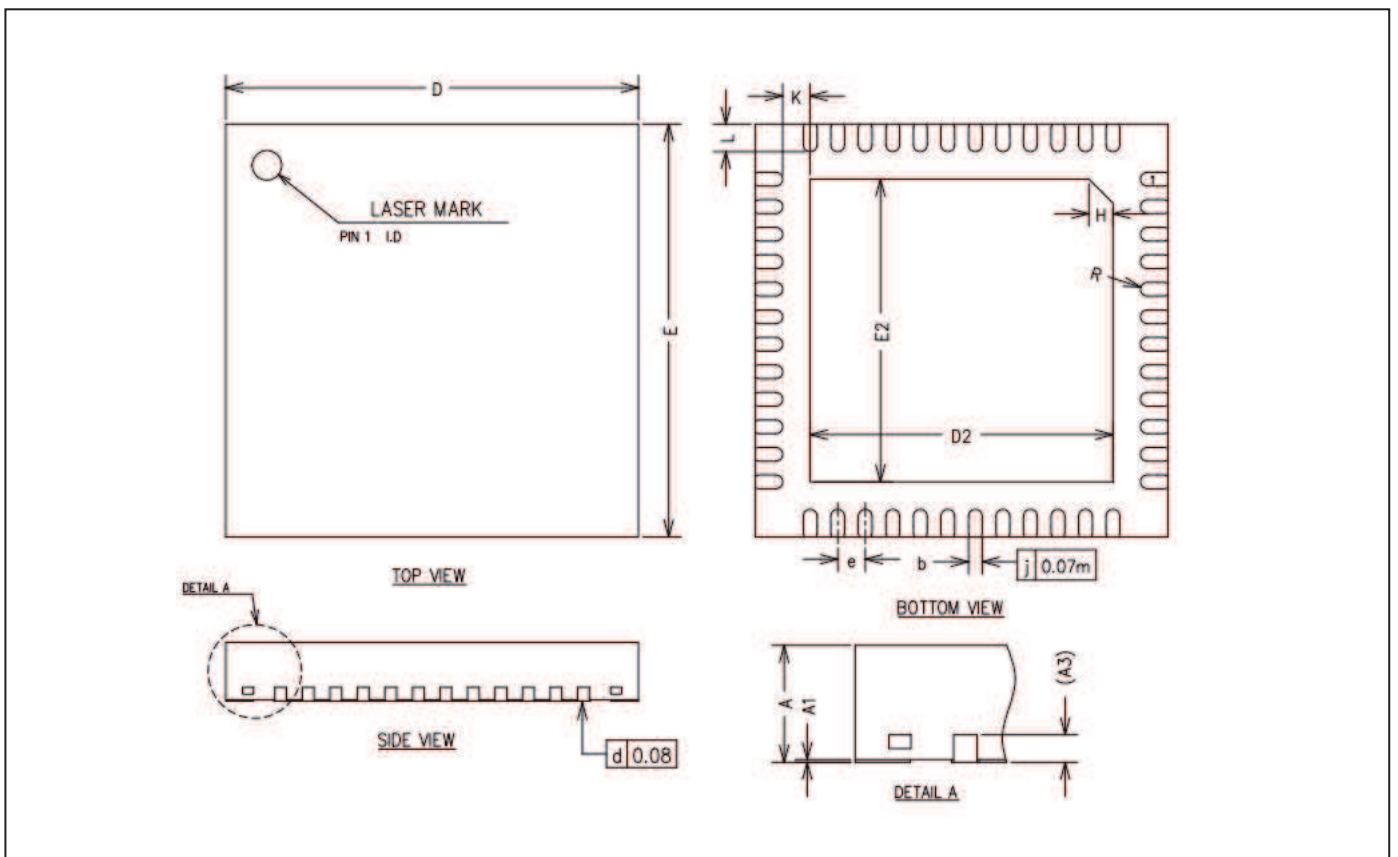


图 9.1: QFN48 封装图

表 9.1: QFN48 尺寸说明（测量单位：毫米）

标号	最小值	典型值	最大值
A	0.80	0.85	0.90
A1	0	0.02	0.05

表 9.1: QFN48 尺寸说明（测量单位：毫米）(continued)

标号	最小值	典型值	最大值
A3	0.20REF		
b	0.15	0.20	0.25
D	5.90	6.00	6.10
E	5.90	6.00	6.10
D2	4.30	4.40	4.50
E2	4.30	4.40	4.50
e	0.30	0.40	0.50
H	0.35REF		
K	0.30	0.40	0.50
L	0.30	0.40	0.50
R	0.075	-	-

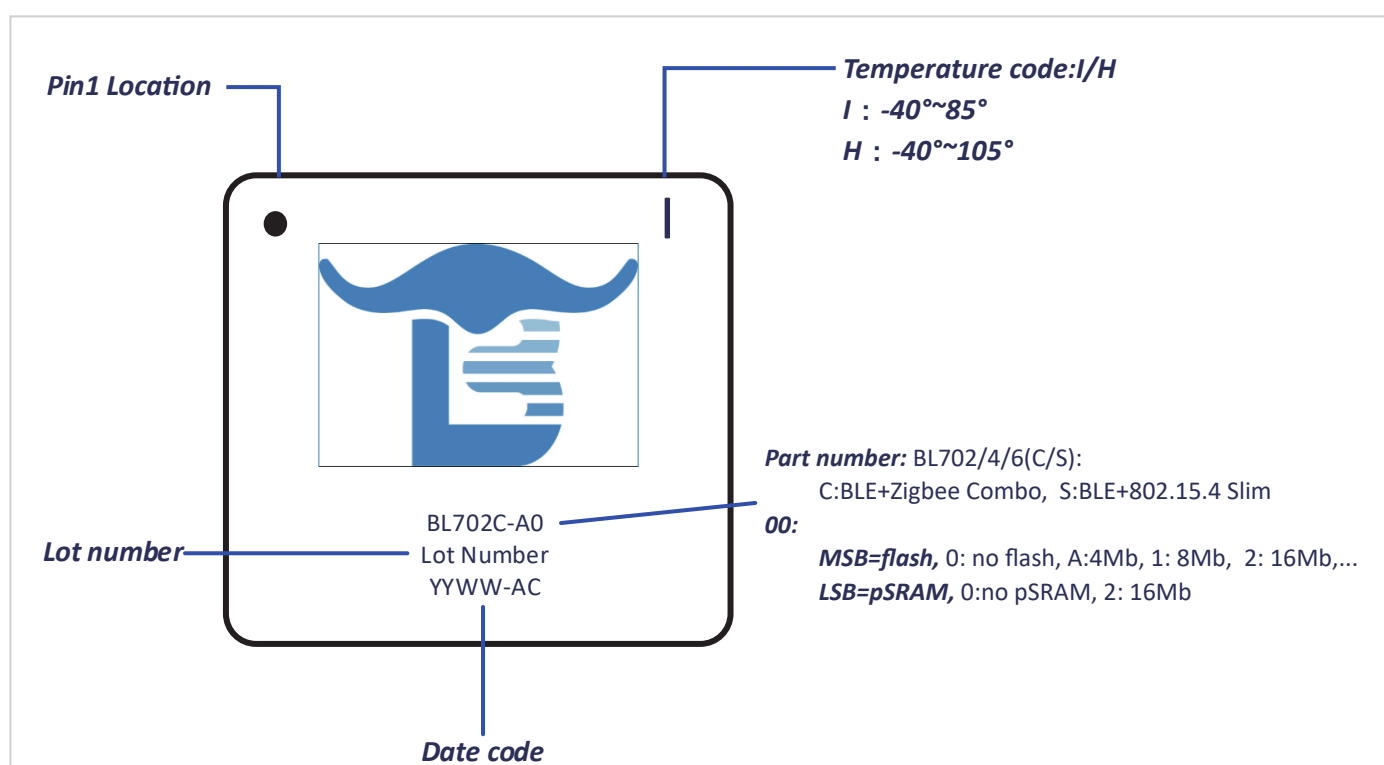


图 10.1: 标志定义

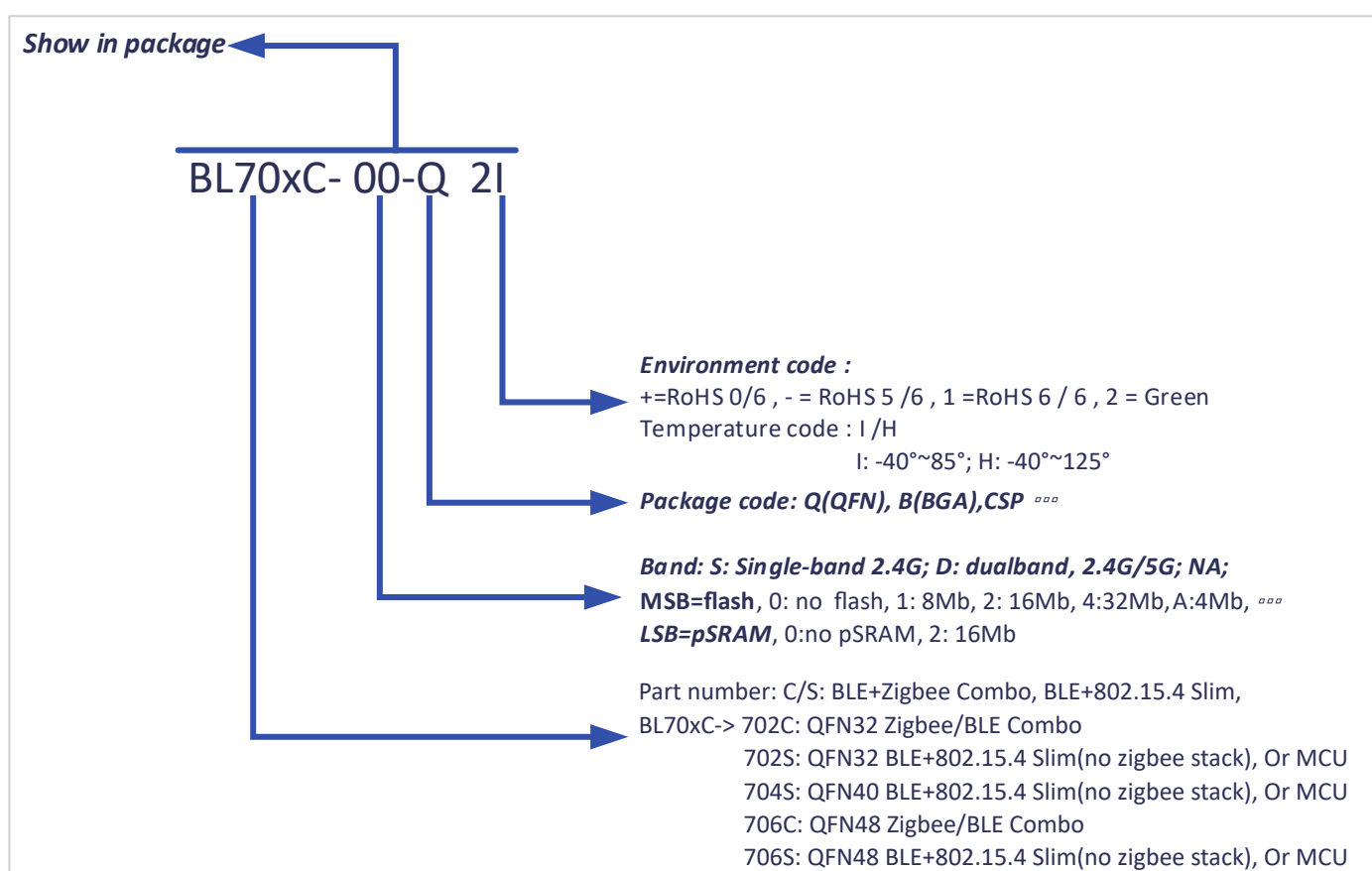


图 11.1: 型号命名

表 11.1: 订购选项

产品编号	描述
BL702S-A0-Q2I	BLE+802.15.4 Slim, MCU, QFN32, 4Mb flash
BL702C-10-Q2H	Zigbee+BLE Combo, QFN32, 8Mb flash

表 11.1: 订购选项 (continued)

产品编号	描述
BL702S-10-Q2I	BLE+802.15.4 Slim, MCU, QFN32, 8Mb flash
BL706C-10-Q2I	Zigbee+BLE Combo, QFN48, 8Mb flash
BL706S-10-Q2I	BLE+802.15.4 Slim, MCU, QFN48, 8Mb flash
BL706C-22-Q2I	Zigbee+BLE Combo, QFN48, 16Mb flash, 16Mb pSRAM

表 12.1: 文档版本修改信息

日期	版本	修改内容
2020/9/15	1.0	初版
2020/9/22	1.1	增加 QFN48 封装图信息
2020/10/20	1.2	修改 Timer 数量
2020/12/4	1.4	区分不同封装信息
2021/1/11	1.5	增加 GPIO Muxed Pins
2021/1/22	1.6	增加参考设计
2021/3/16	1.7	增加产品使用说明、ADC 特性，修改 SPI 管脚默认功能
2021/4/9	1.8	增加外设介绍
2021/5/27	1.9	修改 Pinmux 描述和最低温度值
2021/6/9	2.0	更新产品编号
2021/7/1	2.1	修改内置引脚说明
2021/11/22	2.3	修改订购信息，增加 BL702C-10-Q2H 温度特性
2022/1/14	2.4	更新电源特性和功耗数据
2022/5/17	2.5	增加 EMAC 时序说明和 GPIO0 默认引脚功能说明
2022/8/10	2.6	增加 BL706C-22-Q2I 的描述