

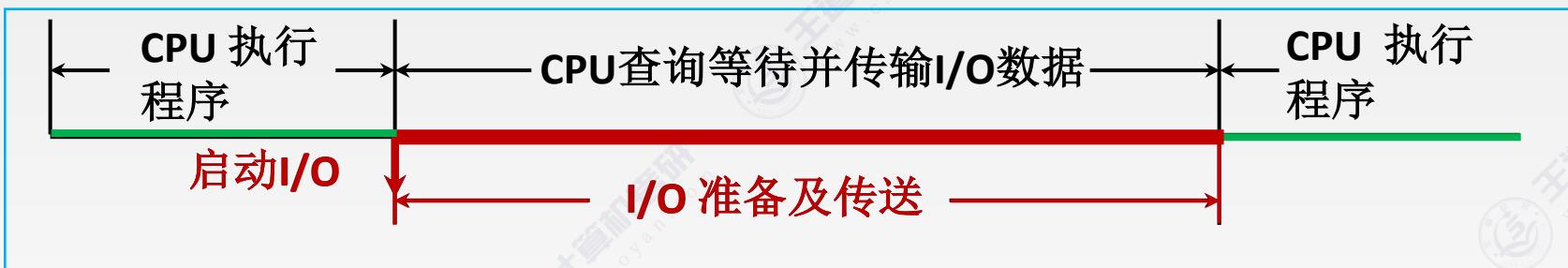
## 本节内容

# 输入/输出 系统

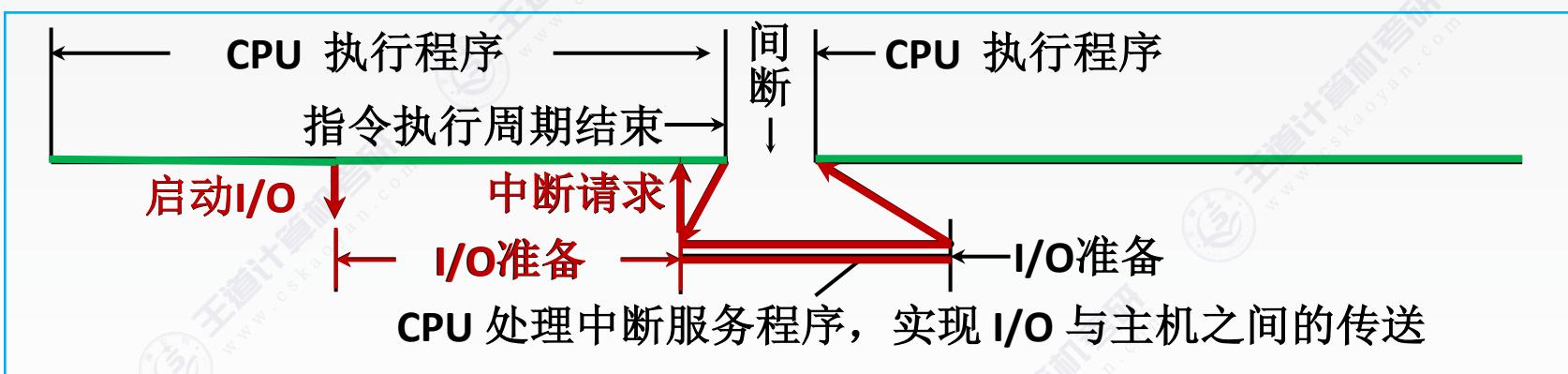
I/O方式3  
DMA方式

## 三种I/O控制方式

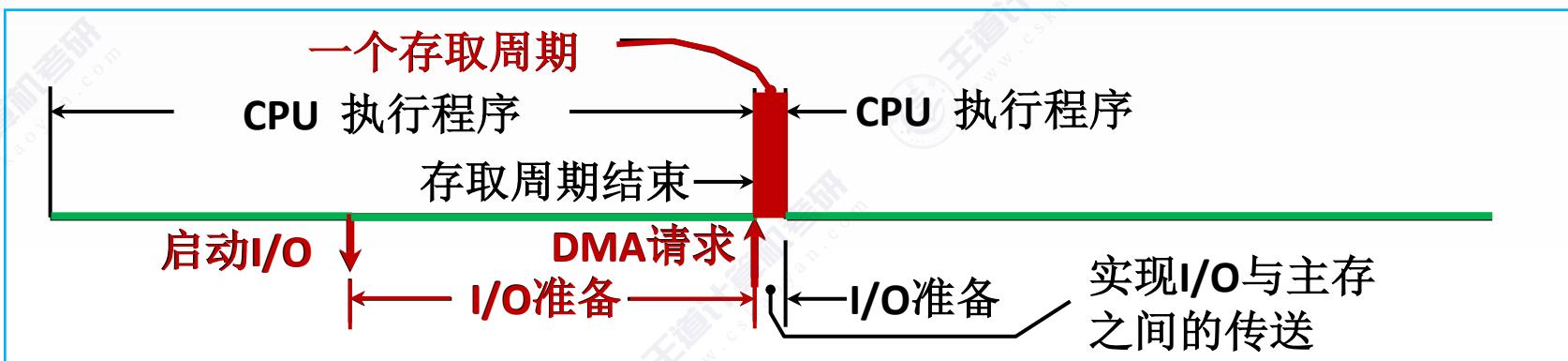
程序查询方式



程序中断方式

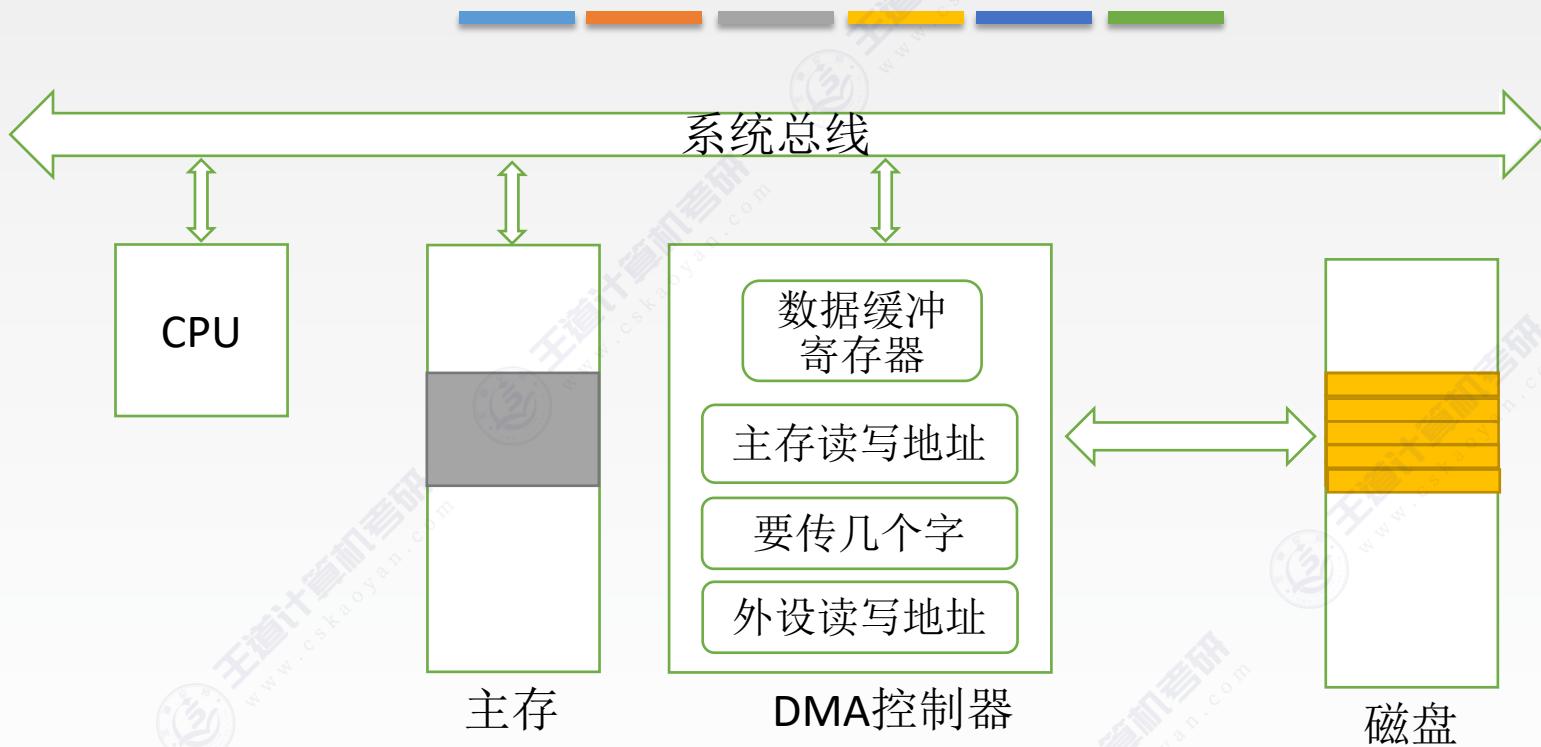


DMA 方式



DMA控制器与主存每次传送1个字。  
当传送完一整块数据后才向CPU发出中断请求

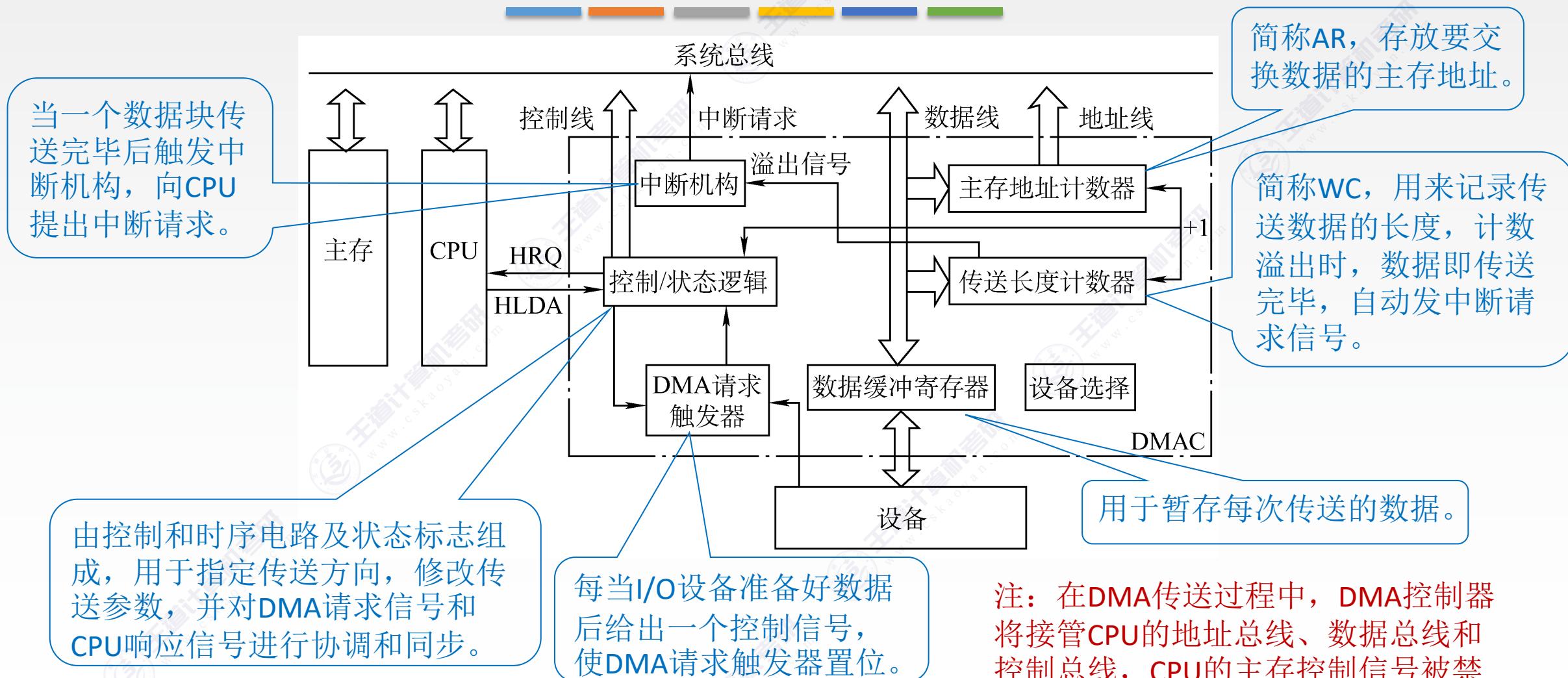
## DMA控制器



CPU向DMA控制器指明要输入还是输出；要传送多少个数据；数据在主存、外设中的地址。

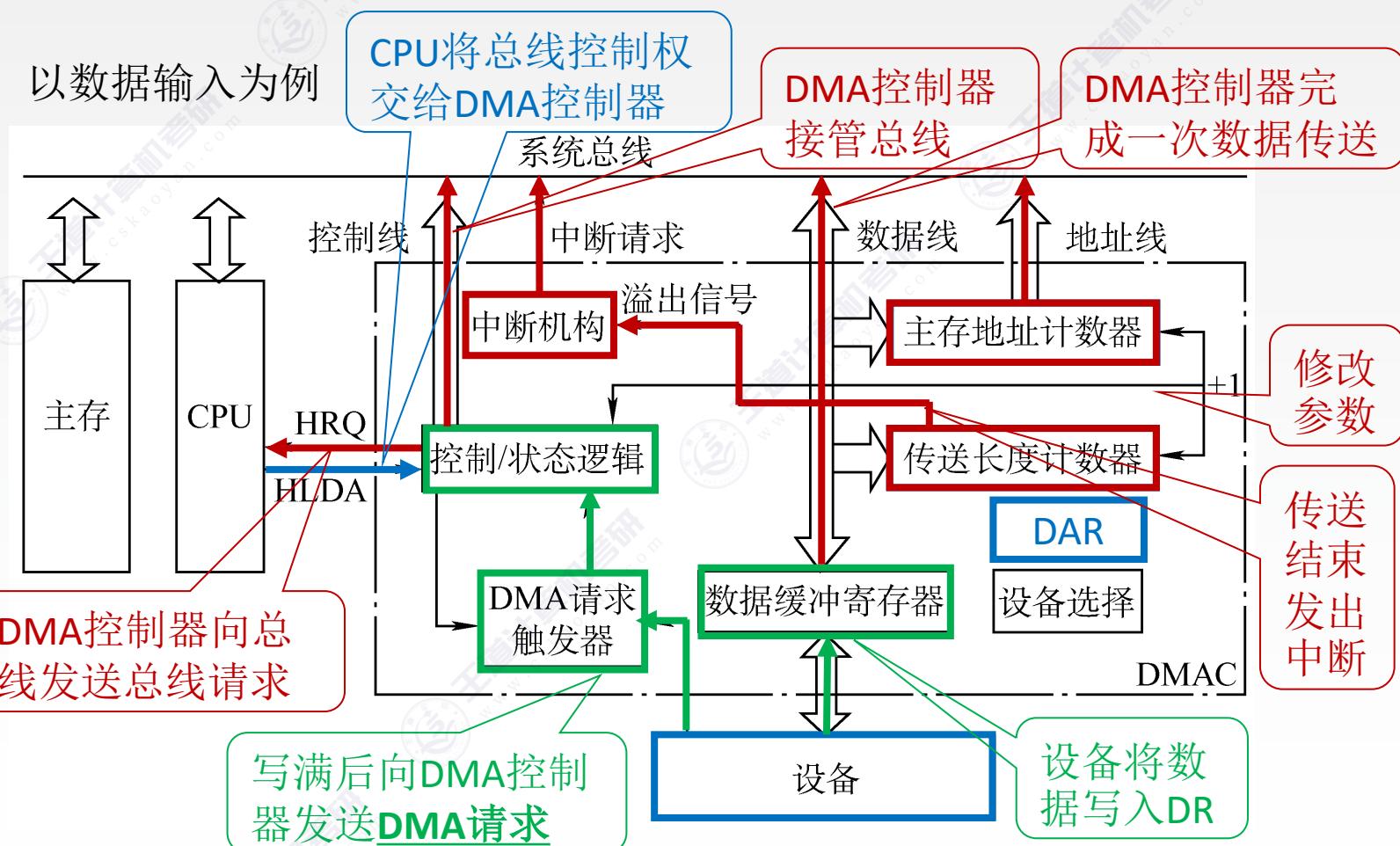
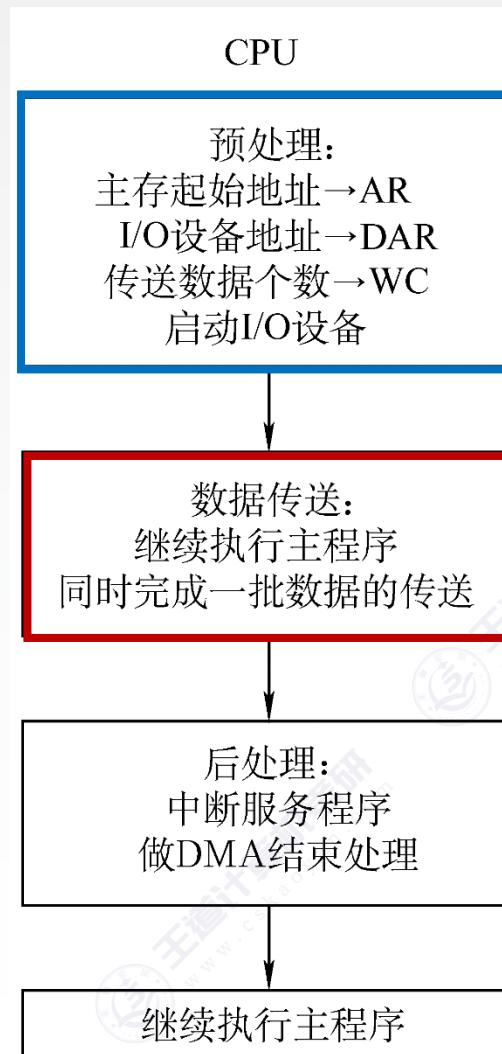
- 传送前 { 1) 接受外设发出的DMA请求（外设传送一个字的请求），并向CPU发出总线请求。  
2) CPU响应此总线请求，发出总线响应信号，接管总线控制权，进入DMA操作周期。
- 传送时 { 3) 确定传送数据的主存单元地址及长度，并能自动修改主存地址计数和传送长度计数。  
4) 规定数据在主存和外设间的传送方向，发出读写等控制信号，执行数据传送操作。
- 传送后 5) 向CPU报告DMA操作的结束。

# DMA控制器

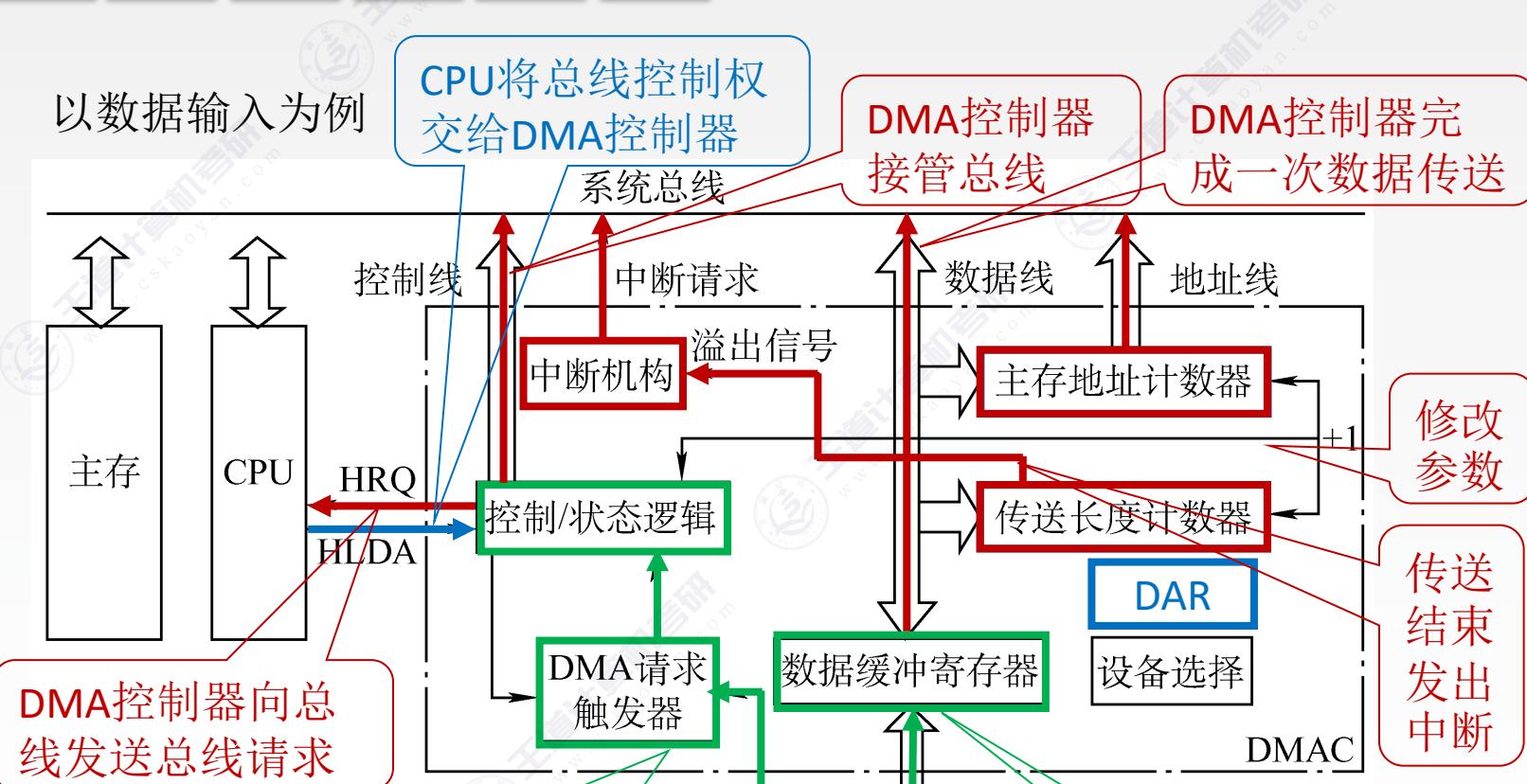
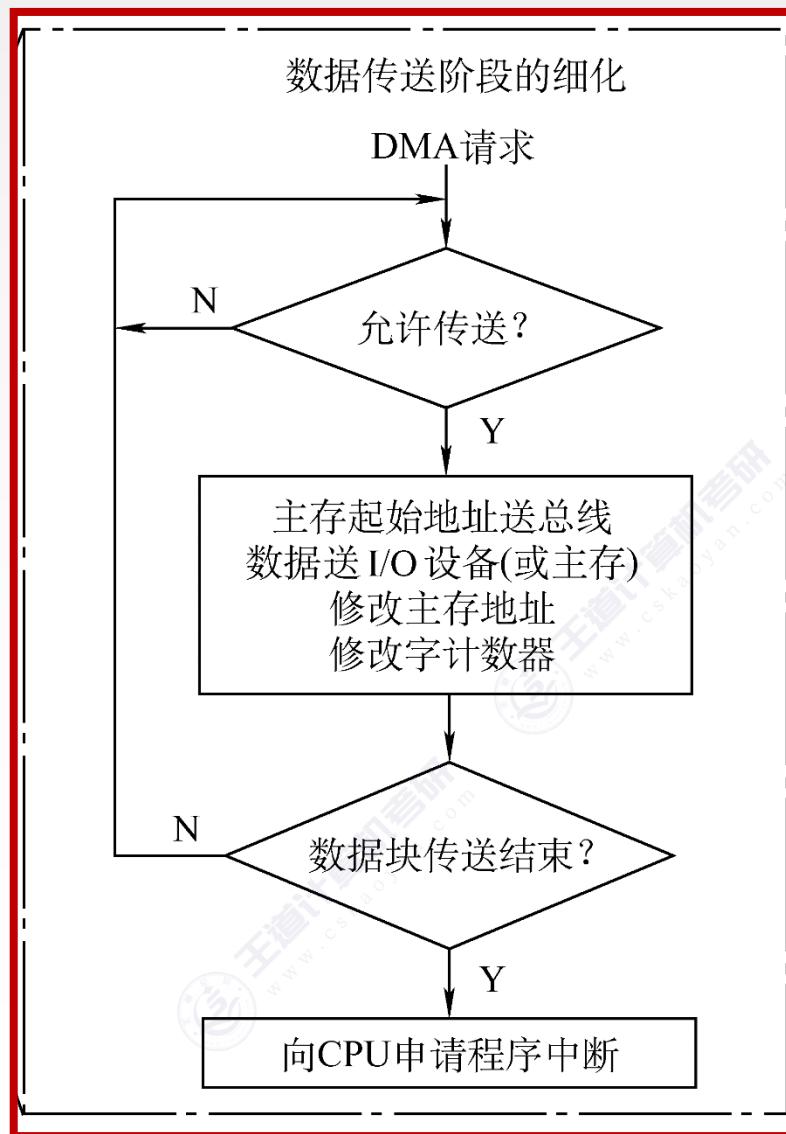


注：在DMA传送过程中，DMA控制器将接管CPU的地址总线、数据总线和控制总线，CPU的主存控制信号被禁止使用。而当DMA传送结束后，将恢复CPU的一切权利并开始执行其操作。

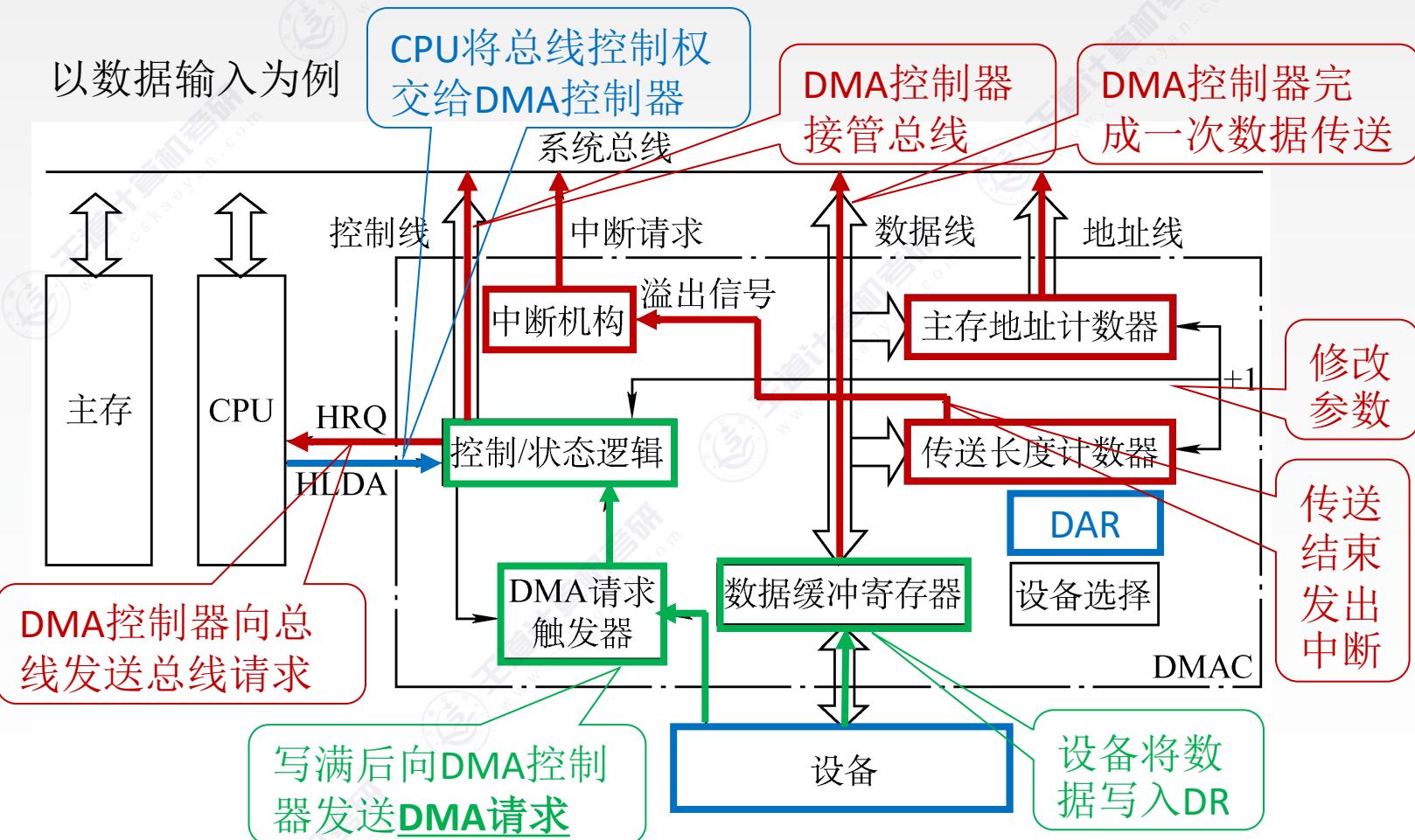
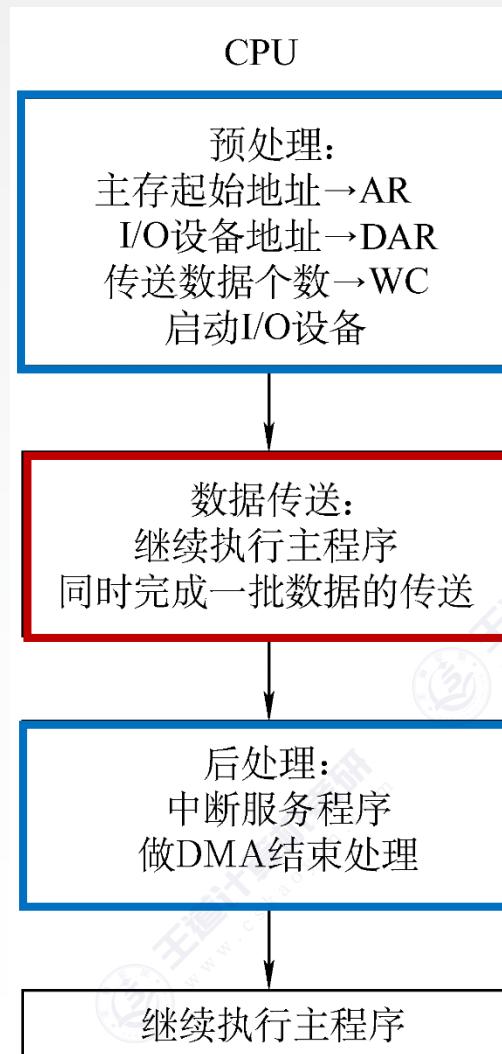
# DMA传送过程



# DMA传送过程

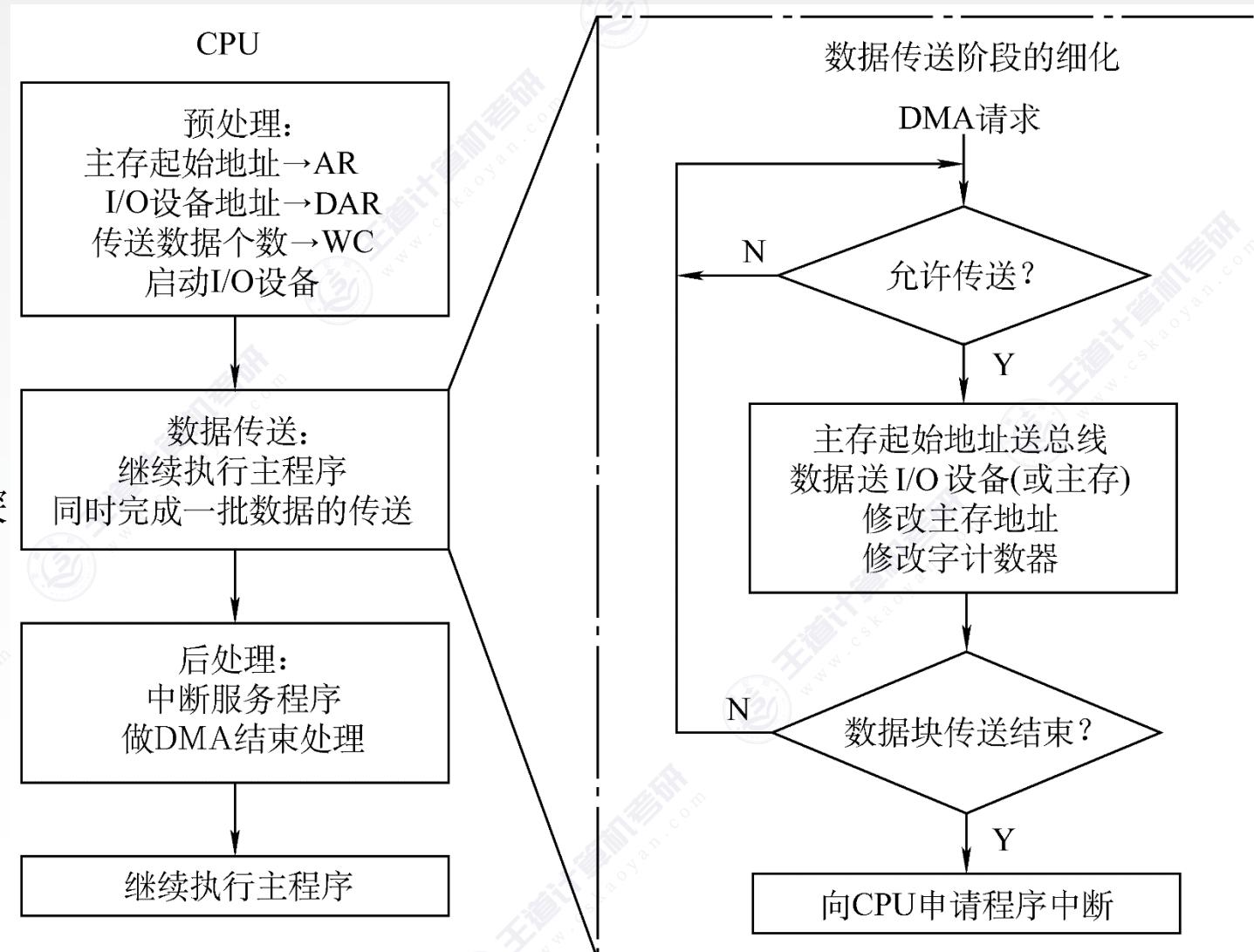


# DMA传送过程



# DMA传送过程

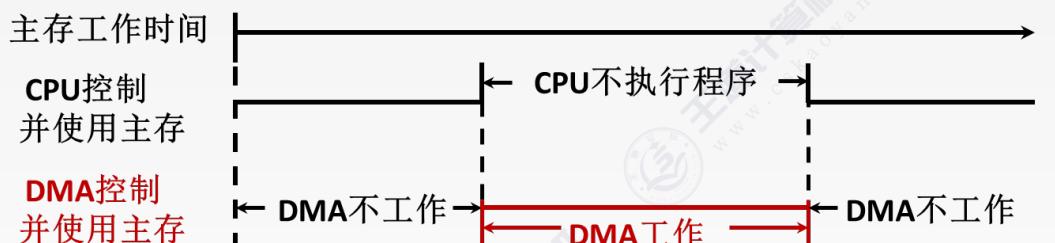
CPU和DMA控制器访问主存可能产生冲突



# DMA传送方式

主存和DMA控制器之间有一条数据通路，因此主存和I/O设备之间交换信息时，不通过CPU。但当I/O设备和CPU同时访问主存时，可能发生冲突，为了有效地使用主存，DMA控制器与CPU通常采用以下3种方法使用主存。

## (1) 停止CPU访问主存

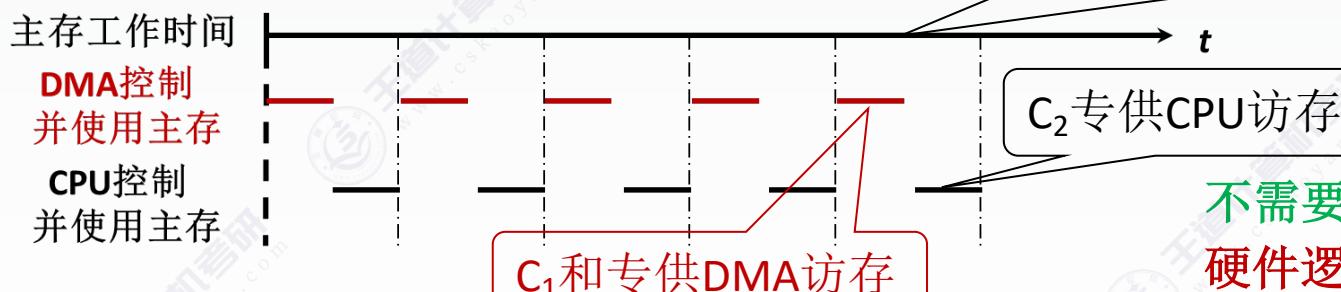


控制简单

CPU 处于不工作状态或保持状态

未充分发挥 CPU 对主存的利用率

## (2) DMA与CPU交替访存

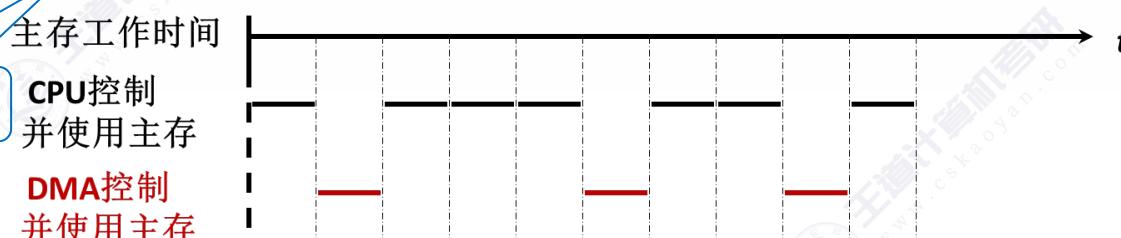


一个CPU周期，分为C<sub>1</sub>和C<sub>2</sub>两个周期

不需要总线使用权的申请、建立和归还过程

硬件逻辑更为复杂

## (3) 周期挪用(周期窃取)



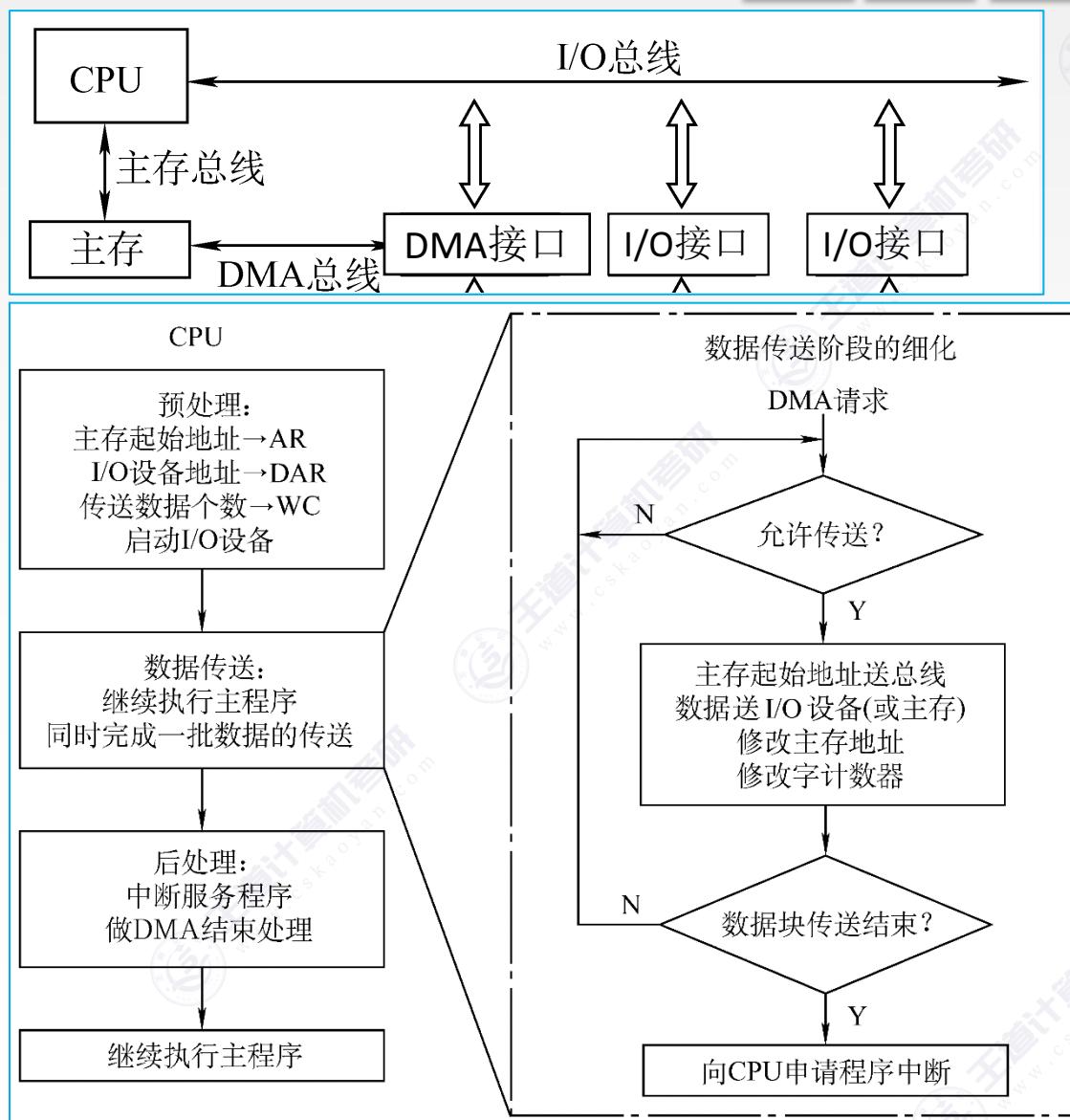
DMA 访问主存有三种可能：

CPU 此时不访存（不冲突）

CPU 正在访存（存取周期结束让出总线）

CPU 与 DMA 同时请求访存（I/O访存优先）

# DMA方式的特点



主存和DMA接口之间有一条直接数据通路。

由于DMA方式传送数据不需要经过CPU，因此不必中断现行程序，**I/O与主机并行工作，程序和传送并行工作**。

DMA方式具有下列特点：

- ① 它使主存与CPU的固定联系脱钩，主存既可被CPU访问，又可被外设访问。
- ② 在数据块传送时，主存地址的确定、传送数据的计数等都由硬件电路直接实现。
- ③ 主存中要开辟专用缓冲区，及时供给和接收外设的数据。
- ④ DMA传送速度快，CPU和外设并行工作，提高了系统效率。
- ⑤ DMA在传送开始前要通过程序进行预处理，结束后要通过中断方式进行后处理。

# DMA方式与中断方式



	中断	DMA
数据传送	程序控制 程序的切换 → 保存和恢复现场	硬件控制 CPU只需进行预处理和后处理
中断请求	传送数据	后处理
响应	指令执行周期结束后响应中断	每个机器周期结束均可，总线空闲时即可响应DMA请求
场景	CPU控制，低速设备	DMA控制器控制，高速设备
优先级	优先级低于DMA	优先级高于中断
异常处理	能处理异常事件	仅传送数据

# 本节回顾

