

**Lab9.1** When Press 0/1/2/3/4/5/6/7/8/9/a/s/m show them in the seven-segment display. When a new number is pressed, the previous number is refreshed and over written. When press enter the seven segment turns off.

### 1.Design specification:

功能：鍵盤數字 / 字母顯示器

輸入：PS2\_DATA (鍵盤訊號輸入)

PS2\_CLK (鍵盤訊號輸入)

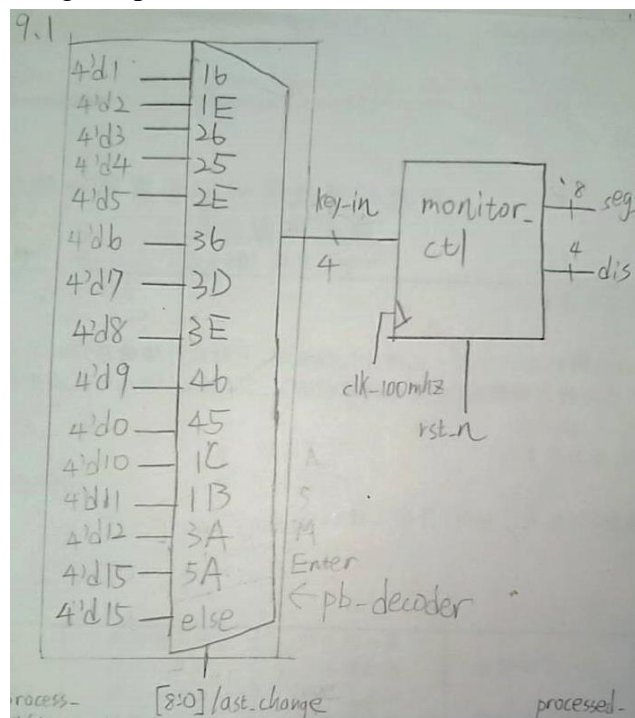
clk\_100mhz (石英震盪器輸入)

rst\_n (重置全部模組)

輸出：[3:0]dis (控制每個七段顯示器亮暗)

[7:0]segs (控制七段顯示器中每條燈管亮暗)

### 2.Design implementation:



由於在 keyboard\_decoder 中的 last\_change 已經幫我們處理並讀取出最後一個被改變的鍵位位置，所以我們只需要將其位置解碼，轉移成鍵盤上的符號，再用 monitor\_ctl 處理顯示出即可。

在設計中，用來解碼的是 pb\_decoder，pb\_decoder 本質是一個 decoder，如果 last\_change 輸入題目規定的符號按鈕位置，那麼 decoder 會輸入其對應的數字。如輸入的 last\_change(按鍵盤位置 0)為 9'h45，那麼 decoder 會輸出零到顯示模組。順便一提，按 a 的按鍵時會輸出 10，s 輸出 11，m 輸出 12，enter 及其他數字都是十五。在此模組中，a 被定義為十，顯示模組讀到十時會顯示 a，其他以此類推，enter 則是燈管都不亮。

### 3. I/O pin assignment

I/O 變數	對應腳位	補充說明
輸入		
PS2_DATA	B17	鍵盤訊號輸入
PS2_CLK	C17	鍵盤訊號輸入
clk_100mhz	W5	石英震盪器輸入
rst_n	V16	重置全部模組
輸出		
seg[7]	W7	控制七段顯示器腳位
seg[6]	W6	
seg[5]	U8	
seg[4]	V8	
seg[3]	U5	
seg[2]	V5	
seg[1]	U7	
seg[0]	V7	
dis[3]	W4	控制每個七段顯示器開關
dis[2]	V4	
dis[1]	U4	
dis[0]	U2	

**Lab9.2** Implement a single digit decimal adder using the key board as the input and display the results on the 14-segment display (The first two digit are the addend / augend, and the last two digits are the sum).

1.Design specification:

功能：一位元加法器

輸入：PS2\_DATA (鍵盤訊號輸入)

PS2\_CLK (鍵盤訊號輸入)

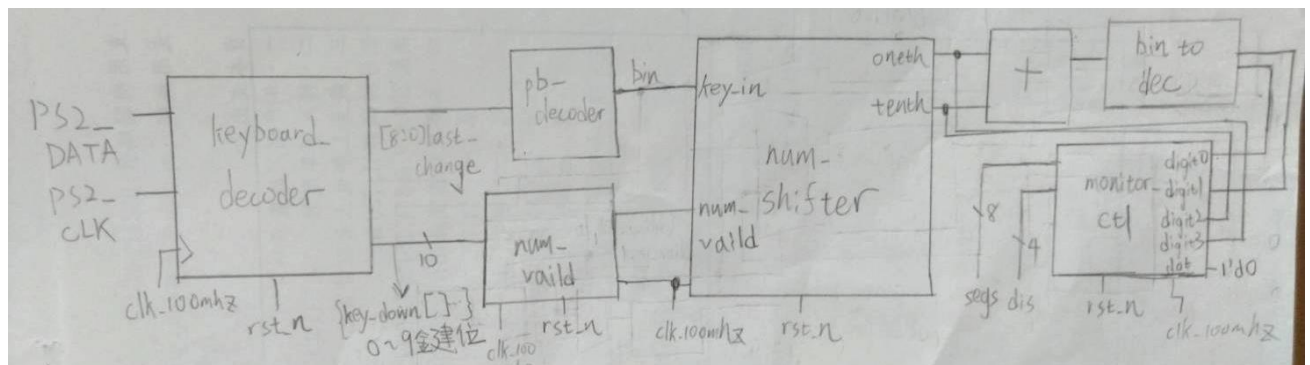
clk\_100mhz (石英震盪器輸入)

rst\_n (重置全部模組)

輸出：[3:0]dis (控制每個七段顯示器亮暗)

[7:0]segs (控制七段顯示器中每條燈管亮暗)

2.Design implementation



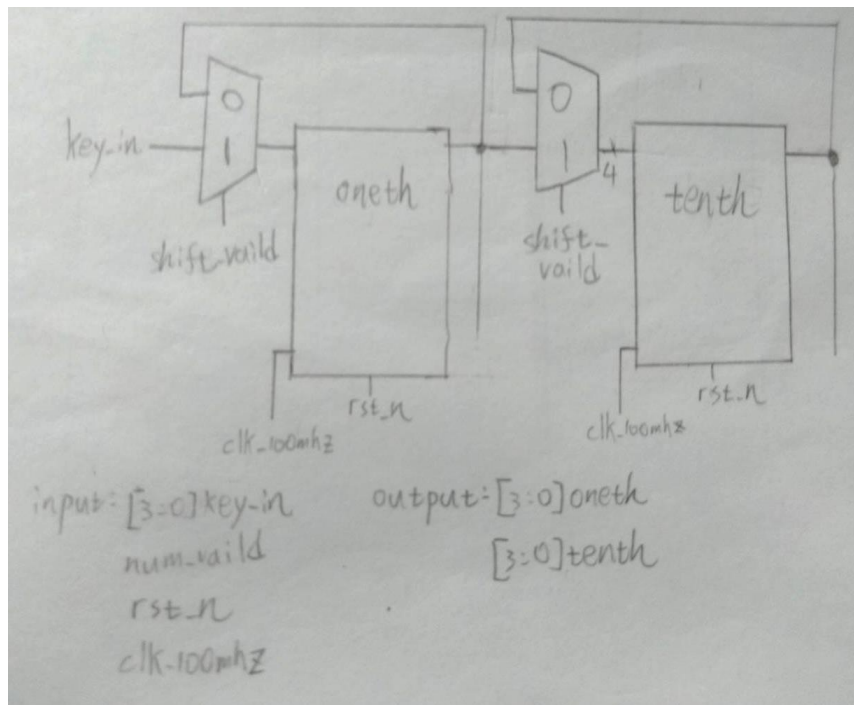
在這題，我們要將輸入的最後兩個數字做總和，首先將鍵入的按鈕位置轉成二進位數字，這由上題pb\_decoder來負責，之後儲存鍵入的最後兩個數字，這兩個數字用adder相加後，後續由bin\_to\_dec轉成BCD，最後經monitor\_ctl處理，由左至右分別顯示最後一個輸入的數、最後第二個輸入的數、兩個數之和。處理過程不複雜，但問題是要如何儲存最後兩個數字呢？

在這裡，我使用了num\_valid及num\_shifter來處理這部分，num\_shifter的輸入方式和計算機類似，數字會從左邊一直輸入，而最右邊的數字則會被拋棄。num\_valid則是給予num\_shifter該在什麼時候輸入bin，而不是讓shifter每個clk\_100mhz的正緣就輸bin進去。之後會一一說明這些模組的原理。

Bin to dec:

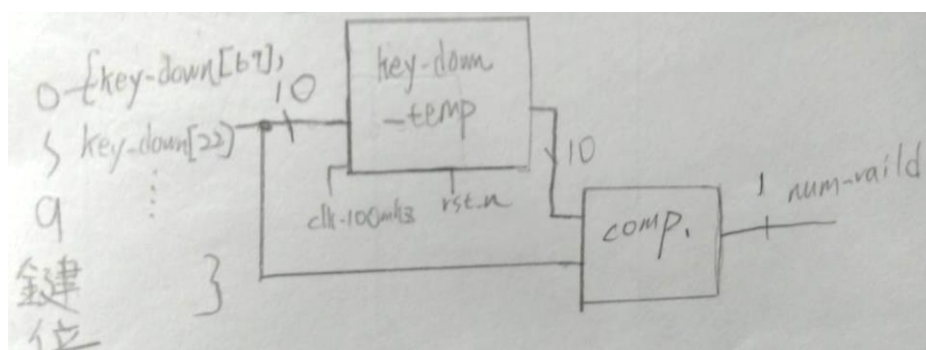
轉換的邏輯很簡單，千位數就是原二進位數除一千的商，百位數是原二進位數除一千的餘數再除一百的商，十進位是原二進位數除一百的餘數再除十的商，個位數是原二進位數除十的餘數。

num\_shifter:



首先設置4bit的flip-flop oneth及tenth，用來儲存我們要的數字並持續輸出。在每個4bit flip-flop前設置多工器，控制在我們要的時候oneth輸入key\_in(之前pb\_decoder的結果)，tenth則輸入前面oneth的數字，而平常時flip-flop裡的數字都不動，如圖所畫。而shift\_valid變數是用來控制上述的多工器。那麼我們要什麼時段輸入，當然是在我們按下數字鍵的那一剎那。原本我是使用keyboard\_decoder的last\_change來做為shift\_valid，然而這使我在放開按鍵的時候會重複輸入該數字，所以後來改採letter\_valid來判斷何時該「放行」數字。

letter\_valid:



letter\_valid參考之前的pb\_debounce做法，接收10bit的key\_down[位置](數字按鍵零到九的位置)，10-bit正反器會儲存上一正緣所在的狀態，而這些數值會和現在狀態做比較，如果現在數值比上一正緣大，就代表有按新數字，反之則無，藉以濾除放開按鍵的情況。

### 3. I/O pin assignment

I/O 變數	對應腳位	補充說明
輸入		
PS2_DATA	B17	鍵盤訊號輸入
PS2_CLK	C17	鍵盤訊號輸入
clk_100mhz	W5	石英震盪器輸入
rst_n	V16	重置全部模組
輸出		
seg[7]	W7	控制七段顯示器腳位
seg[6]	W6	
seg[5]	U8	
seg[4]	V8	
seg[3]	U5	
seg[2]	V5	
seg[1]	U7	
seg[0]	V7	
dis[3]	W4	控制每個七段顯示器開關
dis[2]	V4	
dis[1]	U4	
dis[0]	U2	

**Lab9.3** Implement a two-digit decimal adder/subtractor/multiplier using the right-hand-side keyboard. You don't need to show all inputs and outputs at the same time in the 7-segment display.

### 1.Design specification:

功能: 二位元計算機，包含加法、減法、乘法

使用方式: 扳起最右邊 DIP 後，先透過小鍵盤輸入一個二位數，在按下運算符號，輸入第二個二位數，最後按大鍵盤的 Enter，輸出結果。

輸入: PS2\_DATA (鍵盤訊號輸入)

PS2\_CLK (鍵盤訊號輸入)

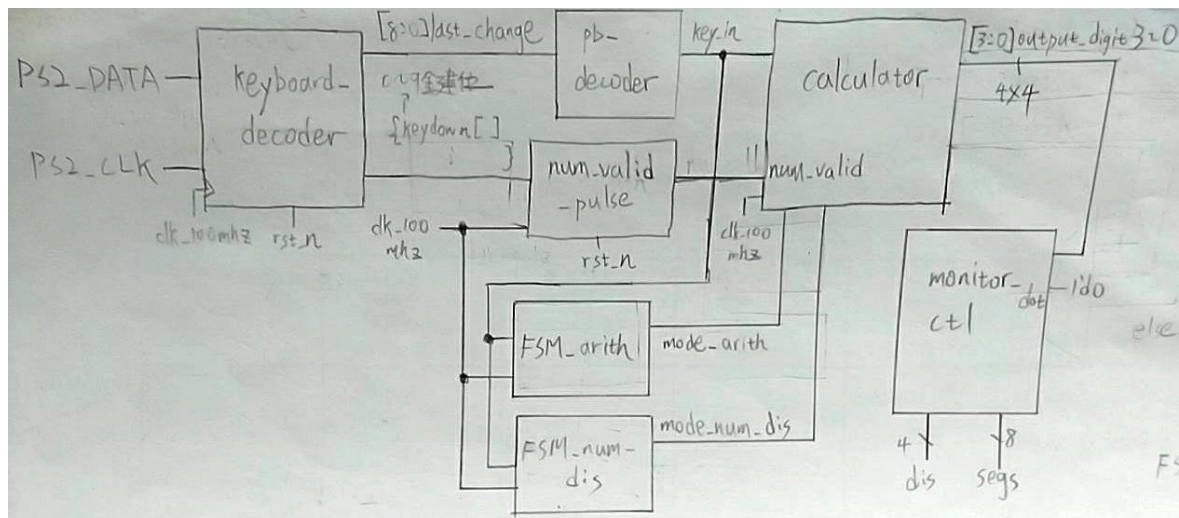
clk\_100mhz (石英震盪器輸入)

rst\_n (重置全部模組)

輸出: [3:0]dis (控制每個七段顯示器亮暗)

[7:0]segs (控制七段顯示器中每條燈管亮暗)

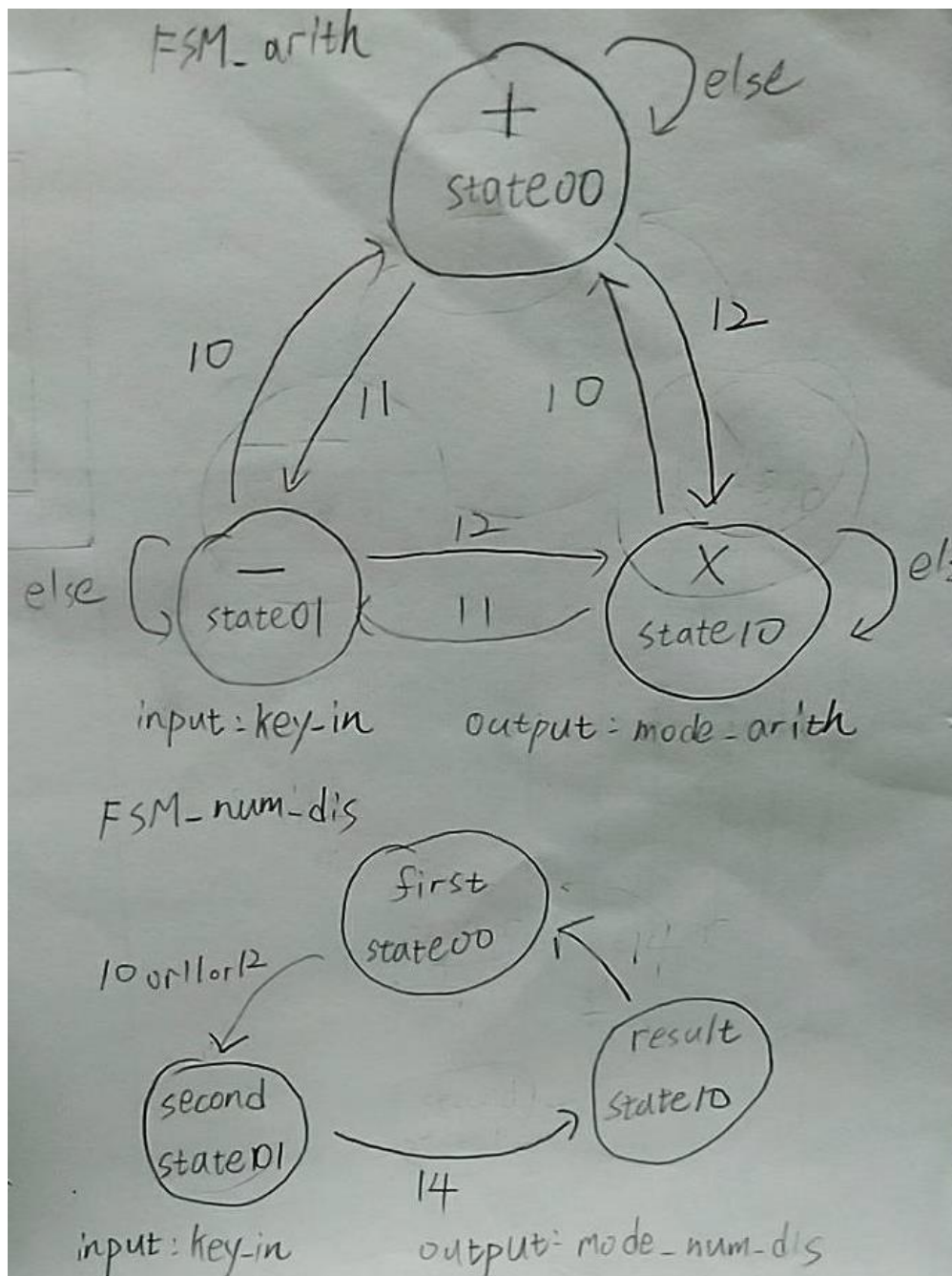
### 2.Design implementation



首先，鍵盤訊號會經由keyboard\_decoder處理，輸出last\_change和key\_down訊號，pb\_decoder會更進一步的把last\_change訊號轉成4bit的數字，用來輸入calculator。Calculator模組主要功用是儲存輸入的數字，並且進行加、減、乘的運算，最後透過FSM，將我們想要的結果輸出到monitor\_ctl，控制七段顯示器的燈管。FSM\_arith是用來控制計算機的運算結果是加、減還是乘，FSM\_num\_dis則是選擇計算機要顯示第一個二位數、第二個二位數還是運算結果。之後會一一說明這些模組的原理。



FSM\_arith和FSM\_num\_dis:



FSM\_arith的作用是選擇要被輸出的運算結果，因為兩個二位數數字在calculator模組中會同時產生加、減、乘的運算結果，我們需要用鍵盤選擇要哪一個。鍵盤輸入的運算符號會被pb\_decoder轉換成4bit數字(10為加、11為減、12為乘)，按下加會使state變加，減則使state變減，乘則使state變乘。輸出mode\_arith是上圖state後的數字，會被輸入到calculator。

FSM\_num\_dis的作用則是讓calculator選擇要輸出哪一組數字到顯示模組，state00是顯示第一組數(ex.減法的被減數)，state01是第二組數，state10是結果，當按下運算符號，state會跑到10，再按下enter時，state就跑到10。輸出mode\_num\_dis是上圖state後的數字，會被輸入到calculator。

The diagram illustrates a calculator circuit with the following components and connections:

- Inputs:**
  - `num-valid` and `mode-num-dis` (bits [0] and [1]) are inputs to the first AND gate.
  - `num-valid` and `mode-num-dis` (bits [0] and [1]) are inputs to the second AND gate.
  - `key-in` is a common input to both shifters.
  - `rst_n` is a common reset input to both shifters.
  - `clk-100mhz` is the clock signal for the `bin to dec` block.
  - `mode-num-dis` (bits [0], [1], and [2]) are inputs to the multiplexer at the bottom.
- Shifters:**
  - Two `num-shifter` blocks. The first shifter's output is connected to `shift-valid0` and the `dec to bin` block for the first digit.
  - The second shifter's output is connected to `shift-valid1` and the `dec to bin` block for the second digit.
- Decoders:**
  - Two `dec to bin` blocks that convert decimal digits to binary for the first and second digits.
  - A `bin to dec` block that converts the 4-bit `result-digit[3:0]` to decimal.
- Arithmetic and Control:**
  - A 3-to-1 multiplexer selects between `output-digit[3:0]`, `result-digit[3:0]` (via a 4-to-1 decoder), and `negative` based on `mode-num-dis` inputs.
  - The `mode-arith` input (bits [0], [1], [2]) selects between addition (+), subtraction (-), comparison (<), and multiplication (X).
  - The `negative` input is used for subtraction and comparison.
  - The `multiply` block has a constant input of 16.

首先，num\_shifter的原理和上題一樣，只是因為第一個num\_shifter是儲存第一個二位數(ex.減法的被減數)，第二個num\_shifter則是第二個二位數，所以我們要個別控制兩個num\_shifter的shift\_valid(為一時輸入鍵盤按的數字)，以免同時被輸入進去。允許輸入的信號同時由FSM\_num\_dis和num\_valid所決定，在FSM\_num\_dis為00時，第一個num\_shifter允許輸入，FSM\_num\_dis為01時，則是第二個num\_shifter允許輸入，FSM\_num\_dis為10時，兩個num\_shifter都不允許輸入。

有了運算結果後，我們就可以選擇要輸出顯示模組了，顯示模組一樣也由一個多工器選擇，由mode\_num\_dis控制，注意當negative為一時，會使得最後顯示器如果輸出減法結果時，第一位會顯示負號。



### 3. I/O pin assignment

I/O 變數	對應腳位	補充說明
輸入		
PS2_DATA	B17	鍵盤訊號輸入
PS2_CLK	C17	鍵盤訊號輸入
clk_100mhz	W5	石英震盪器輸入
rst_n	V16	重置全部模組
輸出		
seg[7]	W7	控制七段顯示器腳位
seg[6]	W6	
seg[5]	U8	
seg[4]	V8	
seg[3]	U5	
seg[2]	V5	
seg[1]	U7	
seg[0]	V7	
dis[3]	W4	控制每個七段顯示器開關
dis[2]	V4	
dis[1]	U4	
dis[0]	U2	

**Lab9.4** Implement the “Caps” control in the keyboard. When you press A-Z and a-z in the keyboard, the ASCII code of the pressed key (letter) is shown on 7-bit LEDs.

### 1.Design specification:

功能：顯示最後按的字母 ASCII 數字，包含大小寫功能。

輸入：PS2\_DATA (鍵盤訊號輸入)

PS2\_CLK (鍵盤訊號輸入)

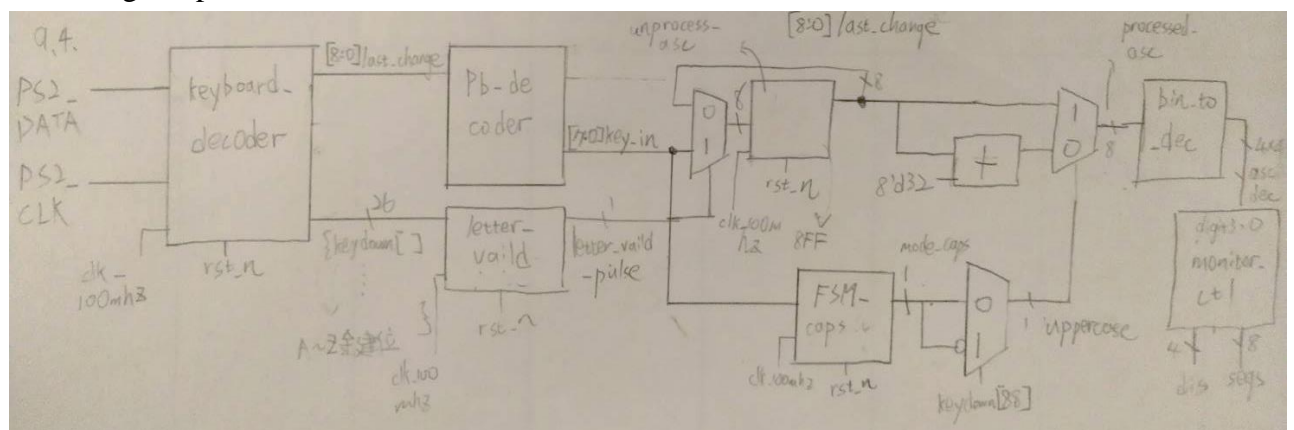
clk\_100mhz (石英震盪器輸入)

rst\_n (重置全部模組)

輸出：[3:0]dis (控制每個七段顯示器亮暗)

[7:0]segs (控制七段顯示器中每條燈管亮暗)

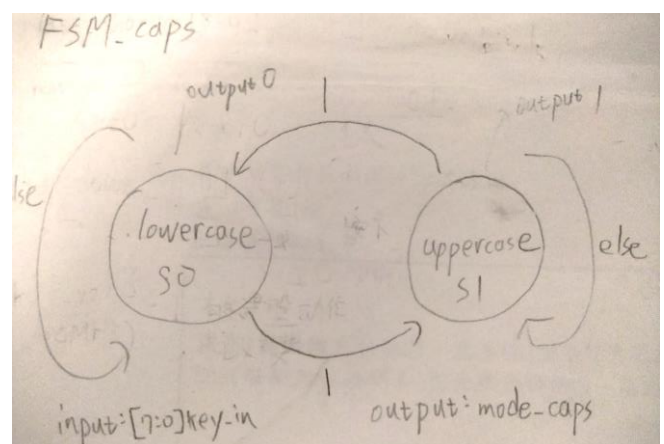
### 2.Design implementation



和前幾題一樣，pb\_decoder 會處理進來的訊號，只是輸出的數字(key\_in)，是他的小寫 ascii 數字，unprocessed\_asc 專門來儲存每個輸進去的字母小寫 ascii 數字，而如何辨別何時要輸進去呢？藉由 letter\_valid，方法和前幾題一樣。

FSM\_caps 專門讀取 CapsLock 信號，當按一下時 state 為一，再按一下時又變回

零。如左圖，然後輸出 mode\_caps 會被輸到處理 shift 的多工器，如果 shift 被壓下去時，輸出與 mode\_caps 相反的訊號，沒壓時則為原樣。而這個訊號會決定 processed\_asc 是否大寫(原 unprocessed\_asc 加 32)或是小寫(保持原樣)，最後 processed\_asc 會轉換成 BCD 後，被送到顯示模組去。



### 3. I/O pin assignment

I/O 變數	對應腳位	補充說明
輸入		
PS2_DATA	B17	鍵盤訊號輸入
PS2_CLK	C17	鍵盤訊號輸入
clk_100mhz	W5	石英震盪器輸入
rst_n	V16	重置全部模組
輸出		
seg[7]	W7	控制七段顯示器腳位
seg[6]	W6	
seg[5]	U8	
seg[4]	V8	
seg[3]	U5	
seg[2]	V5	
seg[1]	U7	
seg[0]	V7	
dis[3]	W4	控制每個七段顯示器開關
dis[2]	V4	
dis[1]	U4	
dis[0]	U2	
led	U16	右下角第一個燈

討論和心得:

這次的 lab 很需要動腦，尤其是構圖的階段花了我很多時間，應該要早點開始打的。