|  |  |  |
| --- | --- | --- |
|  | УНИВЕРЗИТЕТ У НОВОМ САДУ  **ФАКУЛТЕТ ТЕХНИЧКИХ НАУКА У НОВОМ САДУ** |  |

Лазар Божић , RА90 – 2013

Милан Иванковић, RА89 – 2013

Немања Пајић, RА184 – 2013

Бранислав Вуковић, RА88 – 2013

Одсек за рачунарску технику и рачунарске комуникације

**Предметни пројекат:**

MIDI Player with buzzer

ИСПИТНИ РАД

- Логичко пројектовање рачунарских система 2-

Ментор: Проф. Доц. др Душан Мајсторовић,

Милош Суботић, Александар Мајдак

Нови Сад, (20.06.2016)

**Sadržaj**

1 Uvod.....................................................................................................................2

2 Porting AVR MIDI Buzzer project to uBlaze….……………...................….…2

3 Generating PWM with AXI timer….…………………..……...................….…2

4 Generating interrupt request………………...….……………...................….…3

5 Software implementation …………………..….……………...................….…3

1. **Uvod**

U ovom projektu je potrebno realizovati hardver i softver za bazer u midi protokolu. Hardver je rađen u XPS kao periferija, a softver u SDK.

1. **Porting AVR MIDI Buzzer project to uBlaze**

Postojeći projekat MIDI buzzer za Atmega16 je bio početna tačka. Najvažnije je bilo saznati princip rada tog projekta, tačnije, signal koji generiše hardver AVR, da bi se takav mogao projektovati. Hardver je potom urađen tako da obavlja posao specifičan za projekat. U njemu je implementiran i deo logike koju je u AVR projektu obavljao softver, konkretno posao oko proveravanja dužine tona koji se pušta. Na softveru je jedino ostalo popunjavanje registara hardvera odgovarajućim vrednostima.

1. **Generating PWM with AXI timer**

Frekvencija Bus2IP clock je 100MHz, a za projekat nam je potrebno 1MHz. Bilo je neophodno napraviti brojač za Bus2IP na čiju vrednost 100 ćemo uvećavati vrednost našeg tajmera. Kada tajmer dostigne vrednosti zadate u output compare registru (slv1), u zavisnosti od stanja (upcount ili downcount) spuštamo ili dižemo PWM signal(0 ili 1).

Kada vrednost tajmera dostigne vrednost registra slv0(ili nula), iz upcount(downcount), prelazimo u downcount(upcount).

U stanju idle, periferija čeka dozvolu iz softvera za pokretanje tajmera (nulti bit slv2 registra), dok u stanju processing resetuje vrednosti internih signala i čeka dozvolu iz softvera za prelazak u idle.

1. **Generating interrupt request**

U periferiju je ubačena još jedna state mašina, koja određuje logiku za slanje interrupt requesta na AXI interrupt controler. U stanju idle, čeka dozvolu iz softvera za prelazak u stanje upcount, u upcount broji do zadate vrednosti (dužina trajanja trenutnog tona), okida interrupt request, prelazi u stanje processing i obaveštava prvu state mašinu da i ona treba da izvrši prelaz u processing. U stanju processing se čeka obaveštenje od softvera da je upis u registre izvršen i da se može preći u idle(prvi bit slv2 registra).

1. **Software implementation**

U softveru je odrađeno čitanje iz .h fajlova, koji su prevedeni .midi fajlovi i sadrže parove vrednosti (dužina note, frekvencija). U main() su unete neke početne vrednosti za registre, a u interrupt rutini je odrađen upis odgovarajućih vrednosti u registre.