

Departamento de Ciência da Computação

Prof. Bruno de Abreu Silva

GCC260 – Laboratório de Circuitos Digitais

Blinking LED – Usando o sinal de clock

1. Objetivos

- Aprender a usar um dos sinais de *clock* disponíveis no kit DE10-Lite;
- Aprender elementos básicos para projeto de circuitos sequenciais em Verilog;
- Aprender a derivar sinais com frequências diferentes a partir de uma frequência de *clock* original.

2. Qual será o projeto básico desta prática?

Nesta prática, vamos desenvolver um circuito que utilizará as chaves, LEDs, botões e um dos sinais de *clock* da placa DE10-Lite. **A função básica do circuito é fazer um LED piscar uma vez por segundo.**

3. Como o projeto básico deverá ser feito?

Para implementar este projeto, o componente fundamental usado é um divisor de frequência. Um divisor de frequência é um circuito que recebe um sinal de *clock* com uma determinada frequência como entrada e gera um sinal em sua saída que possui uma frequência cujo valor é o resultado da divisão da frequência de entrada por um número inteiro N, também chamado de módulo (ou MOD). O sinal de *clock* que usaremos da placa DE10-Lite é o seguinte:

• MAX10 CLK1 50: clock com frequência de 50MHz.

Para que o LED pisque uma vez por segundo, precisamos gerar um sinal com frequência igual a 1Hz a partir da frequência de entrada. Ao usarmos o MAX10_CLK1_50, com 50MHz de frequência, devemos, portanto, implementar um divisor que divida a frequência de entrada por 50.000.000.

Esse sinal de 1Hz deve ser usado para acionar o LED.

4. Visão geral do circuito

A Figura 1 apresenta a visão geral do circuito proposto para esta Prática.

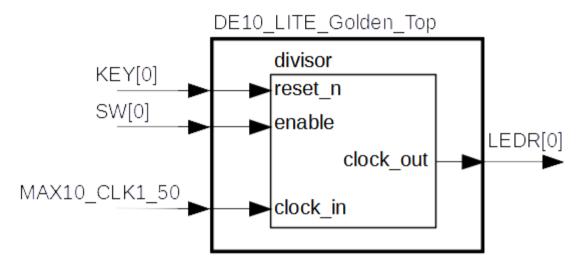


Figura 1: Visão geral do circuito da Prática 6.

O arquivo *DE10_LITE_Golden_Top.v* deverá ser modificado para implementar o circuito da Figura 1. Ou seja, antes do fim do módulo, deverá ser incluída a linha de código para instanciar o *divisor* e realizar as conexões conforme indicado pela Figura.

4.1. O circuito divisor de frequência (divisor.v)

O módulo divisor possui três entradas:

- clock_in: entrada do sinal que possui a frequência de clock de entrada do circuito;
- reset_n: entrada para reiniciar o circuito de divisão de frequência. É acionado quando seu valor é zero;
- **enable**: entrada que serve para ativar o funcionamento do divisor de frequência.

A saída do módulo, **clock_out**, é o sinal cuja frequência é o resultado da divisão pelo módulo definido para o divisor.

O módulo do divisor (MOD) é definido por meio de dois parâmetros declarados no código do divisor:

 NUM_BITS: indica o número de bits necessário para representar o módulo; MOD: módulo do divisor. É o valor pelo qual a frequência de entrada será dividida.

Como queremos dividir a frequência de entrada de 50MHz por 50.000.000, o módulo é definido como 50.000.000 e o número de bits necessários para representar este valor é 26.

4.2. Código-fonte (divisor.v)

```
module divisor
#(
       parameter NUM_BITS = 26,
       parameter MOD = 50_000_000
)
(
       input wire clock_in, reset_n, enable,
       output reg clock_out
);
reg [NUM_BITS - 1:0] count;
always@(posedge clock_in, negedge reset_n)
begin
       if(reset_n == 0)
       begin
               count <= {NUM\_BITS{1'b0}};
               clock_out <= 1'b0;
       end
       else if(enable == 1)
       begin
               count <= (count < MOD) ? count + 1'b1 : {NUM_BITS{1'b0}};</pre>
               clock_out <= (count < MOD / 2) ? 1'b0 : 1'b1;
       end
end
endmodule
```

4. Qual o passo a passo para fazer o projeto?

As seguintes etapas devem ser realizadas para desenvolver o projeto:

- Crie uma nova pasta chamada Pratica7, na Área de Trabalho;
- Baixe o arquivo **divisor.v** em https://github.com/brabreus/GCC260-UFLA/blob/main/Pratica7/divisor.v e salve na pasta Pratica7;
- Abra o Quartus Prime e crie o projeto Pratica7, alterando o diretório de criação para a pasta Pratica7, adicionando o arquivo divisor.v, selecionando em Board o kit DE10-Lite e deixando marcada a opção Create top-level design file;
- Entenda o código a partir da explicação do Professor;
- Abra o arquivo DE10_LITE_Golden_top.v e complete sua implementação instanciando o divisor de frequência adequadamente:
 - Um dos botões do kit (KEY[0]) deve ser o reset_n;
 - Uma das chaves (SW[0]) deve ser o enable;
 - O clock_in deve ser MAX10_CLK1_50;
 - o O clock out deve ligado em LEDR[0].
- Compile o projeto Processing->Start Compilation;
- Veja o circuito gerado indo em Tools->Netlist Viewers->RTL Viewer,
- Programe o kit do laboratório Tools->Programmer (lembre-se de configurar o Hardware setup para USB-Blaster e de clicar em Start);
- Verifique o funcionamento do circuito na placa testando se o botão, a chave e o LED estão funcionando como deveriam;
- Altere o código DE10_LITE_Golden_Top.v para que o LED pisque duas vezes mais rápido;
- Agora altere o código DE10_LITE_Golden_Top.v para que o LED pisque duas vezes mais devagar;
- Os botões da DE10-Lite (KEY) pressionados valem 0 ou 1?
- Apresente o projeto ao Professor e envie a pasta compactada.