陳柏帆

數位(字)IC設計工程師

Github: github.com/brandon9838

郵件信箱: sddslover@gmail.com 電話: +886-989-520-586

學歷

台灣大學

台灣台北

電子工程所碩士,主修數位積體電路設計; GPA: 3.99/4.3

2019.09 - 2022.07

課程:電腦輔助積體電路系統設計,電腦視覺,多媒體晶片系統設計

台灣大學

台灣台北

• 電機工程系, 輔修經濟學系; GPA: 3.67/ 4.3

2015.09 - 2019.07

課程:電子學,數位系統設計,電工實驗/數位電路),資料結構與程式設計,演算法,統計學與計量經濟學暨實習

奥胡思大學

丹麥奧胡思

交換學生計畫.軟體工程系/計算機科學系 2021.09

課程:手機應用程式開發,擴增實境

2021.09 - 2022.07

研究成果

• CF-Net: Complementary Fusion Network for Rotation Invariant Point Cloud Completion, IEEE International Conference on Acoustics, Speech and Signal Processing (ICASSP), 2022: 我們提出了一個爲處理旋轉恆定點雲補全而設計的神經網路架構。我們所提出的架構可以處理任意轉向且有缺損的點雲,並把他還原成有固定方向且完整的點雲。CF-Net在旋轉恆定點雲補全的任務中有比其他點雲補全方法更好的表現. (2021.08)

專案與作品集

- MIPS: 數位系統設計的期末專題,內容是用Verilog設計一個五級流水線的MIPS處理器,我負責其中的控制模組。合成時我們使用台積電的.13微米製程,可以3.5奈秒的時脈完成模擬。當時的設計在程式可讀性及性能上都還有改善空間,後續我重寫了整個專案,合成後可以2.6奈秒的時脈完成模擬。使用工具: Verilog, nWave, ncVerilog, Design Vision (2023.01)
- 決策樹加速器: 這個作品是用Verilog設計的決策樹加速器。我用Sci-Kit learn去訓練決策樹,之後對訓練完成的決策樹做優化以利 硬體設計。合成時我使用台積電的.13微米製程,在模擬時間上與Sci-Kit learn的決策樹相比達到了37倍的加速。使用工具: Python, NumPy, Sci-Kit learn, Verilog, ncVerilog, Design Vision, Innovus (2022.02)
- 離散餘弦變換: 專題研究的期末專題,內容是用Verilog設計一個二維、八乘八的(反)離散餘弦變換電路。合成時我使用台積電的.13微米製程,可以3.5奈秒的時脈完成模擬。使用工具: Verilog, ncVerilog, Design Vision, Innovus (2018,07)

獲獎

- 電腦視覺期末專題第三名- 2019.05
- 積體電路設計競賽佳作- 2020.05

專業技能

- 程式語言: Verilog (專業), Python (熟練), C++ (基礎)
- 設計工具: ncVerilog, nWave, Design Vision, Innovus, NumPy, Pytorch, Tensorflow, Docker, GIT

語言能力

- 中文: 母語
- 英文: TOEIC (900/990), TOEFL (103/120)
- 捷克文: 基礎了解,研究所時修過兩年的捷克文

志工經驗

夏季世界大學運動會銀質志工

台灣林口

於選手村協助參賽選手

2017.07