

# **Proyecto II:**

## **Capa de transacción PCIE adaptada y lógica de conmutación**

Belinda Brown B61254  
Brandon Esquivel B52571  
Michelle Gutiérrez B43195

Escuela de Ingeniería Eléctrica. Universidad de Costa Rica

Junio 10, 2020

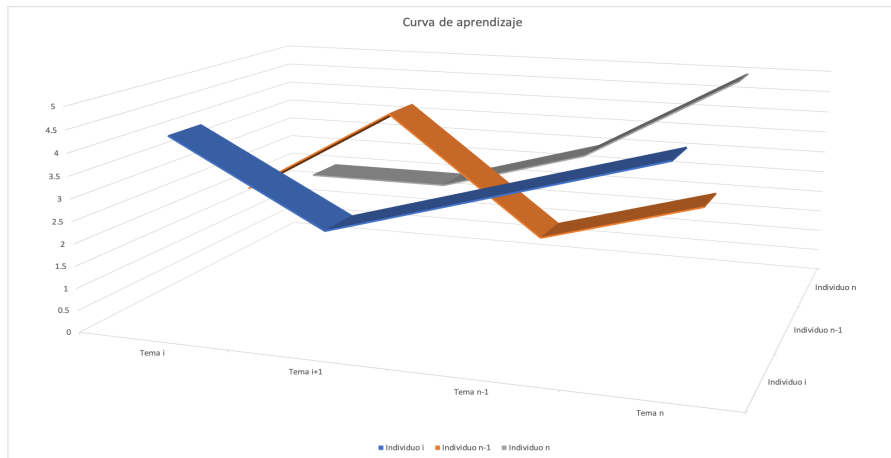
# Avance 1: Aspectos Importantes

- ▶ Estudio de conceptos clave.
- ▶ Rediseño de módulos usados anteriormente.
- ▶ Rediseño de memoria y FIFO encontrados.
- ▶ Especial atención al diseño para el control del tráfico de datos.

## Avance 2: Aspectos importantes

- ▶ Optimización de varios módulos
- ▶ Detección de errores y conexión de módulos
- ▶ Se optimizó el diseño original implementado para memoria y FIFO.
- ▶ Pruebas finales

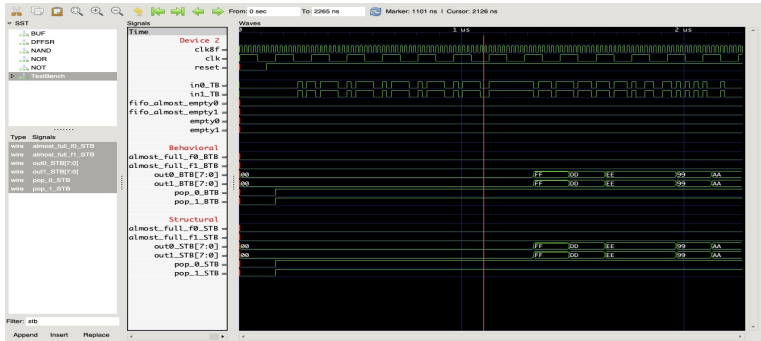
# Curva de aprendizaje



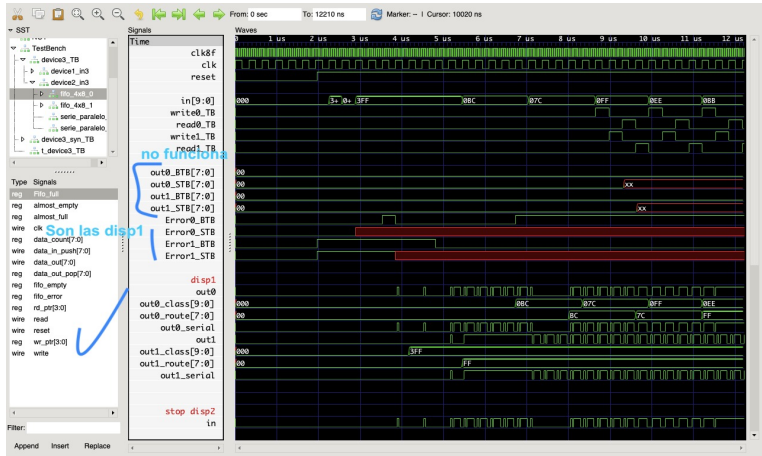
# Resultados importantes

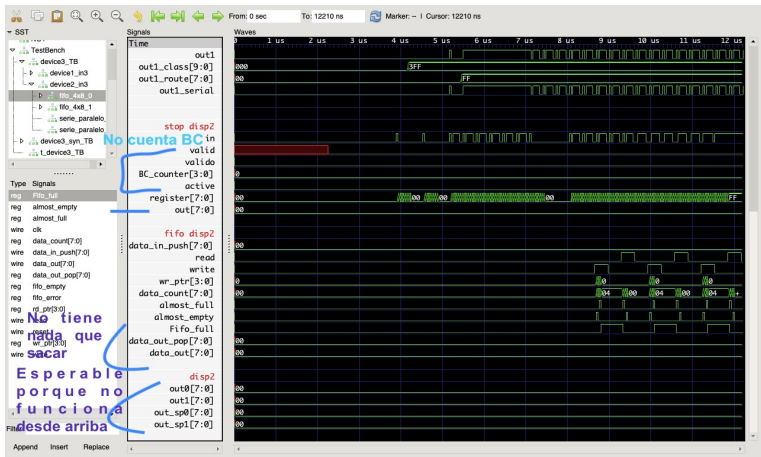


# Resultados importantes



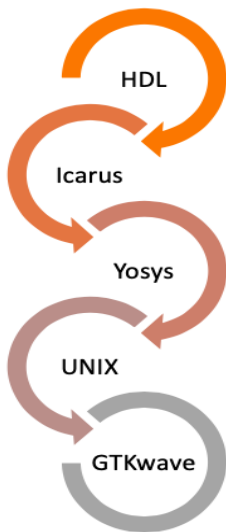
# Algunas dificultades importantes







# Bases del desarrollo de hardware en el curso



# Conclusiones

- ▶ Se interiorizaron los conceptos de tráfico de datos y priorización de los mismos, además de su implementación y su importancia para aplicaciones en la vida real.
- ▶ Se implementó una lógica de control de manera interna dentro de cada capa considerando los diferentes estados en los que se encuentran las memorias de los fifos relacionados.
- ▶ Se aprovecharon varios de los conceptos y conocimientos adquiridos en el proyecto 1, especialmente por la familiaridad con los módulos de mux, demux, paralelo-serie y serie-paralelo.
- ▶ Facilidad de diseñar con parametrización.
- ▶ Curva de aprendizaje exponencial.