

Міністерство освіти і науки України
Львівський національний університет імені Івана Франка
Кафедра радіофізики та комп'ютерних технологій

Звіт
про виконання
лабораторної роботи № 3
"Синтез логічних схем в САПР Quartus II"

Виконала
студентка групи ФЕІ - 41
Литвин Віра

Перевірив
доц. Рабик В.Г.

Львів - 2013

Мета роботи:

вивчення методів проектування логічних схем з допомогою заданого набору базових логічних елементів, вибір елементної бази, побудова їх принципових схем, експериментальна перевірка їх роботи на ПЛІС FPGA Cyclone III лабораторного стенду DE0.

Варіант роботи - 1.

Завдання:

1. Для логічної функції, заданої у вигляді таблиці істинності, отримати її представлення в ДДНФ. Мінімізувати логічну функцію з допомогою карт Карно (МДНФ). Перевірити роботу спроектованого пристрою на лабораторному стенді DE0. Для цього сконфігурувати ПЛІС FPGA Cyclone III у відповідності зі схемою, отриманою для МДНФ. До входів отриманого пристрою підключити перемикачі, а до виходу - світлодіод. Входи X_3 , X_2 , X_1 , X_0 підключити відповідно до SW[3], SW[2], SW[1], SW[0]. Вихід пристрою Y підключити до світлодіоду LEDG[5].

Варіант №1

X_3	X_2	X_1	X_0	Y
0	0	0	0	0
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	0
0	1	1	0	1
0	1	1	1	0
1	0	0	0	0
1	0	0	1	1
1	0	1	0	0
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

2. Розробити схему дешифратора семисегментного індикатора на основі логічних елементів та реалізувати її в САПР Quartus II. Підключити до входів дешифратора перемикачі, а до виходу семисегментний індикатор. Перевірити роботу індикатора на лабораторному стенді. Входи дешифратора (двійковий код) підключити до наступних перемикачів – $X_0 \rightarrow SW[3]$; $X_1 \rightarrow SW[2]$; $X_2 \rightarrow SW[1]$; $X_3 \rightarrow SW[0]$, де X_0 – молодший розряд доданку. Виходи дешифратора підключити до семисегментного індикатора HEX1. Отримати

аналітичні вирази для кожної логічної функції та мінімізувати їх з допомогою карт Карно. Логічні функції у вигляді МДНФ реалізувати з допомогою логічних елементів.

Дешифратори формують цифрові коди для семисегментного індикатора. В семисегментному індикаторі десяткових цифр кожний сегмент представляє собою окремих світлодіод. Використовується також і вивід на індикатор символів a, ..., f. Робота дешифратора семисегментного індикатора описується таблицею істинності (табл. 3.2).

Табл. 3.2. Таблиця істинності дешифратора семисегментного індикатора

№	X3	X2	X1	X0	a	b	c	d	e	f	g
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	0	1	1	0	0	1	1
5	0	1	0	1	1	0	1	1	0	1	1
6	0	1	1	0	1	0	1	1	1	1	1
7	0	1	1	1	1	1	1	0	0	0	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	1	1	0	1	1
A	1	0	1	0	1	1	1	0	1	1	1
B	1	0	1	1	0	0	1	1	1	1	1
C	1	1	0	0	0	0	0	1	1	0	1
D	1	1	0	1	0	1	1	1	1	0	1
E	1	1	1	0	1	0	0	1	1	1	1
F	1	1	1	1	1	0	0	0	1	1	1

Виконання роботи:

1. Створюємо теку для зберігання файлів проекту(ім'я теки бажано вводити латинськими буквами).
2. Створюємо новий проект і зберігаємо його в створеній спеціально теці.
3. Виконуючи завдання 1, заповнюємо випадковим чином стовпець Y.
4. Для логічної функції, заданої у вигляді таблиці істинності, отримуємо її представлення в ДДНФ.

$$F_{\text{ДДНФ}} = \neg X_3 \neg X_2 X_1 \neg X_0 + \neg X_3 \neg X_2 X_1 X_0 + \neg X_3 X_2 \neg X_1 \neg X_0 + \neg X_3 X_2 X_1 \neg X_0 + X_3 \neg X_2 \neg X_1 X_0 + X_3 \neg X_2 X_1 X_0 + X_3 X_2 \neg X_1 \neg X_0 + X_3 X_2 X_1 \neg X_0 + X_3 X_2 X_1 X_0.$$

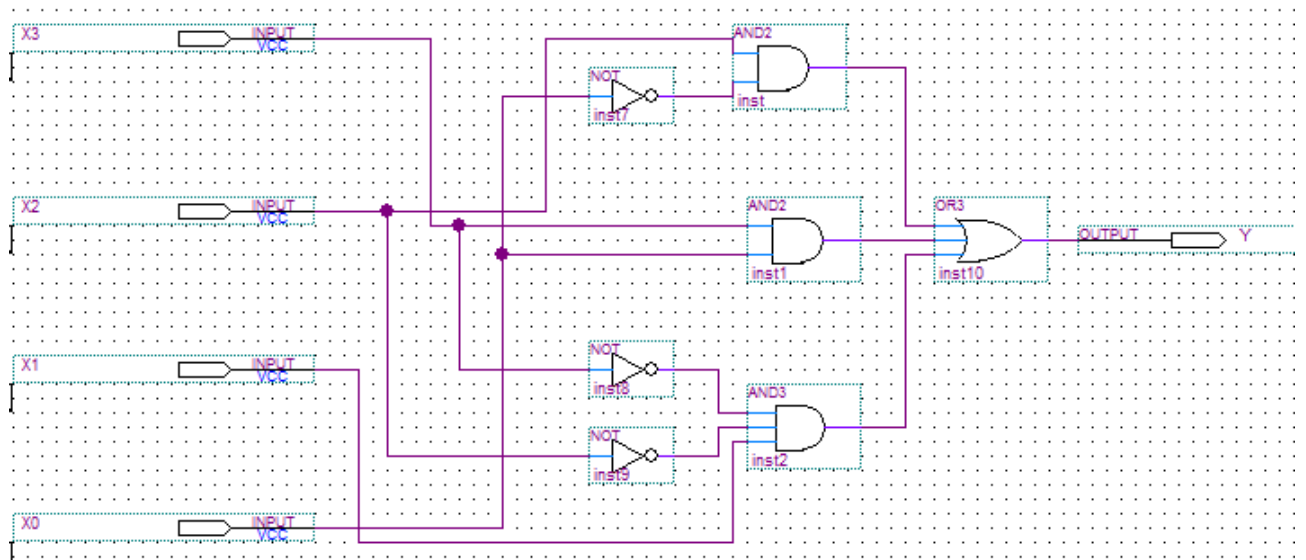
5. Мінімізуємо логічний вираз за допомогою карт Карно.

	$\neg X_0 \neg X_1$	$X_0 \neg X_1$	$X_0 X_1$	$\neg X_0 X_1$
$\neg X_3 \neg X_2$		1	1	
$X_3 \neg X_2$			1	1
$X_3 X_2$	1	1	1	1
$\neg X_3 X_2$	1	1		

6. Запишемо мінімізований вираз.

$$F_{\text{МДНФ}} = x_2 \neg x_0 + \neg x_3 x_0 + \neg x_3 \neg x_2 x_1.$$

7. Складаємо схему для реалізації отриманої логічної функції.

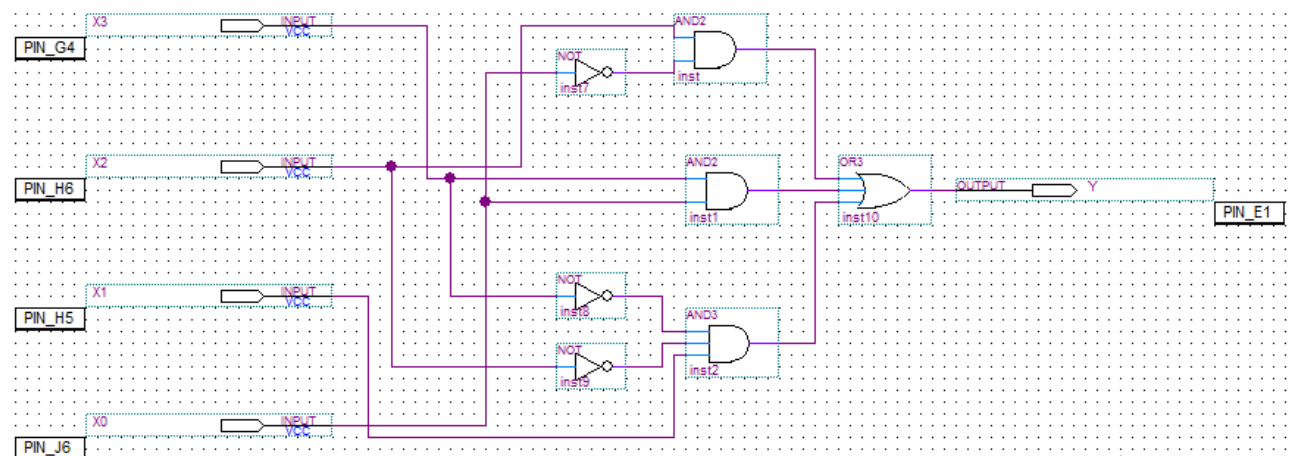


8. Компілюємо проект.

9. Проводимо під'єднання до виводів ПЛІС.

	Node Name	Direction	Location	I/O Bank	VREF Group	I/O Standard
1	X0	Input	PIN_J6	1	B1_NO	2.5 V (default)
2	X1	Input	PIN_H5	1	B1_NO	2.5 V (default)
3	X2	Input	PIN_H6	1	B1_NO	2.5 V (default)
4	X3	Input	PIN_G4	1	B1_NO	2.5 V (default)
5	Y	Output	PIN_E1	1	B1_NO	2.5 V (default)
6	<<new node>>					

10. Після повторної компіляції схема набуває наступного вигляду.



11. Записуємо логічні функції для семисегментного індикатора.

$$F_{\text{ДНФ}}(a) = \neg x_3 \neg x_2 \neg x_1 \neg x_0 + \neg x_3 \neg x_2 x_1 \neg x_0 + \neg x_3 \neg x_2 x_1 x_0 + \neg x_3 x_2 \neg x_1 x_0 + \\ \neg x_3 x_2 x_1 \neg x_0 + \neg x_3 x_2 x_1 x_0 + x_3 \neg x_2 \neg x_1 \neg x_0 + x_3 \neg x_2 \neg x_1 x_0 + x_3 \neg x_2 x_1 \neg x_0 + \\ x_3 x_2 x_1 \neg x_0 + x_3 x_2 x_1 x_0.$$

$$F_{\text{ДНФ}}(b) = \neg x_3 \neg x_2 \neg x_1 \neg x_0 + \neg x_3 \neg x_2 \neg x_1 x_0 + \neg x_3 \neg x_2 x_1 \neg x_0 + \neg x_3 \neg x_2 x_1 x_0 + \\ \neg x_3 x_2 \neg x_1 \neg x_0 + \neg x_3 x_2 x_1 x_0 + x_3 \neg x_2 \neg x_1 \neg x_0 + x_3 \neg x_2 \neg x_1 x_0 + x_3 \neg x_2 x_1 \neg x_0 + \\ x_3 x_2 \neg x_1 x_0.$$

$$F_{\text{ДНФ}}(c) = \neg x_3 \neg x_2 \neg x_1 \neg x_0 + \neg x_3 \neg x_2 \neg x_1 x_0 + \neg x_3 \neg x_2 x_1 x_0 + \neg x_3 x_2 \neg x_1 \neg x_0 + \\ \neg x_3 x_2 \neg x_1 x_0 + \neg x_3 x_2 x_1 \neg x_0 + \neg x_3 x_2 x_1 x_0 + x_3 \neg x_2 \neg x_1 \neg x_0 + \\ x_3 \neg x_2 \neg x_1 x_0 + x_3 \neg x_2 x_1 \neg x_0 + x_3 \neg x_2 x_1 x_0 + x_3 x_2 \neg x_1 x_0.$$

$$F_{\text{ДНФ}}(d) = \neg x_3 \neg x_2 \neg x_1 \neg x_0 + \neg x_3 \neg x_2 x_1 \neg x_0 + \neg x_3 \neg x_2 x_1 x_0 + \neg x_3 x_2 \neg x_1 x_0 + \\ \neg x_3 x_2 x_1 \neg x_0 + x_3 \neg x_2 \neg x_1 \neg x_0 + x_3 \neg x_2 \neg x_1 x_0 + x_3 \neg x_2 x_1 x_0 + \\ x_3 x_2 \neg x_1 \neg x_0 + x_3 x_2 \neg x_1 x_0 + x_3 x_2 x_1 \neg x_0.$$

$$F_{\text{ДНФ}}(e) = \neg x_3 \neg x_2 \neg x_1 \neg x_0 + \neg x_3 \neg x_2 x_1 \neg x_0 + \neg x_3 x_2 x_1 \neg x_0 + x_3 \neg x_2 \neg x_1 \neg x_0 + \\ x_3 \neg x_2 x_1 \neg x_0 + x_3 \neg x_2 x_1 x_0 + x_3 x_2 \neg x_1 \neg x_0 + x_3 x_2 \neg x_1 x_0 + x_3 x_2 x_1 \neg x_0 + x_3 x_2 x_1 x_0.$$

$$F_{\text{ДНФ}}(f) = \neg x_3 \neg x_2 \neg x_1 \neg x_0 + \neg x_3 x_2 \neg x_1 \neg x_0 + \neg x_3 x_2 \neg x_1 x_0 + \neg x_3 x_2 x_1 \neg x_0 + \\ x_3 \neg x_2 \neg x_1 \neg x_0 + x_3 \neg x_2 \neg x_1 x_0 + x_3 \neg x_2 x_1 \neg x_0 + x_3 \neg x_2 x_1 x_0 + \\ x_3 x_2 x_1 \neg x_0 + x_3 x_2 x_1 x_0.$$

$$F_{\text{ДНФ}}(g) = \neg x_3 \neg x_2 x_1 \neg x_0 + \neg x_3 \neg x_2 x_1 x_0 + \neg x_3 x_2 \neg x_1 \neg x_0 + \neg x_3 x_2 \neg x_1 x_0 + \\ \neg x_3 x_2 x_1 \neg x_0 + x_3 \neg x_2 \neg x_1 \neg x_0 + x_3 \neg x_2 \neg x_1 x_0 + x_3 \neg x_2 x_1 \neg x_0 + \\ x_3 \neg x_2 x_1 x_0 + x_3 x_2 \neg x_1 \neg x_0 + x_3 x_2 \neg x_1 x_0 + x_3 x_2 x_1 \neg x_0 + x_3 x_2 x_1 x_0.$$

12. Проводимо мінімізацію за допомогою карт Карно.

F (a)	$\neg x_0 \neg x_1$	$x_0 \neg x_1$	$x_0 x_1$	$\neg x_0 x_1$
$\neg x_3 \neg x_2$	1		1	1
$x_3 \neg x_2$	1	1		1
$x_3 x_2$			1	1
$\neg x_3 x_2$		1	1	1

F (b)	$\neg x_0 \neg x_1$	$x_0 \neg x_1$	$x_0 x_1$	$\neg x_0 x_1$
$\neg x_3 \neg x_2$	1	1	1	1
$x_3 \neg x_2$	1	1		1
$x_3 x_2$		1		
$\neg x_3 x_2$		1	1	

F (c)	$\neg x_0 \neg x_1$	$x_0 \neg x_1$	$x_0 x_1$	$\neg x_0 x_1$
$\neg x_3 \neg x_2$	1	1	1	
$x_3 \neg x_2$	1	1	1	1
$x_3 x_2$		1		
$\neg x_3 x_2$	1	1	1	1

F (d)	$\neg x_0 \neg x_1$	$x_0 \neg x_1$	$x_0 x_1$	$\neg x_0 x_1$
$\neg x_3 \neg x_2$	1		1	1
$x_3 \neg x_2$	1	1	1	
$x_3 x_2$	1	1		1
$\neg x_3 x_2$		1		1

F (e)	$\neg x_0 \neg x_1$	$x_0 \neg x_1$	$x_0 x_1$	$\neg x_0 x_1$
$\neg x_3 \neg x_2$	1			1
$x_3 \neg x_2$	1		1	1
$x_3 x_2$	1	1	1	1
$\neg x_3 x_2$				1

F (f)	$\neg x_0 \neg x_1$	$x_0 \neg x_1$	$x_0 x_1$	$\neg x_0 x_1$
$\neg x_3 \neg x_2$	1			
$x_3 \neg x_2$	1	1	1	1
$x_3 x_2$			1	1
$\neg x_3 x_2$	1	1		1

F (g)	$\neg x_0 \neg x_1$	$x_0 \neg x_1$	$x_0 x_1$	$\neg x_0 x_1$
$\neg x_3 \neg x_2$			1	1
$x_3 \neg x_2$	1	1	1	1
$x_3 x_2$	1	1	1	1
$\neg x_3 x_2$	1	1		1

13. Запишемо мінімізовані функції.

$$F_{\text{МДНФ}}(a) = \neg x_2 \neg x_1 \neg x_0 + x_3 \neg x_2 \neg x_1 + \neg x_3 \neg x_2 x_1 + x_1 \neg x_0 + \neg x_3 x_2 x_0 + x_2 x_1 x_0 = \neg x_2 (x_3 \neg x_1 + \neg x_3 x_1) + x_2 x_1 x_0 + \neg x_2 \neg x_1 \neg x_0 + x_1 \neg x_0 + \neg x_3 x_2 \neg x_0 = \neg x_2 (x_3 \oplus x_1) + x_2 x_1 x_0 + \neg x_2 \neg x_1 \neg x_0 + x_1 \neg x_0 + \neg x_3 x_2 \neg x_0$$

$$F_{\text{МДНФ}}(b) = \neg x_2 \neg x_1 \neg x_0 + \neg x_3 \neg x_2 + \neg x_1 x_0 + \neg x_3 x_2 x_0 + \neg x_2 x_1 \neg x_0 = \neg x_2 \neg x_0 (\neg x_1 + x_1) + \neg x_3 \neg x_2 + \neg x_1 x_0 + \neg x_3 x_2 x_0 = \neg x_2 \neg x_0 + \neg x_3 \neg x_2 + \neg x_1 x_0 + \neg x_3 x_2 x_0$$

$$F_{\text{МДНФ}}(c) = \neg x_2 \neg x_1 + \neg x_2 x_1 x_0 + \neg x_1 x_0 + x_3 \oplus x_2$$

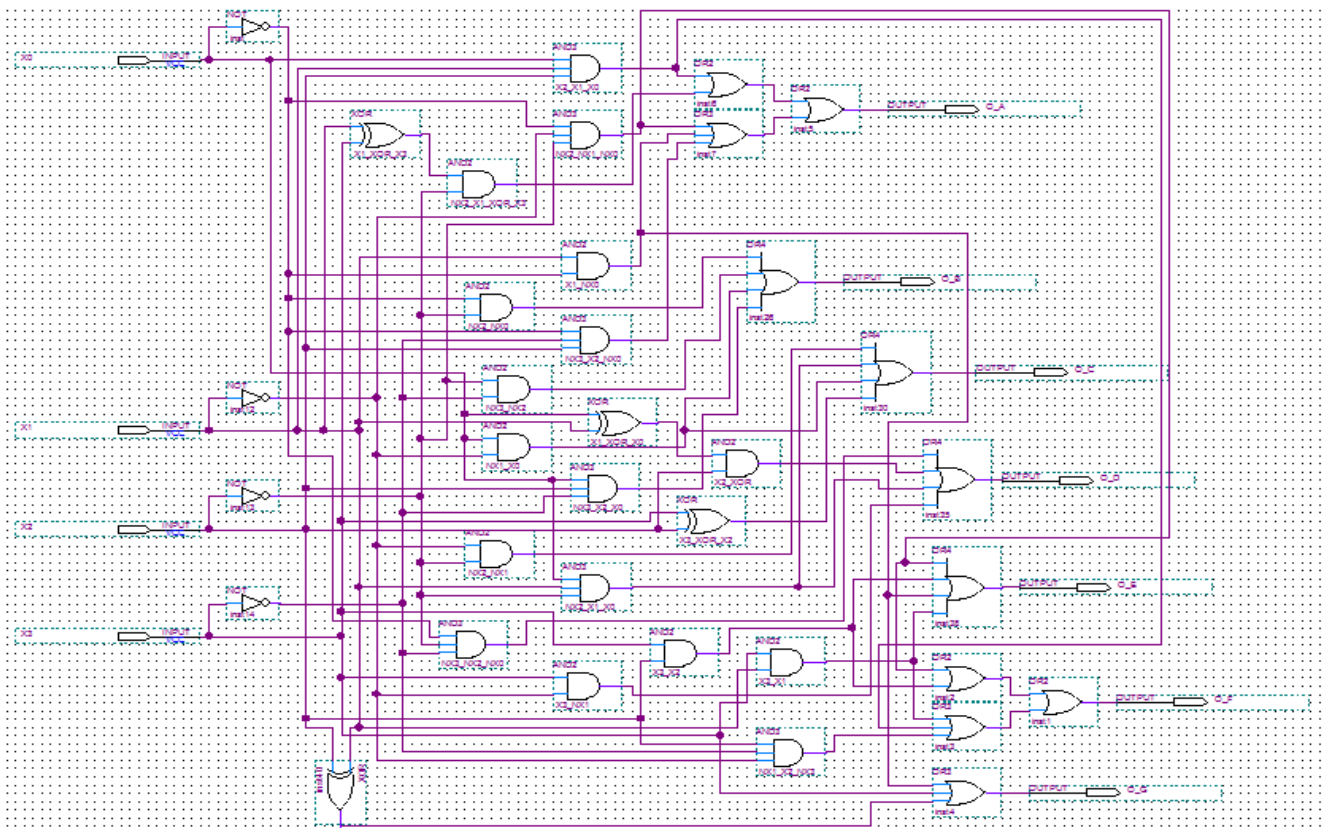
$$F_{\text{МДНФ}}(d) = \neg x_3 \neg x_2 \neg x_0 + \neg x_2 x_1 x_0 + x_3 \neg x_1 + x_2 (x_1 \oplus x_0)$$

$$F_{\text{МДНФ}}(e) = \neg x_2 \neg x_1 \neg x_0 + x_3 x_2 + x_1 \neg x_0 + x_3 x_1$$

$$F_{\text{МДНФ}}(f) = \neg x_2 \neg x_1 \neg x_0 + x_3 x_2 + x_3 x_1 + x_2 x_1 x_0 + \neg x_3 x_2 \neg x_1$$

$$F_{\text{МДНФ}}(g) = x_2 \oplus x_1 + x_1 \neg x_0 + x_3$$

14. Складаємо схему відповідно до отриманих логічних функцій.

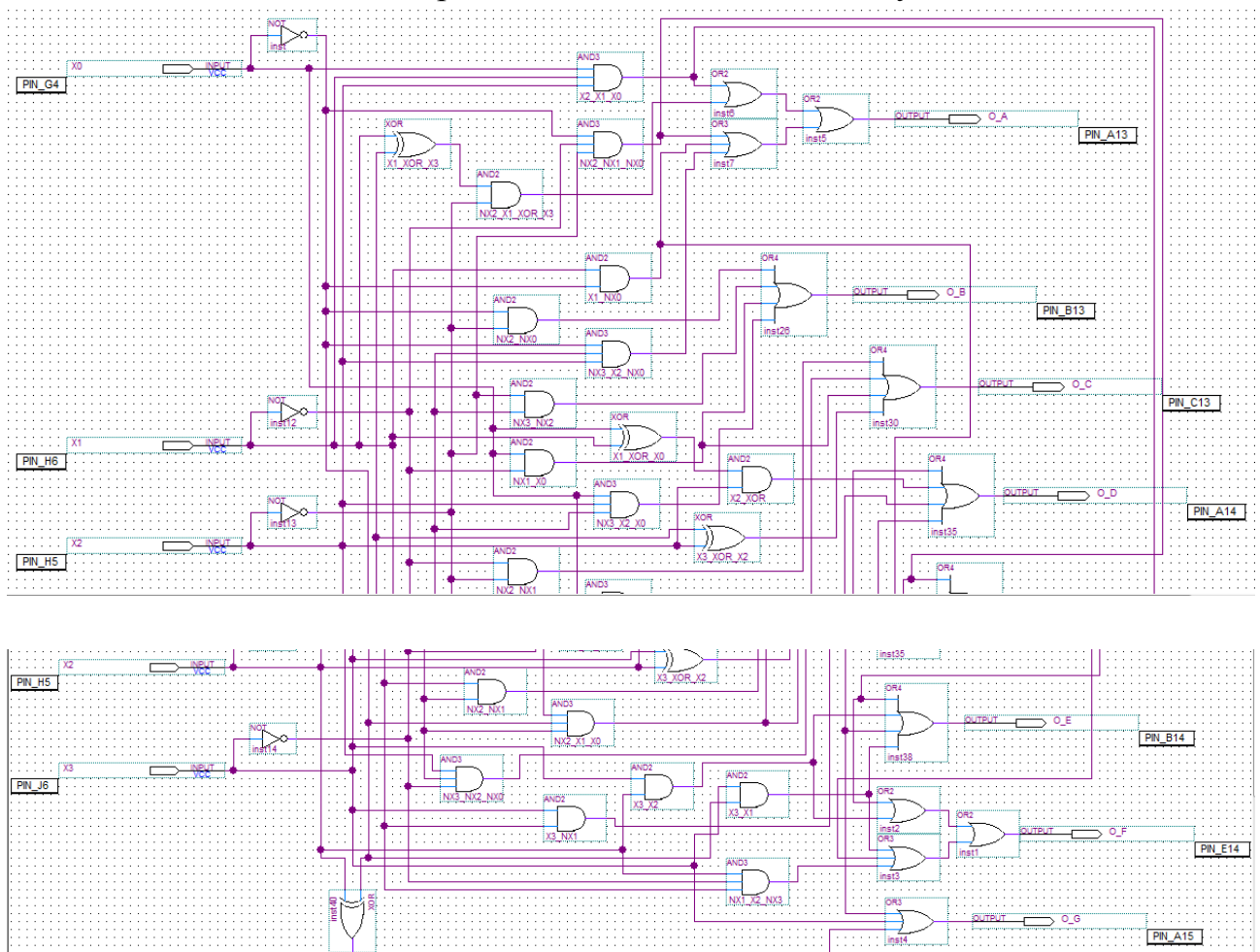


15. Компілюємо проект. Компіляція пройшла успішно.

16. Проводимо під'єднання до виводів ПЛІС.

	O_A	Output	PIN_A13	7	B7_N1
	O_B	Output	PIN_B13	7	B7_N1
	O_C	Output	PIN_C13	7	B7_N1
	O_D	Output	PIN_A14	7	B7_N1
	O_E	Output	PIN_B14	7	B7_N1
	O_F	Output	PIN_E14	7	B7_N1
	O_G	Output	PIN_A15	7	B7_N1
	X0	Input	PIN_G4	1	B1_N0
	X1	Input	PIN_H6	1	B1_N0
	X2	Input	PIN_H5	1	B1_N0
	X3	Input	PIN_J6	1	B1_N0
<<new node>>					

17. Схема після повторної компіляції виглядає наступним чином:



18. Роботу пристрою перевіряємо на лабораторному стенді.

Висновок:

Під час виконання цієї лабораторної роботи було розглянуто способи задання логічних функцій, освоєно метод мінімізації логічних функцій в диз'юнктивній нормальній формі за допомогою карт Карно, складено систему, яка моделює роботу дешифратора семисегментного індикатора.