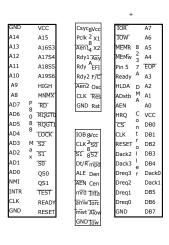
# Breadboard 8088 PC Ver 2.0



)2	8	D1	D7		Vcc
D3		D0	D6		WR
RxD	2 5 1	Vcc	D5	8	RD
GND		RxC	D4	2 5	CS
04	U S	DTR	D3	3	A1
05	Α	RTS	D2	т	A0
D6	R T	DSR	D1	i	CLK2
07	1	RESET	D0	m	OUT2
хC		CLK	CLK0	e r	Gate2
VR		TxD	OUT0		CLK1
S		TxEmp	Gate0		Gate1
7b		CTS	GND		OUT1
Œ		Syn/Bo			
Rdy		TxRdy			

D1	D7 Vcc	CS 8 Vo	c PA3	PA4
D0	D6 WR	WR 2 AC	PA2	8 PA5
Vcc	D5 8 TRD	TRD 5 TIN	TA PA1	5 PA6
RxC	D4 2 CS	D7 IR	7 PA0	5 PA7
TOTR	D3 3 A1	D6 I IR		<sub>P</sub> WR
RTS	D2 <sub>T</sub> A0	D5 t IR	5 CS	e RESET
TOSR	D1 i CLK2	D4 IR	4 GND	D0
RESET	D0 <sup>m</sup> OUT2 e	D3 O IR	3 A1	P D1
CLK	CLK0 Gate2	D2 n IR	2 A0	e D2
TxD	OUTO CLK1	D1 t IR	- 1 1	r D3
TxEmp	Gate0 Gate1	DO o IR	-	a D4
CTS	GND OUT1	CAS0 IN	T PC5	D5
Syn/Bo		CAS1 e SP	TEN PC4	I D6
TxRdy		GND <sup>r</sup> CA	S2 PC0	t D7
			PC1	Vcc
			PC2	PB7
т.		•	PC3	PB6
ın	itel Ch	ıns	PB0	PB5
		. ~ ~	PB1	PB4
			PB2	PB3

Vss		VS
RESET		HS
LPSTB		RA0
MA0		RA1
MA1		RA2
MA2		RA3
MA3		RA4
MA4		D0
MA5	Н	D1
MA6	H D 4 6	D2
MA7	6	D3
MA8	5 0	D4
MA9	5	D5
MA10		D6
MA11		D7
MA12		CS
MA13		RS
DE		Е
CUR		R/W
Vcc		CLK

D3

RESET

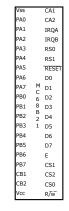
EST0	Vcc	Red	
TAL1	TEST1	Green	
TAL2	P27	Blue	I
ESET	P26	IRef	M
HSS	P25	P0	S G 1 7
S	P24	P1	1
LEA	P17	P2	6
RD.	P16	P3	Р
۷ V	P15	P4	
VR 8	P14	P5	
SYNC 2	P13	P6	
00 C	P12	P7	
01 4	P11	PCLK	
)2 N	P10	Vss	
3	THSSP		
)4	THPR		
5	P23	MOT	
06	P23	X1	
7	P21	X2	D
SND	P20	AD0	S 1

D3 D2

D0 Blank

RD

Vbat TRQ DS R/W AS



## Memory Chips RAM & EEPROM

NC	Vcc		A14		Vcc	NC		Vcc	A18		Vcc	A14	Vcc	A14	Vcc	ı
A12	WE		A12		WE	A16		A15	A16		A15	A12	WE	A12	WE	
A7	A NC		A7	Α	A13	A14	Α	CE2	A14	Α	A17	A7 7	A13	A7 7	A13	ł
A6	T A8		A6	T	A8	A12	S 6	WE	A12	S 6	WE	A6 1	A8	A6 1	A8	
A5	8 A9		A5	2 8	A9	Α7	C	A13	Α7	C	A13	A5 5	A9	A5 5		
A4	C A11		A4	C	A11	A6	1 0	A8	A6	4	A8	A4 6	A11	A4 6	A11	l
А3	4 OE		А3	2	Œ	A5	0	A9	A5	4 0 0	A9	A3 A	OE	A3 2	OE	
A2	B A10		A2	6	A10	A4	8	A11	A4	8	A11	A2	A10	A2	A10	l
A1	CE		A1		CE	А3		OE	А3		OE	A1	CE	Α1	CE	
A0	I/O		A0		I/07	A2		A10	A2		A10	A0	I07	Α0	IO7	
I/O0	I/06	' I	I/O0		I/06	A1		CE	A1		CE	100	I06	100	I06	l
I/O1	I/O	' I	I/01		I/05	A0		DQ7	A0		DQ7	IO1	105	I01	IO5	l
I/O2	I/O	1	I/O2		I/04	DQ0		DQ6	DQ0		DQ6	IO2	I04	IO2	IO4	ı
Vss	I/O	3	Vss		I/03	DQ1		DQ5	DQ1		DQ5	Vss	IO3	Vss	IO3	J
						DQ2		DQ4	DQ2		DQ4					
						Vss		DQ3	Vss		DQ3					

## 74 Series Logic Chips (0I indicate zero indexed)

Dir Vcc A0 7 OE A1 4 80 A2 A B1 A3 S B2 A4 2 B3 A5 5 B4 A6 B5 A7 0 B6 GND B7	Dir Vcc A1 7 0E A1 4 80 A2 A B1 A3 5 B2 A4 2 B3 A5 5 B4 A6 B5 A7 0 B6 GND B7	GT Vcc A7 7G2 A6 4 Y7 A5 4 Y6 A4 S Y5 A3 4 Y4 A2 1 Y3 A1 0 Y2 A0 I Y1 GND Y0	GT Vcc A7 7 GZ A6 4 Y7 A5 L Y6 A4 5 Y5 A3 4 Y4 A2 1 Y3 A1 0 Y2 A0 I Y1 GND Y0	OE Vcc OD 7 0Q 1D 4 1Q 2D L 2Q 3D 5 3Q 4D 7 4Q 5D 3 5Q 6D 0 6Q 7D I 7Q GND LE	OF Vcc OD 7 0Q 10 4 1Q 2D L 2Q 3D 5 3Q 4D 7 4Q 5D 3 5Q 6D 0 6Q 7D 1 7Q GND LE	OE Vcc OD 7 0Q ID 4 1Q 2D L 2Q 3D 5 3Q 4D 7 4Q 5D 4 5Q 6D 0 6Q 7D I 7Q GND CLK	OE Vcc 0D 7 0Q 1D 4 1Q 2D L 2Q 3D 5 3Q 4D 7 4Q 5D 4 5Q 6D 0 6Q 7D I 7Q GND CLK	OE Vcc 7D 7 7Q 6D 4 6Q 5D L 5Q 4D 5 4Q 3D 7 3Q 2D 4 2Q 1D 0 1Q GND CLK
Q0 Vcc Q1 P0 Q2 <sup>7</sup> P1 Q3 L P2 Q4 S P3 Q5 <sup>1</sup> Q9 Q6 5 Q8 GND Q7	MR Vcc Q0 Q3 Q0 4Q3 D0 L D3 D1 S D2 Q1 7Q2 Q1 5Q2 GND CP	MR <sub>7</sub> Vcc HiresenBl Hirese Q3 D0 <sup>1</sup> D5 D2 <sup>5</sup> D3 Q1 CQ2 BW NVEN GND CFTC						

#### PLD Programmable Logic Devices

	_				_				
A19 Vcc	A19 Vcc	IO19 Vcc	25Mz Vcc	AT7 Vcc	CCc Vcc	NC Vcc	Clk Vcc	IOCIk Vcc	IOCIk Vcc
A18 IO0	A18 IO0	TOR Crts	RAO ATL	AT6 NoD	Cur HS	PB3 A P3	VSin <sub>A</sub> VSo	I1 Aio19	I1 Aio19
A17 <sup>A</sup> IO1	A17 <sup>A</sup> IOA	TOW 645	RA1 <sup>A</sup> URA	AT5 <sup>A</sup> UNL	Bhc <sub>T</sub> VS	PB2 T P2	HSin <sup>T</sup> HSo	I2 Tio18	I2 Tio18
A16 FIO2	A16 FMda	A0 F Crtc	RA2F SRL	AT4F RVV	BucF HSd	PB1 1 P1	InVS <sub>1</sub> NC	13 1io17	I3 1io17
A15 2Cm0	A15 2Cm0	A1 2 NC	RA3 <sup>2</sup> CHL	AT3 <sup>2</sup> ADT	VE 2 VSd	PB0 6 P0	InHS6Bh4	I4	I4
A14 √PIA	A14 VPIA	A2 V PRD	RST√ Qa	AT2V VID	Sdot NC	NC 8 Q3	NC 8Bu3	15 Vio15	15 V 8io15
A13 <sup>1</sup> Rom	A13 <sup>1</sup> Rom	A3 <sup>1</sup> PWR	NC <sup>1</sup> Qb	AT11 P4	URA <sup>1</sup> NC	NC Q2	NC MQ2	I6 Bio14	I6 Bio14
A12 DRm1	A12 DRm1	A4 I NC	NC M CCc	ATO <sub>A</sub> P3	BIERM NC	NC SQ1	NC L Q1	17 io13	I7 io13
MmrE E	ior E E	A5 O A11	NC C QC	VENT P2	NoDV NC	NC E Q0	NC s Q0	I8 io12	18 io12
MmwRST	Tow CRST	A6 <sub>V</sub> A10	NC V Dot	BW <sub>M</sub> P1	UNI <sup>O</sup> VID	GND <sup>G</sup> NC	GND <sup>1</sup> OF	GND OF	GND OF
DEN IDEN	DEN 3DEN	A7 1 A9	NC 1 Dot	BIEN/ PO	RVV1 ADT				
GND RST	GND RST	GND A8	GND NC	GND NC	GND AT7				

## Other Chips and components

<i>-</i>		••••	י פיקי	41 I G	·	٠٢	011011	
PBRMVCC TD CST TOL2 RST GNL3 RST	E 1 D 2 DP 3 C 4 G 5 D4 6	O S L 4 0 5 6	12 D1 11 A 10 F 9 D2 8 D3 7 B	E 1 D 2 DP 3 C 4 G 5 D4 6	0 S L 4 0 5 6	12 D1 11 A 10 F 9 D2 8 D3 7 B	0B 0C  1B 1C  2B L 2C  3B N 3C  4B 2 4C  5B 0 5C  6B 3 6C	P F F F F
1.84% MHz 4 5	1NCM8V 3.68% MHz 4 5		1NCM8Vcc X 16 0 MHz 4 5	1NCM8 25.1% MHz 4 5 H	Vcc	1NCM8Vcc 14.3 0 MHz 4 5	7B 7C GND COM	P G

0C	NC	UI	NC
1C	PA0	L	G
L 2C	PA5	2	F
N <sub>3</sub> C	PA6	8	Е
8 4C 0 5C	PA4	3	D
	PA2	A	С
3 6C 7C	PA1	s	В
^7C	PA3		
ID COM	GNE	ď	100

CET		Vcc	
R/WE		CER	
A11L		R/WR	
A10L		A11R	
OEL		A10R	
A0L		OER	
A1L		A0R	
A2L	_	A1R	
A3L	I	A2R	
A4L	Ť	A3R	
A5L	4	A4R	
A6L	3	A5R	
A7L	4	A6R	
A8L		A7R	
A9L		A8R	
I/O0L		A9R	
I/01L		I/O7R	
I/O2L		I/O6R	
I/O3L		I/O5R	
I/04L		I/O4R	
I/O5L		I/O3R	
I/O6L		I/O2R	
I/07L		I/O1R	
GND		I/O0R	

Q0 Q1

